



教育部大学计算机课程改革项目成果
工业和信息化部所属高校联盟推荐教材

微机原理与接口技术 例题及习题详解

孔庆芸 秦晓红 主编



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

教育部大学计算机课程改革项目成果
工业和信息化部所属高校联盟推荐教材
工业和信息产业科技与教育专著出版资金资助出版

微机原理与接口技术

例题及习题详解

孔庆芸 秦晓红 主编

电子工业出版社
Publishing House of Electronics Industry

内 容 简 介

本书是配合微机原理与接口技术、微型计算机原理及应用课程编写的教学辅导用书。全书分 11 章，每章都给出了该章的重点内容提要；列举了大量常考题型范例，并进行了详细的分析和解答，其中大部分例题还对解题要点进行了评注；同时配备了大量多种多样的习题。本书可作为高等院校本科三航类、信息类、电气类、机电类等非计算机专业的 32 位或 16 位微机原理与接口技术、微型计算机原理及应用课程的教学辅导书。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

图书在版编目 (CIP) 数据

微机原理与接口技术例题及习题详解 / 孔庆芸，秦晓红主编. —北京：电子工业出版社，2015.4

ISBN 978-7-121-25741-4

I. ①微… II. ①孔… ②秦… III. ①微型计算机—理论—高等学校—题解 ②微型计算机—接口—高等学校—题解 IV. ①TP36-44

中国版本图书馆 CIP 数据核字 (2015) 第 057602 号

策划编辑：袁 垚

责任编辑：底 波

印 刷：三河市双峰印刷装订有限公司

装 订：三河市双峰印刷装订有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编：100036

开 本：787×1092 1/16 印张：9.5 字数：243 千字

版 次：2015 年 4 月第 1 版

印 次：2015 年 4 月第 1 次印刷

定 价：28.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：(010) 88258888。

前　　言

微机原理与接口技术、微型计算机原理及应用课程是大学本科三航类、信息类、电气类、机电类等非计算机专业的一门重要基础课程，学生通过对这门课程的学习，掌握微型计算机硬件系统的组成和工作原理，提高对微型计算机系统的理解和应用能力，为将来学习和应用层出不穷的微型计算机新技术打下良好的基础。

微机原理与接口技术、微型计算机原理及应用课程知识点多，初学者常感到课程难学、作业难做，为了配合教师课堂教学和学生课后学习，我们收集了大量的例题、习题及试题，精选后编写了本书。

本书对常见的例题及习题范例进行了详细的分析和必要的评注，学生读后对该课程内容有一个总体的认识，以提高综合分析问题、解决问题的能力。

全书分 11 章，第 1 章至第 5 章由孔庆芸编写，第 6 章至第 11 章由秦晓红编写，全书由孔庆芸统稿。

由于编者的水平有限，书中难免有不少缺点和问题，恳请读者批评指正。

编　者

2014 年 10 月

目 录

第 1 章 微型计算机的基本结构和运算基础	1
1.1 内容提要	1
1.2 典型例题详解	2
1.3 习题	3
第 2 章 Intel 32 位 CPU	6
2.1 内容提要	6
2.2 典型题解析	8
2.3 习题	9
第 3 章 80x86 寻址方式和指令系统	12
3.1 内容提要	12
3.2 典型题解析	16
3.3 习题	22
第 4 章 汇编语言及其程序设计	29
4.1 内容提要	29
4.2 典型题解析	32
4.3 习题	41
第 5 章 内存储器及其管理	47
5.1 内容提要	47
5.2 典型题解析	48
5.3 习题	49
第 6 章 输入/输出接口	51
6.1 内容提要	51
6.2 典型题解析	52
6.3 习题	54
第 7 章 中断系统	56
7.1 内容提要	56
7.2 典型题解析	59
7.3 习题	63

第 8 章 可编程接口芯片	67
8.1 内容提要	67
8.2 典型题解析	70
8.3 习题	77
第 9 章 数模与模数转换技术	87
9.1 内容提要	87
9.2 典型题解析	89
9.3 习题	93
第 10 章 总线技术	96
10.1 内容提要	96
10.2 典型题解析	96
10.3 习题	98
第 11 章 微型计算机的应用	99
11.1 内容提要	99
11.2 典型题解析	100
11.3 习题	105
附录 习题参考答案	107
第 1 章	107
第 2 章	108
第 3 章	109
第 4 章	112
第 5 章	119
第 6 章	120
第 7 章	122
第 8 章	125
第 9 章	136
第 10 章	139
第 11 章	140
参考文献	143

第1章 微型计算机的基本结构和运算基础

1.1 内容提要

1. 微型计算机的基本结构

微型计算机系统是由计算机硬件系统、软件系统以及通信网络系统组成的一个整体系统。

微型计算机硬件系统是指构成微型计算机的所有实体部件的集合，这些部件包括集成电路芯片、机械等物理部件，通常称为“硬件”。微型计算机的硬件主要由输入设备、输出设备、运算器、存储器和控制器五部分组成。

微型计算机的软件系统可分为系统软件和应用软件。

2. 数制转换

在计算机内部，一切信息的存取、处理和传送均采用二进制形式。但为了方便，常采用八进制、十六进制和十进制。这样它们之间就存在一种对应转换关系。

任意进制数转换为十进制数就是按权展开求多项式之和。十进制转换为二进制数时，对于整数部分，采用除基数取余数法；对于小数部分，则采用乘基数取整数法。八进制、十六进制和二进制之间的转换非常简单，分别按3位二进制数对应1位八进制数、4位二进制数对应1位十六进制数的关系转换即可。

3. 计算机中带符号数的表示方法

在计算机中表示的数叫机器数。数有带符号数和不带符号数之分，在计算机中，对于带符号数，其正和负必须符号化。带符号数的机器数最常用的是原码、反码和补码三种形式。

正数的原码、反码和补码形式一样，其符号位都为“0”，数值位同真值；对于负数，其符号位都为“1”，而数值位有区别，原码的数值位同真值，反码的数值位是其真值按位取反，补码的数值位为其反码末位加1。

补码表示的机器数其符号位能和有效数值位一起参加数值计算，并能使减法运算变为加法运算，从而简化运算器的线路设计。

$$\text{补码加法规则: } [X+Y]_{\text{补}} = [X]_{\text{补}} + [Y]_{\text{补}}$$

$$[X-Y]_{\text{补}} = [X]_{\text{补}} + [-Y]_{\text{补}}$$

溢出判别：计算机在进行补码运算时，由于位数的限制可能产生溢出。对于带符号数而言，溢出是由数值位侵犯符号位造成的，可采用双高位法判别溢出。显然，在两个同号数相加或两个异号数相减时才可能溢出，溢出时，符号位的“1”和“0”已不能正确表示数的符号了。对于不带符号数，因所有位均是有效数值，可根据最高位是否产生进位或借位来判别溢出。

4. 计算机中数的小数点表示方法

计算机中数的小数点表示方法有定点表示法和浮点表示法。

在定点表示法中，小数点在数中的位置是固定不变的。而在浮点表示法中，小数点的位置是不固定的，用阶码和尾数来表示。通常尾数为纯小数，阶码为整数，尾数和阶码均为带符号数。尾数的符号代表数的正负；阶码的符号表明小数点的位置。

5. 常用的二进制编码

计算机只能识别二进制数“0”和“1”，因此在计算机中任何信息都是通过一定的编码实现的。常用的二进制编码有BCD码、ASCII码、汉字国标码等。

1.2 典型例题详解

例 1.1 将十进制数 25.625 转换为二进制数、八进制数及十六进制数。

解：十进制数转换为二进制数时，对于整数部分，采用除 2 取余数法，即逐次用 2去除要转换的十进制数，直至商为 0，每次所得的余数即为二进制数码，最先得到的为整数的最低有效位 K_0 ，最后得到的是整数的最高有效位 K_{n-1} 。对于小数部分，采用乘 2 取整数法，即逐次用 2 去乘要转换的十进制小数，将每次所得的整数 0 或 1，依次记作 $K_{-1}, K_{-2} \dots$ 。注意，十进制小数并不都能用有限位的二进制数精确表示，这时只要根据精度要求，转换到一定的位数即可。

	25	余数		整数
2	12	$K_0=1$	$0.625 \times 2 = 1.25$	$K_{-1}=1$
2	6	$K_1=0$	$0.25 \times 2 = 0.5$	$K_{-2}=0$
2	3	$K_2=0$	$0.5 \times 2 = 1$	$K_{-3}=1$
2	1	$K_3=1$		
	0	$K_4=1$		

故 25.625 对应的二进制数为 11001.101B。

八进制、十六进制和二进制之间的转换是非常简单的，分别按 3 位、4 位二进制数对应转换即可。方法是以小数点为界，整数部分自右至左，小数部分自左至右分组，若转换为八进制，3 位为一组，若转换为十六进制，4 位为一组，不足时补 0。

本例中， $11001.101B = 011,001.101B = 31.5Q$

$$11001.101B = 0001,1001.1010B = 19.AH$$

25.625 对应的二进制数、八进制数及十六进制数分别为 11001.101B，31.5Q，19.AH。

例 1.2 将二进制数 10110B，八进制数 125Q 及十六进制数 5AF.8H 转换为十进制数。

解：将非十进制数转换为十进制数时，一般按其定义展开为多项式，将系数与权用十进制表示，然后进行相应的四则运算即可得到运算结果。

$$\begin{aligned} 10110B &= 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 \\ &= 16 + 0 + 4 + 2 + 0 = 22D \end{aligned}$$

$$\begin{aligned} 125Q &= 1 \times 8^2 + 2 \times 8^1 + 5 \times 8^0 = 64 + 16 + 5 = 85D \\ 5AF.8H &= 5 \times 16^2 + 10 \times 16^1 + 15 \times 16^0 + 8 \times 16^{-1} \end{aligned}$$

$$=1280+160+15+0.5=1455.5D$$

例 1.3 已知 $[X]_{原}=11101011B$, $[Y]_{原}=01001010B$, 求 $[X+Y]_{补}$ 和 $[X-Y]_{补}$, 并判断结果是否溢出。

分析: 本题给出的已知条件是 X 和 Y 的原码形式, 根据补码运算规则 $[X+Y]_{补}=[X]_{补}+[Y]_{补}$, $[X-Y]_{补}=[X]_{补}+[-Y]_{补}$, 所以必须先求出 $[X]_{补}$ 、 $[Y]_{补}$ 和 $[-Y]_{补}$ 。

解: 由于正数的补码形式和原码形式一致, 负数的补码形式是符号位为 1, 数值部分是真值按位求反加 1。所以:

$$[X]_{补}=10010101B \quad [Y]_{补}=[Y]_{原}=01001010B$$

在求 $[-Y]_{补}$ 时, 只要对其相反数的补码连同符号位一起求反加 1 即可, 即 $[-Y]_{补}=10110110B$ 。那么:

$$[X+Y]_{补}=[X]_{补}+[Y]_{补}=10010101B+01001010B=11011111B$$

$$[X-Y]_{补}=[X]_{补}+[-Y]_{补}=10010101B+10110110B=01001011B$$

可采用双高位法判断结果是否溢出。具体方法为用 C_S 表示符号位的进位情况; C_P 表示最高数值位的进位情况。当有进位时, C_S 或 C_P 为 1, 否则为 0; 溢出判别式 P 对二者进行异或运算, 即 $P=C_S \oplus C_P$, 当其为 1 时, 表示溢出, 当其为 0 时, 表示不溢出。

本例中,

$$\begin{array}{r} 10010101B \\ + 01001010B \\ \hline 11011111B \end{array} \quad [X]_{补} \quad [Y]_{补}$$

$C_S=0$, $C_P=0$, $P=C_S \oplus C_P=0$, 无溢出。

因此 $[X+Y]_{补}=[X]_{补}+[Y]_{补}=11011111B$ 无溢出, 结果正确。

$$\begin{array}{r} 10010101B \\ + 10110110B \\ \hline 01001011B \end{array} \quad [X]_{补} \quad [-Y]_{补}$$

$C_S=1$, $C_P=0$, $P=C_S \oplus C_P=1$, 有溢出。

所以 $[X-Y]_{补}=[X]_{补}+[-Y]_{补}=01001011B$ 有溢出, 结果出错。

1.3 习 题

1. 填空题

(1) 与十进制数 45 等值的二进制数是_____。

(2) 与二进制数 101110 等值的十六进制数是_____。

(3) 若 $X=-1$, $Y=-127$, 字长 $n=16$, 则

$$[X]_{补}=_____H, [Y]_{补}=_____H$$

$$[X+Y]_{补}=_____H, [X-Y]_{补}=_____H$$

(4) 已知 $X=-65$, 用 8 位二进制数表示, 则 $[X]_{原}=_____$, $[X]_{反}=_____$, $[X]_{补}=_____$ 。

(5) 已知 $X=68$, $Y=12$, 若用 8 位二进制数表示, 则 $[X+Y]_{补}=_____$, $[X-Y]_{补}=_____$, 此时, $OF=_____$ 。

(6) 已知 $[X]_{原}=01001001B$, $[Y]_{原}=10101010B$, 求 $[X+Y]_{补}=_____$, $[X-Y]_{补}=_____$, 并判断是否溢出。

(7) 已知 $X=-32$, $Y=66$, 用 8 位二进制表示, 则 $[X]_{补}=_____$, $[Y]_{补}=_____$, $[X-Y]_{补}=_____$ 。

(8) $X=-32$, $Y=13$, 则 $[X+Y]_{补}=_____$, $[X-Y]_{补}=_____$ 。

2. 选择题

(1) 在计算机内部, 一切信息的存取、处理和传送都是以 _____ 形式进行的。

- A. BCD 码 B. ASCII 码 C. 十六进制 D. 二进制

(2) 下面几个不同进制的数中, 最大的数是 _____。

- A. 1100010B B. 225Q C. 500 D. 1FEH

(3) 下面几个不同进制的不带符号数中, 最小的数是 _____。

- A. 1001001B B. 75 C. 37Q D. 0A7H

(4) 十进制数 38 的八位二进制补码是 _____。

- A. 00011001 B. 10100110 C. 10011001 D. 00100110

(5) 十进制数 -38 的八位二进制补码是 _____。

- A. 01011011 B. 11011010 C. 11011011 D. 01011010

(6) 有一个八位二进制数的补码是 11111101, 其相应的十进制真值是 _____。

- A. -3 B. -2 C. 509 D. 253

(7) 十进制数 -75 用二进制数 10110101 表示, 其表示方式是 _____。

- A. 原码 B. 补码 C. 反码 D. ASCII 码

(8) 已知 $[X]_{原}=10011010B$, $[Y]_{原}=11101011B$, 则 $[X-Y]_{补}=_____$ 。

- A. 溢出 B. 01111011B C. 10000101B D. 01010001B

(9) 构成微型计算机的主要部件除 CPU、系统总线、I/O 接口外, 还有 _____。

- A. CRT B. 键盘 C. 磁盘 D. 内存(ROM 和 RAM)

(10) 下列数中为最小值的是 _____。

- A. $(28)_{10}$ B. $(01100011)_2$

- C. $(10011000)_{BCD}$ D. $(5A)_{16}$

(11) 下列数中为最大值的是 _____。

- A. 5AH B. 01100011B C. 28 D. $(10011000)_{BCD}$

(12) 目前, 在计算机中采用二进制数, 是因为: _____。

- A. 容易实现 B. 算术四则运算规则简单

- C. 书写方便 D. 可进行二值逻辑运算

(13) 计算机中常用的 BCD 码 _____。

- A. 是二进制数 B. 是十六进制数

- C. 是二进制编码的十进制数 D. 是不带符号数的二进制形式

(14) 10001010 是: _____。

- A. 带符号数 B. 是原码、反码、补码表示的带符号数

- C. 是不带符号数 D. 是 BCD 码 E. 无法确定

3. 计算题

- (1) 将下列十进制数转换成十六进制、八进制和二进制数: 128, 241, 511, 372, 1024, 3000。
- (2) 将下列无符号二进制数分别转换成十进制数、八进制数和十六进制数: 1011001010B, 11110100B, 01101001B, 100100100B。
- (3) 求 11010010 和 01001110 两数分别作“与”, “或”, “异或”操作的运算结果。
- (4) 将下列十六进制数转换成十进制数和二进制数: 2ECH, 325H, FFH, 1ABH, FFFFH。
- (5) 将下列十进制数转换成 BCD 码: 46, 121, 731, 2345。
- (6) 将下列二进制补码转换成十进制数: 10010110B, 01101100B, 00101010B, 11101110B, 10000001B, 11000000B。
- (7) 完成下列 BCD 数的运算: 01100001-01010110, 10011000-01111001, 00100110+01101000, 01000010+01010010。
- (8) 求下列各数以 100H 为模的补码: -04H, -19H, -0FH, -2AH, -4BH。
- (9) 已知 $[X]_{\text{补}}=11000000B$, $[Y]_{\text{补}}=01001000B$, $[Z]_{\text{补}}=00110010B$ 。求 $[-X]_{\text{补}}$, $[-Y]_{\text{补}}$, $[-Z]_{\text{补}}$; 并计算 $[X-Y]_{\text{补}}=?$ $[X-Z]_{\text{补}}=?$ 若有溢出给以说明。

4. 问答题

- (1) 什么是字节? 什么是计算机的字长?
- (2) 计算机是能够自动完成算术运算和逻辑运算等的电子装置, 那么为什么在它的运算器中只有加法器?
- (3) 所谓 4 位、8 位、16 位、32 位微处理器是按什么划分的?
- (4) 计算机的硬件和软件各由哪几部分组成?
- (5) 微型计算机系统的硬件由哪几部分组成? 简要叙述其功能。

第2章 Intel 32位CPU

2.1 内容提要

微型计算机中的运算器和控制器合起来称为 CPU，因 CPU 通常集成在一块大规模集成电路上，所以人们又把 CPU 称为微处理器。Intel 公司生产的 80386、80486、Pentium 都是 32 位的 CPU。32 位 CPU 是指在 CPU 内部以 32 个二进制位为单位进行数据处理。

1. CPU 的基本结构

80486CPU 内部由八大部件组成：总线接口部件、高速缓存部件、代码预取部件、指令译码部件、浮点数部件、执行部件、段部件、分页部件。如图 2.1 所示为 80486CPU 内部基本结构图，它反映了 CPU 内部的基本逻辑部件、部件之间的基本联系、各部件的主要功能、数据在 CPU 中的主要流动方向。

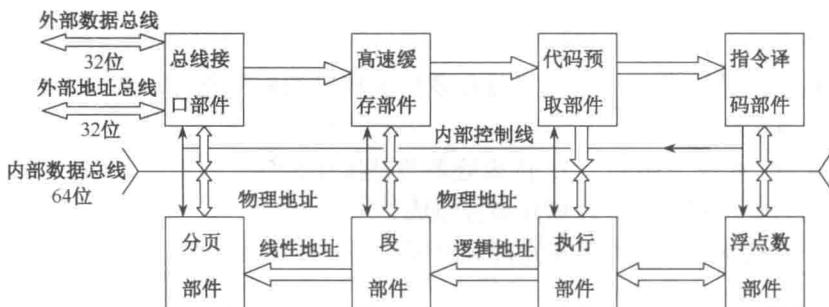


图 2.1 80486 CPU 内部基本结构图

CPU 外部引脚分为数据总线引脚、地址总线引脚及控制总线引脚。32 位 CPU 都采用栅格阵列插针或封装，在微型计算机主板上有相应的插座安装。

80486CPU 有 3 种工作模式：实地址模式、保护模式和虚拟 8086 模式。Pentium 微处理器除了上述 3 种工作模式外，增加了一种系统管理模式（SMM）。

2. 寄存器

寄存器是 CPU 内部用来放置数据或地址的存储单元。在 CPU 的各个部件中，都有一些寄存器。有些寄存器是编程不可见的，有些是编程可见的。对于编程可见的寄存器，根据功能可分为 9 组，分别是通用寄存器、指令指针寄存器、标志寄存器、段寄存器、系统地址寄存器、调试寄存器、测试寄存器、控制寄存器及浮点寄存器。

通用寄存器中，32 位寄存器有 EAX、EBX、ECX、EDX、EBP、ESP、ESI 和 EDI，其低十六位分别是 AX、BX、CX、DX、BP、SP、SI 和 DI。其中 AX、BX、CX、DX 的每个字节均另有一个名字，高字节分别称为 AH、BH、CH、DH；低字节分别称为 AL、BL、CL、DL。

指令指针寄存器 EIP（低 16 位称 IP），其内容为下一条要取入 CPU 的指令在内存中的偏

移地址。

标志寄存器 EFLAGS (低 16 位称 FLAGS)，共有 3 类标志：状态标志、控制标志和系统标志。80486 中的标志包括进位标志 CF、奇偶标志 PF、辅助进位标志 AF、零标志 ZF、符号标志 SF、溢出标志 OF、方向标志 DF、中断允许标志 IF、陷阱标志 TF、嵌套任务标志 NT、输入输出特权级标志 IOPL、恢复标志 RF、虚拟 8086 方式标志 VM 和对准检查标志 AC。

段寄存器有 CS、DS、ES、SS、FS、GS。它们分为两部分，一部分是编程可见的选择寄存器，为 6 个 16 位寄存器，对应在另一部分有 6 个 64 位的编程不可见的描述符寄存器。在实地址方式或虚拟 8086 方式，描述符寄存器不起作用，选择寄存器退化成 16 位 CPU 的段寄存器功能，存放内存段的段基址（段首地址的高 16 位），其中 CS 对应于代码段，DS 对应于数据段，ES 对应于附加数据段，SS 对应于堆栈段，FS 和 GS 没有定义。在保护方式下，选择寄存器的低二位是特权标志，D₂ 位是描述符表类型标志，高 13 位是选择码，指出本段的段描述符在由 D₂ 位指出的描述符表中的逻辑排序。

其他寄存器都是与系统有关的寄存器。控制寄存器和系统地址寄存器是实现保护模式功能的基础，控制着新的存储器管理方式、多任务切换等功能的实现；调试和测试寄存器用于调试微码执行、数据访问的断点自陷和测试芯片逻辑、高速缓冲存储器等；浮点寄存器主要用于浮点运算。

3. 逻辑地址、线性地址和物理地址

一般来说，用户使用的是逻辑地址，由内存管理软件和相关硬件将逻辑地址变为物理地址。

在 16 位模式下，逻辑地址由 16 位的段基址和 16 位的偏移地址组成，物理地址 20 位。其关系为：

$$\text{物理地址} = \text{段基址} \times 10H + \text{偏移地址}$$

在 32 位模式下，地址转换比较复杂，逻辑地址是一个 16 位的段选择符和一个 32 位的偏移地址。段部件根据段选择符获得相应的段描述符，取出 32 位的段基址再加上 32 位偏移地址得到 32 位的线性地址。然后再由段部件传送给分页部件，由其转换为 32 位的物理地址。若分页部件被禁止，那么计算出的线性地址就是物理地址。

4. 指令流水线操作

32 位 CPU 的一个重要的特点就是采用了指令流水线技术。这一技术大大加快了指令执行速度，加大了信息流量。这是一种同时进行若干操作的并行处理方式。在流水线结构中，每条指令分成若干步骤来执行，每个子过程各在一个专门的硬件站点上执行，这样完成一条指令的全部操作需顺序地经过流水线中多个站点的处理才能完成。但前后连续的几个操作可以依次流入流水线中，在各个站点间重叠执行，以此来实现并行操作。

在 80486CPU 中设有 8KB 的内部高速缓存器、32 字节的预取指令队列、指令译码器、控制器及执行部件，这就从硬件上支持了指令流水线操作。80486 使用 5 个步骤的流水线技术，即指令预取 PF、译码 D₁、译码 D₂、执行 EX 和结果写回 WB。其过程如图 2.2 所示。

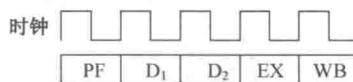


图 2.2 80486 指令执行过程

2.2 典型题解析

例 2.1 80486CPU 内部由哪些部件组成，各部件主要完成什么功能？

解：80486CPU 内部由总线接口部件、高速缓存部件、代码预取部件、指令译码部件、浮点数部件、执行部件、段部件、分页部件组成。

总线接口部件负责内部总线和外部总线的联系；高速缓存部件用于程序或数据的缓存，用以减少对内存的访问次数，减少程序运行时间；代码预取部件对代码进行取入、排队分析、分解等译码的前期准备工作；指令译码部件完成指令译码工作，把指令的含义转换为相应的内部控制总线信号，指挥各部分协同工作；浮点数部件完成浮点数运算、双精度运算等执行部件不擅长的数学运算任务；执行部件完成一般算术运算、逻辑运算及数据传送等任务；段部件把指令指定的逻辑地址变换为线性地址；分页部件把段部件输出的线性地址转换成物理地址。

例 2.2 设 $[X]_{\text{补}}=10001110B$, $[Y]_{\text{补}}=10110011B$, 试指出两数相加后, ZF、CF、AF、PF、SF 和 OF 的状态。

$$\begin{array}{r} \text{解: } 10001110B \\ + 10110011B \\ \hline 01000001B \end{array}$$

因为结果非零, 故 $ZF=0$; 最高位 D_7 位上有进位, 故 $CF=1$; D_3 位向 D_4 位有进位, 故 $AF=1$; 结果中“1”的个数为偶数, 故 $PF=1$; 结果最高位 D_7 是“0”, 故 $SF=0$; OF 的状态可用双高位法判断, 这里 $C_S=1$, $C_P=0$, $C_S \oplus C_P=1$, 故 $OF=1$ 。

【评注】

① 在 6 位状态标志中, 溢出标志 OF 最难判断, 它是由一个运算式判别的。这个运算式可记为 $OF = C_S \oplus C_P$, 其中 C_S 是符号位产生的进位, C_P 为最高数位向符号位产生的进位。这种判别方法叫双高位法。

② CF 和 AF 都是有关进位的标志。 CF 置位时, 表明 8 位或 16 位或 32 位数的最高位产生了进位或借位; AF 置位时, 表明最低有效的 4 位向高位产生了进位或借位, 即数据 D_3 位向 D_4 位的进位状态。因此在使用这两个标志位时, 务请注意使用方法。

例 2.3 在实方式和虚拟 8086 方式下, Intel 80486 中段寄存器中存放的值是什么? 而在保护方式下, 它的功能又是什么?

解: 在实方式和虚拟 8086 方式下, 段寄存器中存放的是段基址, 即段首地址的高 16 位。而在保护模式下, 段寄存器分为两部分, 一部分是编程可见的选择寄存器, 为 16 位寄存器, 对应另一部分为 64 位的编程不可见的描述符寄存器。选择寄存器的低二位是特权标志, D_2 位是描述符表类型标志, 高 13 位是选择码, 指出本段的段描述符在由 D_2 位指出的描述符表中的逻辑排序。描述符寄存器用来备份当一段被首次访问成功后该段的段描述符, 以备下次访问时直接取到描述符。

例 2.4 在实方式下, 假定内存数据段中有两个数据字 $1234H$ 和 $5678H$, 若已知当前 $DS=5AA0H$, 它们的偏移地址分别为 $245AH$ 和 $3245H$, 试用图说明它们在存储器中的物理

地址。

解：因为在实方式下，DS 的内容为数据段的段基址，根据 16 位模式下的物理地址的定义式如下。

$$\text{物理地址} = \text{段基址} \times 10H + \text{偏移地址}$$

数据字 1234H 占两个连续的单元，为首的物理地址计算如下。

$$(DS) \times 10H + 245AH = 5AA00H + 245AH = 5CE5AH$$

数据字 5678H 也占两个连续的单元，为首的物理地址计算如下。

$$(DS) \times 10H + 3245H = 5AA00H + 3245H = 5DC45H$$

两个数据字在内存中存储如图 2.3 所示。

物理地址	内存
5CE5AH	00110100
5CE5BH	00010010
.....
5DC45H	01111000
5DC46H	01010110

图 2.3 数据字存储图

【评注】

① 物理地址是数据或代码在存储器中的实际地址。每个存储单元都只有一个物理地址。物理地址是唯一的。但对应同一个物理地址，可以有不同的逻辑地址。

② 内存是以字节为单位编址的，即每个单元内只存一个字节的信息。所以 16 位的数据字需占连续两个单元，低字节存于低地址单元中，高字节存于高地址单元中。故 1234H 中的 34H 存于物理地址为 5CE5AH 对应的单元中，而 12H 存于物理地址为 5CE5BH 对应的单元中。5678H 同理。

例 2.5 若某数据区的开始地址为 A7F0H: 2B40H，则该数据区的首字单元和 32 个字的末字单元的物理地址分别为多少？

解：首地址为

$$0A7F0H \times 10H + 2B40H = 0AAA40H$$

末地址为

$$0AAA40H + (20H - 1) \times 2 = 0AAA7EH$$

【评注】 数据区最后一个字的地址为：首地址 + (字数 - 1) × 2。

2.3 习题

1. 填空题

- (1) 80486CPU 中的执行部件完成_____等任务。
- (2) 80486CPU 中的段部件把指令指定的_____地址变为_____地址。
- (3) 80486CPU 的分页部件把_____地址变为_____地址。
- (4) 32 位 CPU 中，32 位通用寄存器的名称有_____。
- (5) 在实方式下，逻辑地址中的段基址是由_____存储。

- (6) 当 CPU 进行数据输出时, 信号 W/R 为_____; 当 CPU 进行数据输入时, 信号 W/R 为_____。
- (7) 80486 的数据总线是_____位, 地址总线是_____位。
- (8) 80486 在保护方式下, 虚拟空间为_____, 而实际地址空间为_____。
- (9) 80486CPU 的工作方式有_____、_____、_____。
- (10) 80486 内部结构共有 8 个功能部件: _____、_____、_____、_____、
_____、_____、_____、_____。
- (11) 80486 提供的能接收外部中断请求信号的引脚是_____和_____, 这两种信号的不同之处在于_____。
- (12) 在实地址方式下段寄存器的内容是_____, 在保护方式下段寄存器的内容是_____。

2. 选择题

- (1) 指令指针寄存器 (EIP) 中存放的是_____。
 A. 当前指令 B. 下一条要执行的指令
 C. 操作数地址 D. 下一条要执行指令的地址
- (2) 指令队列的作用是_____。
 A. 暂存操作数地址 B. 暂存操作数
 C. 暂存指令地址 D. 暂存预取指令
- (3) 当 M/IO=0、W/R=0 时, CPU 完成的操作是_____。
 A. 存储器读 B. I/O 读 C. 存储器写 D. I/O 写
- (4) 80486 中有_____个 32 位通用寄存器。
 A. 4 B. 10 C. 16 D. 8
- (5) 主存和 CPU 之间增加高速缓存的目的是_____。
 A. 解决 CPU 和主存之间的速度匹配问题
 B. 扩大主存容量
 C. 既扩大主存容量, 又提高存取速度
- (6) 溢出是两带符号数_____, 结果超出规定的数值范围。
 A. 两同号数相减 B. 两同号数相加
 C. 两异号数相加 D. 两数异或
- (7) 80486CPU 的工作方式有_____。
 A. 保护方式 B. 系统管理方式 C. 实方式 D. 虚拟 8086 方式
- (8) 与堆栈有关的寄存器有_____。
 A. ESP B. EBP C. EBX D. ESS

3. 判断题

- (1) 80486 标志寄存器共有 32 位, 每一位都有含义。
- (2) 80486 的数据总线和地址总线都是 32 位的。

4. 问答题

- (1) 80486CPU 内部由哪几部分组成?
- (2) 80486 有哪几种工作模式?
- (3) 8086 存储器操作数的段基址、偏移地址、段的首地址、物理地址各是多少位? 80486 的段基址、偏移地址、段的首地址、物理地址又各是多少位?
- (4) 标志位寄存器中用户直接可以用指令改变其值的有哪几个?
- (5) 计算机运算结果的溢出指的是什么? 如何判断?
- (6) Intel 80486CPU 中是如何进行指令流水线操作的?