

“电子信息材料与器件国家级实验教学示范中心”系列规划教材
教育部“卓越工程师教育培养计划”系列规划教材

微电子专业实验教材系列丛书

模拟集成电路

设计实验教程

王向展 宁 宁 于 奇◎编著



科学出版社

“电子信息材料与器件国家级实验教学示范中心”系列教材
教育部“卓越工程师教育培养计划”系列教材
微电子专业实验教材系列丛书

内容简介

模拟集成电路设计实验教程

王向展 宁宁于奇 编著



科学出版社

北京

“十二五”普通高等教育本科教材·电子信息类
“十二五”普通高等教育本科教材·电子信息类

内 容 简 介

模拟集成电路设计实验教程是电子科技大学“电子信息材料与器件国家级实验教学示范中心”系列规划教材及教育部“卓越工程师教育培养计划”系列教材之一，是在多年来《集成电路原理》和《集成电路原理与设计》课程实验及综合课程设计教学改革的基础上编写而成的。教程涵盖了版图提取、电路设计仿真、版图设计与规则检查，以及版图验证、寄生参数提取与后仿真等模拟集成电路设计流程中前端与后端的主要内容，采用业界流行的EDA工具，在兼顾联系课堂教学内容的同时，注重学生实践技能的培养。

本书可作为电子科学与技术专业，特别是微电子科学与工程、集成电路与集成系统等专业的实践课教材，也可作为相关行业工作人员的参考用书。

图书在版编目(CIP)数据

模拟集成电路设计实验教程 / 王向展, 宁宁, 于奇编著. —
北京：科学出版社，2015.4

ISBN 978-7-03-043910-9

I. ①模… II. ①王… ②宁… ③于… III. ①模拟集成电
路-电路设计-教材 IV. ①TN431.102

中国版本图书馆 CIP 数据核字 (2015) 第 055492 号

责任编辑：杨 岭 黄明冀 / 责任校对：杨悦蕾

责任印制：余少力 / 封面设计：墨创文化

科学出版社出版

北京东黄城根北街16号

邮政编码：100717

<http://www.sciencep.com>

成都创新包装印刷厂印刷

科学出版社发行 各地新华书店经销

*

2015年4月第 一 版 开本：B5 (720×1000)

2015年4月第一次印刷 印张：11 3/4

字数：240 千字

定价：32.00 元

出版说明

——微电子专业实验教材系列丛书简介

微电子技术是新一代信息技术的基础与支撑，是信息存储、处理与执行控制的核心技术，它伴随着国民经济和社会信息化进程，渗透到主流行业的方方面面，成为带动整个国民经济增长的战略性要素。因此，国家对以集成电路为代表的微电子产业发展给予了前所未有的重视。2014年，国务院印发了《国家集成电路产业发展推进纲要》，推出了一系列针对集成电路产业发展的政策和规划，对集成电路技术与产业发展以及微电子人才培养提出了新的布局和要求。

微电子专业作为一门专业性和应用性很强的学科，除了需要理论课程的支撑外，完备的实验教学也是必不可少的，特别是在“卓越工程师教育培养计划”中，动手能力更是教学中的重中之重。但是，我们通过调研，了解到国内尚没有微电子专业的系列实验教材，为此，出版一套微电子专业的系列实验教材将会是一件非常有意义的事情。

本系列实验教材以微电子专业的理论课程设置为依据，并综合考虑微电子产业的流程，划分了4本分册，包括《半导体物理与器件实验教程》《数字集成电路设计实验教程》《模拟集成电路设计实验教程》和《微电子制造技术实验教程》。微电子以及相关专业的学生可以根据学习阶段来选择配套的实验教程。

本系列实验教材的编委由电子科技大学微电子与固体电子学院的骨干教师组成。该学院成立于电子科技大学建校之时，经过半个多世纪的发展，在微电子专业领域积累了雄厚的实力，不仅在科研方面取得了诸多成果，在教书育人方面，也建立起了一支优秀的教师队伍。同时，在建设“电子信息材料与器件国家级实验教学示范中心”过程中，始终坚持以学科方向为主线，注重学科交叉和互补。依托国家重点学科，跨专业整合资源，打造电子信息领域的“材料制备-器件与电路设计-工艺制作-系统应用”综合性实验平台，并取得了丰富的实验教学成果。这一切都为本系列实验教材的编写打下了良好的基础。我们相信，本系列实验教程的出版会填补国内微电子专业系列实验教材的空白，为我国微电子技术的教育事业做出贡献。

《微电子专业实验教材系列丛书》编委会

主 编 张怀武

副 主 编 于 奇 李 平 王 忆 文

编 委 (以姓氏笔画为序)

王 刚 王 靖 王 向 展 王 姝 娅

任 敏 刘 诺 杜 江 峰 杜 涛

李 辉 张 国 俊 罗 小 蓉 钟 志 亲

谢 小 东 蒋 书 文 戴 丽 萍

前　　言

微电子集成电路是整个信息技术产业的核心与基础，其技术水平和产业规模是衡量一个国家或地区经济发展与科技进步的重要标志。随着信息技术的不断发展，微电子集成电路产业的战略地位显得越来越重要，其对国民经济、国防建设和人民生活的影响也越来越大。微电子技术快速发展导致集成电路设计复杂度增加，所依赖的 EDA 工具的功能也越来越复杂。针对微电子科学与工程和集成电路设计与集成系统等专业应用性强的特点，在完成课堂知识传授的同时，抓好实验、实习环节以促进学生知识和能力的协同发展显得尤为重要。

模拟集成电路设计实验教程是电子科技大学“电子信息材料与器件国家级实验教学示范中心”系列规划教材及教育部“卓越工程师教育培养计划”系列教材之一，是在多年来《集成电路原理》和《集成电路原理与设计》课程实验及综合课程设计教学改革的基础上编写而成的。教程涵盖了多个模拟集成电路典型单元的设计实验，采用业界流行的 EDA 工具，在兼顾联系课堂教学内容的同时，注重学生实践技能的培养。

教材共分 4 章，第 1 章绪论，阐述了集成电路对于国民经济、国防建设和人民生活的重要性；第 2 章基础知识，对实验所需的模拟集成电路设计流程、EDA 软件使用、仿真测试电路、小信号参数提取等设计实验基础知识进行了回顾和梳理；第 3 章基础实验，重点针对模拟集成电路设计流程中基本能力的训练，开设 4 个以 4 学时为单元的基础实验，内容包含版图提取、电路设计仿真、版图设计与规则检查，以及版图验证、寄生参数提取与后仿真等模拟集成电路设计流程中前端与后端的主要内容，可作为集成电路课程实验；第 4 章综合性实验，包含 6 个 8 学时为单元的常用模拟/数模混合集成电路单元的设计实验，难度较第 3 章基础实验有所增加，为学有余力的学生提供参考，也可作为课程设计的参考。

本教程由于奇组织策划，王向展编写各章文字材料并统稿，宁宁组织研究生柴东阳、蒋佳君、李亮、刘皓、刘志华、石凤娇、周亚运、吴辉贵、孙占杰和雷晓准备了各实验的图片、表格数据以及思考题。本教程由西安电子科技大学胡辉勇教授审稿，并得到了本校张开华等老师的帮助，他们对本教程提出了许多宝贵意见，在此表示由衷的感谢。

由于编者水平有限，成稿仓促，书中难免存在错误与不妥之处，恳请使用本教程的老师和同学批评、指正，并提出宝贵的改进意见。

编　　者

2014 年 12 月于成都

目 录

第1章 绪论	1
第2章 基础知识	2
2.1 模拟集成电路设计流程	2
2.2 EDA 软件的使用	6
2.2.1 Cadence 软件平台介绍	6
2.2.2 模拟集成电路仿真工具及设置	6
2.2.3 模拟集成电路版图工具及设置	31
2.3 模拟集成电路仿真测试平台	35
2.3.1 静态参数的仿真测试	36
2.3.2 动态参数的仿真测试	37
2.3.3 阶跃响应仿真测试	39
2.4 小信号参数提取	40
2.4.1 模型文件获取	41
2.4.2 I-V 特性提取参数	43
2.4.3 仿真时直接查看	45
第3章 基础实验	47
实验 1 CMOS 集成运算放大器版图识别与提取	47
一、实验目的	47
二、实验原理	48
三、实验内容	60
四、实验步骤	60
五、实验仪器	61
六、实验思考题	62
实验 2 CMOS 两级共源运算放大器设计与仿真	62
一、实验目的	62
二、实验原理	62
三、实验内容	69
四、实验步骤	69
五、实验仪器	73
六、实验思考题	73

实验 3 CMOS 运算放大器版图设计与规则检查	73
一、实验目的	73
二、实验原理	74
三、实验内容	78
四、实验步骤	78
五、实验仪器	83
六、实验思考题	83
实验 4 CMOS 模拟集成电路版图验证、LPE 与后仿真	84
一、实验目的	84
二、实验原理	84
三、实验内容	86
四、实验步骤	86
五、实验仪器	96
六、实验思考题	97
第 4 章 综合性实验	98
实验 1 高 PSRR CMOS 带隙基准电压源设计	98
一、实验目的	98
二、实验原理	99
三、实验内容	106
四、实验步骤	106
五、实验仪器	110
六、实验思考题	110
实验 2 全差分两级运算放大器设计	111
一、实验目的	111
二、实验原理	111
三、实验内容	117
四、实验步骤	119
五、实验仪器	127
六、实验思考题	127
实验 3 恒跨导输入轨至轨运算放大器设计	127
一、实验目的	127
二、实验原理	128
三、实验内容	133
四、实验步骤	133
五、实验仪器	139
六、实验思考题	139

实验 4 折叠式共栅共源运算放大器设计	140
一、实验目的	140
二、实验原理	141
三、实验内容	144
四、实验步骤	144
五、实验仪器	149
六、实验思考题	149
实验 5 CMOS 高增益比较器设计	149
一、实验目的	149
二、实验原理	150
三、实验内容	156
四、实验步骤	156
五、实验仪器	163
六、实验思考题	163
实验 6 CMOS 压控振荡器设计	163
一、实验目的	163
二、实验原理	164
三、实验内容	165
四、实验步骤	166
五、实验仪器	171
六、实验思考题	171
参考文献	173

第1章 绪论

1947年12月23日，Bell实验室的巴丁(John Bardeen)和布拉顿(Walter Brattain)在肖克莱(William Shockley)的领导下发明了点接触锗晶体管，拉开了电子工业大革命的序幕。随后，晶体管的发明、硅材料和集成电路的研制成功，彻底改变了人类的生活方式。今天，90%以上的电子器件和电路都是以硅为基础。

现代社会已进入信息化、网络化和数字化时代，构成社会的各个部分通过网络系统连接成一个整体，由高速大容量光纤和通信卫星群以光速和宽频带传送信息，利用信息技术改造和提升传统产业，提高资源利用效率，促使产业结构调整、转换和升级，同时也促进了人类生活方式、社会体系和社会文化变革。

随着微电子产品应用从计算机、通信扩展至消费类电子、汽车电子、新能源等领域，微电子产业的变革也愈发剧烈，分工日益细化。目前的国际竞争格局大体是以美国为主导的高端CPU产品设计与关键技术制造，以日本、韩国为核心的消费类电子产品生产，以及以中国为主体的代工、封装共同发展的产业格局。以经济高速增长、市场快速发展、产业链的完整性和物流的高效性作为依托，我国已逐渐成为国际半导体产业转移的主要目的地，本土的制造、设计、测试、封装等部分微电子产业也在国家政策的扶持下步入快速发展阶段。

相对于国内微电子市场需求的急剧扩张，我国集成电路产业目前是严重滞后的。据国际研究暨顾问机构 Gartner 统计，2013年，全球半导体营收总计3154亿美元，较2012年的2999亿美元增长5.2%。而我国2013年集成电路进口2322亿美元，首次超越原油成为我国进口金额最大的商品。

撰写本实验教程的目的，是希望通过教程的学习与实验实践，使学生加深对课堂上所讲授的模拟集成电路设计内容的理解，掌握模拟集成的设计方法、EDA (electronic design automation)工具的使用以及集成电路版图的全定制设计方法，进而促进和加快国内微电子集成电路设计人才的培养。

第2章 基础知识

2.1 模拟集成电路设计流程

集成电路一般规模大，指标参数多，参加的设计人员也多，因而设计工作繁重，需要有详细的规划和设计流程以减少重复性工作、缩短设计周期。设计流程是实现集成电路的具体方法步骤，在 IC 开发中，一般会根据项目的要求(specifications)、经费、人力以及持有的 EDA 工具，并考虑代工厂的工艺情况而采用不同的实现方法。

在目前的集成电路产业分工下，IC 设计流程可以分为三种，即全定制(full custom)、半定制(semi-custom)和基于可编程器件(programmable device)的 IC 设计。全定制设计方法的目的是最大化优化电路性能，但所需时间也较长，适合大批量生产，要求集成度高、速度快、面积小、功耗低的通用 IC 或 ASIC。全定制要求设计人员完成基于晶体管级的电路构建，所有器件和互连版图均手工设计。半定制设计方法是基于门阵列(gate-array)和标准单元(standard-cell)的流程，其成本低、周期短、芯片利用率低，适合小批量、速度快的芯片。基于 PLD 或 FPGA 等可编程器件的 IC 设计模式是一种“快速原型设计”，可编程逻辑器件通常由半导体厂家提供半成品芯片，已经完成了逻辑门阵列的制造，而逻辑门之间的连接线路则可以通过编程来控制通与断，因此，设计人员可以用 EDA 工具选择逻辑门与连接关系，然后通过设计代码来完成逻辑芯片编程设计。

模拟集成电路一般采用全定制方式实现，图 2.1 给出了一个典型的模拟集成电路产品从概念提出到大批量生产的设计流程。

1. 确定电路设计指标

电路在设计初期需要将用户的要求描述转换为集成电路所必须满足的指标，如增益、带宽、信噪比、最大可容许的信号延时以及诸如功耗、效率、面积等物理性能，通常统称为设计规格(design specifications)。

设计规格主要是对芯片指标和性能的规定，通常不会限制设计者的实现方案，比如高速数模转换是用 Flash 架构还是用流水线架构，内部单元选择电路拓扑结构、使用特定类型的器件、选择 MOSFET 的宽长比等均由设计者制定。同

时，用户与设计人员在电路设计过程中也应尽可能不改变设计规格。当然，工艺线的选择也应该由用户与设计人员在初期商定。

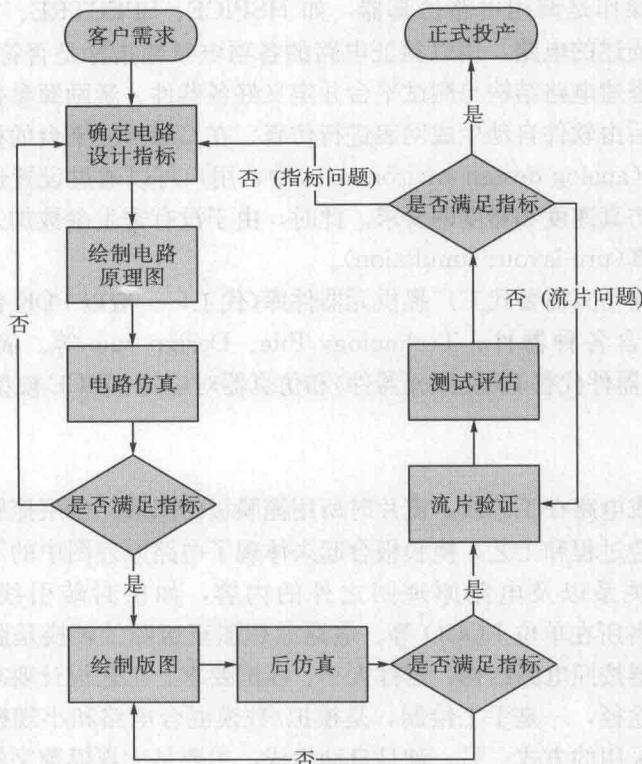


图 2.1 模拟集成电路的设计流程

2. 绘制电路原理图

模拟集成电路是晶体管级的设计，电路单元均利用 EDA 工具手工搭建，器件参数也是手工计算确定。该步骤完成后可以生成电路网表文件供电路仿真使用。需要注意的是，不同仿真器的电路网表格式不同，所用模型格式也不同，这一点在后续电路仿真工具及设置一节将会介绍。

对于规模较大的电路系统，为了便于分析和美观，在设计时往往采用层次结构(hierarchical)的电路原理图(schematic)，即设计人员完成电路单元设计后在更大的电路系统原理图中使用符号来代替整个子电路模块，这样有利于保持整个顶层的电路原理图不至于过大，版面整洁而有序，而且减少了重复绘制这些频繁出现的子电路块的工作。像反相器(INV)、或非门(NOR)、与非门(NAND)以及运放(OpAmp)、振荡器(OSC)、可变增益放大器(VGA)等大量重复使用的单元，在设计中一般都使用自定义的电路符号代替，通常代工厂提供 PDK 的元器件库中也会定义一定数量常用的基础单元。

3. 电路仿真

电路仿真操作是调用电路仿真器，如 HSPICE、SPECTRE、TSPICE 等计算以网表形式描述的电路，用以验证电路的各项电学性指标是否符合设计规格。仿真前需要先搭建电路结构与测试平台并定义好各器件、激励源参数以及所需的仿真类型，然后由软件自动生成网表进行仿真。在 Cadence 平台的模拟电路仿真设计环境 ADE(analog design environment)中，用户可以通过设置选择不同的仿真器，以满足仿真速度和精度的要求。此时，由于没有寄生参数加入网表，通常叫做版图前仿真(pre-layout simulation)。

另外，电路仿真需要代工厂提供元器件库(代工厂一般以 PDK 包形式提供给客户，里面包含各种器件、Technology File、Design rule 等。简单仿真可用 Analoglib 库元器件代替 PDK 库元器件)和仿真器对应的 SPICE 模型。

4. 生成版图

版图是集成电路在工艺线上流片时所用掩模板的图形，多层掩模板的顺序反映了芯片的制造过程和工艺，掩模板合起来体现了电路原理图中的不同器件及尺寸、相互连接关系以及电路原理图之外的内容，如供封装引线用的压焊点(PAD)、设计者所在单位 LOGO 等。电路原理图至版图的转换是版图设计人员使用版图编辑器按照电路结构、器件大小、匹配要求、工艺设计要求等绘制。生成版图有两种途径，一是手工绘制，是模拟/数模混合电路和小规模数字集成电路版图设计时采用的方式；另一种是自动生成，主要是大规模数字集成电路设计时采用，以避免手工绘制版图耗时过长。

5. 设计规则检查

版图设计完成后首先需要进行设计规则检查(design rule check, DRC)，即根据代工线的规定检查诸如多晶与多晶的最小间距、金属与金属的最小间距、接触孔的尺寸、金属布线的最大宽度等情况，如不满足 DRC 规定，则代工线无法进行工艺制造过程。特别是手工绘制的版图，难免出现各种各样的错误，人工检查的话工作量过大且不能保证百分百剔除错误，因此一般用软件工具自动检查。DRC 需要代工厂提供根据制造工艺水平确定的规则文件，而常用的版图检查 EDA 工具有 Cadence 公司的 Diva、Dracula，Mentor Graphics 公司的 Calibre，Synopsys 公司的 Hercules 等。与电路仿真所用模型文件一样，不同的 DRC 工具要求的规则文件格式不同。

6. 版图与电路原理图对比

DRC 仅进行设计规则上的差错检查，而不管器件结构是否正确、连接关系

是否正确或遗漏等。因此，版图通过 DRC 并不能保证版图所代表的电路与最初设计的电路完全相同，还需要进行版图与电路原理图对比(layout vs schematic, LVS)检查，即将从版图提取出来的拓扑结构与原来的电路原理图进行对比，确认二者的连接关系和器件类型、大小是完全等价的。LVS 检查保证了设计的完整性和可靠性，进一步确保了版图是初始设计电路的物理实现。同样，LVS 检查也是通过 EDA 工具加载代工线提供的规则文件进行的，一般 DRC 工具会同时兼具 LVS 功能。

7. 寄生参数提取

集成电路设计仅保证版图所代表的电路拓扑结构与初始设计一致并不能满足要求，设计必须确保其电学性能也与电路仿真时一样满足设计规格。考虑到集成电路中存在的各种寄生效应，如长导线的寄生电阻、导线间的寄生耦合电容等，需要提取版图中的寄生参数然后仿真，以精确地模拟现实芯片的工作情形，即寄生参数提取(layout parameter extraction, LPE)。寄生参数包含寄生电阻和寄生电容，在射频和微波电路设计中还需要提取寄生电感。提取时，这些寄生参数一般都简化成一个或多个 R、C、L，以串联或并联的方式“插入”相应的电路节点/支路处。这样经过 LPE 后生成的网表文件被称为“post-layout netlist”。常用版图 LPE 的 EDA 工具主要有 StarRC、Calibre、Dracula 等，所需的规则文件包含在代工线 PDK 中。

8. 后仿真

提取版图中寄生的电阻、电容、电感等参数，得到包含寄生参数的网表文件后即可再次仿真来预评估硬件实现的集成电路的电学性能是否满足设计规格。这时的仿真称为后仿真(post-layout simulation)，其仿真过程、所用的测试平台(test bench)与前仿真相同。通过后仿真可以获得 IC 设计较为完整真实的工作表现，如延时、功耗、逻辑功能、时序等信息，这一过程也是验证整个设计是否成功的最后一关。

上述电路设计仿真、版图 DRC、LVS 检查、后仿真等步骤如不能通过，均需要返回一步或多步，甚至回到设计之初，从调整 schematic 开始重新走完新一轮的设计流程，否则难以保证芯片流片成功。

9. 流片、封装与测试

完成上述集成电路设计流程后，即可将版图文件上传给代工厂进行流片，提交代工厂的文件格式通常为国际流行的标准格式 GDSII 或 GIF。代工厂完成制造工艺后进行芯片封装。在研发阶段，流片通常采用的是多项目芯片(multi project wafer, MPW)方式以降低费用，而芯片的测试分析主要由芯片设计部门完成。

芯片定型后，流片即采用工程批方式生产，测试也可交由专门的测试公司进行。

2.2 EDA 软件的使用

当前高端商业 IC 产品所用工艺线的特征尺寸已小至 22nm，由于各种寄生效应和边际效应的影响加大且电路规模庞大，完全通过手工计算来设计模拟集成电路及数模混合集成电路早已是不可能的事情，因此必须借助先进的 EDA 工具进行设计、仿真、验证。由于模拟集成电路设计所用的 EDA 工具多以美国 Cadence、Synopsis 和 Mentor Graphics 三家公司的产品为主，特别是 Cadence 公司的 IC Design System 平台使用广泛且可完成从前到后的所有操作。本节主要介绍 Cadence 公司的 EDA 平台，也涉及其他公司的常用产品，如 Synopsis 公司的仿真器 HSpice 和 Mentor Graphics 公司的版图检查及 LPE 工具 Calibre 等。通过本节的阐述与分析，读者可以在初次接触 Cadence 公司 IC Design System 平台时对其基本功能有个总体了解。

2.2.1 Cadence 软件平台介绍

Cadence 公司的 EDA 产品非常多，囊括了 IC 设计前端到后端、数字和模拟以及 PCB 设计所用的工具。集成电路设计工具主要为 IC Package 发行包中的设计平台 ADE、电路原理图编辑器(virtuoso schematic editor)、电路仿真器(spectre)、版图编辑器(virtuoso layout editor)、版图验证工具(dracula)等。同时，ADE 设计平台为其他产品提供了接口，如 Hspice 仿真器、Calibre 工具以及自己的版图检查工具 Assura 等，均可以集成在设计平台中使用。

2.2.2 模拟集成电路仿真工具及设置

与数字集成电路设计相比，模拟 IC 设计所涉及的 EDA 工具设置较少，但初学者也需要了解设置相关的知识以便掌握正确设置方法。本小节主要阐述 Cadence IC Design System 中的 Library Manager、Schematic Editor、Layout Editor 和 ADE 模块以及常用的两种仿真器 Spectre 和 HSpice 的操作与仿真环境设置。通过本小节的介绍，初学者可以掌握软件的基本使用方法，并可以后续按照各设计实验的描述独立进行仿真操作。

1. 启动界面

Cadence 公司的 IC Design System 平台需要在 Unix 系统(主要分为 Linux 和

Solaris 两个不同的发行版)下运行, 用户登陆工作站后打开命令行窗口, 输入 icfb 命令即可启动 Cadence 软件。以 Linux 系统为例, 具体操作如下。

登陆 Linux 系统后, 鼠标在桌面空白处单击右键, 在菜单中选择 Terminal, 打开命令行窗口(图 2.2)。然后在命令行窗口中输入 icfb & 命令(图 2.3)。& 符号可以使当前使用的命令行窗口能够继续输入命令使用, 而且其进程与 icfb 进程脱离继承关系。否则, 如关闭当前的命令行窗口, icfb 启动的 CIW(command interpreter window)窗口也会关闭。

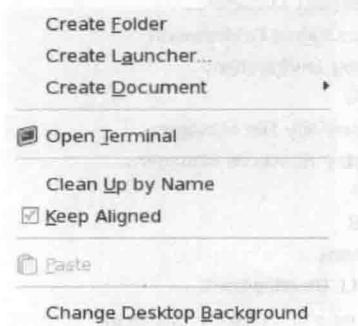


图 2.2 桌面右键菜单

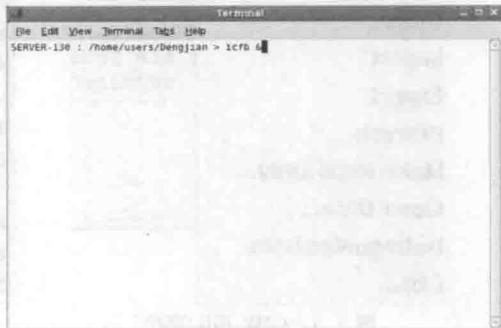


图 2.3 命令行窗口

icfb 命令启动的窗口 Cadence 称为 CIW, 即 Cadence 命令解释窗口(图 2.4)。CIW 窗口中间部分为操作输出区, 诸如电路原理图检查错误、仿真中断、模型未加载等信息提示都会在此处显示。

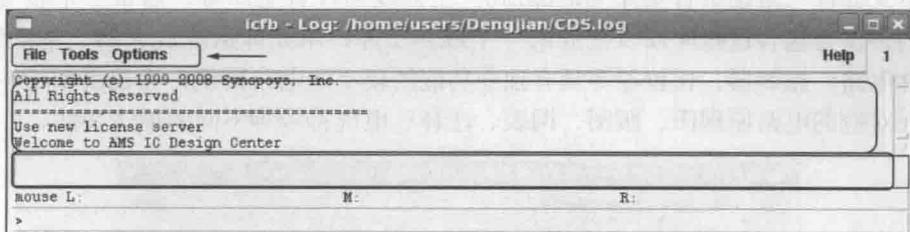


图 2.4 CIW 窗口

2. 库管理器

CIW 窗口启动后即可开始工作, 对于初学者来说, CIW 窗口的 File 和 Tools 两个菜单最为常用(图 2.5, 图 2.6)。File 菜单 New 命令用于工作开始时创建新文件、库或单元。一般实验所涉及的电路、版图规模均较小, 可以不用建库, 仅在指定的 Lab 库中创建单元即可。此外, 创建新文件也可以通过库管理器(library manager)界面窗口 File 菜单中的 New 命令进行, 与 CIW 窗口 File 菜单的 New 命令相同。

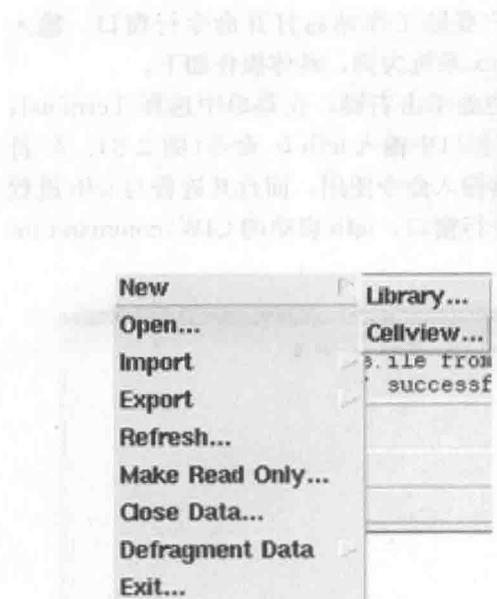


图 2.5 CIW File 菜单

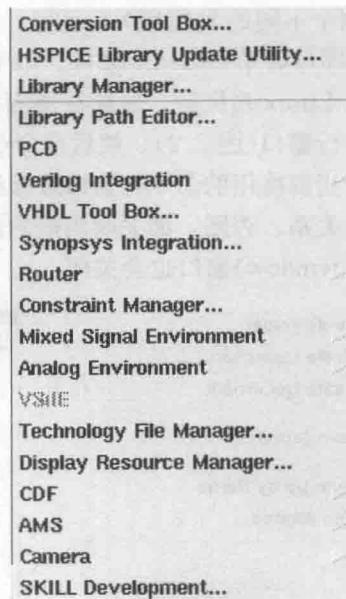


图 2.6 CIW Tools 菜单

Library Manager 可通过在 CIW 窗口单击 Tools→Library Manager 调出(图 2.6), 其界面如图 2.7 所示。可以看到, 库管理器界面默认分为三列, 依次是库(library)、单元(cell)和视图(view)。这也反映出 Cadence 平台下文件管理的层次性关系: 库是多个单元的集合, 一般默认打开配置好的 Cadence 平台会有基本元器件与激励源合集库 analogLib、工艺线器件合集库等。通常一个较大项目的开发会包含这些库以及建立的一个或多个库; 单元即运算放大器、基准源、时钟电路、振荡器、比较器等具有独立功能的较小的电路模块; 而视图则指一个单元对应的电路原理图、版图、网表、注释、电气符号等不同的描述文件。

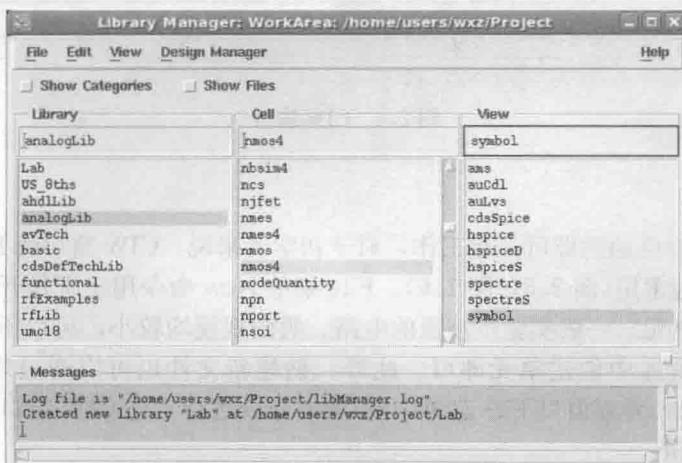


图 2.7 Library Manager 窗口