

四川省2013年度重点图书

SHUZI LUOJI  
SHEJI JI YINGYONG

# SZ 数字逻辑

## 设计及应用

姜书艳 / 主编



电子科技大学出版社

四川省2013年度重点图书

SHUZI LUOJI  
SHEJI JI YINGYONG

SZ

# 数字逻辑

## 设计及应用

主 编 姜书艳

参 编 金燕华 崔琳莉

曾 洁 卢有亮



电子科技大学出版社

## 图书在版编目（CIP）数据

数字逻辑设计及应用 / 姜书艳主编. —成都：电子科技大学出版社，2014. 9

ISBN 978-7-5647-2619-5

I. ①数… II. ①姜… III. ①数字逻辑—逻辑设计  
IV. ①TP302.2

中国版本图书馆 CIP 数据核字（2014）第 202565 号

### 内 容 提 要

本书为适应现代数字电子技术集成工艺和计算机技术的飞速发展以及双语教学的需要，对传统的数字电路课程教材从内容到体系进行了尝试性的深入改革，突出理论与实践的结合，强调了双语的表达。本书讨论了数字逻辑设计及应用的基本理论和方法，通过实例介绍了多种电路结构，充实了计算机辅助设计的基本概念，并将可测性设计适度引入教材，有一定的广度和深度。本书取材眼界宽，有一定的前瞻性，重点强调 CMOS 逻辑系列，提供大量的设计实例，以及具有指导意义的练习题。全书叙述概念清楚，深入浅出，条理清晰。

本书共 10 章，主要内容有：信息的二进制表达、逻辑代数基础、逻辑门电路、组合逻辑电路设计、存储电路、时序逻辑电路设计、大规模半导体存储器和可编程逻辑器件、数模和模数转换、现代数字系统设计。

本书可作为高等学校电工、通信、控制、电气、电子信息和计算机等专业的大学本科教材，同时也可作为从事电路设计、通信工程以及计算机等专业科技工作者的参考书。

## 数字逻辑设计及应用

Digital Logic Design and Applications

主 编 姜书艳

参 编 金燕华 崔琳莉

曾 洁 卢有亮

---

出 版：电子科技大学出版社（成都市一环路东一段 159 号电子信息产业大厦 邮编：610051）

策 划 编辑：吴艳玲 张 琴

责 任 编辑：汤云辉

主 页：[www.uestcp.com.cn](http://www.uestcp.com.cn)

电 子 邮 箱：[uestcp@uestcp.com.cn](mailto:uestcp@uestcp.com.cn)

发 行：新华书店经销

印 刷：成都蜀通印务有限责任公司

成 品 尺 寸：185mm×260mm 印 张 32.25 字 数 804 千字

版 次：2014 年 9 月第一版

印 次：2014 年 9 月第一次印刷

书 号：ISBN 978-7-5647-2619-5

定 价：45.00 元

---

■ 版权所有 侵权必究 ■

◆ 本社发行部电话：028-83202463；本社邮购电话：028-83201495。

◆ 本书如有缺页、破损、装订错误，请寄回印刷厂调换。

# 前 言 (Preface)

随着集成电路工艺和计算机技术的飞速发展，数字逻辑设计的思想、方法和工具发生了巨大的变化。以普通 TTL 电路、分立集成电路、中小规模集成电路模块为主的设计转向以 CMOS 电路、可编程逻辑器件 CPLD/FPGA、数字系统级为主的设计。本书的编写正是为适应科技高速发展的需要，解决当前教学中急需解决的问题，如通过双语教学与国际接轨，在注重理论教学的同时更注重实践能力的培养，缩短理论教学和实际电路设计与应用的差距和过渡过程等。在编写过程中我们注重以下几方面的特色：

1. 既要体现内容的先进性，又要强化基础理论的学习。一方面，内容尽量紧跟电子技术日新月异的发展，反映新工艺、新器件和新的理论方法；另一方面，强化基本概念、基本理论方法和基本能力的培养，做到理论基础扎实、概念清晰、系统性强。
2. 体现内容的实用性和实践性。数字逻辑设计及应用课程是一门实践性很强的课程，本书在编写过程中注重理论与实践的结合，在注重基础理论教学的同时，面向工程应用，提高学生对实际数字电路的分析、设计能力，尽可能缩短与实际电路设计及应用的差距和过渡过程，引入了大量与实际电路设计相关的设计技巧和实例。
3. 内容丰富、全面，信息量大。同时注重论述语言的简明、精练。
4. 采用双语编写。对于数字逻辑设计及应用中常用的专有名词和专业术语给出对应的英文表达方式，建立与国际学术界交流的平台，同时又避免了纯英文教材阅读、理解上的障碍；每章的引言后有本章常用的专业术语；课后习题采用全英文编写，便于学生对全英文考试题目的理解。附录有对应英文习题的中文翻译。

本书是在 2007 年清华大学出版社出版的《数字逻辑设计及应用》的基础上，从 2010 年开始着手改编的，到现在已经历时 3 年多。参与编写的人员都是电子科技大学各个主要学院的骨干教师，他们有着丰富的教学经验和科研经历，为编写这本教材投入了大量的精力和心血。本书由姜书艳担任主编，负责全书的策划与统审、定稿工作。其中第一、八和十章由姜书艳老师编写，第二、

三章由曾洁老师编写，第四、五章由崔琳莉老师编写，第六、七章由金燕华老师编写，第九章由卢有亮老师编写。教材几经修订。在编写过程中，电子科技大学数字逻辑设计及应用课程组的老师陈瑜、唐普英、李春梅、唐军、陈骏莲、周建华，以及研究生蒋珊珊、李修堂、彭杰、毛圆圆、刘跃、袁飞、杨静、张尧、寸立恒、李郭华、刘小利和徐秋连等参加了许多工作，给予了很大的支持，在此深表感谢。

本书编写的初衷是想结合国内外教材的优点，紧跟时代的步伐，面向电子科技大学及全国高等院校在校学生开设相关课程的需要，打造精品教材。由于科技的飞速发展和教学观念的改变，加之近两三年每年都有新的教材出版，现在的编写思路与最初又有了很大的不同。编者殷切期望各方面的读者能多提宝贵意见，对不足之处给以批评和指正。

编 者

2014-3-10

# 目 录

<b>第一章 引论 (Introduction) .....</b>	1
1.1 我们周围的数字系统 (Digital Systems around Us) .....	1
1.2 数字系统的世界 (World of Digital Systems) .....	2
1.3 实现数字系统的方法 (Implementing Digital Systems) .....	8
1.4 数字系统设计 (Digital System Design) .....	11
本章小结 (Brief Summary of this Chapter) .....	17
思考题和习题 (Problems and Exercises) .....	17
<b>第二章 信息的二进制表达 (Binary Expression of Information) .....</b>	18
2.1 引言 (Introduction) .....	18
2.2 数字的二进制表达 (Binary Expression of Numbers) .....	19
2.2.1 按位计数制 (Positional Number Systems) .....	19
2.2.2 数字的二进制表达 (Binary Expression of Number) .....	21
2.2.3 二进制缩写表达: 八进制和十六进制 (Abbreviation Expression of Binary Numbers: Octal and Hexadecimal Numbers) .....	22
2.2.4 二进制与十进制的转换 (Binary and Decimal Number-System Conversions) .....	25
2.3 二进制数的算数运算 (Arithmetic Operation of Binary Numbers) .....	31
2.3.1 数字系统中的无符号数 (Unsigned Number of Digital System) .....	31
2.3.2 加法运算与乘法运算 (Addition and Multiplication) .....	31
2.3.3 符号数的表达 (Representation of Signed-Numbers) .....	36
2.3.4 不同表达方式之间的转换 (Conversion of Different Expressions) .....	41
2.3.5 符号数的运算规则 (Operational Rules of Signed Number) .....	44
2.3.6 定点数和浮点数的表示 (Representation of Fixed Point Numbers and Floating Point Numbers) .....	47
2.4 信息的二进制编码 (Binary Codes of Information) .....	49
2.4.1 一般字符与状态编码 (Codes for General Character and State) .....	49
2.4.2 ASCII 编码 (ASCII Code) .....	50
2.4.3 十进制数的二进制编码 (Binary Codes for Decimal Number) .....	52
2.4.4 独热码 (One-hot Code) .....	55
2.4.5 格雷码 (Gray Code) .....	56
2.4.6 检错和纠错编码 (Codes for Detecting and Correcting Errors) .....	58
本章小结 (Brief Summary of this Chapter) .....	59
思考题和习题 (Problems and Exercises) .....	59

第三章 逻辑代数基础 (Basis of Logic Algebra) .....	63
3.1 引言 (Introduction) .....	63
3.2 基本逻辑系统表达 (Expression of Basic Logic System) .....	64
3.2.1 逻辑代数中的三种基本运算 (Three Basic Operations in Boolean Algebra) .....	64
3.2.2 几种导出的逻辑运算 (Several Educed Logic Operation) .....	66
3.2.3 IEEE 逻辑符号 (IEEE Logic Symbols) .....	70
3.3 逻辑代数的公理和定理 (Axioms and Theorems in Logic Algebra) .....	71
3.3.1 公理 (Axioms) .....	71
3.3.2 单变量定理 (Single Variable Theorems) .....	71
3.3.3 二变量和三变量的定理 (Two-and Three-Variable Theorems) .....	71
3.3.4 n 变量定理 (n-Variable Theorems) .....	74
3.3.5 异或、同或运算的定理 (Theorems of XOR and XNOR Operations) .....	75
3.3.6 代入定理 (Substitution Theorem) .....	76
3.3.7 反演定理 (Complement Theorem) .....	77
3.4 正负逻辑与对偶定理 (Positive and Negative Logic and Duality Theorems) .....	78
3.4.1 正负逻辑 (Positive and Negative Logic) .....	78
3.4.2 对偶定理 (Duality Theorem) .....	78
3.4.3 信号名和有效电平 (Signal Names and Active Levels) .....	79
3.5 香农展开定理与标准逻辑运算 (Shannon's Expansion Theorems and Canonical Forms of Logic Function) .....	80
3.5.1 香农展开定理 (Shannon's Expansion Theorems) .....	80
3.5.2 真值表的标准逻辑表达 (Standard Logic Expression of Truth Table) .....	81
3.5.3 最小项与最大项 (Minterm and Maxterm) .....	82
3.5.4 逻辑函数的标准形式 (Canonical Form of Logic Function) .....	85
3.5.5 最小项和最大项之间的关系 (Relation ship of Minterm and Maxterm) .....	87
3.6 逻辑函数的表示方法 (Expression Methods of Logic Functions) .....	88
3.6.1 逻辑函数的几种常用表示方法 (Popular Expression Methods of Logic Function) .....	88
3.6.2 几种表示方法间的相互转换 (Interconversion of Different Expressive Methods) .....	89
3.7 逻辑函数的化简 (Simplification of Logic Functions) .....	93
3.7.1 逻辑函数的最简形式 (Minimization Forms of Logic Functions) .....	93
3.7.2 利用逻辑代数公式化简 (Minimization with Logic Algebra Equations) .....	94
3.7.3 卡诺图法化简逻辑函数 (Minimization with Karnaugh Map) .....	97
3.7.4 具有关项的逻辑函数及其化简 (Minimization of Logic Function with Don't Care Terms) .....	109
3.7.5 多输出函数的化简 (Minimization of Multi-Outputs Function) .....	111

本章小结 (Brief Summary of This Chapter) .....	113
思考题和习题 (Problems and Exercises) .....	113
<b>第四章 逻辑门电路 (Logic Gates Circuits) .....</b>	<b>119</b>
4.1 引言 (Introduction) .....	119
4.2 MOS 晶体管及其开关特性 (MOS Transistor and Switch Characteristics) .....	123
4.3 CMOS 基本逻辑门结构 (CMOS Basic Logic Gates) .....	125
4.3.1 CMOS 反相器 (CMOS Inverter) .....	125
4.3.2 CMOS 与非门和或非门 (NAND Gate and NOR Gate) .....	126
4.3.3 其他电路结构 CMOS 门 (Other CMOS Gate Circuit Structure) .....	128
4.4 CMOS 逻辑门的静态特性 (The Static Characteristics of CMOS Logic Gates) .....	131
4.4.1 传输特性与逻辑电平容限 (Transmission Characteristic and Logic Level Margin) .....	131
4.4.2 输出电流与驱动能力 (Output Current and Drive Ability) .....	134
4.4.3 输入/输出缓冲电路与电路的最大集成设计 (Input/Output Buffer Circuit and the Largest Integrated Circuit Design) .....	136
4.5 CMOS 逻辑门的动态特性 (Dynamic Characteristics of CMOS Gates) .....	137
4.5.1 传输延迟时间 (Propagation Delay) .....	138
4.5.2 动态尖峰电流 (Dynamic Current Spikes) .....	139
4.5.3 功率损耗 (Power Dissipation) .....	139
4.5.4 高速和超高速 CMOS 门电路 (High-speed and Ultrahigh-speed CMOS Gate Circuit) .....	140
4.6 CMOS 门电路特点和使用中应注意的问题 (Characteristic of CMOS Gate Circuit and NOTICE in Practice) .....	142
4.6.1 CMOS 门电路的主要特点 (Characteristic of CMOS Gate Circuit) .....	142
4.6.2 CMOS 电路在使用中应注意的问题 (Notice in Practice of COM Circuits) .....	142
4.7 其他逻辑门电路 (Other Logic Gate Circuits) .....	143
4.7.1 分离器件逻辑门 (Separated Elements Gates) .....	143
4.7.2 TTL 逻辑门 (TTL Gate Circuits) .....	145
4.7.3 ECL 逻辑门 (Emitter-Coupled Logic Gate Circuit) .....	150
* 4.7.4 I2L 门电路 (Integrated Injection Logic Gate Circuit) .....	152
4.8 TTL 门电路与 CMOS 门电路的接口 (Interface of TTL Gate Circuits and CMOS Gate Circuits) .....	153
4.8.1 TTL 门电路驱动 CMOS 门电路 (TTL Gate Circuits Drive CMOS Gate Circuits) .....	153
4.8.2 CMOS 门电路驱动 TTL 门电路 (Gate Circuits Drive TTL Gate Circuits) .....	153

.....	154
本章小结 (Brief Summary of This Chapter) .....	155
思考题和习题 (Problems and Exercises) .....	155
<b>第五章 组合逻辑电路设计 (Combinational Logic Circuit Design) .....</b>	<b>164</b>
5.1 引言 (Introduction) .....	164
5.2 组合逻辑电路的分析与设计 (Analysis and Design of Combinational Logic Circuit) .....	166
5.2.1 组合逻辑电路的分析 (Analysis of Combinational Logic Circuit) .....	166
5.2.2 组合逻辑电路的设计 (Design of Combinational Logic Circuit) .....	172
5.2.3 组合逻辑电路中的险象 (Hazards of Combinational Logic Circuit) .....	178
5.3 编码器 (Encoder) .....	183
5.3.1 二进制编码器 (Binary Encoder) .....	183
5.3.2 BCD 编码器 (BCD Encoder) .....	183
5.3.3 优先编码器 (Priority Encoder) .....	185
5.4 译码器 (Decoder) .....	191
5.4.1 二进制译码器 (Binary Decoder) .....	191
5.4.2 集成译码器的应用 (Application of Integrated Decoder) .....	194
5.4.3 BCD 译码器 (BCD Decoder) .....	196
5.4.4 七段显示译码器 (Seven Segment Display Decoder) .....	197
5.5 数据选择与分配控制 (Control of Data Selection and Distribution) .....	204
5.5.1 数据分配器 (Data Muxer) .....	204
5.5.2 多路复用器 (Multiplexer) .....	206
5.5.3 集成多路复用器的应用 (Application of Integrated Muxer) .....	208
5.6 数据检测与比较 (Data Test and Comparison) .....	213
5.6.1 奇偶校验电路及应用 (Application of Parity Check Circuit) .....	213
5.6.2 数据比较器 (Data comparator) .....	215
5.6.3 数值比较器 (Magnitude Comparator) .....	216
5.7 数据运算电路 (Data Operation Circuit) .....	220
5.7.1 全加器与加法器 (Full Adder And Adder) .....	220
5.7.2 组合乘法器 (Combinational Multiplier) .....	226
5.7.3 算数逻辑单元 (Arithmetical Logic Unit) .....	227
5.8 组合逻辑的延迟分析 (Delay Analysis of Combinational Logic Circuit) .....	228
5.8.1 器件延迟与线路延迟 (Gate Delay and Propagation Delay) .....	228
5.8.2 数据通道的延迟分析 (Delay Analysis of Data Path) .....	229
5.8.3 对大负载延迟的缓冲设计 (Buffer Design of Maximization of Load Delay) .....	230
5.9 组合逻辑电路设计的文档标准 (Standard of Document in Design of Combination	

Logic	231
5.9.1 门的符号 (Symbol of Gate)	231
5.9.2 信号名和有效电平 (Signal Name and Effective Electrical Level)	232
5.9.3 “圈到圈”逻辑设计 (Bubble-to-Bubble Logic Design)	234
本章小结 (Brief Summary of this Chapter)	236
思考题和习题 (Problems and Exercises)	237
<b>第六章 存储电路 (Memory Circuits)</b>	<b>245</b>
6.1 引言 (Introduction)	245
6.2 双稳态元件 (Bistable Elements)	246
6.2.1 数字分析 (Digital Analysis)	247
6.2.2 模拟分析 (Analog Analysis)	247
6.2.3 亚稳态特性 (Metastable Behavior)	248
6.3 S-R 锁存器 (Set-Reset Latch)	249
6.3.1 基本 S-R 锁存器 (Basic Set-Reset Latch)	249
6.3.2 同步 S-R 锁存器 (Synchronous Set-Reset Latch)	255
6.3.3 S-R 锁存器的时间参数 (Timing Parameters of S-R Latch)	259
6.4 D 锁存器 (D Latch)	260
6.4.1 D 锁存器	260
6.4.2 D 锁存器的时间参数 (Timing Parameters of D Latch)	260
6.5 D 触发器 (D Flip-Flop)	262
6.5.1 边沿触发式 D 触发器 (Edge-Triggered D Flip-Flop)	262
6.5.2 具有清零和预置端的 D 触发器 (D Flip-Flop with Preset and Clear)	264
6.5.3 具有使能端的边沿 D 触发器 (Edge-Triggered D Flip-Flop with Enable)	265
6.5.4 集成 D 触发器 (Integrate D Flip-Flop)	265
6.6 其他类型触发器及其代换使用 (Conversion Between Flip-Flops)	266
6.6.1 J-K 触发器 (J-K Flip-Flop)	266
6.6.2 T 触发器 (T Flip-Flop)	267
6.6.3 JK 触发器转换成 D 触发器 (J-K Flip-Flop to D Flip-Flop)	268
6.7 用 Verilog 设计 D 触发器	269
本章小结 (Brief Summary of this Chapter)	270
思考题和习题 (Problems and Exercises)	271
<b>第七章 时序逻辑电路设计 (Sequential Logic Circuit Design)</b>	<b>277</b>
7.1 引言 (Introduction)	277
7.2 时钟同步状态机分析 (Clocked Synchronous State Machine Analysis)	278
7.2.1 时钟同步状态机的结构 (Clocked Synchronous State Machine Structure)	278

7.2.2 时钟同步状态机的表达 (Clocked Synchronous State Machine Expression) .....	280
7.2.3 有限状态机的分析 (Finite-State Machine Analysis) .....	281
7.3 时钟同步状态机设计 (Clocked Synchronous State Machine Design) .....	285
7.3.1 简单计数功能设计 (Simple Counters Design Example) .....	287
7.3.2 序列发生器设计 (Sequence Generator Design Example) .....	290
7.3.3 序列检测器设计举例 (Sequence Detector Design Example) .....	291
7.4 二进制计数器 (Counters) .....	293
7.4.1 行波计数器 (Ripple Counters) .....	294
7.4.2 同步计数器 (Synchronous Counters) .....	296
7.4.3 MSI 型计数器及应用 (MSI Counters and their Applications) .....	297
7.4.4 任意模计数器 (Modulus-M Counters) .....	301
7.4.5 计数器的典型应用 (Counters Applications) .....	304
7.5 移位寄存器 (Shift Registers) .....	307
7.5.1 由 D 触发器构成的移位寄存器 (Shift Registers Composed of D Latchs or Flip-Flops) .....	307
7.5.2 由 JK 触发器构成的移位寄存器 (Shift Register Composed of J-K Flip-Flop) .....	309
7.5.3 双向移位寄存器 (Bidirectional Shift Register) .....	309
7.5.4 MSI 寄存器/移位寄存器 (MSI Registers/ Shift Registers) .....	309
7.5.5 移位寄存器的应用 (Shift Register Applications) .....	314
7.6 移位寄存型计数器 (Shift-Register Counters) .....	319
7.6.1 基本结构与表达 .....	319
7.6.2 环形计数器 .....	320
7.6.3 扭环计数器 (Twisted-Ring Counter) .....	323
7.6.4 线性反馈移位寄存型计数器 .....	327
7.7 同步系统设计 (Synchronous System Design) .....	330
7.7.1 同步系统的结构 (Synchronous System Structure) .....	330
7.7.2 同步电路中的时间容限 (Timing Margin in Synchronous System) .....	332
7.7.3 时钟偏移 (Clock Skew) .....	333
7.7.4 选通时钟 (Gating Clock) .....	336
7.7.5 异步输入 (Asynchronous Inputs) .....	338
本章小结 (Brief Summary of This Chapter) .....	340
思考题和习题 (Problems and Exercises) .....	341
<b>第八章 大规模半导体存储器和 可编程逻辑器件 (VLSI Semiconductor Memory And Programmable Logic Devices) .....</b>	<b>350</b>
8.1 引言 (Introduction) .....	350

8.2 半导体存储器 (Semiconductor Memory) .....	352
8.2.1 只读存储器 (Read-Only Memory, ROM) .....	352
8.2.2 随机存取存储器 (Random Access Memory, RAM) .....	357
8.2.3 用 ROM 存储器实现组合逻辑函数(Implement Combinational Logic Functions with Memory) .....	363
8.3 复杂可编程逻辑器件 (Complex Programmable Logic Device, CPLD) .....	365
8.3.1 复杂可编程逻辑器件的结构 (Structure of the Complex Programmable Logic Device) .....	367
8.3.2 基于可编程逻辑器件的电路实现 (Circuit Implementation Based on Programmable Logic Device) .....	369
8.4 现场可编程门阵列 (Field Programmable Gate Array, FPGA) .....	375
8.4.1 现场可编程门阵列 FPGA 的电路结构 (Field Programmable Gate Arrays FPGA Circuit Structure) .....	376
8.4.2 基于 FPGA 的逻辑实现 (FPGA-based Logic Implementation) .....	382
8.5 CPLD 和 FPGA 可编程逻辑器件的开发 (PLD Research And Development) .....	382
8.5.1 FPGA 可编程 IP 资源 (FPGA programmable IP resources) .....	383
8.5.2 FPGA 和 CPLD 可编程逻辑器件开发(FPGA and CPLD Programmable Logic Device Development) .....	384
本章小结 (Brief Summary of this Chapter) .....	386
思考题和习题 (Problems and Exercises) .....	387
<b>第九章 数模和模数转换器 (DAC and ADC) .....</b>	<b>390</b>
9.1 引言 (Introduction) .....	390
9.2 数模转换器 (DAC) .....	391
9.2.1 权电阻网络数模转换器 (Weight Resistance Network DAC) .....	391
9.2.2 权电流型数模转换器 (Weight Current DAC) .....	393
9.2.3 倒 T 形电阻网络数模转换器 (Inverse T Form Resistance Network DAC) .....	395
9.2.4 数模转换器的转换精度与转换速度 (Conversion Precision and Conversion Speed of DAC) .....	397
9.3 模数转换器 (ADC) .....	401
9.3.1 模数转换的基本原理 (Fundamental Principle of ADC) .....	401
9.3.2 采样—保持电路 (Sampling-Holding Circuits) .....	404
9.3.3 并联比较型模数转换器 (Parallel Comparative ADC) .....	406
9.3.4 逐次渐近型模数转换器 (Gradually Approach ADC) .....	409
9.3.5 双积分型模数转换器 (Double Integral ADC) .....	411
9.3.6 模数转换器的转换精度与转换速度 (Conversion Precision and Conversion Rate of ADC) .....	415

9.4 模数转换器和数模转换器的应用实例 (Application Example of ADC and DAC)	417
9.4.1 数模转换器实例 (Application Example of DAC)	417
9.4.2 典型 AD 转换器及应用	420
本章小结 (Brief Summary of This Chapter)	423
思考题和习题 (Problems and Exercises)	423
<b>第十章 现代数字系统设计 (Modern Digital System Design)</b>	<b>426</b>
10.1 引言 (Introduction)	426
10.2 数字系统的计算机辅助设计流程 (Digital System of Computer Aided Design Process)	426
10.2.1 设计工具的演变 (Evolution for Design Tools)	427
10.2.2 数字系统设计方法 (Design Method for Digital System)	427
10.2.3 数字系统 EDA 设计流程 (EDA for Digital System)	429
10.2.4 基于 HDL 的现代数字系统设计 (Modern Digital System Design Based on HDL)	432
10.3 数字系统结构设计 (Structure Design of Digital System)	435
10.3.1 数字系统结构表示方法 (Representation of Digital System Structure)	435
10.3.2 数字系统流水设计 (Stream Design of Digital System)	436
10.3.3 数字系统并行设计 (Parallel Design of Digital System)	441
10.3.4 数字系统同步电路设计 (Digital System Synchronous Circuit Design)	443
10.4 现代数字系统设计的面临问题 (Problem of Modern Digital System Design Faced)	444
10.4.1 可测性设计 (Design For Testability, DFT)	444
10.4.2 可靠性设计 (Design of Reliability)	447
10.4.3 高速数字系统中的信号传输问题 (Signal Transmission Problem in High Speed Digital System)	451
本章小结 (Brief Summary of this Chapter)	457
思考题和习题 (Problems and Exercises)	457
<b>参考文献</b>	<b>459</b>
<b>习题参考译文</b>	<b>460</b>
第一章 引论 (Introduction)	460
第二章 信息的二进制表达 (Binary Expression of Information)	460
第三章 逻辑代数基础 (Basis of Logic Algebra)	462
第四章 逻辑门电路 (Logic Gates Circuits)	466
第五章 组合逻辑电路设计 (Combination Logic Circuit Design)	476
第六章 存储电路 (Memory Circuits)	484

目 录

第七章 时序逻辑电路设计 (Sequential Logic Circuit Design) .....	490
第八章 大规模半导体存储器和可编程逻辑器件 (VLSI Semiconductor Memory And Programmable Logic Devices) .....	497
第九章 数模和模数转换器 (DAC and ADC) .....	499
第十章 现代数字系统设计 (Modern Digital System Design) .....	501

# 第1章 引论 (Introduction)

数字设计又称为“逻辑设计”(Logic design)。设计的根本目的是构建系统，这也是本书的目的之一。本书通过充分介绍基本原理，使读者在使用软件工具来实现设想的时候，能知道其所以然。当软件工具给你造成困扰时，这些基本原理也能帮助你找到问题的根源。

数字设计是一个系统工程(System engineering)，其中5%~10%是设计和创新部分，剩下的大部分工作则是一些常规的设计实现方法。在本书中我们将给大家详细讲解各种常规的数字电路——组合逻辑电路(Combinational logic circuits)和时序逻辑电路(Sequential logic circuits)的分析和设计方法(Analysis and design methods)，以及这些电路和一些独特电路在实际应用中的设计创新点(Invention of a new approach)。

本章专业术语：

Logic Design	逻辑设计
Combinational Logic circuits	组合逻辑电路
Sequential Logic Circuits	时序逻辑电路
Analog Signal	模拟信号
Digital Signal	数字信号
Embedded Systems	嵌入式系统
On and off	开和关
Digital Circuits	数字电路
Analog/Digital Conversion, ADC	模拟/数字转换
Digital /Analog Conversion, DAC	数字/模拟转换
Digital Design	数字设计
Hardware Description Language, HDL	硬件描述语言
Programmable Logic Array, PLA	可编程逻辑阵列
Pulse Signal	脉冲信号

## 1.1 我们周围的数字系统 (Digital Systems around Us)

短短50年，数字电子计算机硬件(Digital computer hardware)在容量和成本上取得了人类历史上最显著的进步。如今，计算设备(Computing devices)经常应用在我们的日常生活中。但这些计算设备最初只被很少的科学家使用，发展到现在经历了很长的过程。目前，数字电路越来越多地用在更多设备中，而不仅仅是通用在计算机中。越来越多的新应用把模拟信号(Analog signal)转换成数字信号(Digital signal)，并通过定制的数字电路运行这些数字信号。这些应用包括手机、数码相机、摄像机、游戏机、电视机顶盒、乐器、微波炉、汽车发动机控制器、防抱死制动系统，等等。除了通用于计算机，在其他应用程序里的数字电路通常被称为嵌入式系统(Embedded systems)，因为那些数字系

统内嵌到其他的电子设备（Electronic equipment）中。

数字电路逻辑设计（Digital logic circuit design）是驱动数字化革命（Digital revolution）的学科之一。不仅硬件部分有了很大的改善，硬件设计者的设计工具（Design tools）也有了很大的不同。如果你静下来想想世界上有多少个设备是由数字电路制造出来的，你肯定会对结果感到很吃惊。这些设备是由电脑科学家、电脑工程师、电学工程师、机械工程师等，和医生、商人、教师一起发明的。在不久的将来，会持续地诞生新设备。10年以后，这些设备会比今天的设备更小、价格更便宜，功能更强大。我们可以看到那些似乎很不可思议但今天确实存在的新的设备，像小型的可以植入皮肤内的可控数字电路医疗设备（Controllable digital circuit medical equipment）、声控设备（Sound equipment）、自动家庭清洁器（Automatic home cleaner）、激光制导汽车巡航控制系统（Laser guided cruise control system）以及移动手机等。我们无法想象在不久的将来会发明出什么新的设备，或者这些设备都有益于哪些人。未来的设计者们可以确定这一切，也许你就是其中的一员。

## 1.2 数字系统的世界（World of Digital Systems）

在数字系统中，最常见的数字信号只有两种可能值，即开和关（On and off），经常用1和0表示。这种二值表示的方法就是二进制。数字系统就是一个给定输入、产生输出的系统，由数字组件（Digital components）连接的数字电路构成。在这本书里，术语“数字”指的是用二进制（Binary）表示的系统。一个单一的二进制信号也称为一个二进制数，或者一比特。晶体管（Transistors）发明后，在20世纪90年代中期，数字电子学（Digital electronics）极其流行，一个电开关可以用另一个电信号打开或关闭。在后面的章节中，会对晶体管开关做介绍。

数字电路是计算机的基础。最为人所知的数字电路是构建微处理器（Microprocessor）的基础。提到通用计算机（General-purpose computer），我们会想到家用的个人电脑或者笔记本电脑。其实通用计算机也被用来作为幕后操作，实现银行、航空公司订票、网络搜索（Web search）、工资等系统。通用计算机输入数字数据，如从文件或键盘接收到的字母和数字，输出新的数字数据（Digital data），如存储在文件中或在监视器（Monitor）上显示的新的字母和数字。因此，了解数字化设计有助于了解计算机是如何工作的。

数字电路是更多设备的基本组成。在现代应用得非常广泛的电子信息系统（Electronic information system）领域内，都离不开处理离散信息（Discrete information）的数字电路（Digital circuits）。如所有的数字计算机、先进的通信系统、工业控制系统（Industrial control systems）、交通控制、医院急救系统（Hospital emergency system），以及消费者使用的微波炉、洗衣机、电视机等无一不在设计过程中用到数字技术。在现代电子工程（Electronic engineering）中，按电路所处理的信号形式，将电路分为模拟电路与数字电路。一个数字电路系统就是一个接受输入、处理或控制工作过程、以离散的或不连续的方式输出信息的系统。

一个完整的电子系统所包含的知识点及其相互关系如图1-2-1所示。外界的物理信号

(Physical signals) 通过传感器转换成模拟的电信号, 或通过接收器直接接收模拟或数字信号, 或通过信号发生器 (Signal generator) 直接产生所需要的模拟或数字信号, 等等。电子系统根据接收到的信号的质量, 对信号进行预处理, 如通过滤波器滤除高频或低频的噪音信号 (Noise signals), 通过隔离电路隔离直流或交流信号, 通过阻抗变换电路或放大器为信号的进一步加工处理做准备。信号的加工是整个电路处理的核心部分, 也是电路功能的主要体现者。根据电路实现的功能, 可以对信号进行运算、转换、比较、采样保持等处理。加工处理后的信号如果功率过小, 可以通过功率放大器对信号进行放大以后, 传输给执行机构执行。在进行信号预处理时, 也可以通过模拟/数字转换器 (A/D 转换器) 将模拟信号转换为数字信号, 传递到计算机或数字系统中进行信号的加工处理, 再通过数字/模拟转换器 (D/A 转换器) 转换成模拟信号, 经过功率放大器放大信号以后, 传输给执行机构执行。D/A 转换后的信号, 通过信号的加工、处理以后的信号以及通过功率放大器放大以后的信号, 都可以通过反馈电路 (Feedback circuit) 反馈到信号预处理环节, 不同的闭环系统 (Closed-loop system) 将引入各种不同的反馈。

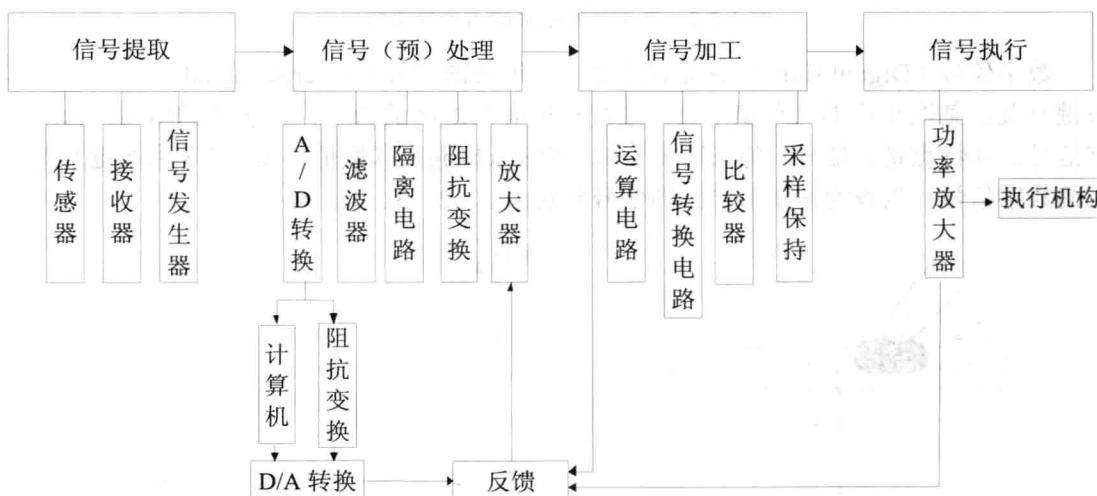


图 1-2-1 电子系统所包含的知识点及其相互关系

所谓模拟信号 (Analog signal), 是指模拟真实物理量变化的信号形式。例如, 麦克风所记录的语音信号、图像各点的亮度变化、大气温度与气压变化等信号, 都是模拟信号。其特点是, 模拟信号在时间与数值上都是连续变化的 (Continuous range), 可以在一定范围内取值 (Take any value)。例如, 一种动态式 (Dynamically) 麦克风, 依据电磁原理工作, 移动导线附近的磁铁会使导线中的电流发生变化, 如图 1-2-2 所示。磁铁移动得越快, 线上的电流就越高。因此, 麦克风上都有一个磁性小膜, 当声音击中小膜时, 磁铁移动, 使导线上产生电流。麦克风记录的语音信号 (Voice signal) 在电线上产生模拟的电流信号过程如图 1-2-2 (a) 所示, 产生的模拟信号波形如图 1-2-2 (b) 所示。模拟信号有无限种可能的电路取值, 如 1.00, 1.01, 2.0000009 等。