



国内首本从HDL、模型设计和高级语言三个角度同时论述Xilinx FPGA数字信号处理实现方法的权威著作！

Xilinx大中华区大学计划经理谢凯年博士和原MathWorks中国教育业务发展总监陈炜博士联袂作序！



THE DEFINITIVE GUIDE OF DIGITAL SIGNAL PROCESSING ON XILINX FPGA
FROM HDL TO MODEL AND C DESCRIPTION

Xilinx FPGA数字信号处理 权威指南

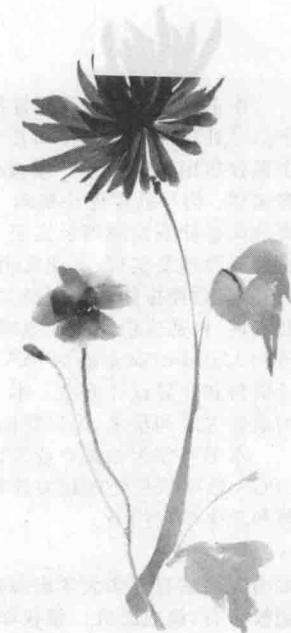
从HDL到模型和C的描述

何宾 张艳辉 编著
He Bin Zhang Yanhui

清华大学出版社



HDA 工 | 程 | 技 | 术 | 丛 | 书 |



THE DEFINITIVE GUIDE OF DIGITAL SIGNAL PROCESSING ON XILINX FPGA
FROM HDL TO MODEL AND C DESCRIPTION

Xilinx FPGA数字信号处理 权威指南

从HDL到模型和C的描述

何宾 张艳辉 编著
He Bin Zhang Yanhui

清华大学出版社

内 容 简 介

本书全面系统地从硬件描述语言、MATLAB Simlink 模型和 C 语言三个方面,对 Xilinx FPGA 数字信号处理的实现原理和方法进行了详细的说明。全书内容涵盖了数字信号处理的主要理论知识,其中包含通用数字信号处理、数字通信信号处理和数字图像处理等方面。全书分为五篇,共计 16 章。内容包括:信号处理理论基础、数字信号处理方法、数字的表示和运算的实现、CORDIC 算法原理及实现、离散傅里叶变换原理及实现、快速傅里叶变换原理及实现、离散余弦变换原理及实现、FIR 滤波器和 IIR 滤波器原理及实现、其他常用数字滤波器原理及实现、重定时信号流图原理及实现、通信信号处理原理及实现、数控振荡器原理及实现、信号同步原理及实现、数字图像处理原理及实现、动态视频拼接原理及实现、自适应信号处理原理及实现等内容。本书的设计环境使用了 Xilinx 最新的 Vivado 集成开发环境和 Mathworks 最新的 MATLAB R2013a 集成开发环境。在本书编写的过程中,参考了大量最新的设计资料和业界设计标准。本书内容新颖、理论和应用并重,充分反映了 Xilinx FPGA 实现数字信号处理的最新方法和技术,可以帮助读者系统地掌握这些方法和技术。

本书可作为相关专业开设高性能数字信号处理课程的本科和研究生教学参考书,亦可作为从事 FPGA 数字信号处理相关教师、研究生和科技人员的自学参考书,同时还可作为 Xilinx 公司大学计划教师和学生培训用书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

Xilinx FPGA 数字信号处理权威指南:从 HDL 到模型和 C 的描述/何宾,张艳辉编著.--北京:清华大学出版社,2014

EDA 工程技术丛书

ISBN 978-7-302-37341-4

I. ①X… II. ①何… ②张… III. ①可编程序逻辑器件—系统设计—指南 IV. ①TP332.1-62

中国版本图书馆 CIP 数据核字(2014)第 159538 号

责任编辑:盛东亮

封面设计:李召霞

责任校对:李建庄

责任印制:刘海龙

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址: 北京清华大学学研大厦 A 座 邮 编: 100084

社 总 机: 010-62770175

邮 购: 010-62786544

投稿与读者服务: 010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈: 010-62772015, zhiliang@tup.tsinghua.edu.cn

课 件 下 载: <http://www.tup.com.cn>, 010-62795954



印 装 者: 清华大学印刷厂

经 销: 全国新华书店

开 本: 185mm×260mm 印 张: 40.25 字 数: 977 千字

版 次: 2014 年 11 月第 1 版 印 次: 2014 年 11 月第 1 次印刷

印 数: 1~2500

定 价: 89.00 元

序(一)

我们生活在一个快速连接的世界中——全球有超过 60 亿台移动计算设备相互连接,并且每天都持续增加约 100 万台移动计算设备。预计到 2020 年,全球移动计算设备总数将达到 300 亿台。随着物联网(IoT)以及车联网(IoE)的发展,海量大数据的存储、传输、处理、挖掘技术出现了极大的挑战。从处理响应速度来看,计算的处理响应速度从文字时代的秒级,到多媒体时代的百毫秒级、视频时代的十毫秒级,会迅速推进到 5G 时代的 1 毫秒级。对海量数据在 1 毫秒内完成处理,将是未来数十年摆在电子信息系统设计工程师面前的巨大难题。

随着摩尔定律走向深纳米时代,在 20nm 以下的工艺节点,每个节点的性价比提高幅度会比上一代逐渐减少,而前期的一次性工程费用(NRE)投入巨大,服务客户数量稀少,使得专用集成电路(ASIC)及专用标准集成电路(ASSP)在商业模式上步入绝境,赢利的公司数量锐减直至最后消亡,尚能存活的将是可编程器件。

面对海量的计算任务,多核并行曾是解决方案之一,但受制于算法可并行部分的局限,更多的核并不能带来更高的效率,加速效能也逐渐走到了尽头。此外,受单颗芯片发热量密度限制,即使芯片上集成的晶体管越来越多,但可同时运行的晶体管数目却趋于恒定,多余的晶体管将沦为暗硅(Dark Silicon)。因此,设计者不得不将目光转向冯·诺依曼架构之外的计算构架,例如领域定制化计算(Domain Specific Computing),它可在保持灵活性的同时,发挥每一个晶体管的计算能力,当然这也离不开可编程器件技术的长足发展。

在系统级别,大数据与软件定义一切,虚拟化一切的趋势,使得系统结构工程师不得不寻求更灵活、更智慧、更快速、更绿色的解决方案。而这些解决方案的核心往往与软件、硬件及 I/O 均可编程的芯片——赛灵思公司的 All Programmable 芯片相关。

在教育领域,除了需要培养能够应对未来数十年技术挑战的电子信息系统工程师之外,教学本身也充满了变革和机遇。随着大型开放式网络课程(MOOC)的兴起,在统一平台下通过互联网,以翻转课堂的方式,打破业界与教育界的壁垒,完成软件与硬件、理论与实验、年级与院系的全面贯通,将是很多电子信息类学科教育工作者的更高追求。

赛灵思大学计划将不遗余力地帮助教育工作者应对这些变革,与清华大学出版社合作将 All Programmable 全面可编程技术系统地引入到新型知识传播体系中去,培养能够应对下一代电子系统设计挑战的卓越工程师,为实现将“中国制造”变成“中国智造”的梦想,提供充足的智力和人才保障。

谢凯年

Xilinx 大学计划大中华区经理

序(二)

很荣幸受何宾老师邀请,代表 MathWorks 公司为其新书《Xilinx FPGA 数字信号处理权威指南——从 HDL 到模型和 C 的描述》作序。同时,也感谢何老师近年来对 MATLAB 软件应用,尤其是在数字信号处理方面,所做的持续的推广工作。

近年来,MathWorks 公司一直致力于推广基于模型设计的嵌入式系统开发基本流程,这包括 Simulink 建模,定点化处理,C/HDL 代码自动生成,联合仿真和硬件测试等环节。其中,有关 FPGA 的设计实现,即可以把 Simulink 模型、MATLAB 代码和 Stateflow 框图生成位真、周期精确、可综合的 Verilog 和 VHDL 代码,并通过使用工业标准化设计工具,对自动生成的 HDL 代码进行仿真和综合,并进一步映射到 FPGA 和 ASIC 芯片上。这些功能经过多年的不断升级发展,已逐渐获得了工业界和教育界的广泛认可。

本书是何宾老师在已经出版的《FPGA 数字信号处理实现原理及方法》基础上,根据读者学习和教师教学反馈的意见,大幅度地修订而成。本书最大特色就是首次全面系统地从硬件描述语言、MATLAB/Simulink 模型和 C 语言三个方面,对 Xilinx FPGA 数字信号处理的实现原理和方法进行了详细的说明。全书内容涵盖了数字信号处理的主要的理论知识,其中包括通用数字信号处理、数字通信信号处理和数字图像处理等方面。同时,在 Xilinx 最新的 Vivado 2013.3 集成开发环境和 MathWorks 最新的 MATLAB R2013A 集成开发环境下,通过大量的设计实例对所介绍的理论进行了验证。

在本书编写的过程中,参考了大量最新的设计资料和业界设计标准、内容新颖、理论和应用并重,充分反映了通过 MATLAB 使用 Xilinx FPGA 实现数字信号处理的最新方法和技术,可以帮助读者系统地掌握这些方法和技术。因此我相信此书的出版,必将极大方便广大读者的学习,提升读者的工程应用能力。

陈 炜

原 MathWorks 中国教育业务发展总监

前言

在当今发达的信息社会里,人们所获取的信息量在急剧地增加,因此就需要有高性能的信息处理手段对所获取的海量信息进行高效地处理,以服务于信息社会的快速发展。在对信息进行数字化处理的过程中,基本的数字信号处理理论是非常重要的,这些理论已经为人类社会信息的处理服务了几十年甚至上百年。

随着计算机技术的不断发展,数字信号处理的实现也从传统的使用计算机,向使用高性能数字信号处理器发展;但本质上,在这些平台上实现数字信号处理还是纯粹的软件处理方法。随着信息量的不断增加,这些处理方法已经远远不能满足诸如实时图像和通信系统等高性能信息处理的要求。近些年来,随着半导体技术的不断发展,一种特殊的半导体器件——现场可编程阵列(Field Programmable Gate Array, FPGA)越来越引起信号处理者的兴趣和高度关注。这是因为,这种器件具有强大的并行信号处理能力、卓越的灵活性以及很高的性价比。但是,由于传统设计方法的限制,使得它的应用受到很大的制约。

作为全球知名的可编程逻辑器件厂商,美国 Xilinx 公司在 FPGA 的设计方法和设计手段上不断地进行探索,尤其是在数字信号处理方面,相继推出了基于模型设计的 System Generator 工具、基于 C 语言设计的高级综合工具 HLS,使得 FPGA 在数字信号处理方面的应用越来越便捷。数字信号处理应用工程师从传统基于硬件描述语言(Hardware Description Language, HDL)的设计手段,向基于 Simulink 模型和基于 C 语言的设计方法转变。未来,设计者将更加专注于系统级的高级建模,而不是只专注于底层的具体实现问题。新设计手段和新设计思想的不断出现,大大降低了 FPGA 实现高性能数字信号处理的应用门槛,使得设计者能更好更快地设计出满足设计精度和设计性能的数字信号处理系统。

本书是在作者已经出版的《FPGA 数字信号处理实现原理及方法》(清华大学出版社,2010)的基础上,根据读者学习和老师教学反馈的意见,历时半年多时间对原书进行了大幅度的修订。在国内,首次全面系统地从 HDL、MATLAB Simulink 模型设计、C 语言三个不同的角度,对数字信号处理基本理论、数字通信信号处理理论、数字图像处理理论和自适应信号处理理论进行了详细的介绍;同时,在 Xilinx 最新的 Vivado 2013.3 集成开发环境和 MathWorks 最新的 MATLAB R2013a 集成开发环境下,通过大量的设计实例对所介绍的理论进行了验证。

通过本的学习,一方面,读者不仅能够系统深入地学习数字信号处理的理论知识,并且可以通过书中大量的设计实例理解如何将数字信号处理的理论知识应用于解决实际的数字信号处理问题;另一方面,准确把握使用 FPGA 实现数字信号处理的方法,从而能够灵活地运用不同的设计手段构建满足设计要求的高性能信号处理系统。

在讲授和学习本书内容时,可以根据教学安排以及学习侧重点的不同,适当地选择

本书相关的章节内容。为了便于读者能更好地理解和掌握数字信号处理理论知识,本书给出了大量的设计实例;同时,为了方便教师授课,也提供了教学资源。读者可以通过登录清华大学出版社官方网站(<http://www.tup.com.cn>),进入该书页面来获取这些设计资源。

本书在编写过程中,得到了许多人的热心帮助,包括 Xilinx 大中国区大学经理谢凯年博士,他为本书的编写提供了硬件平台和软件授权;Xilinx 亚太区市场传播经理张俊伟女士,她为本书的编写帮助寻找 Xilinx 技术专家的支持;Xilinx 大学计划聘请的全球讲师 Bob Stewart 教授和 Louise Crockett 教授,他们为本书编写提供了设计资料;MathWorks 中国教育业务发展前任总监陈炜博士,他为本书的编写捐赠了正版的 MATLAB R2013a 工具;Xilinx 全球技术支持 Yash Palorkar 等人,他们为本书编写过程中遇到的技术问题进行了耐心细致的解答。在本书编写过程中,作者的学生张艳辉通过 System Generator 和 HLS 工具对作者提出的很多新的设计目标进行了设计实现和验证,也帮助作者整理了大量的书稿。此外,作者的学生李宝隆也负责整理相关的书稿。清华大学出版社的领导和编辑一如既往地为本书的出版提供了大量的帮助。在此,向他们表示深深的谢意。

由于编者水平有限,编写时间仓促,书中难免有疏漏之处,敬请读者批评指正。

编 者

2014 年 10 月于北京

目录

| | |
|------------|---|
| 序(一) | 1 |
| 序(二) | 3 |
| 前言 | 5 |

第一篇 DSP 系统的组成和处理方法

| | |
|-----------------------------|----|
| 第1章 信号处理理论 | 3 |
| 1.1 信号定义及分类 | 3 |
| 1.2 信号增益与衰减 | 4 |
| 1.3 信号失真及测量 | 4 |
| 1.3.1 放大器失真 | 4 |
| 1.3.2 信号谐波失真 | 5 |
| 1.3.3 谐波失真测量 | 6 |
| 1.4 噪声及处理方法 | 6 |
| 1.4.1 噪声的定义及表示 | 6 |
| 1.4.2 固有噪声电平 | 7 |
| 1.4.3 噪声/失真链 | 8 |
| 1.4.4 信噪比定义及表示 | 8 |
| 1.4.5 信号的提取方法 | 9 |
| 1.5 模拟信号及处理方法 | 10 |
| 1.5.1 模拟 I/O 信号的处理 | 10 |
| 1.5.2 模拟通信信号处理 | 11 |
| 1.6 数字信号处理关键问题 | 11 |
| 1.6.1 数字信号处理系统结构 | 11 |
| 1.6.2 信号调理方法 | 12 |
| 1.6.3 模数转换器 ADC 及量化效应 | 17 |
| 1.6.4 数模转换器 DAC 和信号重建 | 22 |
| 1.6.5 SFDR 的定义及测量 | 25 |
| 1.7 通信信号软件处理方法 | 26 |
| 1.7.1 软件无线电的定义 | 26 |
| 1.7.2 IF 的软件无线电实现 | 27 |
| 1.7.3 信道化处理 | 27 |
| 1.7.4 基站软件无线电接收机 | 28 |
| 1.7.5 SR 采样技术 | 29 |
| 1.7.6 直接数字下变频 | 30 |

目录

| | |
|---------------------------------|----|
| 1.7.7 带通采样失败的解决 | 31 |
| 第2章 数字信号处理实现方法 33 | |
| 2.1 数字信号处理技术概念 | 33 |
| 2.1.1 数字信号处理技术的发展 | 33 |
| 2.1.2 数字信号处理算法的分类 | 35 |
| 2.1.3 数字信号处理实现方法 | 36 |
| 2.2 基于 DSP 的数字信号处理实现方法 | 37 |
| 2.2.1 DSP 的结构特点 | 37 |
| 2.2.2 DSP 的运行代码及性能 | 39 |
| 2.3 基于 FPGA 的数字信号处理实现方法 | 42 |
| 2.3.1 FPGA 原理 | 42 |
| 2.3.2 FPGA 的逻辑资源 | 43 |
| 2.3.3 FPGA 的高性能处理 | 51 |
| 2.3.4 FPGA 的最新发展 | 53 |
| 第3章 数字的表示和运算的实现 55 | |
| 3.1 整数的表示方法 | 55 |
| 3.1.1 二进制原码格式 | 55 |
| 3.1.2 二进制反码格式 | 56 |
| 3.1.3 二进制补码格式 | 57 |
| 3.2 整数值运算的 HDL 描述 | 57 |
| 3.2.1 整数加法的 HDL 描述 | 58 |
| 3.2.2 整数减法的 HDL 描述 | 61 |
| 3.2.3 整数乘法的 HDL 描述 | 63 |
| 3.2.4 整数除法的 HDL 描述 | 66 |
| 3.3 定点数的表示方法 | 69 |
| 3.3.1 定点二进制数格式 | 70 |
| 3.3.2 定点量化 | 71 |
| 3.3.3 归一化处理 | 72 |
| 3.3.4 小数部分截断 | 73 |
| 3.3.5 一种不同的方法 Trounding | 73 |
| 3.4 定点数运算的 HDL 描述 | 74 |
| 3.4.1 定点数加法的 HDL 描述 | 75 |
| 3.4.2 定点数减法的 HDL 描述 | 77 |
| 3.4.3 定点乘法的 HDL 描述 | 78 |
| 3.4.4 定点除法的 HDL 描述 | 80 |

目录

| | |
|------------------------------|----|
| 3.5 浮点数的表示方法 | 82 |
| 3.5.1 浮点数的格式 | 82 |
| 3.5.2 浮点数的短指数表示 | 83 |
| 3.6 浮点运算的 HDL 描述 | 83 |
| 3.6.1 单精度浮点数加法的 HDL 描述 | 84 |
| 3.6.2 单精度浮点数减法的 HDL 描述 | 85 |
| 3.6.3 单精度浮点数乘法的 HDL 描述 | 86 |
| 3.6.4 单精度浮点数除法的 HDL 描述 | 86 |

第二篇 数字信号处理基本理论和 FPGA 实现方法

| | |
|--------------------------------------|-----|
| 第 4 章 CORDIC 算法原理及实现 | 91 |
| 4.1 CORDIC 算法原理 | 91 |
| 4.1.1 圆坐标系旋转 | 91 |
| 4.1.2 线性坐标系旋转 | 95 |
| 4.1.3 双曲线坐标系旋转 | 96 |
| 4.1.4 CORDIC 算法一般描述 | 96 |
| 4.2 CORDIC 算法性能分析 | 97 |
| 4.2.1 输出量化误差的确定 | 97 |
| 4.2.2 近似误差的分析 | 98 |
| 4.2.3 舍入误差的分析 | 99 |
| 4.2.4 有效位 d_{eff} 的估算 | 99 |
| 4.2.5 预测与仿真 | 100 |
| 4.3 CORDIC 硬件实现原理 | 100 |
| 4.3.1 CORDIC 循环结构的实现原理 | 100 |
| 4.3.2 CORDIC 非循环结构的实现原理 | 103 |
| 4.3.3 实现 CORDIC 的非循环的流水线结构 | 104 |
| 4.3.4 3 种实现方式的性能比较 | 104 |
| 4.4 CORDIC 算法收敛性及实现 | 104 |
| 4.4.1 CORDIC 算法收敛性原理 | 105 |
| 4.4.2 CORDIC 象限映射实现 | 105 |
| 4.4.3 向量模式的 CORDIC 迭代实现 | 107 |
| 4.4.4 旋转模式的 CORDIC 迭代实现 | 110 |
| 4.5 CORDIC 子系统的设计 | 111 |
| 4.5.1 CORDIC 单元的设计 | 112 |
| 4.5.2 参数化 CORDIC 单元 | 113 |

目录

| | |
|---------------------------------------|------------|
| 4.5.3 旋转后标定的实现 | 115 |
| 4.5.4 旋转后的象限解映射 | 116 |
| 4.6 圆形坐标系算术功能的设计 | 117 |
| 4.6.1 反正切的实现 | 117 |
| 4.6.2 正弦和余弦的实现 | 118 |
| 4.6.3 向量幅度的计算 | 119 |
| 4.7 流水线技术的 CORDIC 实现 | 120 |
| 4.7.1 带有流水线并行阵列的实现 | 120 |
| 4.7.2 串行结构实现 | 121 |
| 4.7.3 比较并行和串行实现 | 122 |
| 4.8 向量幅值精度的研究 | 124 |
| 4.8.1 CORDIC 向量幅度：设计任务 | 124 |
| 4.8.2 验证计算精度 | 125 |
| 第 5 章 离散傅里叶变换原理及信号频谱分析实现 | 127 |
| 5.1 傅里叶变换的几种形式 | 127 |
| 5.1.1 连续时间、连续频率——连续傅里叶变换 | 127 |
| 5.1.2 连续时间、离散频率——傅里叶级数 | 128 |
| 5.1.3 离散时间、连续频率——序列的傅里叶变换 | 128 |
| 5.1.4 离散时间、离散频率——离散傅里叶变换 | 129 |
| 5.2 周期序列的离散傅里叶级数 | 130 |
| 5.3 离散傅里叶变换 | 132 |
| 5.4 离散傅里叶级数与离散傅里叶变换的关系 | 133 |
| 5.5 离散傅里叶变换和 z 变换的关系 | 134 |
| 5.6 离散傅里叶变换的性质 | 135 |
| 5.6.1 线性 | 135 |
| 5.6.2 循环移位定理 | 136 |
| 5.6.3 循环卷积定理 | 137 |
| 5.6.4 复共轭序列的 DFT | 138 |
| 5.6.5 DFT 的共轭对称性 | 140 |
| 5.7 频率域抽样理论 | 141 |
| 5.8 离散傅里叶变换应用举例 | 143 |
| 5.9 离散傅里叶变换的信号谱分析 | 146 |
| 5.9.1 连续信号谱分析 | 146 |
| 5.9.2 谱分析存在的问题 | 148 |
| 5.10 离散傅里叶变换信号分析的实现 | 150 |
| 5.10.1 构建频谱分析模型 | 150 |

目录

| | |
|-----------------------------------|------------|
| 5.10.2 配置模型参数 | 151 |
| 5.10.3 设置仿真参数 | 153 |
| 5.10.4 运行和分析仿真结果 | 153 |
| 第6章 快速傅里叶变换FFT | 154 |
| 6.1 FFT 的发展背景 | 154 |
| 6.2 FFT 快速变换的需求 | 155 |
| 6.3 按时间抽取的基-2 FFT 算法 | 156 |
| 6.3.1 按时间抽取的基-2 FFT 算法原理 | 156 |
| 6.3.2 运算量分析 | 159 |
| 6.4 按频率抽取的基-2 FFT 算法 | 159 |
| 6.4.1 按频率抽取的基-2 FFT 算法原理 | 159 |
| 6.4.2 运算量分析 | 161 |
| 6.5 离散傅里叶反变换的快速计算 | 162 |
| 6.6 混合基 FFT 算法 | 162 |
| 6.7 FFT 的 C 模型描述和实现 | 163 |
| 6.7.1 创建新的设计工程 | 163 |
| 6.7.2 创建源文件 | 163 |
| 6.7.3 设计综合 | 167 |
| 6.7.4 创建仿真测试文件 | 168 |
| 6.7.5 运行协同仿真 | 169 |
| 6.7.6 添加 PIPELINE 命令 | 169 |
| 6.7.7 添加 ARRAY_PARTITION 命令 | 171 |
| 第7章 离散余弦变换原理及实现 | 173 |
| 7.1 DCT 的定义 | 173 |
| 7.2 DCT-2 和 DFT 的关系 | 174 |
| 7.3 DCT 变换的应用 | 175 |
| 7.4 二维 DCT 变换原理 | 175 |
| 7.4.1 二维 DCT 变换方法 | 175 |
| 7.4.2 二维 DCT 算法描述 | 176 |
| 7.5 二维 DCT 变换实现 | 178 |
| 7.5.1 创建新的设计工程 | 178 |
| 7.5.2 创建源文件 | 178 |
| 7.5.3 设计综合 | 182 |
| 7.5.4 创建仿真测试文件 | 183 |
| 7.5.5 运行协同仿真 | 185 |

目录

| | |
|--|------------|
| 7.5.6 添加 PIPELINE 命令 | 185 |
| 7.5.7 修改 PIPELINE 命令 | 186 |
| 7.5.8 添加 PARTITION 命令 | 187 |
| 7.5.9 添加 DATAFLOW 命令 | 189 |
| 7.5.10 添加 INLINE 命令 | 190 |
| 7.5.11 添加 RESHAPE 命令 | 191 |
| 7.5.12 修改 RESHAPE 命令 | 192 |
| 第 8 章 FIR 滤波器和 IIR 滤波器原理及实现 | 195 |
| 8.1 模拟到数字滤波器的转换 | 195 |
| 8.1.1 微分方程近似 | 195 |
| 8.1.2 双线性变换 | 196 |
| 8.2 数字滤波器的分类和应用 | 198 |
| 8.3 FIR 数字滤波器的原理和结构 | 198 |
| 8.3.1 FIR 数字滤波器的特性 | 198 |
| 8.3.2 FIR 滤波器的设计规则 | 206 |
| 8.3.3 FIR 滤波器的转置结构 | 208 |
| 8.4 IIR 数字滤波器的原理和结构 | 210 |
| 8.4.1 IIR 滤波器的原理 | 210 |
| 8.4.2 IIR 滤波器的模型 | 210 |
| 8.4.3 IIR 滤波器的 z 域分析 | 211 |
| 8.4.4 IIR 滤波器的性能及稳定性 | 212 |
| 8.5 DA FIR 滤波器的设计 | 214 |
| 8.5.1 DA FIR 滤波器的设计原理 | 214 |
| 8.5.2 移位寄存器模块设计 | 217 |
| 8.5.3 查找表模块的设计 | 221 |
| 8.5.4 查找表加法器模块的设计 | 224 |
| 8.5.5 缩放比例加法器模块的设计 | 228 |
| 8.5.6 DA FIR 滤波器完整的设计 | 230 |
| 8.6 MAC FIR 滤波器设计 | 233 |
| 8.6.1 12×8 乘和累加器模块的设计 | 234 |
| 8.6.2 数据控制逻辑模块设计 | 237 |
| 8.6.3 地址生成器模块的设计 | 241 |
| 8.6.4 完整的 MAC FIR 滤波器的设计 | 244 |
| 8.7 FIR Compiler 滤波器的设计 | 253 |
| 8.7.1 生成 FIR 滤波器系数 | 253 |

目录

| | |
|-----------------------------------|------------|
| 8.7.2 建模 FIR 滤波器模型 | 255 |
| 8.7.3 仿真 FIR 滤波器模型 | 257 |
| 8.7.4 修改 FIR 滤波器模型 | 259 |
| 8.7.5 仿真修改后 FIR 滤波器模型 | 260 |
| 8.8 HLS FIR 滤波器的设计 | 261 |
| 8.8.1 设计原理 | 261 |
| 8.8.2 设计 FIR 滤波器 | 261 |
| 8.8.3 运行仿真和验证功能 | 263 |
| 8.8.4 设计综合 | 265 |
| 8.8.5 设计优化 | 266 |
| 8.8.6 Vivado 环境下的 RTL 仿真 | 267 |
| 第 9 章 其他类型数字滤波器原理及实现 | 270 |
| 9.1 滑动平均滤波器原理及结构 | 270 |
| 9.1.1 滑动平均一般原理 | 270 |
| 9.1.2 8 权值滑动平均结构及特性 | 271 |
| 9.1.3 9 权重滑动平均结构及特性 | 272 |
| 9.1.4 滑动平均滤波器的转置结构 | 273 |
| 9.2 微分器和积分器原理及特性 | 274 |
| 9.2.1 微分器原理及特性 | 274 |
| 9.2.2 积分器原理及特性 | 275 |
| 9.3 积分梳状滤波器原理及特性 | 276 |
| 9.4 中频调制信号产生和解调 | 279 |
| 9.4.1 中频调制信号的产生 | 279 |
| 9.4.2 中频调制信号的解调 | 280 |
| 9.4.3 CIC 提取基带信号 | 281 |
| 9.4.4 CIC 滤波器的衰减及修正 | 283 |
| 9.5 CIC 滤波器实现方法 | 284 |
| 9.6 CIC 滤波器位宽确定 | 285 |
| 9.6.1 CIC 抽取滤波器位宽确定 | 285 |
| 9.6.2 CIC 插值滤波器位宽确定 | 288 |
| 9.7 CIC 滤波器的锐化 | 288 |
| 9.7.1 SCIC 滤波器的特性 | 288 |
| 9.7.2 ISOP 滤波器的特性 | 291 |
| 9.8 CIC 滤波器的递归和非递归结构 | 294 |
| 9.9 CIC 滤波器的实现 | 297 |

目录

| | | |
|---------------|---------------------------|------------|
| 9.9.1 | 单级定点 CIC 滤波器的设计 | 297 |
| 9.9.2 | 滑动平均滤波器的设计 | 301 |
| 9.9.3 | 多级定点 CIC 滤波器的设计 | 304 |
| 9.9.4 | 浮点 CIC 滤波器的设计 | 306 |
| 9.9.5 | CIC 插值和抽取滤波器的设计 | 307 |
| 第 10 章 | 重定时信号流图原理及实现 | 309 |
| 10.1 | 信号流图基本概念 | 309 |
| 10.1.1 | 信号流图关键路径 | 309 |
| 10.1.2 | 信号流图的延迟 | 310 |
| 10.2 | 割集重定时及规则 | 311 |
| 10.2.1 | 割集重定时概念 | 311 |
| 10.2.2 | 割集重定时规则 1 | 311 |
| 10.2.3 | 割集重定时规则 2 | 313 |
| 10.2.4 | 两种重定时 FIR 的信号流图 | 318 |
| 10.3 | 脉动阵列及重定时 | 321 |
| 10.3.1 | 脉动阵列概念 | 322 |
| 10.3.2 | FIR 滤波器脉动阵列及重定时 | 322 |
| 10.3.3 | IIR 滤波器脉动阵列及重定时 | 328 |
| 10.4 | 自适应滤波器的 SFG | 331 |

第三篇 通信信号处理理论和 FPGA 实现方法

| | | |
|---------------|--------------------------|------------|
| 第 11 章 | 通信信号处理原理及实现 | 335 |
| 11.1 | 信号检测理论 | 335 |
| 11.1.1 | 概率的柱状图表示 | 335 |
| 11.1.2 | 概率密度函数 | 337 |
| 11.2 | 二进制基带数据传输 | 339 |
| 11.2.1 | 脉冲整形 | 339 |
| 11.2.2 | 基带传输信号接收错误 | 340 |
| 11.2.3 | 匹配滤波器的应用 | 343 |
| 11.3 | 信号调制技术 | 346 |
| 11.3.1 | 信道与带宽 | 346 |
| 11.3.2 | 信号调制技术 | 347 |
| 11.3.3 | 数字信号的传输 | 364 |
| 11.4 | 脉冲整形滤波器原理及实现 | 365 |
| 11.4.1 | 脉冲整形滤波器原理 | 365 |

目录

| | |
|-------------------------------------|------------|
| 11.4.2 上采样-滤波器脉冲整形的实现 | 367 |
| 11.4.3 多相内插脉冲整形滤波器的实现 | 368 |
| 11.4.4 量化和频谱屏蔽的实现 | 370 |
| 11.5 发射机原理及实现 | 374 |
| 11.5.1 发射机原理 | 374 |
| 11.5.2 发射机实现 | 375 |
| 11.6 脉冲生成和匹配滤波器的实现 | 380 |
| 11.6.1 脉冲生成原理和实现 | 380 |
| 11.6.2 匹配滤波器原理和实现 | 382 |
| 11.7 接收机原理及实现 | 383 |
| 11.7.1 接收机原理 | 383 |
| 11.7.2 理想信道接收机实现 | 383 |
| 11.7.3 非理想信道接收机实现 | 386 |
| 第 12 章 数控振荡器原理及实现 | 389 |
| 12.1 数控振荡器的原理 | 389 |
| 12.2 查找表数控振荡器原理及实现 | 391 |
| 12.2.1 查找表数控振荡器原理 | 391 |
| 12.2.2 使用累加器生成一个斜坡函数 | 391 |
| 12.2.3 累加器精度的影响分析 | 392 |
| 12.2.4 使用查找表生成正弦波 | 393 |
| 12.2.5 分析步长对频率分辨率的影响 | 394 |
| 12.2.6 频谱纯度的分析 | 395 |
| 12.2.7 分析查找表深度和无杂散动态范围 | 396 |
| 12.2.8 查找表深度和实现成本 | 397 |
| 12.2.9 动态频率的无杂散动态范围 | 399 |
| 12.2.10 带有抖动的无杂散动态范围 | 400 |
| 12.2.11 调谐抖动个数 | 401 |
| 12.2.12 创建一个抖动信号 | 402 |
| 12.3 IIR 滤波器数控振荡器原理及实现 | 403 |
| 12.3.1 IIR 滤波器数控振荡器原理 | 403 |
| 12.3.2 使用 IIR 滤波器生成正弦波振荡器 | 404 |
| 12.3.3 IIR 振荡器的频谱纯度分析 | 405 |
| 12.3.4 32 位定点 IIR 滤波器生成正弦波振荡器 | 406 |
| 12.3.5 12 位定点 IIR 滤波器生成正弦波振荡器 | 407 |
| 12.3.6 8 位定点 IIR 滤波器生成正弦波振荡器 | 408 |

目录

| | |
|-------------------------------------|------------|
| 12.4 CORDIC 数控振荡器实现 | 409 |
| 12.4.1 象限修正正弦/余弦 CORDIC 振荡器 | 409 |
| 12.4.2 锯齿波驱动正弦/余弦 CORDIC 振荡器 | 411 |
| 第 13 章 信号同步原理实现 | 412 |
| 13.1 信号的同步问题 | 412 |
| 13.2 符号定时及定时恢复 | 413 |
| 13.2.1 符号定时原理 | 413 |
| 13.2.2 符号定时恢复 | 414 |
| 13.2.3 载波相位偏移及控制 | 417 |
| 13.2.4 帧同步原理 | 421 |
| 13.2.5 数字下变频原理 | 422 |
| 13.2.6 BPSK 接收信号的同步原理 | 423 |
| 13.3 数字变频器原理及实现 | 426 |
| 13.3.1 数字上变频原理及实现 | 426 |
| 13.3.2 数字下变频原理及实现 | 430 |
| 13.4 锁相环原理及实现 | 436 |
| 13.4.1 锁相环原理 | 436 |
| 13.4.2 相位检测器的实现 | 437 |
| 13.4.3 环路滤波器的实现 | 438 |
| 13.4.4 相位检测器和环路滤波器的实现 | 439 |
| 13.4.5 2 型 PLL 的实现 | 440 |
| 13.4.6 1 型 PLL 和 2 型 PLL 性能比较 | 442 |
| 13.4.7 噪声对 2 型 PLL 的影响 | 443 |
| 13.5 载波同步的实现 | 444 |
| 13.5.1 科斯塔斯环的实现 | 444 |
| 13.5.2 平方环的实现 | 445 |
| 13.6 定时同步的实现 | 446 |
| 13.6.1 匹配滤波器和最大有效点 | 446 |
| 13.6.2 超前滞后门同步器 | 447 |
| 第四篇 数字图像处理理论和 FPGA 实现方法 | |
| 第 14 章 数字图像处理原理及实现 | 453 |
| 14.1 数字图像处理基本方法 | 453 |
| 14.1.1 灰度变换 | 453 |
| 14.1.2 直方图处理 | 454 |