

现代医疗数字电子技术

MODERN DIGITAL MEDICAL ELECTRONIC TECHNOLOGY

林 敏 王 莉 主 编



科学出版社

现代医疗数字电子技术

林 敏 王 莉 主编

科 学 出 版 社

北 京

内 容 简 介

本书系统介绍数字电子技术的基本理论和基本知识,通过大量的实例重点介绍数字集成电路的工作原理、功能与应用。在内容选择上,摒弃传统数电教材中有关电路内部分立元器件相关知识的介绍,增加了计算机仿真工具软件 Multisim 在数字电路设计中的应用操作。

本书内容精练、与时俱进。全书共分为 9 章,内容包括逻辑代数与逻辑门电路基础、Multisim 基础入门、组合逻辑电路、触发器、时序逻辑电路、脉冲波形的产生和整形、半导体存储器、现代数字逻辑器件、数-模转换和模-数转换。

本书适合电子信息类、医疗器械类等专业的本、专科学生和教师使用,也可作为从事电子技术开发、电子类仪器设备维修的工程技术人员和广大电子技术爱好者的参考用书。

图书在版编目(CIP)数据

现代医疗数字电子技术/林敏,王莉主编. —北京:科学出版社,2014.11

ISBN 978-7-03-042534-8

I. ①现… II. ①林… ②王… III. ①医疗器械-电子电路 IV. ①TN77

中国版本图书馆 CIP 数据核字(2014)第 263327 号

责任编辑:潘志坚 叶成杰 董素芹

责任印制:谭宏宇

科学出版社出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

江苏省句容排印厂印刷

科学出版社发行 各地新华书店经销

*

2014 年 11 月第 一 版 开本:889×1194 1/16

2014 年 11 月第一次印刷 印张:14

字数:427 000

定价:48.00 元

(如有印装质量问题,我社负责调换)

前 言

数字电子技术是计算机和广泛应用于汽车、工业控制系统、家庭娱乐系统中的微处理器的基础。数字电子技术一直被看做一门理论科学，而如今它已经成为一项面向实践的应用技术，因此数字电子技术课程的教学方法必须从实践角度重新定位。

在现代数字电子技术领域中，学生必须掌握在未来工作中将遇到的实际数字电子线路的设计与故障排查等方面的实践技能。这就意味着学生所研究的电路必须由“实际的”集成电路搭建，所学习的规范必须源于“实际的”集成电路制造厂商的数据手册。同时，这也意味着学生必须学会独立思考，学会根据所学知识推导新的概念，必须具备随着技术进步不断获得新知识的能力。

为满足上述要求，本书在内容编排上，摒弃了烦琐的集成电路内部分立元器件的分析和数学推导，通过大量的实例突出了数字电子技术的基础理论、基本分析方法和实际应用。同时为了满足社会对人才培养的需求和跟上技术发展的步伐，本书还增加了计算机辅助设计仿真工具软件（Multisim）的操作应用和可编程逻辑器件的设计应用知识。

本书共分为9章。第1章介绍逻辑代数与逻辑门电路基础知识，涉及数制的转换、逻辑代数的化简、基本逻辑门电路的符号与功能等。第2章介绍计算机辅助设计仿真工具 Multisim 基础入门。第3章讨论组合逻辑电路，涉及全加器、编码器、译码器、数据选择器、数字比较器等常用组合逻辑电路的分析与设计方法。第4章介绍各类触发器的工作原理与特点。在此基础上，第5章讨论时序逻辑电路，重点说明了计数器、寄存器和锁存器的基本功能与设计方法，并列举了大量的应用实例。第6章主要讨论555定时器构建的脉冲信号产生与整形电路。第7章、第8章、第9章为拓展内容，主要包括半导体存储器、现代数字逻辑器件、模-数与数-模转换等知识。每章都有小结、习题，以帮助复习和巩固所学知识。同时，在一些重要章节还配有专门的 Multisim 的操作应用实例，让学生熟悉电子电路的自动化设计知识。

本书第1章、第4章由上海医疗器械高等专科学校陈永强编写；第2章、第8章由上海理工大学王莉编写；第3章、第7章由上海医疗器械高等专科学校蒋欣编写；第5章、第9章由上海医疗器械高等专科学校林敏编写；第6章由上海电子信息职业技术学院陈杰菁编写。

特别感谢上海医疗器械高等专科学校的领导、同事给予本书编写、出版的大力支持！

由于编者水平有限，书中的不足之处在所难免，恳请读者批评指正。

编 者

2014年9月

目 录

前言

第 1 章 逻辑代数与逻辑门电路基础	001
1.1 概述	001
1.1.1 数字电路及其特点	001
1.1.2 数字电路的分类	002
1.1.3 脉冲信号	002
1.2 数制和码制	003
1.2.1 数制	003
1.2.2 二进制代码	003
1.2.3 不同数制间的转换	005
1.3 逻辑代数中的基本运算	006
1.3.1 基本逻辑代数及运算	006
1.3.2 几种导出的逻辑运算	008
1.4 逻辑代数中的基本定律和公式	010
1.4.1 逻辑代数的基本公式	010
1.4.2 逻辑代数的基本定律	010
1.4.3 逻辑代数的三个重要规则	011
1.5 逻辑函数及其表示方法	012
1.5.1 逻辑函数	012
1.5.2 逻辑函数的表示方法	013
1.6 逻辑函数的化简	014
1.6.1 逻辑函数的公式化简	014
1.6.2 逻辑函数的卡诺图化简	015
1.7 逻辑门电路	018
1.7.1 TTL 门电路	018
1.7.2 CMOS 门电路	020
1.8 本章小结	021
第 2 章 Multisim 基础入门	024
2.1 Multisim 窗口界面	024
2.2 创建电路图	025
2.2.1 放置元件	025
2.2.2 给元件连线	028
2.2.3 为电路增加文本	030
2.3 给电路增加仪表	030
2.3.1 增加与连接仪表	031
2.3.2 设置仪表	031
2.4 仿真电路	033
2.5 应用 Multisim 12 化简逻辑函数	033
2.6 本章小结	035
第 3 章 组合逻辑电路	036
3.1 概述	036
3.2 组合逻辑电路的分析与设计	037
3.2.1 组合逻辑电路的分析方法	037
3.2.2 组合逻辑电路的设计方法	038

3.3 常用组合逻辑电路	042	3.3.5 数字比较器	060
3.3.1 全加器	042	3.4 组合逻辑电路中的竞争与冒险	061
3.3.2 编码器	044	3.5 应用 Multisim 12 分析组合逻辑电路	063
3.3.3 译码器	047	3.6 本章小结	068
3.3.4 数据选择器	053		
 第4章 触发器			075
4.1 概述	075	4.3.1 边沿触发方式	080
4.2 电平触发器	076	4.3.2 几种典型的边沿触发器	080
4.2.1 基本 R-S 触发器	076	4.4 常用的几类集成触发器	083
4.2.2 电平触发 R-S 触发器	077	4.4.1 集成 D 触发器 CT74LS74	084
4.2.3 电平 D 触发器	079	4.4.2 集成边沿 J-K 触发器 CT74LS112	085
4.3 边沿触发器	080	4.5 本章小结	087
 第5章 时序逻辑电路			092
5.1 概述	092	5.3.3 同步计数器	103
5.1.1 时序逻辑电路的结构模型	092	5.3.4 任意 N 进制计数器	107
5.1.2 时序逻辑电路的分类	093	5.4 寄存器	111
5.1.3 时序逻辑电路的描述方法	093	5.4.1 基本存储寄存器	112
5.2 时序逻辑电路的分析	094	5.4.2 移位寄存器	112
5.2.1 同步时序逻辑电路分析	094	5.4.3 寄存器的应用	115
5.2.2 异步时序逻辑电路分析	096	5.5 锁存器	118
5.3 计数器	098	5.6 时序逻辑电路的应用	121
5.3.1 概述	098	5.7 本章小结	127
5.3.2 异步计数器	099		
 第6章 脉冲波形的产生和整形			129
6.1 概述	129	6.4 多谐振荡器	139
6.2 施密特触发器	130	6.4.1 用门电路组成多谐振荡器	140
6.2.1 特点与电压传输特性	130	6.4.2 石英晶体多谐振荡电路	141
6.2.2 由门电路构成的施密特触发器	131	6.5 555 定时器及其应用	142
6.2.3 集成施密特触发器	133	6.5.1 555 定时器的电路结构与功能	142
6.2.4 施密特触发器的应用	133	6.5.2 用 555 定时器构成的施密特触发器	143
6.3 单稳态触发器	135	6.5.3 用 555 定时器构成单稳态触发器	144
6.3.1 单稳态触发器的基本概念	135	6.5.4 用 555 定时器构成的多谐振荡器	146
6.3.2 由 CMOS 门构成的微分型单稳态触发器	136	6.6 应用 Multisim 12 分析脉冲电路	149
6.3.3 集成单稳态触发器	137	6.6.1 多谐振荡发生器	149
6.3.4 单稳态触发器的应用	139	6.6.2 施密特触发器电路	151
		6.7 本章小结	153

第 7 章 半导体存储器

157

7.1 概述	157	7.3.2 随机存储器的结构和工作原理	168
7.2 只读存储器	158	7.3.3 SRAM	169
7.2.1 只读存储器的组成	158	7.3.4 DRAM	170
7.2.2 只读存储器的工作原理	159	7.4 存储容量的扩展	172
7.2.3 其他各种 ROM 存储单元	160	7.5 Flash Memory	176
7.2.4 只读存储器的应用	162	7.5.1 Flash Memory 的电路结构	176
7.3 随机存储器	168	7.5.2 Flash Memory 与其他存储器的比较	177
7.3.1 随机存储器分类	168		

第 8 章 现代数字逻辑器件

181

8.1 PLD 的设计流程	181	8.4 FPGA 和 CPLD 的开发应用选择	190
8.2 CPLD 的基本结构	183	8.5 硬件描述语言 VHDL	193
8.3 现场可编程门阵列	185	8.5.1 语言特点与设计流程	193
8.3.1 FPGA 器件的结构	186	8.5.2 VHDL 程序基本结构	195
8.3.2 FPGA 的配置模式	186	8.6 本章小结	200
8.3.3 FPGA 的设计流程	190		

第 9 章 数-模和模-数转换

201

9.1 概述	201	9.3 ADC	209
9.2 DAC	202	9.3.1 ADC 基本原理	209
9.2.1 DAC 的基本概念	202	9.3.2 ADC 的类型	209
9.2.2 DAC 的电路形式及工作原理	203	9.3.3 常用的集成 ADC	212
9.2.3 DAC 集成芯片	205	9.4 本章小结	214

逻辑代数与逻辑门电路基础

本章要点如下。

- (1) 逻辑代数的基本公式、常用定律。
- (2) 逻辑函数的表示方法、代数化简和卡诺图化简法。
- (3) 逻辑门电路的工作原理、逻辑功能、使用特性。
- (4) 常用集成基本逻辑门电路介绍。

1.1 概 述

21 世纪是信息化时代，信息化时代又称为数字时代，人们对数字电视、数字化生存等概念已经耳熟能详，今天的人们已经越来越多地与数字联系在一起，从个人的身份证号、手机号码到 IP 地址、QQ 号、信用卡密码等无不打上数字的烙印。所有这一切的基础就是人们的各类生产、生活、学习资料都必须转化为一系列的数字，承担这一任务的就是以数字电路为基础的数据采集、分析和处理系统。

1.1.1 数字电路及其特点

在电子线路中，信号分为模拟信号和数字信号。模拟信号是指信息参数在给定范围内表现为连续的信号，或在一段连续的时间间隔内，其信号的幅度或频率或相位进行连续变化，如图 1-1 (a) 所示。例如，电视传送的声音信号和图像信号就是模拟信号。

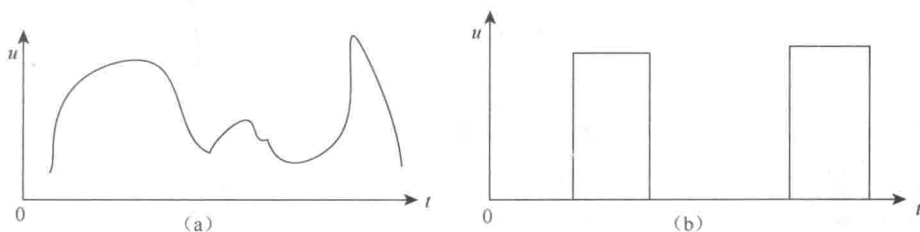


图 1-1 模拟信号与数字信号

数字信号是人为抽象出来的信号，它在时间上不连续，或在幅值上是离散的，幅值表示被限制在有限个数制之内。通常数字信号以二进制数来表示，如图 1-1 (b) 所示，其高电平和低电平用 1 和 0 来表示。

用于传递、加工和处理数字信号的电子线路称为数字电路。数字电路研究的是电路输入和输出的逻辑关系，它本质上是一个逻辑控制电路。由于二进制码受噪声的影响小，易于对数字电路进行处理，所以得

到了广泛的应用。

通过数模转换可以将数字信号和模拟信号进行相互转换，如复读机，从外界获得模拟量的声音信号，在进入语音芯片后由模数转换变为数字信号进行存储，在回放时将存储的信息读取，进行数模转换变为模拟信号，再放大后输出到扬声器，就能听见声音了，并且通过控制数字信号的流量实现语音的快慢等操作。

1.1.2 数字电路的分类

根据电路结构的不同，数字电路可以分成分立元件电路和集成电路两大类。分立元件电路是将晶体管、电阻、电容、电感等元器件用导线连接起来的电路；而集成电路则是将上述大部分元器件和导线通过半导体制造工艺制作在一块硅片上从而成为一个系统的整体电路。数字电路比模拟电路更适合、更容易高密度集成。

根据集成密度的不同，数字集成电路的分类见表 1-1。

表 1-1 数字集成电路的分类

集成电路分类	集成密度	适用范围
小规模集成电路（SSI）	1~10 门/片	逻辑单元电路，包括逻辑门电路、集成触发器
中规模集成电路（MSI）	10~100 门/片	逻辑部件，包括计数器、译码器、编码器、数据选择器、寄存器、比较器等
大规模集成电路（LSI）	100~1000 门/片	数字逻辑系统，包括中央处理器、存储器、各种接口电路
超大规模集成电路（VLSI）	大于 1000 门/片	高集成度的数字逻辑系统，如各种型号的单片机

集成电路根据半导体的导电类型不同，可分为双极型电路和单极型电路。双极型集成电路包括 TTL（Transistor-Transistor Logic）、ECL（Emitter Coupled Logic）等集成电路；单极型集成电路包括 NMOS（N-Metal-Oxide-Semiconductor）、PMOS（P-Metal-Oxide-Semiconductor）、CMOS（Complementary Metal Oxide Semiconductor）集成电路。

1.1.3 脉冲信号

数字信号通常以脉冲的形式出现，脉冲信号是指时间很短，可以短到几微秒甚至几纳秒的突变电压或突变电流。

在数字电路中，矩形波用得比较多，实际上矩形波并非那么理想，图 1-2 所示为实际的矩形脉冲波形。

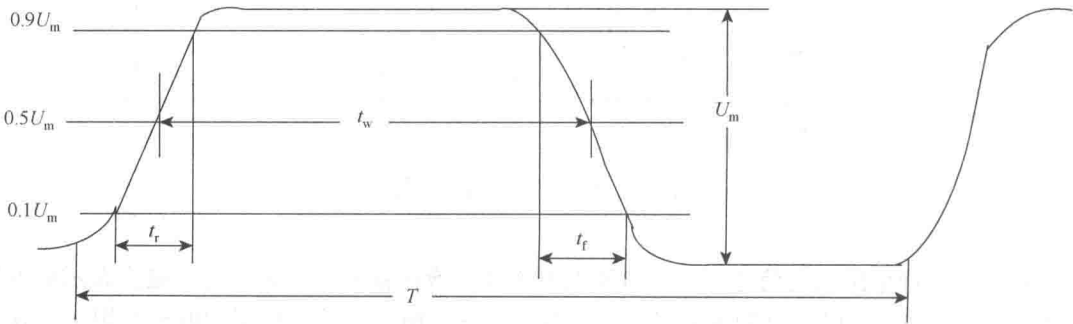


图 1-2 实际的矩形脉冲波形

- (1) 脉冲幅度 U_m : 脉冲电压波形变化的最大值, 单位为 V。
- (2) 脉冲上升时间 t_r : 脉冲波形从 $0.1U_m$ 上升到 $0.9U_m$ 所需的时间。
- (3) 脉冲下降时间 t_f : 脉冲波形从 $0.9U_m$ 下降到 $0.1U_m$ 所需的时间。
- (4) 脉冲宽度 t_w : 脉冲上升沿 $0.5U_m$ 下降到 $0.5U_m$ 所需的时间间隔。
- (5) 脉冲周期 T : 相邻两个脉冲重复出现所需的时间。
- (6) 脉冲频率 f : 每秒内, 脉冲出现的次数。

1.2 数制和码制

1.2.1 数制

数制是一种计数的方法, 它是计数进位制的简称。常见的计数制除了十进制, 还有二进制和十六进制。

1) 数的权与幂

常用的数制是十进制, 它是以 10 为基数的计数体制。在十进制中, 每位有 0、1、2、3、4、5、6、7、8、9 十个数码, 它的进位规律是逢十进一, 即 $9+1=10$ 。在十进制数中, 数码位置不同, 其代表的数值是不同的, 如

$$(2013.12)_{10} = 2 \times 10^3 + 0 \times 10^2 + 1 \times 10^1 + 3 \times 10^0 + 1 \times 10^{-1} + 2 \times 10^{-2}$$

式中, 10^3 、 10^2 、 10^1 、 10^0 、 10^{-1} 和 10^{-2} 分别为千位、百位、十位、个位、十分位和百分位的权, 它们都是基数 10 的幂。数码与权的乘积为加权系数, 如式中的 2×10^3 、 0×10^2 等。因此, 十进制数的数值为各位加权系数之和。

2) 其他几种进制数

二进制是以 2 为基数的计数体制。每位只有 0 和 1 两个数码, 它的进位规律是逢二进一, 即 $0+1=1$ 、 $1+1=10$ 。二进制数表示方法与十进制数类似, 即各位加权系数之和为对应二进制数的数值, 如

$$(101.1)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} = 4 + 0 + 1 + 0.5 = (5.5)_{10}$$

八进制是以 8 为基数的计数体制。每位有 0、1、2、3、4、5、6、7 八个数码, 它的进位规律是逢八进一。八进制数也以加权系数叠加的形式表示, 如

$$(637.2)_8 = 6 \times 8^2 + 3 \times 8^1 + 7 \times 8^0 + 2 \times 8^{-1} = 384 + 24 + 7 + 0.25 = (415.25)_{10}$$

式中, 6×8^2 、 3×8^1 等为加权系数。

十六进制是以 16 为基数的计数体制。在十六进制中, 每位有 0、1、2、3、4、5、6、7、8、9、A (10)、B (11)、C (12)、D (13)、E (14)、F (15) 十六个不同的数码, 它的进位规律是逢十六进一, 如十六进制数 $(5CD.C)_{16}$ 可以表示为

$$(5CD.C)_{16} = 5 \times 16^2 + 12 \times 16^1 + 13 \times 16^0 + 12 \times 16^{-1} = 1280 + 192 + 13 + 0.75 = (1485.75)_{10}$$

1.2.2 二进制代码

在数字系统中, 二进制数码不仅表示数值的大小, 而且常用来表示特定的信息。将若干个二进制数码 0 和 1 按一定规则排列起来表示某种特定含义的代码, 称为二进制代码。下面介绍几种数字电路中常用的二进制代码。

1) 二-十进制代码

将十进制数的 0~9 十个数字用二进制表示的代码, 称为二-十进制代码, 又称为 BCD 码。

由于十进制数有十个不同的数码, 所以需要 4 位二进制数来表示。而 4 位二进制代码有 16 种不同组合, 从中取出 10 种组合表示 0~9 十个数字有多种方法, 所以二-十进制代码也有多种。表 1-2 中给出了几种常用的二-十进制代码。

表 1-2 常用的二-十进制代码表

十进制数	有权码				无权码
	8421 码	5421 码	2421 (A) 码	2421 (B) 码	余 3BCD 码
0	0000	0000	0000	0000	0011
1	0001	0001	0001	0001	0100
2	0010	0010	0010	0010	0101
3	0011	0011	0011	0011	0110
4	0100	0100	0100	0100	0111
5	0101	1000	0101	1011	1000
6	0110	1001	0110	1100	1001
7	0111	1010	0111	1101	1010
8	1000	1011	1110	1110	1011
9	1001	1100	1111	1111	1100

8421BCD 码是比较常用的代码。用 4 位二进制数 0000~1001 来表示 1 位十进制数中的 0~9 这 10 个数码, 从高位到低位的权值分别为 8、4、2、1, 所以把这种代码叫做 8421BCD 码。这种编码形式利用了 4 个位来存储 1 个十进制的数码, 使二进制和十进制之间的转换得以快捷地进行, 如 8421BCD 码 0110 按权展开为

$$0 \times 8 + 1 \times 4 + 1 \times 2 + 0 \times 1 = 6$$

所以 8421BCD 码 0110 表示十进制数 6。8421 码中每一位的权是固定不变的, 它属于有权码。

5421BCD 码也是有权码。从高位到低位的权值分别是 5、4、2、1, 用 4 位二进制数表示 1 位十进制数, 如 5421BCD 码 1011 按权展开为

$$1 \times 5 + 0 \times 4 + 1 \times 2 + 1 \times 1 = 8$$

所以 5421BCD 码表示十进制数 8。

余 3BCD 码没有固定权值, 称为无权码。它是 8421BCD 码加 3 (0011) 形成的, 所以称为余 3BCD 码, 如 8421BCD 码 0111 加 3 后形成余 3BCD 码 1010, 其表示十进制数 7。由表 1-2 可知: 在余 3BCD 码中, 0 和 9, 1 和 8, 2 和 7, 3 和 6, 4 和 5 这五对代码也互为反码。

2) 格雷码

自然二进制代码可以转换成模拟信号, 但在某些情况下, 例如, 从十进制的 3 转换到 4 时二进制码的每一位都要变, 使数字电路产生很大的尖峰电流脉冲。而格雷码则没有这一缺点, 它是一种数字排序系统, 其中的所有相邻整数在它们的数字表示中只有一个数字不同。它在任意两个相邻的数之间转换时, 只有一个数位发生变化。它大大地减少了由一个状态到下一个状态时逻辑的混淆。另外由于

最大数与最小数之间也仅有一个数不同，所以通常又称循环码。表 1-3 所示为格雷码与二进制码关系对照表。

表 1-3 格雷码与二进制码关系对照表

十进制数	二进制码	格雷码	十进制数	二进制码	格雷码
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

3) ASCII 码（字符编码）

ASCII 码为美国标准信息交换码。它指定 7 位二进制数来表示所有的大小写字母、数字 0~9、标点符号、运算符号和控制符号等，普遍用于计算机键盘指令输入。

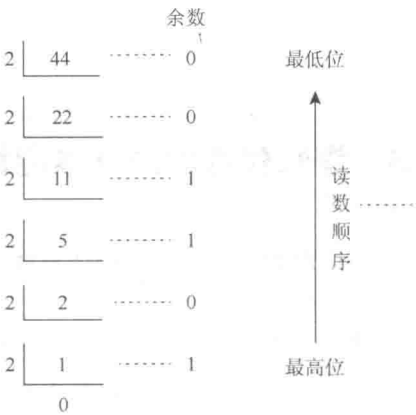
1.2.3 不同数制间的转换

1) 十进制转换为二进制和十六进制

十进制数分整数部分和小数部分，因此需要将整数和小数分别进行转换，再将转换结果按原顺序排列起来，即得到该十进制数转换的完整结果，下面举例说明。

例 1-1 将十进制数 $(44.125)_{10}$ 转换成二进制数。

解 整数部分转换。将十进制数的整数部分转换为二进制数采用“除 2 取余法”，它是将整数部分逐次除以 2，依次记下余数，直到商为 0。第一个余数为二进制数的最低位，最后一个余数为最高位。



所以 $(44)_{10} = (101100)_2$ 。

小数部分转换。将十进制部分转换为二进制数采用“乘 2 取整法”，它是将小数部分连续乘以 2，取乘数的整数部分作为二进制数的小数。

$0.125 \times 2 = 0.25$	整数部分=0		最高位
$0.25 \times 2 = 0.5$	整数部分=0		↓
$0.5 \times 2 = 1$	整数部分=1		最低位

所以 $(0.125)_{10} = (0.001)_2$ ，由此可得十进制数 $(44.125)_{10} = (101100.001)_2$ 。

十进制数转换为十六进制数的方法和前面介绍的十进制数转换成二进制数的方法基本相同，这里不再重复。

2) 二进制数与十六进制数间相互转换

(1) 二进制数转换成十六进制数。

由于十六进制数的基数 $16=2^4$ ，所以每位十六进制数用 4 位二进制数构成。因此，二进制数转换为十六进制数的方法是：整数部分从低位开始，每 4 位二进制数为一组，最后不足 4 位的，则在高位加 0 补足 4 位；小数部分从高位开始，每 4 位二进制数为一组，最后不足 4 位的，则在低位加 0 补足 4 位，然后用对应的十六进制数来代替，再按照原来的顺序写出对应的十六进制数。

例 1-2 将二进制数 $(1000110.1010110)_2$ 转换成十六进制数。

解

0100	0110	1010	1100
↓	↓	↓	↓
4	6	A	C

所以 $(1000110.1010110)_2 = (46.AC)_{16}$ 。

(2) 十六进制数转换成二进制数。

将每位十六进制数用 4 位二进制数代替，再按原来的顺序写出便得到了相应的二进制数。

例 1-3 将十六进制数 $(5F.1D)_{16}$ 转换为二进制数。

解

5	F	1	D
↓	↓	↓	↓
0101	1111	0001	1101

所以 $(5F.1D)_{16} = (1011111.00011101)_2$ 。

1.3 逻辑代数中的基本运算

逻辑是事物间的因果关系。当两个二进制数码表示不同的逻辑状态时，它们之间可以按照指定的某种因果关系进行推理运算，这种运算称为逻辑运算。

在数字电路中，可以用 1 和 0 分别表示一件事情的是和非、真和伪、有和无、好和坏，或者表示电路的通和断、电灯的亮和灭等。这种只有两种对立逻辑状态的逻辑关系称为二值逻辑。

1.3.1 基本逻辑代数及运算

基本的逻辑关系有“与”逻辑、“或”逻辑和“非”逻辑，对应的逻辑运算有与、或、非三种。为了便于理解它们的含义，先来看一个简单的例子。图 1-3 给出了三个指示灯的控制电路。在图 1-3 (a) 的电路中，只有当两个开关同时闭合时，指示灯才会亮；在图 1-3 (b) 的电路中，只要有任何一个开关闭合，指示灯就

会亮；而在图 1-3 (c) 的电路中，开关断开时灯会亮，开关闭合时反而不亮。

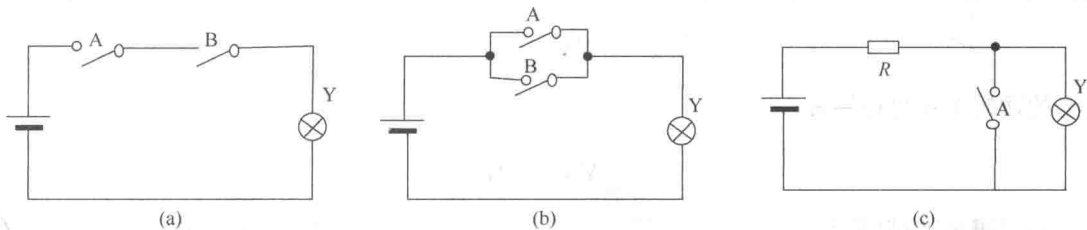


图 1-3 用于说明与、或、非的电路

在图 1-3 所示的开关电路中，开关 A、B 的状态（闭合或断开）与灯 Y 的状态（亮和灭）之间存在确定的因果关系。如果把开关闭合作为条件，灯亮作为结果，那么图 1-3 中三个电路代表三种不同的因果关系。

图 1-3 (a) 表明，只有决定事物结果的全部条件同时具备时，结果才发生，这种因果关系称为与逻辑，或称为相乘逻辑。

图 1-3 (b) 表明，在决定事物结果的条件中只要任一条件具备时，结果就发生，这种因果关系称为或逻辑，或称为相加逻辑。

图 1-3 (c) 表明，只要条件具备了，结果就不会发生，而条件不具备时，结果才发生，这种因果关系称为非逻辑。

若规定开关 A、B 闭合与灯 Y 亮为逻辑 1 态，开关断开与灯灭为逻辑 0 态，则可以列出以 0、1 表示的与、或、非逻辑关系的图表，称为逻辑真值表。与、或、非逻辑关系的逻辑真值表如表 1-4、表 1-5 和表 1-6 所示。

表 1-4 与逻辑真值表

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

表 1-5 或逻辑真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

表 1-6 非逻辑真值表

A	Y
0	1
1	0

在逻辑代数中,以“ $\cdot$ ”表示与逻辑,以“ $+$ ”表示或逻辑,以“ $-$ ”表示非逻辑,因此表 1-4 的逻辑关系可以写成

$$Y = A \cdot B$$

表 1-5 的逻辑关系可以写成

$$Y = A + B$$

表 1-6 的逻辑关系可以写成

$$Y = \bar{A}$$

同时,将实现与逻辑运算的电路称为与门,其逻辑符号如图 1-4 (a) 所示;将实现或逻辑运算的电路称为或门,其逻辑符号如图 1-4 (b) 所示;将实现非逻辑运算的电路称为非门,其逻辑符号如图 1-4 (c) 所示。

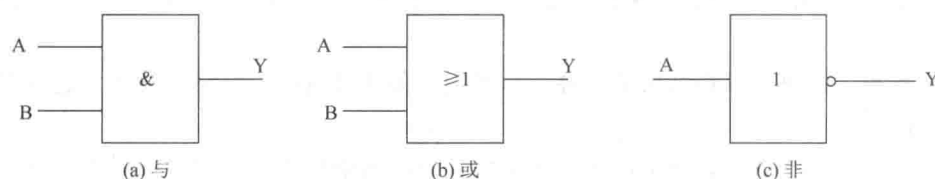


图 1-4 与、或、非逻辑符号

1.3.2 几种导出的逻辑运算

1) 与非运算、或非运算、与或非运算

实际的逻辑问题往往比与、或、非复杂得多,但是它们都可以用与、或、非的组合来实现。常见的逻辑运算有与非、或非、与或非、异或和同或。与非运算为先与运算后非运算;或非运算为先或运算后非运算;与或非运算为先与运算再或运算最后非运算。例如,输入逻辑变量为 A、B、C、D,输出逻辑函数为 Y 时,相应的逻辑符号和逻辑表达式如图 1-5 所示。

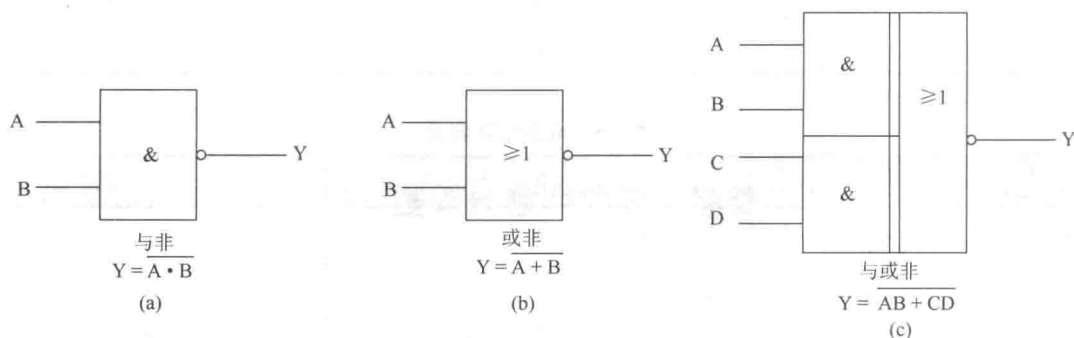


图 1-5 与非、或非、与或非逻辑符号和逻辑表达式

由表 1-7 可看出与非运算逻辑关系是:逻辑变量 A、B 中只要有一个取值为 0,输出量 Y 就等于 1,取值都为 1 输出量 Y 才为 0;简称有 0 出 1,全 1 才 0。

由表 1-8 可看出或非运算逻辑关系是:逻辑变量 A、B 中只要有一个取值为 1,输出量 Y 就等于 0,取值都为 0 输出量 Y 才为 1;简称有 1 出 0,全 0 才 1。

表 1-7 与非真值表

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

表 1-8 或非真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

2) 异或运算和同或运算

异或运算和同或运算都是二变量逻辑运算。设输入变量为 A、B，输出逻辑函数为 Y。异或运算的逻辑关系为：当输入 A、B 相异时，输出 Y 为 1；当输入 A、B 相同时，输出 Y 为 0，其真值表如表 1-9 所示。同或运算的逻辑关系为：当输入 A、B 相同时，输出 Y 为 1；当输入 A、B 相异时，输出 Y 为 0。其真值表如表 1-10 所示。比较异或运算和同或运算真值表可知，异或函数和同或函数互为反函数。

表 1-9 异或真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

表 1-10 同或真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

由表 1-9 写出 $Y=1$ 的异或运算逻辑表达式，即

$$Y = \overline{A}B + A\overline{B} = A \oplus B \tag{1-1}$$

式中，“ $\oplus$ ”表示异或运算。

由表 1-10 写出 $Y=1$ 的同或运算逻辑表达式，即

$$Y = \overline{A}\overline{B} + AB = \overline{A \oplus B} = A \odot B \tag{1-2}$$

式中，“ $\odot$ ”表示同或运算。

异或与同或的逻辑符号如图 1-6 所示。

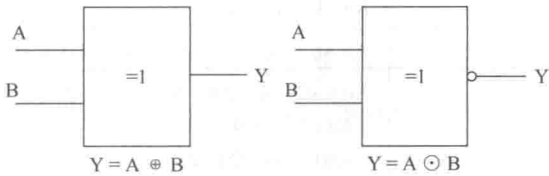


图 1-6 异或与同或的逻辑符号

1.4 逻辑代数中的基本定律和公式

1.4.1 逻辑代数的基本公式

逻辑代数的基本公式列于表 1-11 中,是一些不需要证明的恒等式。它们是逻辑代数的基础,利用这些基本公式可以化简逻辑函数。

表 1-11 逻辑代数的基本公式

与运算	或运算	非运算
$A \cdot 0 = 0$ $A \cdot 1 = A$ $A \cdot A = A$ $A \cdot \bar{A} = 0$	$A + 0 = A$ $A + 1 = 1$ $A + A = A$ $A + \bar{A} = 1$	$\bar{\bar{A}} = A$

由于变量 A 的取值只能为 0 和 1,所以当 $A \neq 0$ 时,必有 $A = 1$ 。表 1-11 中, $A \cdot A = A$, 即当 $A = 1$ 时, $A \cdot A = 1 \cdot 1 = 1$; 当 $A = 0$ 时, 则 $A \cdot A = 0 \cdot 0 = 0$ 。又如 $A \cdot \bar{A} = 0$, A 分别取 0 和 1, 可以验证该式成立。非运算 $\bar{\bar{A}} = A$ 表明一个变量两次求反还原为其本身。

1.4.2 逻辑代数的基本定律

1) 交换律、结合律、分配律

与普通代数相似的定律有交换律、结合律、分配律。它们列于表 1-12 中。

表 1-12 交换律、结合律、分配律

交换律	$A + B = B + A$
	$A \cdot B = B \cdot A$
结合律	$A + B + C = (A + B) + C$
	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$
分配律	$A \cdot (B + C) = AB + AC$
	$A + BC = (A + B)(A + C)$

分配律 $A + BC = (A + B)(A + C)$ 由逻辑代数的基本公式和基本定律可以证明。

2) 吸收律

吸收律可以利用上面的一些基本公式推导出来,是逻辑函数化简中常用的基本定律。吸收律列于表 1-13 中。

表 1-13 吸收律

吸收律	证明
(1) $AB + A\bar{B} = A$	$AB + A\bar{B} = A(B + \bar{B}) = A \cdot 1 = A$
(2) $A + AB = A$	$A + AB = A(1 + B) = A \cdot 1 = A$
(3) $A + \bar{A}B = A + B$	$A + \bar{A}B = (A + \bar{A})(A + B) = 1 \cdot (A + B) = A + B$
(4) $AB + \bar{A}C + BC = AB + \bar{A}C$	$AB + \bar{A}C + BC = AB + \bar{A}C + BC(A + \bar{A})$ $= AB + \bar{A}C + ABC + \bar{A}BC$ $= AB(1 + C) + \bar{A}C(1 + B)$ $= AB + \bar{A}C$