



教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

北京市精品课程教材

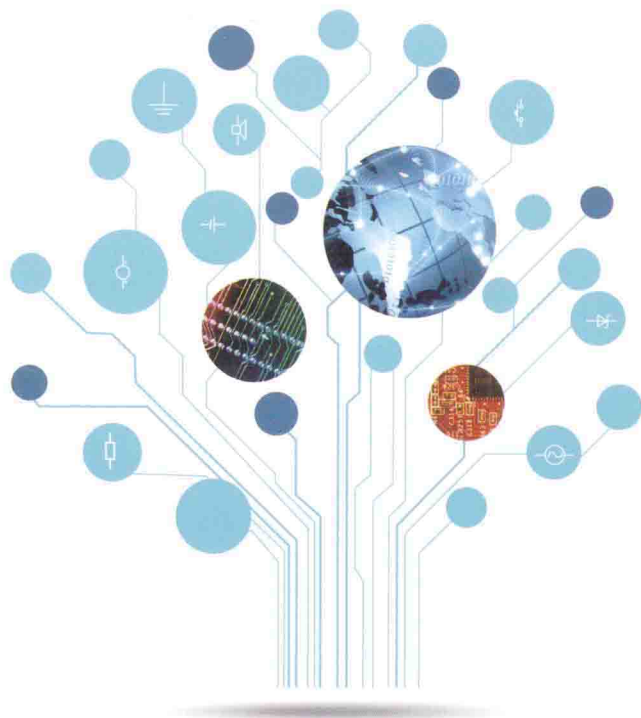
电工电子基础

Fundamentals of Digital Electronics

数字电子技术基础

陈文楷 范秀娟 编著

Chen Wenkai Fan Xiujian



清华大学出版社



教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

Fundamentals of Digital Electronics

数字电子技术基础

陈文楷 范秀娟 编著

Chen Wenkai Fan Xiujian

清华大学出版社
北京

内 容 简 介

本书按照教育部高等学校电工电子基础课程教学指导委员会制订的“数字电子技术基础课程教学基本要求”编写。全书主要内容包括数制与码制、逻辑代数基础、门电路、VHDL 语言基础、组合逻辑电路、触发器和可编程器件、时序逻辑电路的分析与设计、存储器、脉冲波形的产生和整形。

本书以 CMOS 逻辑门为主,减少晶体管和小规模集成电路的内容,讲述各种逻辑关系。引入可编程逻辑器件和 VHDL 语言的内容,把数字电路与 VHDL 语言描述融合在一起。在学习数字电路的同时学习 VHDL 语言描述方法。学习教材内容的同时引入 Quartus II 仿真软件使学生初步掌握一种 EDA 软件的使用方法。

本书可作为电气工程、自动化、电子信息类、仪器仪表类等相关专业使用。也可供从事相关行业的工程技术人员参考使用。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字电子技术基础/陈文楷,范秀娟编著.--北京:清华大学出版社,2014

高等学校电子信息类专业系列教材

ISBN 978-7-302-37168-7

I. ①数… II. ①陈… ②范… III. ①数字电路—电子技术—高等学校—教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2014)第 148308 号

责任编辑:盛东亮

封面设计:李召霞

责任校对:时翠兰

责任印制:刘海龙

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课 件 下 载: <http://www.tup.com.cn>, 010-62795954

印 刷 者:清华大学印刷厂

装 订 者:三河市新茂装订有限公司

经 销:全国新华书店

开 本:185mm×260mm

印 张:28

字 数:680 千字

版 次:2014 年 10 月第 1 版

印 次:2014 年 10 月第 1 次印刷

印 数:1~2000

定 价:49.00 元

高等学校电子信息类专业系列教材

顾问委员会

谈振辉	北京交通大学 (教指委高级顾问)	郁道银	天津大学 (教指委高级顾问)
廖延彪	清华大学 (特约高级顾问)	胡广书	清华大学 (特约高级顾问)
华成英	清华大学 (国家级教学名师)	于洪珍	中国矿业大学 (国家级教学名师)
彭启琮	电子科技大学 (国家级教学名师)	孙肖子	西安电子科技大学 (国家级教学名师)
邹逢兴	国防科技大学 (国家级教学名师)	严国萍	华中科技大学 (国家级教学名师)

编审委员会

主 任	吕志伟	哈尔滨工业大学		
副主任	刘 旭	浙江大学	王志军	北京大学
	隆克平	北京科技大学	葛宝臻	天津大学
	秦石乔	国防科学技术大学	何伟明	哈尔滨工业大学
	刘向东	浙江大学		
委 员	王志华	清华大学	宋 梅	北京邮电大学
	韩 焱	中北大学	张雪英	太原理工大学
	殷福亮	大连理工大学	赵晓晖	吉林大学
	张朝柱	哈尔滨工程大学	刘兴钊	上海交通大学
	洪 伟	东南大学	陈鹤鸣	南京邮电大学
	杨明武	合肥工业大学	袁东风	山东大学
	王忠勇	郑州大学	程文青	华中科技大学
	曾 云	湖南大学	李思敏	桂林电子科技大学
	陈前斌	重庆邮电大学	张怀武	电子科技大学
	谢 泉	贵州大学	卞树檀	第二炮兵工程大学
	吴 瑛	解放军信息工程大学	刘纯亮	西安交通大学
	金伟其	北京理工大学	毕卫红	燕山大学
	胡秀珍	内蒙古工业大学	付跃刚	长春理工大学
	贾宏志	上海理工大学	顾济华	苏州大学
	李振华	南京理工大学	韩正甫	中国科学技术大学
	李 晖	福建师范大学	何兴道	南昌航空大学
	何平安	武汉大学	张新亮	华中科技大学
	郭永彩	重庆大学	曹益平	四川大学
	刘鍾牢	西安工业大学	李儒新	中科院上海光学精密机械研究所
	赵尚弘	空军工程大学	董友梅	京东方科技集团
	蒋晓瑜	装甲兵工程学院	蔡 毅	中国兵器科学研究院
	仲顺安	北京理工大学	冯其波	北京交通大学
	黄翊东	清华大学	张有光	北京航空航天大学
	李勇朝	西安电子科技大学	江 毅	北京理工大学
	章毓晋	清华大学	谢凯年	赛灵思公司
	刘铁根	天津大学	张伟刚	南开大学
	王艳芬	中国矿业大学	宋 峰	南开大学
	苑立波	哈尔滨工程大学	靳 伟	香港理工大学
丛书责任编辑	盛东亮	清华大学出版社		

序

FOREWORD

我国电子信息产业销售收入总规模在 2013 年已经突破 12 万亿元,行业收入占工业总体比重已经超过 9%。电子信息产业在工业经济中的支撑作用凸显,更加促进了信息化和工业化的高层次深度融合。随着移动互联网、云计算、物联网、大数据和石墨烯等新兴产业的爆发式增长,电子信息产业的发展呈现了新的特点,电子信息产业的人才培养面临着新的挑战。

(1) 随着控制、通信、人机交互和网络互联等新兴电子信息技术不断发展,传统工业设备融合了大量最新的电子信息技术,它们一起构成了庞大而复杂的系统,派生出大量新兴的电子信息技术应用需求。这些“系统级”的应用需求,迫切要求具有系统级设计能力的电子信息技术人才。

(2) 电子信息系统设备的功能越来越复杂,系统的集成度越来越高。因此,要求未来的设计者应该具备更扎实的理论基础知识和更宽广的专业视野。未来电子信息系统的设计越来越要求软件和硬件的协同规划、协同设计和协同调试。

(3) 新兴电子信息技术的发展依赖于半导体产业的不断推动,半导体厂商为设计者提供了越来越丰富的生态资源,系统集成厂商的全方位配合又加速了这种生态资源的进一步完善。半导体厂商和系统集成厂商所建立的这种生态系统,为未来的设计者提供了更加便捷却又必须依赖的设计资源。

教育部 2012 年颁布了新版《高等学校本科专业目录》,将电子信息类专业进行了整合,为各高校建立系统化的人才培养体系,培养具有扎实理论基础和宽广专业技能的、兼顾“基础”和“系统”的高层次电子信息人才给出了指引。

传统的电子信息学科专业课程体系呈现“自底向上”的特点,这种课程体系偏重对底层元器件的分析与设计,较少涉及系统级的集成与设计。近年来,国内很多高校对电子信息类专业课程体系进行了大力度的改革,这些改革顺应时代潮流,从系统集成的角度,更加科学合理地构建了课程体系。

为了进一步提高普通高校电子信息类专业教育与教学质量,贯彻落实《国家中长期教育改革和发展规划纲要(2010—2020 年)》和《教育部关于全面提高高等教育质量若干意见》(教高【2012】4 号)的精神,教育部高等学校电子信息类专业教学指导委员会开展了“高等学校电子信息类专业课程体系”的立项研究工作,并于 2014 年 5 月启动了《高等学校电子信息类专业系列教材》(教育部高等学校电子信息类专业教学指导委员会规划教材)的建设工作。其目的是为推进高等教育内涵式发展,提高教学水平,满足高等学校对电子信息类专业人才培养、教学改革与课程改革的需要。

本系列教材定位于高等学校电子信息类专业的专业课程,适用于电子信息类的电子信

息工程、电子科学与技术、通信工程、微电子科学与工程、光电信息科学与工程、信息工程及其相近专业。经过编审委员会与众多高校多次沟通,初步拟定分批次(2014—2017年)建设约100门课程教材。本系列教材将力求在保证基础的前提下,突出技术的先进性和科学的前沿性,体现创新教学和工程实践教学;将重视系统集成思想在教学中的体现,鼓励推陈出新,采用“自顶向下”的方法编写教材;将注重反映优秀的教学改革成果,推广优秀的教学经验与理念。

为了保证本系列教材的科学性、系统性及编写质量,本系列教材设立顾问委员会及编审委员会。顾问委员会由教指委高级顾问、特约高级顾问和国家级教学名师担任,编审委员会由教育部高等学校电子信息类专业教学指导委员会委员和一线教学名师组成。同时,清华大学出版社为本系列教材配置优秀的编辑团队,力求高水准出版。本系列教材的建设,不仅有众多高校教师参与,也有大量知名的电子信息类企业支持。在此,谨向参与本系列教材策划、组织、编写与出版的广大教师、企业代表及出版人员致以诚挚的感谢,并殷切希望本系列教材在我国高等学校电子信息类专业人才培养与课程体系建设中发挥切实的作用。

吕志伟 教授

前言

FOREWORD

本书的重点讲授数字电子技术的现代设计方法,并详细地论述了数字电路的设计过程。本书强调基于 HDL 的设计,因为实践中使用 HDL 的设计是最有效率的设计方法。书中详细地介绍了 IEEE 标准 VHDL 语言并给出了大量具体设计实例。

全书主要内容包括:逻辑代数基础、VHDL 语言基础、Quartus II 软件开发平台、逻辑门电路和可编程逻辑器件、组合逻辑电路和时序逻辑电路的分析与设计。

本书内容:

第 1 章数制与码制,介绍数和码的基础知识,可以安排自学。

第 2 章逻辑代数基础,讲述逻辑电路的基本概念,给出使用逻辑代数表示电路的方法。

第 3 章门电路,介绍 CMOS 逻辑门的功能和电气特性。在逻辑门内部电路与逻辑功能的处理上着重强调了逻辑门的逻辑关系。

第 4 章 VHDL 语言基础,讲述了 VHDL 语言的语法结构和特点、VHDL 语言描述硬件电路的结构、VHDL 基本语句及其应用等。

第 5 章组合逻辑电路,除了介绍常用的组合逻辑电路结构、工作原理,还介绍了各种逻辑单元电路的 VHDL 设计实例,如译码器、显示译码器、多路选择器、数值比较器、加法器及奇偶校验电路等,并且对这些电路的描述语言进行了分析,目的是使读者容易理解硬件电路的逻辑功能和 VHDL 描述语言的意义,更快地掌握 VHDL 设计方法。

第 6 章触发器,介绍各种触发器的概念和触发器内部的时序逻辑关系。

第 7 章时序逻辑电路的分析与设计,这是数字电子技术的核心内容,集中了本课程的重点和难点。

第 8 章半导体存储器,这一章的重点是讨论具有存储功能的电路及其设计,学会使用 VHDL 设计存储器。

第 9 章可编程逻辑器件,像第 5 章一样在介绍硬件电路之后引入 VHDL 的文本描述程序,在学习硬件电路的同时学习硬件描述语言。讲授本章内容时,要把硬件电路的结构及逻辑关系、工作原理作为重点,在理解硬件原理的基础上学习 VHDL 语言。

第 10 章讲述了波形发生和整形电路。

第 11 章模数-数模转换器,介绍基本 A/D、D/A 转换器和转换器的技术指标。

建议使用本教材的教师在第 4 周或第 5 周安排讲授 Quartus II 使用方法,帮助学生掌握 Quartus II 开发平台的应用,以便后续边学习边仿真实验。

感谢清华大学出版社的出版人员为此书的出版所做的大量工作,也在此向为本书提供过帮助的所有人员致谢。

编 者

2014 年 6 月

目录

CONTENTS

第 1 章 数制与码制	1
内容提要	1
1.1 概述	1
1.2 数制的表示方法	2
1.3 十进制数与二进制数之间的转换	3
1.4 二进制算术运算	5
1.5 二进制数的反码和补码	7
1.6 带符号数的表示方法	8
1.7 十六进制数的转换及运算	9
1.8 码制的表示方法	13
本章小结	15
习题	16
第 2 章 逻辑代数基础	18
内容提要	18
2.1 概述	18
2.2 逻辑代数的 3 种基本运算	18
2.3 逻辑代数的基本公式和常用公式	21
2.3.1 逻辑代数的基本公式	21
2.3.2 逻辑代数的常用公式	23
2.4 逻辑函数及其表示方法	25
2.4.1 逻辑函数	25
2.4.2 逻辑函数的表示	25
2.5 逻辑函数的两种标准形式	29
2.5.1 逻辑函数的最小项和最大项	29
2.5.2 逻辑函数的最小项之和表达式	30
2.5.3 逻辑函数的最大项之积表达式	32
2.5.4 最小项之和与最大项之积之间的相互转换	34
2.6 逻辑函数的公式化简法	34
2.7 逻辑函数的卡诺图化简法	37
2.7.1 逻辑函数的卡诺图表示法	37
2.7.2 逻辑函数的卡诺图化简法	39
2.8 具有无关最小项的逻辑函数及其化简方法	41
本章小结	44

习题	44
第3章 门电路	49
内容提要	49
3.1 概述	49
3.2 CMOS 逻辑电路	50
3.2.1 MOS 晶体管的基本开关电路	50
3.2.2 CMOS 反相器	51
3.2.3 CMOS 与非门和或非门	52
3.2.4 扩展输入门	53
3.2.5 驱动门	54
3.2.6 CMOS 与-或-非门	54
3.3 CMOS 逻辑门的电气特性	55
3.3.1 CMOS 逻辑门的静态特性	55
3.3.2 HC 和 HCT 系列	59
3.4 其他 CMOS 逻辑门	59
3.4.1 CMOS 异或逻辑门	59
3.4.2 CMOS 传输门	61
3.4.3 三态输出门	61
3.4.4 漏极开路输出门(OD 门)	62
3.5 TTL 门电路	64
3.5.1 双极型晶体管的开关特性	64
3.5.2 TTL 反相门	66
3.5.3 TTL 系列其他类型的逻辑门	68
3.6 TTL 逻辑系列的电气特性	72
本章小结	73
习题	74
第4章 VHDL 语言基础	78
内容提要	78
4.1 概述	78
4.1.1 EDA 技术和 HDL 的发展	78
4.1.2 VHDL 和 Verilog HDL	79
4.2 VHDL 程序结构	81
4.3 实体和结构体	82
4.4 用 Quartus II 开发数字系统	86
4.4.1 Quartus II 集成环境开发软件	86
4.4.2 Quartus II 集成开发软件的特点	86
4.4.3 Quartus II 的基本开发流程	87
4.5 VHDL 语法 Port、Mode、Type	94
4.6 VHDL 信号的表示	107
4.7 VHDL 程序结构语句	112
4.7.1 程序结构语句	112
4.7.2 并行语句结构	115

4.7.3 顺序语句	119
4.7.4 赋值语句	123
本章小结	124
习题	125
第5章 组合逻辑电路	129
内容提要	129
5.1 概述	129
5.2 组合逻辑电路的分析方法	130
5.3 组合逻辑电路的设计方法	131
5.4 加法器	133
5.4.1 半加器与全加器	133
5.4.2 二进制加法器	135
5.4.3 用 VHDL 实现加法器	139
5.5 译码器	150
5.5.1 二进制译码器	151
5.5.2 译码器应用	154
5.5.3 用 VHDL 语言设计译码器	156
5.6 BCD 译码器和七段显示译码器	160
5.6.1 BCD 译码器	160
5.6.2 BCD-7 段显示译码器	162
5.6.3 用 VHDL 设计 7 段显示译码器	164
5.7 多路选择器	166
5.7.1 多路选择器的概念	166
5.7.2 MSI 多路选择器	167
5.7.3 VHDL 设计多路选择器	171
5.8 数值比较器	173
5.8.1 4 位数值比较器	173
5.8.2 中规模(MSI)4 位数值比较器	173
5.8.3 VHDL 设计数值比较器	176
5.9 编码器	180
5.9.1 二进制编码器	180
5.9.2 优先编码器	181
5.9.3 VHDL 优先编码器	184
本章小结	186
习题	187
第6章 触发器	192
内容提要	192
6.1 概述	192
6.2 SR 锁存器	193
6.3 同步触发器	195
6.3.1 有使能控制端的 SR 锁存器	195
6.3.2 同步式 SR 触发器	196

6.3.3 同步式 D 触发器	197
6.4 主从式触发器	198
6.4.1 主从式触发器的结构	198
6.4.2 主从式 D 触发器	199
6.5 主从式 JK 触发器	201
6.6 边沿触发的触发器	203
6.6.1 边沿触发的方法	203
6.6.2 边沿触发的 JK 触发器	205
6.7 触发器的动态特性和时间参数	206
6.8 VHDL 设计锁存器和触发器的库与程序包	208
6.8.1 库的概念及语法	208
6.8.2 库的分类	209
6.8.3 程序包	210
6.9 VHDL 语言设计锁存器和触发器	211
6.9.1 SR 锁存器方法	211
6.9.2 D 锁存器设计方法	213
6.9.3 边沿触发的 D 触发器设计	220
6.9.4 异步置位/复位描述方法	222
6.9.5 同步置位/复位描述方法	224
6.9.6 JK 触发器和 T 触发器的设计	224
本章小结	228
习题	229
第 7 章 时序逻辑电路的分析与设计	234
内容提要	234
7.1 概述	234
7.2 时序逻辑电路的分析方法	235
7.2.1 同步时序逻辑电路的分析	236
7.2.2 异步时序逻辑电路的分析	240
7.3 寄存器和移位寄存器	242
7.3.1 寄存器	242
7.3.2 移位寄存器	244
7.4 IC 移位寄存器	246
7.4.1 74LS95B 集成电路移位寄存器	246
7.4.2 双向移位寄存器	247
7.4.3 通用移位寄存器(74LS194)	248
7.5 寄存器与移位寄存器的 VHDL 设计	251
7.5.1 4D 寄存器的 VHDL 设计	251
7.5.2 移位寄存器的 VHDL 设计	252
7.5.3 通用移位寄存器(74LS194)的 VHDL 设计	254
7.5.4 循环移位寄存器的 VHDL 设计	255
7.6 计数器	258
7.6.1 异步计数器	258
7.6.2 同步计数器	265

7.6.3 任意进制计数器	271
7.7 可逆计数器	276
7.7.1 减法计数器	276
7.7.2 同步可逆计数器	277
7.8 移位寄存器型计数器	279
7.8.1 环形计数器	279
7.8.2 扭环形计数器	281
7.8.3 移位寄存器型计数器的应用	282
7.9 VHDL 计数器设计	284
7.9.1 VHDL 设计二进制同步计数器	285
7.9.2 VHDL 可逆计数器设计	288
7.9.3 VHDL 设计具有置数、进位输出功能的同步计数器	290
7.10 状态机的设计	292
7.10.1 概述	292
7.10.2 状态机	292
7.10.3 状态机的设计方法与步骤	293
7.10.4 摩尔型状态机的设计	294
7.10.5 状态机的自启动设计	297
7.10.6 米利型状态机的设计	300
7.11 VHDL 实现状态机的设计	302
7.11.1 摩尔型 VHDL 有限状态机的设计	303
7.11.2 米利型 VHDL 有限状态机设计	307
7.11.3 状态机的自启动 VHDL 设计	312
本章小结	316
习题	316
第 8 章 半导体存储器	325
内容提要	325
8.1 概述	325
8.2 随机存储器(RAM)	326
8.2.1 静态 RAM	327
8.2.2 动态 RAM(DRAM)	330
8.3 只读存储器(ROM)	333
8.3.1 掩膜只读存储器	334
8.3.2 可编程只读存储器(PROM 和 EPROM)	335
8.4 快闪存储器	337
8.5 存储器扩展及应用	340
8.5.1 位扩展方式	341
8.5.2 字扩展方式	341
8.6 存储器应用设计	342
8.6.1 ROM 存储器应用的 VHDL 设计	342
8.6.2 RAM 存储器应用的 VHDL 设计	344
本章小结	346
习题	347

第 9 章 可编程逻辑器件	349
内容提要	349
9.1 概述	349
9.2 基本可编程逻辑器件	349
9.3 通用阵列逻辑 GAL	352
9.3.1 GAL 的结构与原理	352
9.3.2 GAL16V8 的结构及应用	355
9.4 HDPLD	361
9.4.1 阵列扩展型 CPLD	362
9.4.2 现场可编程门阵列(FPGA)	370
9.5 用 PLD 实现数字系统	378
本章小结	379
习题	379
第 10 章 波形发生和整形电路	380
内容提要	380
10.1 概述	380
10.2 施密特触发器	381
10.3 555 多谐振荡器	383
10.4 单稳态多谐振荡器	387
本章小结	389
习题	389
第 11 章 模数-数模转换器	390
内容提要	390
11.1 概述	390
11.2 D/A 转换器	391
11.2.1 权电阻网络 D/A 转换器	391
11.2.2 倒 T 形电阻网络 D/A 转换器	392
11.2.3 双极性输出的 D/A 转换器	394
11.2.4 D/A 转换器的转换精度和转换速度	395
11.3 A/D 转换器	397
11.3.1 逐次逼近型 A/D 转换器	397
11.3.2 积分型 A/D 转换器	399
11.3.3 A/D 转换器的几个主要参数	402
本章小结	402
习题	403
附录 A Quartus II 的使用方法	404
参考文献	433

内容提要

本章介绍数字电路中常用的数制和码制,数制和码制的表示方法及它们在实际中的应用。主要内容包括一些基本概念和术语,不同数制之间的转换方法,二进制数算术运算的原理和方法。

1.1 概述

电子技术分为两大类,数字电子技术和模拟电子技术。模拟电子技术讨论的是模拟信号的表示方法、信号波形的产生及模拟信号的处理方法等,模拟电子技术的特点是在时间上连续变化的电压或者是电流,其在任一瞬时的值可以是一个数值区间内的任何值,如图 1.1.1 所示。数字电子技术研究的是数字信号的产生及数字信号的处理技术、方法等。数字信号在时间上是不连续的,它们的变化总是发生在一系列离散的瞬间,数字信号可以是矩形波、方波或者尖峰波等,如图 1.1.2 所示。

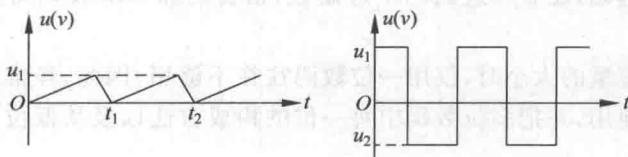


图 1.1.1 模拟信号及表示方法

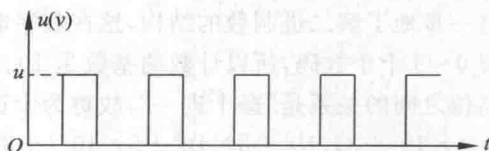


图 1.1.2 数字信号及表示方法

通常把工作在数字信号下的电子电路称为数字电路。数字电子技术涉及的电路和系统只有两种可能的状态,这些状态分别用两个不同的值表示:高电压(又称高电平)用 1 表示

和低电压(又称低电平)用 0 表示。用两个状态也可以表示电流的有或无,一个开关的接通或断开,灯亮或灯灭。在数字系统中这两种状态的组合(0 和 1)可以表示成二进制中的两个数,用来表示数、符号、字符和其他类型的信息,这两种状态的数制被叫作二进制,表示事物的两个状态用的数字是 0 和 1。

而 1 个二进制数字被称作位。位的组合(即 1 和 0 的组合),被叫作码,多位码的组合用来表示数据、字母、符号、指令和任何其他可能使用的信息。

数字电路是由逻辑门的运算或操作进行工作的,逻辑门的运算或操作表示成 1 和 0 的逻辑电平(一般是直流低电压 $0\text{V} \sim +5\text{V}$, 或者 $0\text{V} \sim +3\text{V}$), 1 代表高电平, 0 代表低电平。在实际的数字电路中,高电平“1”可以表示指定的高电压一定范围(例如 $V_{H(\max)} \sim V_{H(\min)} = +5\text{V} \sim +3.5\text{V}$)内的电压值,同样,低电平“0”也能够表示指定的低电压($V_{L(\min)} \sim V_{L(\max)} = 0\text{V} \sim +1.5\text{V}$)范围内的任意数值,因为逻辑门电路正常工作的高电平和低电平只有这两个状态。图 1.1.3 说明数字电路中高低电平的一般范围,图中 V_H 代表高电压, V_L 代表低电压, $V_{H(\max)}$ 表示高电压的最大值, $V_{H(\min)}$ 表示高电压的最小值, $V_{L(\max)}$ 表示低电压的最大值, $V_{L(\min)}$ 表示低电压的最小值。 $V_{H(\min)}$ 和 $V_{L(\max)}$ 之间是不允许的工作区(中间过渡区)。具体工作情况将在第 3 章门电路再学习。

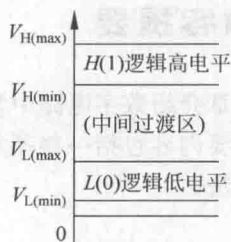


图 1.1.3 逻辑高、低电平示意图

1.2 数制的表示方法

逻辑运算是靠编码操作进行的,数字电路和计算机综合了算术运算、代数运算、逻辑运算于一体,因此要学习数制和码制,学习数制和码制的表示方法及其运算方法。

二进制数和码是计算机和数字电子技术的基础。本节介绍二进制数和其他数制的关系,如十进制、十六进制和八进制等,而二进制数的算术运算作为了解计算机和许多其他类型数字系统工作的基础,还有二进制码十进制数、格雷码和 ASCII 码奇偶校验方法中用的误差检测码等。

用数字表示物理量的大小时,仅用一位数码往往不够用,因此,经常需要用进位计数的方法组成多位数码使用,并把多位数码中每一位的构成方法以及从低位到高位进位的规则称为数制。

1. 十进制

十进制是大家非常熟悉的,但它们的权值结构常不被人们所了解,本节将先回顾十进制数的结构,以帮助我们更进一步地了解二进制数的结构,这在数字电路中是非常重要的。

在十进制数中,因为有 $0 \sim 9$ 十个数码,所以计数的基数是 10。超过 9 的数必须用多位数表示,其中低位和相邻高位之间的关系是“逢十进一”,故称为十进制。例如

$$138.53 = 1 \times 10^2 + 3 \times 10^1 + 8 \times 10^0 + 5 \times 10^{-1} + 3 \times 10^{-2}$$

所以任意一个十进制数均可以展开为

$$D = \sum K_i \times 10^i \quad (1.2.1)$$

其中 K_i 是第 i 位的系数,它可以是 $0 \sim 9$ 这十个数码中的任何一个。如整数部分的位数是 n ,小数部分的位数为 m ,则 i 包含从 $n-1$ 到 0 的所有正整数和从 -1 到 $-m$ 的所有负整数。

若以 N 取代式(1.2.1)中的 10, 即可得到任意进制(N 进制)数展开式的普遍形式

$$D = \sum K_i N^i \quad (1.2.2)$$

式中 i 的范围与式(1.2.1)的规定相同。 N 称为计数的基数, K_i 为第 i 位的系数, N^i 称为第 i 位的权。

2. 二进制

二进制是表示量的另一种简单方法。二进制没有十进制那么复杂, 因为它只有两个数。但看起来更困难, 因为不熟悉它。十进制有 10 个数, 因为基数是 10; 而二进制有 2 个数, 因为基数是 2。两个二进制数是 1 和 0, 在二进制数中 1 或 0 所在的位, 表示位的权, 或者是数的值。就像十进制数的位一样, 代表该位数的值, 这二进制的权就是它的基数。在二进制数中, 每一位仅有 0 和 1 两个可能的数, 所以计数的基数为 2。低位和相邻高位间的进位关系是“逢二进一”, 故叫作二进制。根据式(1.2.2), 任何一个二进制数均可展开为

$$D = \sum K_i 2^i \quad (1.2.3)$$

并计算出它所表示的十进制数大小。例如,

$$\begin{aligned} (1101.11)_2 &= 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} \\ &= (13.75)_{10} \end{aligned}$$

上式中分别使用下脚注的 2 和 10 表示括弧里的数是二进制数和十进制数。有时也用 B(Binary)和 D(Decimal)代替 2 和 10 这两个脚注。

3. 十六进制

十六进制数的每一位有 16 个不同的数码, 分别用 0~9、A((10)₁₀)、B((11)₁₀)、C((12)₁₀)、D((13)₁₀)、E((14)₁₀)、F((15)₁₀)表示。因此, 任意一个十六进制数均可展开为

$$D = \sum K_i 16^i \quad (1.2.4)$$

并由此式计算出它所表示的十进制数值。例如

$$\begin{aligned} (3E.2A)_{16} &= 3 \times 16^1 + 14 \times 16^0 + 2 \times 16^{-1} + 10 \times 16^{-2} \\ &= (48 + 14 + 2 \times 0.0625 + 10 \times 0.000\,015\,3)_{10} \\ &= (62.125\,153)_{10} \end{aligned}$$

式中的下脚注 16 表示括号里的数是十六进制, 有时也用 H(Hexadecimal)代替下脚注, 下角注 10 表示括号里的数是十进制。由于十六进制信息量大, 而 8 位、16 位和 32 位的二进制数可以用 2 位、4 位或 8 位的十六进制数表示, 因而用十六进制符号书写程序十分简便。目前在微型计算机中普遍采用 8 位、16 位和 32 位二进制并行运算。

1.3 十进制数与二进制数之间的转换

1. 二进制-十进制转换

由二进制数的表示方法知道, 二进制计数是逢二进一, 3 位二进制计数法最大计到 $2^3 = 8$, 4 位二进制计数法最大计到 16, n 位二进制计数最大计数为 2^n 个数, 表示成 $D = 2^n - 1$ 。

把二进制数转换为等值的十进制数称为二进制-十进制转换。转换时只要将二进制数按式(1.2.3)展开, 然后把所有各项的数值按十进制数相加, 就可以得到等值的十进制数。转换方法是: 整数部分的转换将所有位为 1 的权值相加, 就得到了十进制数。

例 1.3.1 求 1101011 的十进制数。

解

$$\begin{aligned} 1101011 &= 1 \times 2^6 + 1 \times 2^5 + 0 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 \\ &= 64 + 32 + 0 + 8 + 0 + 2 + 1 \\ &= 107 \end{aligned}$$

二进制小数的转换将所有为 1 的位取负指数权值后相加,得到十进制小数。

例 1.3.2 求 0.1011 的十进制数。

解

$$\begin{aligned} 0.1011 &= 0.0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} + 1 \times 2^{-4} \\ &= 0.0 + 0.5 + 0 + 0.125 + 0.0625 \\ &= 0.6875 \end{aligned}$$

例 1.3.3 求 $(1011.01)_2$ 的十进制数。

解

$$\begin{aligned} (1011.01)_2 &= 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} \\ &= (11.25)_{10} \end{aligned}$$

2. 十进制-二进制转换

十进制-二进制转换,就是把十进制数转换成等值的二进制数。

下面讨论整数的转换。有两种转换方法,一种是加权求和方法,另一种方法为连续除以 2 方法。首先介绍加权求和方法,把十进制数分解成二进制权值相加。假设十进制数为 $(S)_{10}$,等值的二进制数为 $(K_n, K_{n-1}, \dots, K_0)_2$,则

$$(S)_{10} = K_n 2^n + K_{n-1} 2^{n-1} + \dots + K_1 2^1 + K_0 2^0 \quad (1.3.1)$$

只要依次确定 $K_n, \dots, K_0$ 的系数取 1 或者 0 即可。

将式(1.3.1)改写成下式就为连续除以 2 的方法

$$\begin{aligned} (S)_{10} &= K_n 2^n + K_{n-1} 2^{n-1} + \dots + K_1 2^1 + K_0 2^0 \\ &= 2(K_n 2^{n-1} + K_{n-1} 2^{n-2} + \dots + K_1) + K_0 \end{aligned} \quad (1.3.2)$$

上式表明,若将 $(S)_{10}$ 除以 2,则得到的商为 $K_n 2^{n-1} + K_{n-1} 2^{n-2} + \dots + K_1$,而余数 K_0 ,即最低位(LSB)的系数。

同理,将式(1.3.2)中的商除以 2 得到新的商,可写成

$$K_n 2^{n-1} + K_{n-1} 2^{n-2} + \dots + K_1 = 2(K_n 2^{n-2} + K_{n-1} 2^{n-3} + \dots + K_2) + K_1 \quad (1.3.3)$$

由式(1.3.3)不难看出,若将 $(S)_{10}$ 除以 2 所得的商再次除以 2 所得余数即 K_1 。

依次类推,反复将每次得到的商再次除以 2,就可求得二进制数的每一位了。

例如,将 $(145)_{10}$ 转换成二进制数可如下进行

2	145	余数 = 1 = K_0 (LSB—最低位)
2	72	余数 = 0 = K_1
2	36	余数 = 0 = K_2
2	18	余数 = 0 = K_3
2	9	余数 = 1 = K_4
2	4	余数 = 0 = K_5
2	2	余数 = 0 = K_6
2	1	余数 = 1 = K_7 (MSB—最高位)
0		