

任务型语码转换式**双语**教学系列教材

总主编 刘玉彬 副总主编 杜元虎 总主审 段晓东

# 通信工程技术

COMMUNICATION ENGINEERING  
TECHNOLOGY

主 编 肖 瑛 许 爽



大连理工大学出版社

任务型语码转换式**双语教学**系列教材

总主编 刘玉彬 副总主编 杜元虎 总主审 段晓东

# 通信工程技术

COMMUNICATION ENGINEERING  
TECHNOLOGY

主 编 肖 瑛 许 爽  
副主编 董玉华 李 婷  
主 审 曹 琳



大连理工大学出版社

图书在版编目(CIP)数据

通信工程技术 / 肖瑛, 许爽主编. — 大连: 大连理工大学出版社, 2014. 9  
任务型语码转换式双语教学系列教材  
ISBN 978-7-5611-9481-2

I. ①通… II. ①肖… ②许… III. ①通信工程—双语教学—高等学校—教材 IV. ①TN91

中国版本图书馆 CIP 数据核字(2014)第 198382 号



大连理工大学出版社出版

地址:大连市软件园路 80 号 邮政编码:116023

发行:0411-84708842 邮购:0411-84703636 传真:0411-84701466

E-mail:dutp@dutp.cn URL:http://www.dutp.cn

大连理工印刷有限公司印刷 大连理工大学出版社发行

---

幅面尺寸:183mm×233mm 印张:18.5 字数:627千字  
2014年9月第1版 2014年9月第1次印刷

---

责任编辑:邵婉

责任校对:张娜

封面设计:波朗

---

ISBN 978-7-5611-9481-2

定价:32.00元

# 总序

## PREFACE

2014年的初夏,我们为广大学师奉上这套“任务型语码转换式双语教学系列教材”。

“任务型语码转换式双语教学”是双语教学内涵建设的成果,主要由两大模块构成:课上,以不影响学科授课进度为前提,根据学生实际、专业特点、学年变化及社会需求等,适时适量地渗透英语专业语汇、语句、语段或语篇,“润物细无声”般地扩大学生专业语汇量,提高学生专业英语能力;课外,可向学生提供多种选择的“用中学”平台,如英语科技文献翻译、英语实验报告、英语学术论文、英语小论文、英语课程设计报告、模拟国际研讨会、英语辩论、工作室英语讨论会等,使学生的专业英语实践及应用达到一定频度和数量,激活英语与学科知识的相互渗透,培养学生用英语学习、科研、工作的能力及适应教育国际化和经济一体化的能力。

为保证“任务型语码转换式双语教学”有计划、系统、高效、科学地持续运行,减少教学的随意性和盲目性,方便师生的教与学,我们编写了这套“任务型语码转换式双语教学系列教材”。

本套教材的全部内容均采用汉英双语编写。

教材按专业组册,涵盖所有主干专业课和专业基础课,力求较为全面地反映各学科领域的知识体系。

分册教材编写以中文版课程教材为单位,即一门课为分册教材的一章,每章内容以中文版教材章节为序,每门课以一本中文教材为蓝本,兼顾其他同类教材内容,蓝本教材绝大部分是面向21世纪的国家规划教材。

教材的词汇短语部分,注意体现学科发展的新词、新语,同时考虑课程需求及专业特点,在不同程度灵活渗透了各章节的重要概念、定义,概述了体现章节内容主旨的语句及语段。分册教材还编写了体现各自专业特点的渗透内容,如例题及解题方法,课程的发生、发展及前沿简介,图示,实验原理,合同文本,案例分析,法条,计算机操作错误提示等。

部分教材补充了中文教材未能体现的先进理论、先进工艺、先进材料或先进方法的核心内容,弥补了某些中文教材内容相对滞后的不足;部分教材概述了各自专业常用研究方法、最新研究成果及学术发展的趋势动态;部分

教材还选择性地 把编者的部分科研成果转化为教材内容,以期启发学生的创新思维,开阔学生的视野,丰富学生的知识结构,从教材角度支持学生参与科研活动。

本套教材大多数分册都编写了对“用中学”任务实施具有指导性的内容,应用性内容的设计及编写比例因专业而异。与专业紧密结合的应用性内容包括英语写作介绍,如英语实验报告写作,英语论文写作,英语论文摘要写作,英语产品、作品或项目的概要介绍写作等。应用性内容的编写旨在降低学生参与各种实践应用活动的难度,提高学生参与“用中学”活动的可实现性,帮助学生提高完成“用中学”任务的质量水平。

考虑学生英语写作和汉译英的方便,多数分册教材都编写了词汇与短语索引。

“任务型语码转换式双语教学系列教材”尚属尝试性首创,是多人辛勤心劳作的结果。尽管在编写过程中,我们一边使用一边修改,力求教材的实用性、知识性、先进性融为一体,希望教材能对学生专业语汇积累及专业资料阅读、英语写作、英汉互译能力的提高发挥作用;尽管编者在教材编写的同时也都在实践“任务型语码转换式双语教学”,但由于我们缺乏经验,学识水平和占有资料有限,加上为使学生尽早使用教材,编写时间仓促,在教材内容编写、译文处理、分类体系等方面存在缺点、疏忽和失误,恳请各方专家和广大师生对本套教材提出批评和建议,以期再版时更加完善。

在教材的编写过程中,大量中外出版物中的内容给了我们重要启示和权威性的参考帮助,在此,我们谨向有关资料的编著者致以诚挚的谢意!

编者

2014年5月

# 前言

## FOREWORD

本书为推动任务型语码转换式双语教学模式在非英语专业中的应用和实践而编写,是一部本科通信工程专业的渗透式双语教学辅助教材。双语教学是伴随我国国际地位的提升,在国际上的影响逐渐扩大,以及经济全球化、教育国际化的发展趋势下提出的一种新的教学模式。在高等教育中,有计划、有系统地开展双语教学对培养适应时代发展和社会需求的高等人才具有重要意义。

本书以“语码转换”理论为指导,结合通信工程专业特色,根据渗透式双语教学特点,从理论基础到工程实践形成了一部突出应用性、先进性和系统性的双语教材。本书包含上、下两篇共计32个章节,上篇以通信工程专业理论基础为主,内容涵盖通信工程专业基础课和主要专业课,包括电子技术、电路原理、信号与系统、通信原理等共26门课程;下篇以实践应用教学为主,包含部分课程实验报告、课程设计报告以及与专业内容相关的面试用语等。

本书选材面向近几年出版的优秀中文教材,并参考了源自国外知名大学的原版教材。注重体现学科发展的新词、新语。同时考虑课程需求及专业特点,不同课程在不同程度上灵活地渗透了各章节的重要概念、定义,章节内容概述或体现章节内容主旨的语句及语段。通过专业词汇的中英文对照和典型的中英文语句及段落对照编排的方式,实现专业课程教学中,同步提高学生专业英语运用能力的目的。

参加编写的人员有薛原(第1章)、于为民(第2章)、张艳(第3章)、姜明新(第4、7、10、29章)、董玉华(第5、6、13、29、30章)、李婷(第8、21、23、31章)、李厚杰(第9、27、29章)、丁纪峰(第11、17、29、30章)、崔艳秋(第12、20、25章)、许爽(第14、16、18、26、32章)、郭丽萍(第15、29章)、王都生(第19章)、肖瑛(第22、24、28章)、杨亚宁(第27章),特别感谢曹琳老师参与了部分章节部分内容的撰写和修改工作,全书由肖瑛负责统稿,许爽、董玉华、李婷为本书的修改和编排做了大量工作。

本教材可作为通信工程本科专业及相关专业学生的教学用书,也可供电子信息类工程技术人员参考使用。

由于编写时间仓促,以及编者水平有限,书中错误和疏漏之处在所难免,敬请广大读者批评指正。

编者

2014年4月25日

## >> 上篇 理论课程 / 1

### >> 第一章 数字电子技术 / 1

- 第一节 绪论 / 1
- 第二节 逻辑代数基础 / 2
- 第三节 逻辑门电路 / 3
- 第四节 基础组合逻辑电路 / 3
- 第五节 锁存器和触发器 / 4
- 第六节 时序逻辑电路 / 5
- 第七节 脉冲波形的产生与整形 / 6
- 第八节 半导体存储器 / 6
- 第九节 可编程逻辑器件 / 7

### >> 第二章 模拟电子技术 / 8

- 第一节 绪论 / 8
- 第二节 运算放大器 / 9
- 第三节 二极管及其基本电路 / 9
- 第四节 双极结型三极管及放大电路基础 / 10
- 第五节 场效应管放大电路 / 11
- 第六节 模拟集成电路 / 11
- 第七节 放大电路中的反馈 / 11
- 第八节 功率放大电路 / 12
- 第九节 信号的处理与信号的产生电路 / 12
- 第十节 直流电路 / 13

### >> 第三章 电路原理 / 14

- 第一节 电路模型和电路定律 / 14
- 第二节 电阻电路的等效变换 / 15
- 第三节 电阻电路的一般分析 / 16
- 第四节 电路定理 / 16
- 第五节 含有运算放大器的电阻电路 / 17
- 第六节 一阶电路 / 18
- 第七节 二阶电路 / 19
- 第八节 相量法 / 20
- 第九节 正弦稳态电路的分析 / 20
- 第十节 含有耦合电感的电路 / 22
- 第十一节 三相电路 / 23
- 第十二节 拉普拉斯变换 / 23
- 第十三节 二端口网络 / 24

### >> 第四章 高级程序设计 / 25

- 第一节 绪论 / 25
- 第二节 C++语言对C语言的扩充 / 25
- 第三节 类和对象 / 26
- 第四节 继承与派生 / 26
- 第五节 多态性和虚函数 / 27

- 第六节 Windows 编程基础和 MFC 编程基础 / 27
- 第七节 对话框和控件 / 28
- 第八节 菜单和文档/视图结构 / 28

### >> 第五章 单片机原理与接口技术 / 30

- 第一节 微型计算机基础 / 30
- 第二节 单片机硬件结构 / 31
- 第三节 指令系统 / 32
- 第四节 汇编语言程序设计 / 33
- 第五节 中断系统 / 33
- 第六节 定时器与计数器 / 34
- 第七节 串行接口 / 34
- 第八节 单片机系统扩展 / 35
- 第九节 输入输出接口 / 35
- 第十节 AD/DA 接口 / 36

### >> 第六章 数据通信与网络技术 / 37

- 第一节 概论 / 37
- 第二节 网络模型 / 38
- 第三节 局域网和城域网 / 38
- 第四节 数据链路层 / 39
- 第五节 网络层 / 40
- 第六节 传输层 / 41
- 第七节 应用层 / 41
- 第八节 网络管理基础和网络安全 / 42

### >> 第七章 信号与系统 / 43

- 第一节 绪论 / 43
- 第二节 连续时间系统的时域分析 / 44
- 第三节 傅里叶变换 / 45
- 第四节 拉普拉斯变换、连续时间系统的 S 域分析 / 46
- 第五节 离散时间系统的时域分析 / 47
- 第六节 Z 变换、离散时间系统的 Z 域分析 / 48
- 第七节 系统的状态变量分析 / 49

### >> 第八章 电磁场理论 / 50

- 第一节 矢量分析 / 50
- 第二节 电磁场的基本规律 / 51
- 第三节 静态电磁场及其边值问题的解 / 52
- 第四节 时变电磁场 / 54
- 第五节 均匀平面波在无界空间中的传播 / 55
- 第六节 均匀平面波的反射与透射 / 55

### >> 第九章 通信电子线路 / 57

- 第一节 绪论 / 57
- 第二节 高频电路基础 / 58

第三节 高频谐振放大器 / 59

第四节 正弦波振荡器 / 60

第五节 频谱的线性搬移电路 / 60

第六节 振幅调制、解调及混频 / 61

第七节 角度调制与解调 / 62

第八节 反馈控制电路 / 63

## >> 第十章 随机信号分析 / 64

第一节 随机信号基础 / 64

第二节 随机过程和随机序列 / 65

第三节 系统对随机信号的反应 / 66

第四节 窄带随机过程 / 66

## >> 第十一章 EDA 技术 / 68

第一节 概述 / 68

第二节 VHDL 设计初步 / 69

第三节 原理图编辑器设计方法 / 70

第四节 VHDL 设计进阶 / 71

第五节 宏功能模块与 IP 应用 / 72

第六节 有限状态机设计 / 73

第七节 系统优化和时序分析 / 74

## >> 第十二章 虚拟仪器技术 / 76

第一节 LabVIEW 基础 / 76

第二节 结构 / 77

第三节 数组、簇和波形 / 77

第四节 图形和图表 / 78

第五节 字符串和文件 I/O / 78

第六节 数据采集 / 79

## >> 第十三章 嵌入式微处理器结构与应用 / 80

第一节 绪论 / 80

第二节 ARM 体系结构 / 81

第三节 指令系统和程序设计 / 82

第四节 硬件结构与关键技术 / 82

第五节 其他接口技术 / 84

## >> 第十四章 数字信号处理 / 85

第一节 时域离散信号和时域离散系统 / 85

第二节 时域离散信号和系统的频域分析 / 86

第三节 离散傅立叶变换 / 86

第四节 快速傅立叶变换(FFT) / 87

第五节 时域离散系统的基本网络结构与状态变量分析法 / 88

第六节 无限脉冲响应数字滤波器的设计 / 89

第七节 有限脉冲响应数字滤波器的设计 / 90

## >> 第十五章 通信原理 / 91

第一节 绪论 / 91

第二节 随机信号分析 / 92

第三节 信道 / 92

第四节 模拟调制系统 / 93

第五节 数字基带传输系统 / 94

第六节 正弦载波数字调制系统 / 95

第七节 模拟信号的数字传输 / 96

第八节 数字信号的最佳接收 / 97

第九节 信道编码和差错控制 / 97

第十节 正交编码与伪随机序列 / 98

第十一节 同步原理 / 99

第十二节 通信网 / 100

## >> 第十六章 DSP 技术 / 102

第一节 绪论 / 102

第二节 TMS320C54x 的硬件结构 / 103

第三节 TMS320C54x 的指令系统 / 104

第四节 TMS320C54x 的软件开发 / 105

第五节 DSP 集成开发环境 / 106

第六节 DSP 片内外设 / 107

第七节 TMS320C54x 基本系统设计 / 108

第八节 TMS320C54x 应用系统设计举例 / 109

## >> 第十七章 SOPC 技术及应用 / 110

第一节 概述 / 110

第二节 SOPC 的硬件开发环境及流程 / 111

第三节 Nios II 处理器系统 / 111

第四节 基于 FPGA 的 DSP 开发技术 / 112

第五节 软件设计流程和方法 / 112

## >> 第十八章 微波技术 / 114

第一节 传输线理论 / 114

第二节 微波网络 / 116

第三节 微波元件 / 117

第四节 天线 / 118

## >> 第十九章 信号检测与估值 / 119

第一节 绪论 / 119

第二节 信号检测与估计的基本理论 / 120



# 目录

# CONTENTS

- 第三节 高斯信道中确知信号的检测 / 121
- 第四节 信号参量估计 / 122
- 第五节 信号波形估计 / 123

## » 第二十章 数字图像处理 / 124

- 第一节 绪论 / 124
- 第二节 数字图像基础 / 125
- 第三节 图像的变换 / 126
- 第四节 图像的增强 / 126
- 第五节 图像的复原 / 127
- 第六节 图像压缩编码 / 128

## » 第二十一章 程控交换技术 / 129

- 第一节 概论 / 129
- 第二节 交换单元与交换网络 / 130
- 第三节 电路交换技术及接口电路 / 131
- 第四节 存储程序控制原理 / 132
- 第五节 分组交换与帧中继技术 / 133
- 第六节 信令系统 / 134
- 第七节 ATM 交换技术 / 134

## » 第二十二章 移动通信技术 / 136

- 第一节 概论 / 136
- 第二节 无线介质中的传播现象的特性 / 137
- 第三节 组网技术 / 138
- 第四节 调制技术 / 139
- 第五节 频分多址模拟蜂窝网 / 139
- 第六节 时分多址数字蜂窝网 / 140
- 第七节 码分多址移动通信系统 / 141
- 第八节 3G 无线移动系统 / 142

## » 第二十三章 光纤通信技术 / 143

- 第一节 光纤的传输理论及传输特性 / 143
- 第二节 光源和光发射机 / 144
- 第三节 光检测器和光接收机 / 145
- 第四节 同步数字体系 / 146
- 第五节 光波分复用系统 / 147
- 第六节 光接入网 / 148
- 第七节 光放大技术 / 149
- 第八节 光纤通信新技术 / 150

## » 第二十四章 扩频通信 / 151

- 第一节 绪论 / 151
- 第二节 扩频技术及其理论基础 / 151
- 第三节 扩频系统的伪随机序列 / 152
- 第四节 扩频信号的相关接收 / 153
- 第五节 扩频系统的同步 / 153
- 第六节 特殊器件在扩频系统中的应用 / 154
- 第七节 扩频多址技术 / 155

## » 第二十五章 数字语音处理 / 156

- 第一节 绪论 / 156
- 第二节 语音信号处理基础 / 157
- 第三节 语音信号分析 / 157
- 第四节 语音编码 / 158
- 第五节 语音合成 / 159
- 第六节 语音识别 / 160
- 第七节 语音增强 / 160

## » 第二十六章 智能信息处理技术 / 161

- 第一节 人工智能概述 / 161
- 第二节 搜索技术 / 162
- 第三节 人工神经网络 / 163
- 第四节 遗传算法 / 164
- 第五节 模糊计算 / 165
- 第六节 数据挖掘 / 166

## » 下篇 实践应用 / 167

## » 第二十七章 实验室实用英语 / 167

- 第一节 实验室常用设备及元器件 / 167
- 第二节 数字存储示波器 / 169
- 第三节 频谱分析仪 / 171
- 第四节 任意波形/函数发生器 / 173
- 第五节 电子工艺实习指导 / 174

## » 第二十八章 MATLAB 实用集锦 / 179

- 第一节 什么是 MATLAB? / 179
- 第二节 MATLAB 7.3 开发环境简介 / 180
- 第三节 常用错误提示 / 182

**>> 第二十九章 英文实验报告撰写范例 / 184**

第一节 LED 数码管显示子程序 / 184

第二节 语音信号的采样和频谱分析 / 192

第三节 调谐放大器 / 199

第四节 交换机配置 / 206

第五节 移频键控—2FSK / 217

**>> 第三十章 课程设计报告范例 / 222**

第一节 单片机系统课程设计 / 222

第二节 专业综合课程设计报告 / 229

**>> 第三十一章 科技英文撰写指南 / 239**

第一节 毕业论文英文摘要 / 239

第二节 科技论文写作 / 244

**>> 第三十二章 英语面试常见问题 / 246**

第一节 开始面试 / 246

第二节 个人信息 / 246

第三节 性格与爱好 / 247

第四节 教育背景 / 248

第五节 个人技能 / 249

第六节 应聘原因 / 250

第七节 工作目标 / 251

第八节 薪金期望 / 252

**>> 参考文献 / 253**

**>> 索引 / 255**

# 上篇 理论课程

## 第一章 数字电子技术

### Chapter 1 Digital Electronics Technology

#### Course Description:

Digital electronics technology, designed for sophomores, is one of the core courses related to electrical engineering and computer science. The overall goals are to analyze and design digital logic circuits which constitute the foundation for preparing a student to take follow-on courses, and to develop skills required to solve engineering problems. Main topics include digital systems and codes, logic gates, Boolean algebra, logic simplification, combinational logic circuits, flip-flops and related devices, programmable logic devices, sequential logic circuits, large-scale integrated circuits, and analog-to-digital and digital-to-analog converters.

#### 课程介绍:

数字电子技术是为二年级学生设计的电子工程和计算机科学相关课程的核心课程之一。总体目标是学会分析和设计数字逻辑电路,这是学生学习后续课程的基础,同时还包括解决工程问题的开发技巧。主要内容包括数字系统和编码,逻辑门,布尔代数,逻辑化简,组合逻辑电路,触发器和相关设备,可编程逻辑器件,时序逻辑电路,大规模集成电路和模拟到数字和数字到模拟转换器。

#### 第一节 绪论

#### Section 1 Introduction

模拟信号	analog signal	互补金属氧化物半导体门电路
数字信号	digital signal	complementary metal-oxide-semiconductor (CMOS)
逻辑电平	logic level	占空比
上升时间	rise time	pulse duration ration
下降时间	fall time	权
周期性的	seasonal	weights
调幅	amplitude modulation	二进制编码的十进制数
调频	frequency modulation	binary-coded-decimals (BCD)
离散信号	discrete signal	补码
连续信号	continuous signal	complement code
量化	quantification	反码
波形	waveform	one's complement
脉冲重复频率	pulse repetition rate (PRR)	余3码
比特率	bit rate	excess three code
二值数字逻辑	binary digital logic	格雷码
时序图	timing diagram	gray code
晶体管—晶体管逻辑	transistor-transistor logic (TTL)	符号数
线购买: www.tradix	book.com	signed number
		无符号数
		unsigned number
		负号
		minus sign
		正号
		plus sign
		溢出
		overflow
		最高位
		most significant digit (MSD)
		最低位
		least significant digit (LSD)
		基数
		radix

**1** Electronic circuits can be divided into two broad categories: digital and analog. Digital circuits involves quantities with discrete values, and analog circuits involves quantities with continuous values. Although you will study digital fundamentals in this book, you should also know about analog because many applications require both.

电路可分为两大类,数字电路和模拟电路。数字电路包括以离散值表示的量,模拟电路则包括连续值表示的量。尽管在这里我们将学习数字量的基本原理,你也需要知道模拟量的知识,因为许多电路两者都会用得上。

**2** Decimal to Binary Conversion: The converted decimal number should be divided successively by 2, ignoring the remainders, until you have a quotient of 0. The remainders will be used later to determine the answer.

十进制转换成二进制的方法:将要转换的十进制数连续的被2除,每一步的余数先不考虑,直到商为0,然后可以根据每一步得到的余数求出二进制数。

## 第二节 逻辑代数基础

### Section 2 Logic Algebra Foundation

布尔代数 boolean algebra

与 and

或 or

非 not

与非 nand

或非 nor

与或非 and-or-invert

异或 exclusive-or

同或 exclusive-nor/nonexclusive or

组合逻辑 combinational logic

逻辑函数 logic function

逻辑变量 logic variable

逻辑常量 logic constant

逻辑符号 logic symbol

逻辑表达式 logic expression

真值表 truth table

最小项 minterm

最大项 maxterm

相邻项 adjacency

特性方程 characteristic equation

反函数 complement function

乘积项 product term

恒等式 identity

交换律 commutative theorem

结合律 associative theorem

分配律 distributive theorem

德摩根定理 De Morgan's theorem

对偶函数 dual function

反演规则 complementary operation theorem

化简 simplification

卡诺图 karnaugh map

无关项 don't care terms

奇偶发生/检验器 parity generation /checker

偶校验 even

奇校验 odd

竞争冒险 race and hazard

**1** Boolean Algebra: Boolean algebra which was formulated by George Boole, an English mathematician, (1815—1864) described propositions whose outcome would be either true or false. In computer work, in addition, it is used to describe circuits whose state can be either 1 (true) or 0 (false).

布尔代数:布尔代数由英国数学家乔治·布尔(1815—1864)创立,用来描述结果只有真或假两种结果的命题。在计算机中,它还用来描述电路的两种状态1(真)或0(假)。

**2** Minterm: A product term in which all the variables exactly once, either complemented or uncomplemented, is called a minterm. Its characteristic property is that it represents exactly one combination of the binary variables in a truth table. It has the value 1 for that combination and 0 for all others.

最小项:在乘积项中,所有的变量都以原变量或反变量的形式出现一次,且只出现一次,则该乘积项称作最小项。最小项的特点是它只与变量的一组取值组合相对应,只有该组取值才使其为1,其他的组合取值都为0。

### 第三节 逻辑门电路

#### Section 3 Logic Gate Circuit

二极管 diode  
 三极管 bipolar junction transistor(BJT)  
 多级与非门电路 multilevel nand circuit  
 反向恢复时间 reverse recovery time  
 二输入与门 two-input and gate  
 门阵列 gate array  
 动态特性 dynamic characteristics  
 图腾柱 totem pole  
 三态门 three-state gate  
 集电极开路 open collector  
 干扰信号 disturbance signal  
 工作点 operating point  
 上拉电阻 pull-up resistor  
 开启电压 threshold voltage  
 开关时间 switching time  
 开关特性 switching characteristics  
 多发射极三极管 multiemitter transistor  
 拉电流 draw-off current  
 有源下拉电路 active pull-down circuit  
 扇出 fan out

扇入 fan in  
 射极耦合 emitter-coupled  
 功耗 power dissipation  
 延时—功耗积  
 time delay-power dissipation product  
 饱和电流 saturation current  
 线与 wire-and  
 噪声容限 noise margin  
 临界 critical  
 高阻态 high impedance state  
 传输延迟时间 propagation delay time  
 传输特性 transfer characteristics  
 片选 chip select  
 正逻辑 positive logic  
 负逻辑 negative logic  
 肖特基二极管 schottky diode  
 反相器 inverter  
 双列直插式封装 dual in-line package (DIP)  
 传输门 transmission gate (TG)  
 模拟开关 analog switch

**1** Three -state gate: The three-state, tri-state, or 3-state logic allows output ports to assume a high impedance state in addition to the fundamental 0- and 1-levels, effectively “removing” the output from the circuit. This allows multiple circuits to share the same output line or lines (such as a bus).

三态门:三态或三态逻辑,允许输出端除了输出 0 状态和 1 状态之外,还可输出一个高阻态。这个高阻态可以有效地将输出从电路中“移除”。这就允许多个电路共享一条或多条输出线(类似总线)。

**2** Positive and Negative Logic: Except during transition, the binary signals at the inputs and outputs of any gate have one of two values: H or L. One value represents logic 1 and the other logic 0. Choosing the high level H to represent logic 1 defines a positive-logic-system while choosing the low level L to represent logic 1 defines a negative-logic-system.

正逻辑和负逻辑:除了在传输的过程中,一个二进制信号在门电路的输入和输出端只有两种取值:高电平或低电平,一个代表逻辑 1,另一个代表逻辑 0。如果用高电平代表逻辑 1,则是正逻辑系统,如果用低电平代表逻辑 1,则是负逻辑系统。

### 第四节 基础组合逻辑电路

#### Section 4 Combinational Logic Circuit

小规模集成电路  
 small-scale integrated (SSI) circuit  
 中规模集成电路  
 medium-scale integrated (MSI) circuit  
 大规模集成电路  
 large-scale integrated (LSI) circuit  
 超大规模集成电路  
 very large-scale integrated (VLSI) circuit

专用集成电路  
 application specific integrated circuit  
 功能表 function table  
 管脚 pin  
 编码 coding  
 二—十进制译码器 BCD decoder  
 优先编码器 priority encoder  
 多路数据选择器 demultiplexer

多路数据分配器 multiplexer  
 数码比较器 magnitude comparator  
 码制转换器 code converter  
 数码显示器 digital display  
 输入使能端 enable input  
 约束 inhibit  
 扩展 expansion  
 译码器 decoder  
 辉光数码管 glow discharge nixie tube  
 荧光数码管 fluorescent nixie tube  
 七段显示器 seven-segment display  
 液晶显示器 liquid crystal display (LCD)  
 加数 addend  
 被加数 augend  
 进位 carry  
 来自低位进位 carry-in

向高位进位 carry-out  
 半加器 half adder  
 全加器 full adder  
 串行进位加法器 ripple carry adder  
 并行加法器 parallel adder  
 减法器 subtracter  
 借位 borrow  
 被减数 minuend  
 减数 subtrahend  
 差 difference  
 超前进位加法器 look-ahead carry adder  
 超前进位产生器 look-ahead carry generator  
 算术逻辑单元 arithmetic logic unit (ALU)  
 函数产生器 function generator

**1** Decoder: A decoder is a combinational circuit that converts binary information from the  $n$  coded inputs to a maximum of  $2^n$  unique outputs. If the  $n$ -bit coded information has unused bit combinations, the decoder may have fewer than  $2^n$  output.

译码器: 译码器是一种能将  $n$  位 2 进制输入码译成最多  $2^n$  个独立输出的组合逻辑电路。如果  $n$  位二进制数有没用到的组合, 则输出端的个数会小于  $2^n$ 。

**2** Encoder: An encoder is a combinational logic circuit that essentially performs a “reverse” decoder function. An encoder accepts an active level on one of its inputs representing a digit, such as a decimal or octal digit, and converts it to a coded output, such as BCD or binary.

编码器: 编码器基本上是与译码器函数相反的一个组合逻辑电路。当一个编码器的输入端输入有效电平时, 它代表一个数字, 可以是十进制数也可以是八进制数, 然后编码器把它转换成二—十进制码或二进制代码输出。

## 第五节 锁存器和触发器

### Section 5 Latch and Flip-Flop

时序电路 sequential circuit  
 D 锁存器 D latch  
 时钟触发器 clocked flip-flop  
 时钟信号 clock signal  
 脉冲 pulse  
 基本 RS 触发器 basic RS flip-flop  
 主从触发器 master-slave flip-flop  
 边沿 edge  
 触发 trigger  
 电平触发 level trigger  
 上升沿 rise edge  
 下降沿 fall edge  
 正边沿 positive edge  
 负边沿 negative edge  
 同步触发器 synchronous flip-flop

翻转 overturn  
 复位 reset  
 置位 set  
 清零 clear  
 机械开关 mechanical on-off  
 抖动 dithering  
 未定义 undefined  
 图形符号 graphics symbol  
 延迟 postpone  
 特性表 characteristic table  
 驱动方程 driving equation  
 初始状态 initial state  
 可能状态 potential state  
 保持时间 hold time

**1** D Latch: Latch is an electronic device that can be used to store one bit of information. The D latch is used to capture, or 'latch' the logic level which is present on the Data line when the clock input is high. If the data on the D line changes state while the clock pulse is high, then the output changes follows the input.

D锁存器:锁存器是一种能用来存储一位信息的电子设备。当时钟输入时高电平时,D锁存器用来捕捉或“锁存”数据线上的逻辑电平值。在时钟脉冲高电平期间,如果数据线上的数据发生了变化,那么输出端也会随着输入的变化而变化。

**2** Master-Slave Flip-Flop: The Master-Slave Flip-Flop consists of two grade Flip-Flop. One is called the Master; which receives the input signals and whose state is determined by input; the other is called the Slave, whose input is linked up with Master's output and whose state is determined from Master's state.

主从触发器:主从触发器由两级触发器构成,其中一个接收输入信号,它的状态直接受输入的控制,称为主触发器。另一个的输入端与主触发器的输出端相连,它的状态受主触发器的控制,称为从触发器。

## 第六节 时序逻辑电路

### Section 6 Sequential Logic Circuit

反馈 feedback

存储电路 memory circuit

异步时序电路 asynchronous sequential circuit

同步时序电路 synchronous sequential circuit

激励表 excitation table

串行输入 serial input

现态 present state

次态 next state

状态表 state table

状态图 state diagram

状态转换 state convert

闭合回路 closed circuit

状态化简 state simplification

等价状态 equivalence state

无效状态 invalid state

模 module

翻转触发器 toggle flip-flop

保持 hold

手册、指南 manuals

移位寄存器 shift register

频率计 frequency counter

并入串出 parallel-in serial-out

字节 byte

总线 bus

二进制计数器 binary counter

递增—递减计数器 up-down counter

分频 frequency division

可逆计数器 reversible counter

启动 startup

计数模式 counter mode

环形计数器 orbicular counter

双向移位寄存器 bidirectional shift register

**1** Sequential Logic Circuit: The behavior of a sequential logic circuit is determined by the input, output, and present state of the circuit. The output and the next state are functions of the inputs and the present state.

时序逻辑电路:时序逻辑电路的行为不仅仅受输入信号的影响,还受电路的输出信号和现态的控制。其输出信号和次态是输入信号和现态的函数。

**2** Register: A register includes a set of flip-flops. Since each flip-flop is capable of storing one bit of binary information, an n-bit register, including n flip-flops, is capable of storing n bit of binary information. By the broadest definition, a register consists of a set of flip-flop, together with gates that implement their state.

寄存器:寄存器包括一组触发器。因为一个触发器能存储一位二进制信息,所以 n 位寄存器包含 n 个触发器,能存储 n 位二进制信息。广义上讲,寄存器由触发器和门电路组成,它们一起决定寄存器的状态。

## 第七节 脉冲波形的产生与整形

## Section 7 Pulse Waveform Generation and Transformation

滞后 hysteresis	不可重复触发 nonretriggerable
无稳态多谐振荡器 astable multivibrator	555 定时器 555 timer
振荡周期 oscillatory period	施密特触发器 Schmitt trigger
阈值电平 threshold level	上限阈值电压 upper threshold voltage
石英晶体振荡器 crystal oscillator	下限阈值电压 lower threshold voltage
微分型 differential	回差电压 backlash voltage
单稳态触发器 monostable trigger	电压比较器 voltage comparator
双稳态 bistable	充电 charge
脉冲宽度 pulse stretcher	放电 discharge
可重复触发 retriggerable	

1 Monostable trigger: Monostable trigger involves two states, in which one is stable, while the other is unstable. A trigger causes the circuit to enter the unstable state. After entering the unstable state, the circuit will return to the stable state after a set time. Such a circuit is useful for creating a timing period of fixed duration in response to some external event.

单稳态触发器:单稳态触发器的两个状态中一个状态是稳定的,而另一个状态是不稳定的。一个触发可引起电路进入不稳定状态。进入不稳定状态后,在设定的时间内,电路又会返回稳定状态。这种电路通常用来设定一段固定的时间响应外部事件。

2 Schmitt trigger: Schmitt trigger is a special trigger that has backlash voltage. As the input voltage rises, the output stays at a low or 0 value until the input voltage reaches upper threshold. At this upper threshold, the output snaps to a logic 1 value. When the input voltage drops, the output does not return to logic 0 until the input voltage drops below the lower threshold. The difference in the upper threshold and lower threshold is called backlash voltage.

施密特触发器:施密特触发器是一种具有回差电压的特殊触发器。输入电压在上升的过程中,触发器输出一直保持低电平不变,直到上升到上限阈值电压,这时,输出从低电平跳到高电平。输入电压在下降的过程中,下降到低于下限阈值电压时,触发器的输出由高电平下降到低电平。上限阈值电压和下限阈值电压之间的差值,称为回差电压。

## 第八节 半导体存储器

## Section 8 Semiconductor Memory

随机存储器 random access memory(RAM)	再生(刷新) regenerate(refresh)
只读存储器 read only memory(ROM)	行选择线 row-select line
读/写存储器 read-write memory(RWM)	列选择线 column-select line
静态存储器 static memory	字 word
动态存储器 dynamic memory	可编程 ROM programmable ROM (PROM)
快闪存储器 flash memory	可擦写编程 ROM
存储矩阵 memory array	erasable programmable ROM (EPROM)
存储单元 memory cell	电可擦除的 PROM
存储时间 storage time	electricity EPROM (E <sup>2</sup> PROM)
读周期 read period	可编程阵列逻辑 programmable array logic (PAL)

1 ROM: Read only memory (ROM) is a class of storage medium used in computers and other electronic devices. Data stored in ROM cannot be modified, or can be modified only slowly or with difficulty. So it is mainly used to distribute firmware (software that is very closely tied to specific hardware and



unlikely to need frequent updates).

只读存储器 ROM:只读存储器(ROM)是一类用在计算机或电子设备中的存储媒介。存储在 ROM 中的数据不能被修改,或者修改起来非常慢,或者非常困难,所以它主要用来放置固定程序(与特定硬件电路联系很紧密的一种程序软件,不需要频繁更新)。

- 2 RAM: Random access memory(RAM) is one of typical memories that are used in various parts of a computer. RAM accepts new information for storage to be available later for use. The process of storing new information in memory is referred to as a memory write operation. The process of transferring the stored information out of memory is referred to as a memory read operation.

随机存储器 RAM:RAM 是组成计算机的基本存储单元之一。它接收新的信息并存储起来以备后用。存储器存储新信息的过程称为“写”操作。将存储的信息输出的过程称为“读”操作。

### 第九节 可编程逻辑器件

#### Section 9 Programmable Logic Device(PLD)

通用阵列逻辑器件 generic array logic (GAL)

硬链接 hard link

在系统可编程 in-system programmability(ISP)

集总布线区 global routing pool(GRP)

通用逻辑块 generic logic block(GLB)

缓冲 cushion

擦除 erase

现场可编程逻辑阵列

field programmable logic array (FPLA)

现场可编程门阵列

field programmable gate array (FPGA)

复杂可编程逻辑器件

complex programmable logic device (CPLD)

宏单元 macro cell

输出逻辑宏单元 output logic macro cell (OLMC)

知识产权 intellectual property (IP)

逻辑单元阵列 logic cell array (LCA)

可配置逻辑块 configurable logic block (CLB)

输出输入块 input output block (IOB)

内部连线 interconnect

布线 wiring

- 1 Programmable logic device(PLD): A programmable logic device or PLD is an electronic component used to build reconfigurable digital circuits. Unlike a logic gate, which has a fixed function, a PLD has an undefined function at the time of manufacture. Before the PLD can be used in a circuit it must be programmed, that is, reconfigured.

可编程逻辑器件(PLD):可编程逻辑器件是用来重构数字电路的电器组件。每个逻辑门电路都有它固定的逻辑功能,而与之相反,PLD 在生产的时候并没有固定的功能。想要在电路中使用 PLD,之前必须要对它进行编程,这就是所谓的“重构”。

- 2 FPGA: A field programmable gate array (FPGA) is an integrated circuit designed to be configured by a customer or a designer after manufacturing—hence “field programmable”. The FPGA configuration is generally specified by using a hardware description language (HDL), similar to the language used for an application-specific integrated circuit (ASIC).

现场可编程逻辑阵列 FPGA:FPGA(现场可编程逻辑阵列)是一种集成电路,在生产出来之后可由用户或设计师自行配置使用,因此称为现场可编程。FPGA 的配置一般使用硬件描述语言(HDL),这种语言类似于一种专为专用集成电路而设计的语言。