

21

高等学校信息工程类“十二五”规划教材

# 数字电路与逻辑设计

(第三版)

蔡良伟 主编

SHUZI DIANLU YU  
LUOXI SHEJI



西安电子科技大学出版社  
<http://www.xduph.com>

高等学校信息工程类"十二五"规划教材

# 数字电路与逻辑设计

(第三版)

蔡良伟 主编  
梁松海 周小安 王 娜 参编

西安电子科技大学出版社

---

## 内 容 简 介

---

本书系统地介绍了数字逻辑电路的分析与设计方法、常用集成数字逻辑电路的功能和应用。主要内容包括：逻辑代数基础、组合逻辑电路、常用组合逻辑电路及 MSI 组合电路模块的应用、时序逻辑电路、常用时序逻辑电路及 MSI 时序电路模块的应用、可编程逻辑器件、VHDL 语言与数字电路设计、数/模和模/数转换、脉冲信号的产生与整形等。

本书侧重基本概念、基本方法和实际应用的讲述,可作为高等学校电气信息类有关专业的教材,也可作为工程技术人员的学习和参考书。

★本书配有电子教案,有需要的老师可与出版社联系,免费提供。

### 图书在版编目(CIP)数据

数字电路与逻辑设计/蔡良伟主编. —3 版.

—西安:西安电子科技大学出版社,2014.12

高等学校信息工程类“十二五”规划教材

ISBN 978 - 7 - 5606 - 3604 - 7

I. ① 数… II. ① 蔡… III. ① 数字电路—逻辑设计—高等学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字(2014)第 306181 号

策 划 马晓娟

责任编辑 陈 婷 马晓娟

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西天意印务有限责任公司

版 次 2014 年 12 月第 3 版 2014 年 12 月第 9 次印刷

开 本 787 毫米×1092 毫米 1/16 印 张 16.125

字 数 377 千字

定 价 29.00 元

ISBN 978 - 7 - 5606 - 3604 - 7/TN

**XDUP 3896003 - 9**

\*\*\* 如有印装问题可调换 \*\*\*

本社图书封面为激光防伪覆膜,谨防盗版。

# 序

第三次全国教育工作会议以来,我国高等教育得到空前规模的发展。经过高校布局和结构的调整,各个学校的新专业均有所增加,招生规模也迅速扩大。为了适应社会对“大专业、宽口径”人才的需求,各学校对专业进行了调整和合并,拓宽专业面,相应的教学计划、大纲也都有了较大的变化。特别是进入 21 世纪以来,信息产业发展迅速,技术更新加快。面对这样的发展形势,原有的计算机、信息工程两个专业的传统教材已很难适应高等教育的需要,作为教学改革的重要组成部分,教材的更新和建设迫在眉睫。为此,西安电子科技大学出版社聘请南京邮电学院、西安邮电学院、重庆邮电学院、吉林大学、杭州电子工业学院、桂林电子工业学院、北京信息工程学院、深圳大学、解放军电子工程学院等 10 余所国内电子信息类专业知名院校长期在教学科研第一线工作的专家教授,组成了高等学校计算机、信息工程专业系列教材编审专家委员会,并且面向全国进行系列教材编写招标。该委员会依据教育部有关文件及规定对这两大类的教学计划和课程大纲,对目前本科教育的发展变化和相应系列教材应具有的特色和定位以及如何适应各类院校的教学需求等进行了反复研究、充分讨论,并对投标教材进行了认真评审,筛选并确定了高等学校计算机、信息工程专业系列教材的作者及审稿人。

审定并组织出版这套教材的基本指导思想是力求精品、力求创新、好中选优、以质取胜。教材内容要反映 21 世纪信息科学技术的发展,体现专业课内容更新快的要求;编写上要具有一定的弹性和可调性,以适合多数学校使用;体系上要有所创新,突出工程技术型人才培养的特点,面向国民经济对工程技术人才的需求,强调培养学生较系统地掌握本学科专业必需的基础知识和基本理论,有较强的本专业的基本技能、方法和相关知识,培养学生具有从事实际工程的研发能力。在作者的遴选上,强调作者应在教学、科研第一线长期工作,有较高的学术水平和丰富的教材编写经验;教材在体系和篇幅上符合各学校的教学计划要求。

相信这套精心策划、精心编审、精心出版的系列教材会成为精品教材,得到各院校的认可,对于新世纪高等学校教学改革和教材建设起到积极的推动作用。

系列教材编委会

# 高等学校计算机、信息工程类专业

## 规划教材编审专家委员会

主任：杨震（南京邮电大学校长、教授）

副主任：张德民（重庆邮电大学通信与信息工程学院院长、教授）

韩俊刚（西安邮电学院计算机系主任、教授）

### 计算机组

组长：韩俊刚（兼）

成员：（按姓氏笔画排列）

王小民（深圳大学信息工程学院计算机系主任、副教授）

王小华（杭州电子科技大学计算机学院教授）

孙力娟（南京邮电大学计算机学院副院长、教授）

李秉智（重庆邮电大学计算机学院教授）

孟庆昌（北京信息科技大学教授）

周娅（桂林电子科技大学计算机学院副教授）

张长海（吉林大学计算机科学与技术学院副院长、教授）

### 信息工程组

组长：张德民（兼）

成员：（按姓氏笔画排列）

方强（西安邮电学院电信系主任、教授）

王晖（深圳大学信息工程学院电子工程系主任、教授）

胡建萍（杭州电子科技大学信息工程学院院长、教授）

徐祎（解放军电子工程学院电子技术教研室主任、副教授）

唐宁（桂林电子科技大学通信与信息工程学院副教授）

章坚武（杭州电子科技大学通信学院副院长、教授）

康健（吉林大学通信工程学院副院长、教授）

蒋国平（南京邮电大学自动化学院院长、教授）

总策划：梁家新

策划：马乐惠 云立实 马武装 马晓娟

电子教案：马武装

# 前 言

本书第二版出版至今已经六年，期间同广大读者进行了非常有益的交流，为了更加方便读者学习，本次修订增加了部分习题的答案，使读者可以在学习的过程中进行自我检查，提高学习效果。本书主要内容如下：

第1章包括了逻辑代数的基本概念、公式和定理、逻辑函数的描述方法及化简方法等。

第2章着重介绍了组合逻辑电路的分析方法和设计方法。

第3章介绍了若干常用组合逻辑电路及 MSI 组合电路模块的功能及应用，包括编码器、译码器、加法器、比较器、数据选择器和数据分配器等。

第4章首先介绍了时序逻辑电路的基本结构和特点，触发器的电路结构和动作特点、触发器的逻辑功能和分类以及不同逻辑功能触发器间的转换，然后讲述了时序逻辑电路的分析方法和设计方法。

第5章介绍了计数器、寄存器和移位寄存器型计数器等常用时序逻辑电路的基本概念、工作原理和逻辑功能，同时还介绍了它们的典型 MSI 模块及应用。

第6章介绍了作为数字电路验证与实现平台的可编程逻辑器件的发展历史，重点讨论了 FPGA 器件的原理和特征。

第7章简述了硬件描述语言 VHDL 的文法特点，并结合实例分析了 VHDL 语言与数字电路相对应的语义特征。

第8章系统讲述数/模转换和模/数转换的基本原理和常见的典型电路。

第9章主要介绍几种常用脉冲信号的产生和整形电路——施密特触发器、单稳态触发器电路和多谐振荡器，并着重讨论了广为应用的 555 定时器的电路结构、逻辑功能及由 555 定时器构成施密特触发器、单稳态触发器和多谐振荡器电路的方法。

非常感谢广大读者一直以来的支持，希望能不断得到你们的宝贵建议。

编者

2014 年 12 月

## 第二版前言

自本书第一版出版以来,受到广大读者的支持与肯定,也获得了许多非常宝贵的建议,为了使内容体系更加完整,更好地结合当前数字电路设计与验证技术的发展,在保持第一版风格的同时,本书主要作了如下调整:

一、对第1章和第5章的部分地方进行了修改。

二、对第6章和第7章重新进行编写。第6章介绍了作为数字电路验证与实现平台的可编程逻辑器件的发展历史,重点讨论了FPGA器件的原理和特征;第7章简述了硬件描述语言VHDL的文法特点,并结合实例分析了VHDL语言与数字电路相对应的语义特征。

三、增加了第9章,主要介绍几种常用脉冲信号的产生和整形电路——施密特触发器、单稳态触发器电路和多谐振荡器,并着重讨论了广为应用的555定时器的电路结构、逻辑功能及由555定时器构成施密特触发器、单稳态触发器和多谐振荡器电路的方法。

本书由蔡良伟主编。第1~5章由蔡良伟编写,第6、7章由梁松海编写,第8章由周小安编写,第9章由王娜编写。

在本书的修订过程中,得到了但果老师和其他同事的大力支持和帮助,在此表示衷心的感谢。

虽经修订,书中难免仍存在不完善之处,殷切期望广大读者批评指正。

编者

2009年3月

# 第一版前言

本书是依据“电子技术基础”(电气信息类)本科教学的课程大纲,结合作者多年的教学实践,为适应我国高等教育的新形势而编写的。全书共分八章,总授课时间大约需要 60 学时。

近年来,随着电子技术的快速发展,出现了很多新的分析、设计方法和大量新的器件,这对数字逻辑电路课程的教学提出了新的要求。本书的编写原则是在保证理论完整的基础上,注重实用性和新颖性,重点讲述数字逻辑电路基本的分析方法和设计方法,侧重数字集成电路的逻辑功能和应用,删减对数字集成门电路内部电路的分析,介绍 FPGA 等可编程器件和硬件描述语言 VHDL。在编写过程中,作者力求做到深入浅出、思路清晰、重点突出,对基本理论、分析和设计方法等均进行总结并附上例题,期望使读者易于理解和接受,以提高学习效率和质量。本书的主要内容如下:

第一章包括了逻辑代数的基本概念、公式和定理、逻辑函数的描述方法及化简方法等。

第二章着重介绍了组合逻辑电路的分析方法和设计方法。

第三章介绍了若干常用组合逻辑电路及 MSI 组合电路模块的功能及应用,包括编码器、译码器、加法器、比较器、数据选择器和数据分配器等。

第四章首先介绍了时序逻辑电路的基本结构和特点,触发器的电路结构和动作特点、触发器的逻辑功能和分类以及不同逻辑功能触发器间的转换,然后讲述了时序逻辑电路的分析方法和设计方法。

第五章介绍了计数器、寄存器和移位寄存器型计数器等常用时序逻辑电路的基本概念、工作原理和逻辑功能,同时还介绍了它们的典型 MSI 模块及应用。

第六章系统介绍了早期可编程逻辑器件 PROM、PLA、PAL 和 GAL 等的表示方法、基本电路结构及其基本应用,同时还介绍了近代可编程逻辑器件 FPGA 和 CPLD 的基本电路结构,以及应用 FPGA 和 CPLD 组成电子系统的设计流程。

第七章介绍硬件描述语言 VHDL 的基本结构、基本语句和设计流程等基础知识。

第八章系统讲述数/模转换和模/数转换的基本原理和常见的典型电路。

本书由蔡良伟主编。第一章至第五章由蔡良伟编写,第六、七章由郑三元编写,第八章由周小安编写。

在本书的编写过程中,作者得到了深圳大学信息工程学院领导和同事们的大力支持和帮助,在此表示衷心的感谢。

由于作者水平有限,书中难免存在不妥和错误之处,恳请广大读者批评指正。

编者  
2003 年 3 月



# 目 录

第 1 章 逻辑代数基础 .....	1
1.1 概述 .....	1
1.1.1 数字量和模拟量 .....	1
1.1.2 数制与代码 .....	1
1.2 逻辑代数的基本运算和门电路 .....	8
1.2.1 逻辑代数的基本运算 .....	8
1.2.2 门电路 .....	11
1.3 逻辑代数的公式和规则 .....	11
1.3.1 基本公式 .....	11
1.3.2 常用公式 .....	11
1.3.3 三个规则 .....	12
1.4 逻辑函数常用的描述方法及相互间的转换 .....	13
1.4.1 逻辑函数常用的描述方法 .....	13
1.4.2 不同描述方法之间的转换 .....	15
1.5 逻辑函数的化简 .....	22
1.5.1 公式法化简 .....	22
1.5.2 卡诺图法化简 .....	24
1.5.3 带无关项逻辑函数的化简 .....	28
习题 .....	31
第 2 章 组合逻辑电路 .....	36
2.1 集成门电路 .....	36
2.1.1 TTL 门电路 .....	36
2.1.2 CMOS 门电路 .....	37
2.1.3 数字集成电路的品种类型 .....	37
2.1.4 数字集成电路的性能参数和使用 .....	38
2.2 组合逻辑电路 .....	41
2.2.1 组合逻辑电路的特点 .....	41
2.2.2 组合逻辑电路的分析 .....	42
2.2.3 组合逻辑电路的设计 .....	44
2.3 组合逻辑电路中的竞争和冒险 .....	47
习题 .....	51
第 3 章 常用组合逻辑电路及 MSI 组合电路模块的应用 .....	55
3.1 编码器和译码器 .....	55
3.1.1 编码器 .....	55

3.1.2 译码器 .....	61
3.2 加法和比较器 .....	66
3.2.1 加法器 .....	66
3.2.2 比较器 .....	70
3.3 数据选择器和数据分配器 .....	73
3.3.1 数据选择器 .....	73
3.3.2 数据分配器 .....	78
习题 .....	80
<b>第4章 时序逻辑电路</b> .....	<b>84</b>
4.1 时序逻辑电路的结构和特点 .....	84
4.2 触发器 .....	85
4.2.1 触发器的电路结构和动作特点 .....	85
4.2.2 触发器的逻辑功能和分类 .....	95
4.2.3 不同逻辑功能触发器间的转换 .....	97
4.3 时序逻辑电路的分析 .....	100
4.3.1 同步时序逻辑电路的分析 .....	101
4.3.2 异步时序逻辑电路的分析 .....	103
4.4 时序逻辑电路的设计 .....	106
4.4.1 同步时序逻辑电路的设计 .....	106
4.4.2 异步时序逻辑电路的设计 .....	110
习题 .....	113
<b>第5章 常用时序逻辑电路及 MSI 时序电路模块的应用</b> .....	<b>118</b>
5.1 计数器 .....	118
5.1.1 同步计数器 .....	118
5.1.2 异步计数器 .....	128
5.1.3 MSI 计数器模块及应用 .....	135
5.2 寄存器 .....	144
5.2.1 基本寄存器 .....	144
5.2.2 移位寄存器 .....	145
5.2.3 MSI 寄存器模块及应用 .....	148
5.3 移位寄存器型计数器 .....	151
习题 .....	155
<b>第6章 可编程逻辑器件</b> .....	<b>158</b>
6.1 概述 .....	158
6.2 简单可编程逻辑器件(SPLD) .....	159
6.2.1 PROM 器件 .....	160
6.2.2 PLA 器件 .....	161
6.2.3 PAL 器件 .....	163
6.3 复杂可编程逻辑器件(CPLD) .....	163

6.4 现场可编程逻辑器件(FPGA) .....	164
6.4.1 FPGA 器件和 CPLD 器件的对比 .....	165
6.4.2 FPGA 器件的特征 .....	166
6.4.3 基于 SRAM 技术的 FPGA 结构特点 .....	168
习题 .....	177
<b>第 7 章 VHDL 语言与数字电路设计</b> .....	<b>178</b>
7.1 电子设计自动化(EDA)技术的发展 .....	178
7.2 硬件描述语言对数字系统的描述 .....	180
7.3 基于硬件描述语言的数字电路设计流程 .....	181
7.4 VHDL 语言的基本文法 .....	182
7.4.1 基本语言要素 .....	182
7.4.2 数据流模型中的并行语句 .....	186
7.4.3 行为模型中的串行语句 .....	186
7.4.4 结构化模型中的描述语句 .....	189
7.5 VHDL 语言对基本电路行为的描述方法 .....	190
7.6 VHDL 语言对复杂电路行为的描述方法 .....	194
习题 .....	202
<b>第 8 章 数/模和模/数转换</b> .....	<b>203</b>
8.1 概述 .....	203
8.2 D/A 转换器 .....	204
8.2.1 权电阻网络 D/A 转换器 .....	204
8.2.2 倒 T 型电阻网络 D/A 转换器 .....	205
8.2.3 权电流型 D/A 转换器 .....	206
8.2.4 D/A 转换器的主要技术指标 .....	207
8.3 A/D 转换器 .....	210
8.3.1 A/D 转换器的基本工作原理 .....	210
8.3.2 A/D 转换器的主要电路形式 .....	212
8.3.3 A/D 转换器的主要技术指标 .....	219
习题 .....	220
<b>第 9 章 脉冲信号的产生与整形</b> .....	<b>221</b>
9.1 概述 .....	221
9.2 555 定时器 .....	221
9.2.1 555 定时器的电路组成 .....	221
9.2.2 555 定时器的工作原理与逻辑功能 .....	222
9.3 施密特触发器 .....	223
9.3.1 施密特触发器的特性和符号 .....	223
9.3.2 用 555 定时器构成施密特触发器的方法 .....	224
9.3.3 施密特触发器应用举例 .....	225
9.4 单稳态触发器 .....	227

9.4.1	单稳态触发器的特性和符号 .....	227
9.4.2	用 555 定时器构成单稳态触发器的方法 .....	228
9.4.3	单稳态触发器应用举例 .....	229
9.5	多谐振荡器 .....	231
9.5.1	多谐振荡器的工作原理 .....	231
9.5.2	石英晶体多谐振荡器 .....	233
9.5.3	用 555 定时器构成多谐振荡器的方法 .....	233
	习题 .....	235
	附录 .....	239
	参考文献 .....	246

# 第1章 逻辑代数基础

本章介绍分析和设计数字逻辑电路的基本数学工具——逻辑代数，内容包括逻辑代数的基本概念、公式和定理，逻辑函数的描述方法及化简方法等，同时介绍了数字量和模拟量的基本概念以及常用的数制与代码。

## 1.1 概 述

### 1.1.1 数字量和模拟量

在自然界中，存在着各种各样的物理量，这些物理量可以分为两大类：数字量和模拟量。

数字量是指离散变化的物理量，模拟量则是指连续变化的物理量。处理数字信号的电路称为数字电路，处理模拟信号的电路称为模拟电路。同模拟信号相比，数字信号具有传输可靠、易于存储、抗干扰能力强、稳定性好等优点。因此，数字电路获得了越来越广泛的应用。

### 1.1.2 数制与代码

#### 1. 数制

表示数码中每一位的构成及进位的规则称为进位计数制，简称数制(Number System)。一种数制中允许使用的数码个数称为该数制的基数。常用的进位计数制有十进制、二进制、八进制和十六进制。

数的一般展开式表示法如下：

$$\begin{aligned} D &= (a_{n-1}a_{n-2}\cdots a_1a_0.a_{-1}a_{-2}\cdots a_{-m})_R \\ &= \sum_{i=-m}^{n-1} a_i \times R^i = a_{n-1} \times R^{n-1} + a_{n-2} \times R^{n-2} + \cdots + a_0 \times R^0 + a_{-1}R^{-1} + \cdots + a_{-m} \times R^{-m} \end{aligned}$$

式中， $n$  是整数部分的位数， $m$  是小数部分的位数， $a_i$  是第  $i$  位的系数， $R$  是基数， $R^i$  称为第  $i$  位的权。

#### 1) 十进制

基数  $R$  为 10 的进位计数制称为十进制(Decimal)，它有 0、1、2、3、4、5、6、7、8、9 共 10 个有效数码，低位向相邻高位“逢十进一，借一为十”。十进制数一般用下标 10 或 D 表示，如  $23_{10}$ ， $87_D$  等。

#### 2) 二进制

基数  $R$  为 2 的进位计数制称为二进制(Binary)，它只有 0 和 1 两个有效数码，低位向相邻高位“逢二进一，借一为二”。二进制数一般用下标 2 或 B 表示，如  $101_2$ ， $1101_B$  等。

## 3) 八进制

基数  $R$  为 8 的进位计数制称为八进制(Octal), 它有 0、1、2、3、4、5、6、7 共 8 个有效数码, 低位向相邻高位“逢八进一, 借一为八”。八进制数一般用下标 8 或 O 表示, 如  $617_8$ ,  $547_O$  等。

## 4) 十六进制

基数  $R$  为 16 的进位计数制称为十六进制(Hexadecimal), 十六进制有 0、1、2、3、4、5、6、7、8、9、A(10)、B(11)、C(12)、D(13)、E(14)、F(15) 共 16 个有效数码, 低位向相邻高位“逢十六进一, 借一为十六”。十六进制数一般用下标 16 或 H 表示, 如  $A1_{16}$ ,  $1F_H$  等。

## 2. 不同数制间的转换

一个数可以表示为不同进制的形式。在日常生活中, 人们习惯使用十进制数, 而在计算机等设备中则使用二进制数和十六进制数, 因此经常需要在不同数制间进行转换。

## 1) 二—十转换

求二进制数的等值十进制数时, 将所有值为 1 的数位的位权相加即可。

**【例 1.1】** 将二进制数  $11001101.11_B$  转换为等值的十进制数。

**解** 二进制数  $11001101.11_B$  各位对应的位权如下:

$$\text{位权: } 2^7 \quad 2^6 \quad 2^5 \quad 2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0 \quad 2^{-1} \quad 2^{-2}$$

$$\text{二进制数: } 1 \quad 1 \quad 0 \quad 0 \quad 1 \quad 1 \quad 0 \quad 1 \quad 1 \quad 1$$

等值十进制数为

$$2^7 + 2^6 + 2^3 + 2^2 + 2^0 + 2^{-1} + 2^{-2} = 128 + 64 + 8 + 4 + 1 + 0.5 + 0.25 = 205.75_D$$

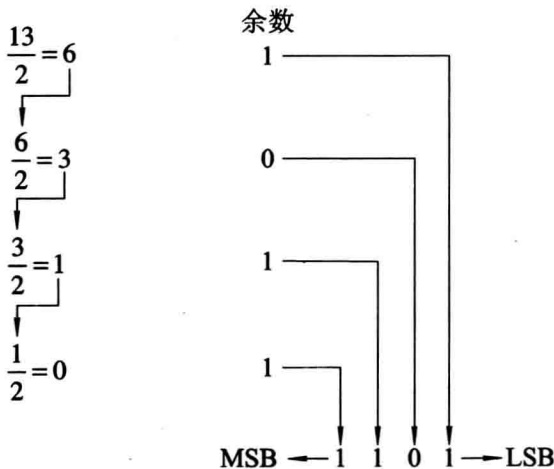
## 2) 十—二转换

将十进制数转换为二进制数时, 要分别对整数部分和小数部分进行转换。

进行整数部分转换时, 先将十进制整数除以 2, 再对每次得到的商除以 2, 直至商等于 0 为止。然后将各次余数按倒序写出来, 即第一次的余数为二进制整数的最低有效位(LSB), 最后一次的余数为二进制整数的最高有效位(MSB), 所得数值即为等值二进制整数。

**【例 1.2】** 将  $13_D$  转换为二进制数。

**解** 转换过程如下:

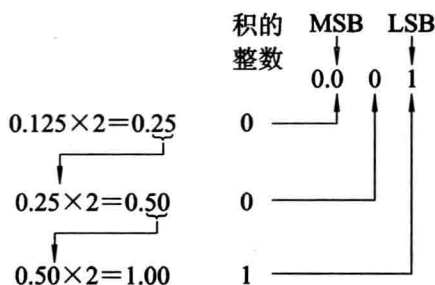


因此, 对应的二进制整数为  $1101_B$ 。

进行小数部分转换时,先将十进制小数乘以2,积的整数作为相应的二进制小数,再对积的小数部分乘以2。如此类推,直至小数部分为0,或按精度要求确定小数位数。第一次积的整数为二进制小数的最高有效位,最后一次积的整数为二进制小数的最低有效位。

**【例 1.3】** 将  $0.125_{\text{D}}$  转换为二进制小数。

解 转换过程如下:



因此,对应的二进制小数为  $0.001_{\text{B}}$ 。

### 3) 八—十转换

求八进制数的等值十进制数时,将各数位的值和相应的位权相乘,然后相加即可。

**【例 1.4】** 将八进制数  $71.5_{\text{O}}$  转换为等值的十进制数。

解 八进制数  $71.5_{\text{O}}$  各位对应的位权如下:

$$\text{位权: } 8^1 \quad 8^0 \quad 8^{-1}$$

八进制数: 7 1. 5

等值十进制数为

$$7 \times 8^1 + 1 \times 8^0 + 5 \times 8^{-1} = 7 \times 8 + 1 \times 1 + 5 \times 0.125 = 57.625_{\text{D}}$$

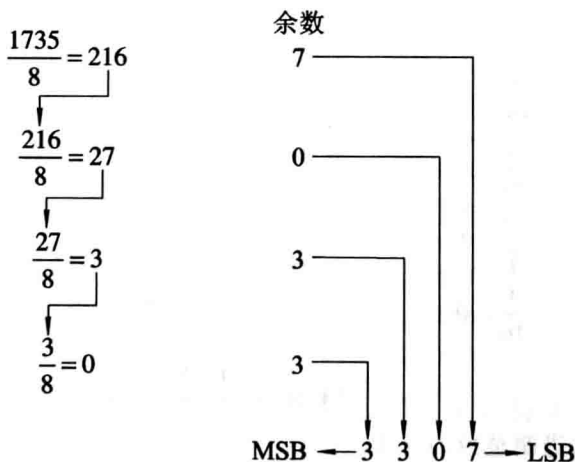
### 4) 十—八转换

将十进制数转换为八进制数时,要分别对整数部分和小数部分进行转换。

进行整数部分转换时,先将十进制整数除以8,再对每次得到的商除以8,直至商等于0为止。然后将各次余数按倒序写出来,即第一次的余数为八进制整数的最低有效位,最后一轮的余数为八进制整数的最高有效位,所得数值即为等值八进制整数。

**【例 1.5】** 将  $1735_{\text{D}}$  转换为八进制数。

解 转换过程如下:

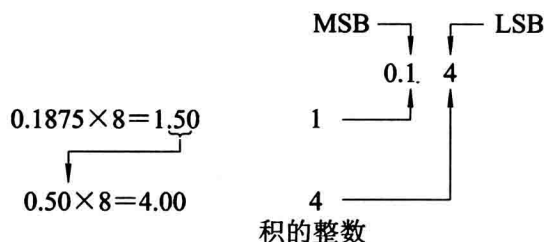


因此,对应的八进制整数为  $3307_{\text{O}}$ 。

进行小数部分转换时,先将十进制小数乘以 8,积的整数作为相应的八进制小数,再对积的小数部分乘以 8。如此类推,直至小数部分为 0,或按精度要求确定小数位数。第一次积的整数为八进制小数的最高有效位,最后一次积的整数为八进制小数的最低有效位。

**【例 1.6】** 将  $0.1875_{\text{D}}$  转换为八进制小数。

解 转换过程如下:



因此,对应的八进制小数为  $0.14_{\text{O}}$ 。

#### 5) 十六—十转换

求十六进制数的等值十进制数时,将各数位的值和相应的位权相乘,然后相加即可。

**【例 1.7】** 将十六进制数  $1A.C_{\text{H}}$  转换为等值的十进制数。

解 十六进制数  $1A.C_{\text{H}}$  各位对应的位权如下:

位权:  $16^1$   $16^0$   $16^{-1}$

十六进制数: 1 A C

等值十进制数为

$$1 \times 16^1 + 10 \times 16^0 + 12 \times 16^{-1} = 1 \times 16 + 10 \times 1 + 12 \times 0.0625 = 26.75_{\text{D}}$$

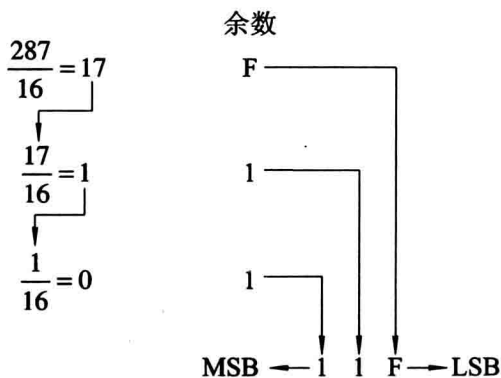
#### 6) 十一十六转换

将十进制数转换为十六进制数时,要分别对整数部分和小数部分进行转换。

进行整数部分转换时,先将十进制整数除以 16,再对每次得到的商除以 16,直至商等于 0 为止。然后将各次余数按倒序写出来,即第一次的余数为十六进制整数的最低有效位,最后一次的余数为十六进制整数的最高有效位,所得数值即为等值十六进制整数。

**【例 1.8】** 将  $287_{\text{D}}$  转换为十六进制数。

解 转换过程如下:



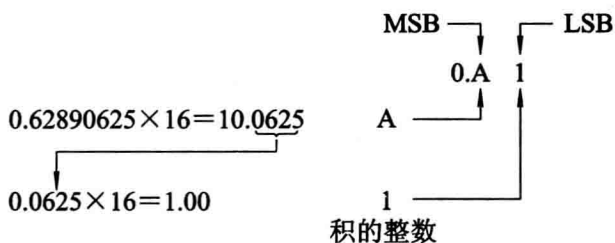
因此,对应的十六进制整数为  $11F_{\text{H}}$ 。



进行小数部分转换时,先将十进制小数乘以 16,积的整数作为相应的十六进制小数,再对积的小数部分乘以 16。如此类推,直至小数部分为 0,或按精度要求确定小数位数。第一次积的整数为十六进制小数的最高有效位,最后一次积的整数为十六进制小数的最低有效位。

**【例 1.9】** 将  $0.62890625_{10}$  转换为十六进制数。

解 转换过程如下:



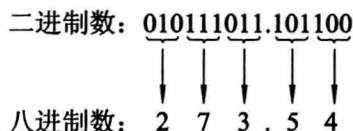
因此,对应的十六进制小数为  $0.A1_{16}$ 。

#### 7) 二—八转换

将二进制数转换为八进制数时,整数部分自右往左三位划为一组,最后剩余不足三位时在左面补 0;小数部分自左往右三位划为一组,最后剩余不足三位时在右面补 0;然后将每一组用一位八进制数代替。

**【例 1.10】** 将二进制数  $10111011.1011_{10}$  转换为八进制数。

解 转换过程如下:



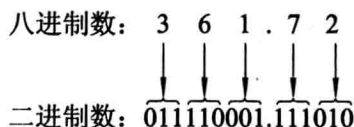
因此,对应的八进制数为  $273.54_{10}$ 。

#### 8) 八—二转换

将八进制数转换为二进制数时,将每位八进制数展开成三位二进制数即可。

**【例 1.11】** 将八进制数  $361.72_{10}$  转换为二进制数。

解 转换过程如下:



因此,对应的二进制数为  $11110001.11101_{10}$ 。

#### 9) 二—十六转换

将二进制数转换为十六进制数时,整数部分自右往左四位划为一组,最后剩余不足四位时在左面补 0;小数部分自左往右四位划为一组,最后剩余不足四位时在右面补 0;然后将每一组用一位十六进制数代替。

**【例 1.12】** 将二进制数  $111010111101.101_{10}$  转换为十六进制数。

解 转换过程如下: