



教育部大学计算机课程改革项目成果
工业和信息化部所属高校联盟推荐教材

微机原理与接口技术

孔庆芸 秦晓红 主编

教育部大学计算机课程改革项目成果
工业和信息化部所属高校联盟推荐教材
工业和信息产业科技与教育专著出版资金资助出版

微机原理与接口技术

孔庆芸 秦晓红 主编

电子工业出版社

Publishing House of Electronics Industry

北京 · BEIJING

内 容 简 介

本书是为电子信息类（非计算机专业）或其他工科类专业的计算机硬件基础课程“微机原理与接口技术”的教学而编写的，目的是使学生掌握微型计算机的工作原理、汇编语言程序设计、微型计算机的接口技术，使学生具有汇编语言编程和硬件接口电路开发的初步能力，达到学懂、学通、能实际应用。教材的主要内容和重点是：微型计算机工作原理、80x86 微处理器、指令系统、汇编语言程序设计、微型计算机存储器、输入/输出技术、中断技术、常用可编程接口芯片、A/D 及 D/A 接口技术、微机总线、微机应用举例。全书共分 11 章，每章附有习题与思考题，提供了配套的“例题及习题详解”教材。

本书的特色是：突出重点，循序渐进，力求通俗易懂；例题丰富，形式多样，注重实用。

本书适合作为高等院校本科三航类、信息类、电气类、机电类等非计算机专业课程的教材，也可以作为相关技术人员或爱好者的参考书。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

图书在版编目(CIP)数据

微机原理与接口技术 / 孔庆芸，秦晓红主编. —北京：电子工业出版社，2014.11

ISBN 978-7-121-24716-3

I. ①微… II. ①孔… ②秦… III. ①微型计算机—理论 ②微型计算机—接口技术 IV. ①TP36

中国版本图书馆 CIP 数据核字(2014)第 260378 号

策划编辑：袁 壶

责任编辑：底 波

印 刷：北京中新伟业印刷有限公司

装 订：北京中新伟业印刷有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编：100036

开 本：787×1092 1/16 印张：17 字数：503 千字

版 次：2014 年 11 月第 1 版

印 次：2014 年 11 月第 1 次印刷

定 价：37.00 元



凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：(010) 88258888。

前　　言

“微机原理与接口技术”是大学本科三航类、信息类、电气类、机电类等非计算机专业的一门重要基础课程，学生通过对这门课程的学习，掌握微型计算机硬件系统的组成和工作原理，提高对微型计算机系统的理解和应用能力，为将来学习和应用层出不穷的微型计算机新技术打下良好的基础。

本书是在参阅了当前国内外有关微型计算机的大量资料的基础上，根据作者多年教学实践经验编写的，内容翔实、结构新颖、深入浅出，便于教学与自学。

本书适合作为高等学校非计算机专业微型计算机原理与接口技术、微型计算机原理及应用课程的教材，也可供从事微型计算机硬件和软件设计的工程技术人员参考。

本教材的主要特点如下。

- (1) 注重基础，强调理论和实践相结合；结构清楚、重点突出、循序渐进、实例丰富。
- (2) 以目前最为普及的 Intel 80x86 系列计算机系统作为背景，详细介绍了微处理器的组成结构、工作原理及其指令系统，汇编语言程序设计，微机的存储器，输入 / 输出与中断，可编程芯片等，为后续课程及计算机应用、开发打下良好的基础。
- (3) “微机原理与接口技术”课程知识点多，初学者常感到课程难学、作业难做，为了配合教师课堂教学和学生课后学习，本书配备了“例题及习题详解”教材。

全书分为 11 章，第 1 章至第 5 章为基本原理部分，主要讲解 80x86 微型计算机的基本原理；第 6 章至第 11 章为应用技术部分，主要介绍微型计算机常用接口技术和 PC 应用技术。其中，第 1 章简要介绍微型计算机的基本结构、数制及编码；第 2 章阐述 80x86 32 位 CPU 的基本结构及外部引脚、通用寄存器、工作模式；第 3 章讲解 80x86 微处理器的指令系统；第 4 章讲解汇编语言程序设计；第 5 章主要阐述微型计算机存储器技术；第 6 章阐述 I/O 的接口技术及硬件连线；第 7 章论述中断概念及应用；第 8 章阐述微机常用接口芯片及应用；第 9 章介绍 A/D 及 D/A 芯片及应用；第 10 章介绍总线基本概念及常用的外部总线，第 11 章为微机应用举例。

全书分为 11 章，第 1 至 5 章由孔庆芸编写，第 6 至 11 章由秦晓红编写，全书由孔庆芸统稿。

由于编者的水平和经验有限，书中难免有疏漏和错误之处，恳请专家和读者批评指正。

编　者

2014 年 10 月

目 录

第 1 章 微型计算机的基本结构和运算基础	1
1.1 概述	1
1.1.1 微型计算机的发展概况	1
1.1.2 微型计算机的特点和分类	3
1.1.3 微处理器的字长	4
1.2 运算基础	4
1.2.1 进位计数制及其相互转换	4
1.2.2 二进制数的运算规则	8
1.2.3 计算机中的四则运算	9
1.2.4 计算机中带符号数的表示方法	11
1.2.5 计算机中数的小数点表示方法	14
1.2.6 二进制编码	16
1.2.7 逻辑运算与基本逻辑电路	17
1.3 微型计算机的基本结构	20
1.3.1 微型计算机的总体结构	20
1.3.2 微处理器的基本结构	21
1.4 多媒体计算机	25
1.4.1 人机接口	26
1.4.2 多媒体计算机的主要功能	26
1.4.3 多媒体计算机的组成	26
习题与思考题	27
第 2 章 Intel 32 位 CPU	28
2.1 CPU 的基本结构	28
2.1.1 CPU 的内部基本结构	28
2.1.2 CPU 的外部基本引脚	30
2.1.3 CPU 的主要结构逻辑框图	33
2.2 寄存器	34
2.2.1 通用寄存器	35
2.2.2 段寄存器	36
2.2.3 指令指针指示器——EIP	38
2.2.4 标志寄存器——EFLAGS	38
2.2.5 系统地址寄存器	39
2.2.6 控制寄存器	39
2.2.7 测试寄存器	41
2.2.8 调试寄存器	41

2.3 CPU 的工作模式	41
2.3.1 实地址模式	41
2.3.2 保护模式	43
2.3.3 虚拟 8086 模式	43
2.3.4 三种工作模式的状态转换	43
2.3.5 系统管理模式 (SMM)	44
2.4 指令流水线操作	44
2.5 Pentium 32 位微处理器	46
2.5.1 Pentium 32 位微处理器的内部结构	46
2.5.2 Pentium 微处理器寄存器结构	49
习题与思考题	49
第 3 章 80x86 寻址方式和指令系统	50
3.1 80x86 寻址方式	50
3.1.1 数据寻址方式	50
3.1.2 程序地址寻址方式	59
3.1.3 堆栈地址寻址	61
3.2 80x86 指令格式	62
3.2.1 80x86 指令编码格式	62
3.2.2 80x86 指令格式	63
3.3 80x86 指令系统	64
3.3.1 数据传送指令	64
3.3.2 算术运算指令	67
3.3.3 逻辑运算指令	71
3.3.4 控制转移类指令	75
3.3.5 串操作指令	81
3.3.6 输入/输出指令	84
3.3.7 处理器控制	85
3.3.8 中断指令与 DOS 功能调用	85
习题与思考题	87
第 4 章 汇编语言及其程序设计	90
4.1 概述	90
4.1.1 机器语言	90
4.1.2 汇编语言	90
4.1.3 高级语言	90

4.1.4 宏汇编程序及上机过程简介	91	6.2 输入/输出方式	127
4.2 汇编语言	92	6.2.1 程序控制传送方式	127
4.2.1 汇编语言的格式	92	6.2.2 中断控制传送方式	130
4.2.2 简化的段定义伪指令	92	6.2.3 直接存储器存取方式	130
4.2.3 完整段定义伪指令	93	6.2.4 I/O 处理机方式	132
4.2.4 汇编程序常用伪指令	95	习题与思考题	133
4.3 分支程序设计	95	第 7 章 中断系统	134
4.3.1 简单分支程序	95	7.1 中断的有关概念	134
4.3.2 复杂分支程序	97	7.1.1 中断的基本概念	134
4.4 循环程序设计	98	7.1.2 中断源与中断分类	134
4.4.1 单重循环程序	98	7.1.3 CPU 的中断优先顺序	135
4.4.2 多重循环程序	101	7.1.4 中断类型码	135
4.5 子程序设计	102	7.1.5 中断处理过程	136
4.5.1 过程定义	102	7.1.6 中断向量表与中断描述符表	138
4.5.2 调用指令	102	7.1.7 中断向量表的建立方法	140
4.6 汇编语言程序上机过程	105	7.2 可编程中断控制器 8259A	142
习题与思考题	105	7.2.1 8259A 的内部结构及引脚分配	143
第 5 章 内存储器及其管理	107	7.2.2 8259A 的工作过程	144
5.1 存储器概述	107	7.2.3 8259A 的中断管理方式	145
5.1.1 微型计算机中存储器的类型	107	7.2.4 8259A 的编程	147
5.1.2 半导体存储器的性能指标	107	7.2.5 8259A 的应用举例	152
5.1.3 存储卡技术的介绍	108	习题与思考题	156
5.2 存储器的扩展设计	110	第 8 章 可编程接口芯片	157
5.2.1 存储器的构成原理	110	8.1 概述	157
5.2.2 存储器的扩展	112	8.1.1 接口芯片与 CPU 的连接	157
5.2.3 存储器的地址译码	114	8.1.2 接口芯片与外设的连接	157
5.2.4 存储器的扩展设计举例	116	8.2 可编程并行接口芯片 8255A	158
5.3 80486 存储器管理模式	117	8.2.1 8255A 的内部结构	158
5.3.1 80486 保护模式存储管理	117	8.2.2 8255A 的引脚分配	159
5.3.2 虚拟 8086 模式存储管理	121	8.2.3 8255A 的工作方式	160
习题与思考题	122	8.2.4 8255A 的控制字和状态字	164
第 6 章 输入/输出接口	123	8.2.5 8255A 的应用举例	166
6.1 输入/输出 (I/O) 接口概述	123	8.2.6 8255A 的特性总结	171
6.1.1 CPU 与外设通信的特点	123	8.3 可编程计数器/定时器 8254	172
6.1.2 接口的基本功能	123	8.3.1 8254 的结构	172
6.1.3 I/O 接口与 CPU、外设之间 交换的信号	124	8.3.2 8254 的功能	174
6.1.4 I/O 接口的基本类型	124	8.3.3 8254 的控制字	175
6.1.5 I/O 端口的寻址方式	125	8.3.4 8254 的编程	177
6.1.6 I/O 端口地址的形成	126	8.3.5 8254 的工作方式	178

8.4 可编程串行输入/输出接口芯片	习题与思考题	224
8251A.....	8251A.....	185
8.4.1 串行通信概述.....	8.4.1 串行通信概述.....	185
8.4.2 8251A 的内部结构.....	8.4.2 8251A 的内部结构.....	190
8.4.3 8251A 的引脚分配.....	8.4.3 8251A 的引脚分配.....	191
8.4.4 8251A 的编程.....	8.4.4 8251A 的编程.....	193
8.4.5 8251A 的接口技术与应用举例.....	8.4.5 8251A 的接口技术与应用举例.....	195
习题与思考题	习题与思考题	199
第 9 章 数模与模数转换技术	201	
9.1 概述.....	9.1 概述.....	201
9.2 数模 (D/A) 转换器.....	9.2 数模 (D/A) 转换器.....	201
9.2.1 数模转换基本原理.....	9.2.1 数模转换基本原理.....	201
9.2.2 D/A 的主要性能参数.....	9.2.2 D/A 的主要性能参数.....	204
9.2.3 典型 D/A 芯片及接口.....	9.2.3 典型 D/A 芯片及接口.....	205
9.2.4 D/A 转换器芯片和微处理器 接口时需要注意的问题.....	9.2.4 D/A 转换器芯片和微处理器 接口时需要注意的问题.....	209
9.3 模数 (A/D) 转换器.....	9.3 模数 (A/D) 转换器.....	210
9.3.1 模数转换基本原理.....	9.3.1 模数转换基本原理.....	210
9.3.2 A/D 的主要性能参数.....	9.3.2 A/D 的主要性能参数.....	212
9.3.3 典型 A/D 芯片及接口.....	9.3.3 典型 A/D 芯片及接口.....	212
9.3.4 A/D 转换器芯片和微处理器 接口时需要注意的问题.....	9.3.4 A/D 转换器芯片和微处理器 接口时需要注意的问题.....	221
9.4 D/A 和 A/D 器件的选择.....	9.4 D/A 和 A/D 器件的选择.....	223
第 10 章 总线技术	226	
10.1 概述.....	10.1 概述.....	226
10.1.1 总线规范的基本内容.....	10.1.1 总线规范的基本内容.....	226
10.1.2 总线分类.....	10.1.2 总线分类.....	227
10.1.3 总线的主要性能参数.....	10.1.3 总线的主要性能参数.....	227
10.1.4 总线数据传输.....	10.1.4 总线数据传输.....	228
10.1.5 总线的传输方式.....	10.1.5 总线的传输方式.....	228
10.2 常用总线介绍.....	10.2 常用总线介绍.....	230
10.2.1 PCI 总线.....	10.2.1 PCI 总线.....	230
10.2.2 PCI Express 总线.....	10.2.2 PCI Express 总线.....	239
10.2.3 USB 总线.....	10.2.3 USB 总线.....	243
10.2.4 其他总线简介.....	10.2.4 其他总线简介.....	248
习题与思考题	习题与思考题	250
第 11 章 微型计算机的应用	251	
11.1 微型计算机的应用领域.....	11.1 微型计算机的应用领域.....	251
11.2 微型计算机的应用举例.....	11.2 微型计算机的应用举例.....	252
习题与思考题	习题与思考题	258
附录 7 位 ASCII 码编码表	261	
参考文献	263	

第1章 微型计算机的基本结构和运算基础

1.1 概 述

计算机是一种能够自动完成运算的电子装置，其之所以能够自动完成运算，是因为它能够存储程序和原始数据、中间结果及运算最终结果。存储程序和采用二进制运算奠定了冯·诺依曼结构的计算机的设计思想，无论计算机技术怎么发展，这一点是相对不变的。

利用计算机不仅能够完成数学运算，而且还可以进行逻辑运算，同时还具有推理判断的能力。现在，科学家们正在研究具有“思维能力”的智能计算机。随着科学技术的发展，人们对计算机能力的认识也在不断地深入。

1.1.1 微型计算机的发展概况

1946 年在美国诞生了世界上第一台电子计算机 ENIAC，该机字长为 12 位，每秒完成 5000 次加法运算，它使用了 18 800 个电子管、70 000 个电阻、1000 个电容、6000 个开关，占地约为 170m^2 ，耗电 150kW ，重达 30t 。这个庞然大物被称作第一代电子计算机，为当今的电子计算机奠定了基础。1958 年至 1964 年，用晶体管取代电子管，成为第二代电子计算机，它不仅大大缩小了计算机的体积，而且还降低了成本，同时将运算速度提高了近百倍。1965 年集成电路问世，形成了中、小规模集成电路构成的第三代计算机。1970 年出现了以大规模集成电路为主体的第四代计算机，这是大规模集成电路迅猛发展的产物。所谓第五代计算机，其目标主要是：采用超大规模集成电路，在系统结构上要类似人脑的神经网络，在材料上使用常温超导材料和光器件，在计算机结构上采用超并行的数据流计算等。

由于在一块芯片上可集成上千万个电子元件，因而使电子计算机的体积大为缩小，这就导致了微型计算机的问世。因为微型计算机具有体积小、功耗低、重量轻、价格低、可靠性高、使用方便等一系列优点，因此获得了广泛的应用和迅速的发展。自微型计算机于 1971 年问世以来，大约每隔 2~4 年就更新换代一次，至今已经历了多个阶段的演变。

1. 第一阶段（1971—1973 年）

第一阶段为 4 位和低档 8 位微处理器及微型计算机。美国 Intel 公司首先研制成功 4 位的 4004 微处理器，以它为核心再配以 RAM、ROM 和 I/O 接口芯片就构成了 MCS-4 微型计算机。随后又研制出 8 位的 8008 微处理器及 MCS-8 微型计算机，其特点是指令系统简单，运算功能较差，速度较慢（平均指令执行时间约为 $20\mu\text{s}$ ）。

2. 第二阶段（1973—1978 年）

第二阶段为中档 8 位微处理器和微型计算机。其间又分为两个阶段。1973—1975 年为典型的第二代，以美国 Intel 公司的 8080 和 Motorola 公司的 MC 6800 为代表，集成度提高 $1\sim 2$ 倍，运算速度提高一个数量级，1976—1978 年为高档的 8 位微型计算机阶段，被称为第二代半微型计算机，代表产品是美国 Zilog 公司的 Z80 和 Intel 公司的 8085 微处理器，集成度和运算速度都比典型的第二代提高 1 倍以上。

3. 第三阶段（1978—1981年）

第三阶段为16位微处理器和微型计算机，又称为第一代超大规模集成电路的微处理器。其代表产品是Intel公司的8086/8088，Zilog公司的Z8000和Motorola公司的M68000。这些16位微型计算机都具有丰富的指令系统，并配有强有力的软件系统，时钟频率为4~8MHz，平均指令执行时间为0.5μs。

4. 第四阶段（1981年以后）

第四阶段为高性能的16位机和32位微处理器和微型计算机。其代表产品是Intel公司的80386和Motorola公司的68020，时钟频率达16~20MHz，平均指令执行时间约为0.1μs。通常称这类微处理器构成的微型计算机为超级微型机。Intel公司又相继开发出了80486，80586等微处理器。

第四代微处理器向着系列化方向发展，首先Intel公司推出了性能更高、功能更强的高级16位微处理器80186和80286，它们与8086向上兼容。1985年，Intel公司又率先推出了32位微处理器80386，它与8086、80186、80286向上兼容。进入20世纪90年代，该公司相继推出80486和80586，形成完整的80系列。同时还不断推出带多媒体技术的Pentium（奔腾）系列机。

与此同时，Motorola公司也推出了32位微处理器M68020；HP公司推出了HP32；IBM公司推出了IBM320；Zilog公司推出了Z80000；等等。

5. 第五代32位高档处理器（1993年后）

1993年，Intel公司推出了32位处理器Pentium（以P5代称）。它集成了330万个晶体管，内部采用4级超标量结构，数据线64位，地址线36位。工作频率为60/66MHz，处理速度达110MIPS。由于第一代Pentium采用0.8μm工艺技术和5V电源驱动，使得芯片尺寸较大，成本过高；其功耗达15W，使系统散热成为问题。1994年3月，Intel公司推出了第二代Pentium（以P54C代称），P54C采用0.6μm工艺和3.3V电源，功耗仅为4W，而且可在不需要时自动关闭浮动单元，散热问题基本得以解决。P54C的主时钟为100MHz和90MHz两种。常规配置下，P54C系统的处理能力比P5系统高出了40%。在体系结构上，Pentium在内核中采用了RISC技术。

同期推出的第五代微处理器还有IBM、Apple和Motorola三家联盟的Power PC（这是一种完全的RISC微处理器），以及AMD公司的K5和Cyrix公司的M1等。

6. 第六代微处理器（1996年）

1996年，Intel公司推出了Pentium Pro微处理器（也将此后的微处理器称为第六代）。该处理器的集成电路采用了0.35μm的工艺，时钟频率为200MHz，运算速度达200MIPS。Pentium Pro的两个显著特点是：内部集成了16KB的一级（L1）高速缓冲存储器和256KB的二级（L2）高速缓冲存储器；使用三个执行部件，可同时执行三条命令。

从1997年后，Intel又进一步推出了一系列新的Pentium型微处理器，Pentium II、Pentium III和Pentium 4。其他公司类似的产品还有AMD的K7。这些CPU的集成度已高达近1千万个晶体管，时钟频率也达到了1GHz以上。Pentium 4 CPU，工作频率已达3.2GHz。

7. Intel超线程处理器（2002年）

Intel公司于2002年推出了具有超线程技术的IA-32系列处理器。超线程（Hyper-Thread, HT）技术允许单个物理处理器用共享的执行资源并发地执行两个或多个分别的代码流（线程），以提高80x86系列处理器执行多线程操作系统与应用程序代码的性能。

从体系结构上说，支持HT技术的IA-32处理器，在一个物理处理器核中由两个或多个逻辑处理

器构成，每个逻辑处理器有它自己的 IA-32 体系结构状态。每个逻辑处理器由全部的 IA-32 数据寄存器、段寄存器、控制寄存器与大部分的 MSR 构成。

8. Intel 双核技术处理器（2005 年）

2005 年，Intel 公司推出了使用双核技术的奔腾处理器极品版 840 IA-32 处理器。这是 IA-32 处理器系列中引入双核技术的第一个成员。此处理器用双核技术与超线程一起提供硬件多线程支持。双核技术是在 IA-32 处理器系列中硬件多线程能力的另一种形式。双核技术由用在单个物理包中的两个分别的执行核心提供硬件多线程能力。因此，Intel Pentium 处理器极品版在一个物理包中提供 4 个逻辑处理器（每个处理器核有两个逻辑处理器）。

Intel Pentium D 处理器也以双核技术为特色。此处理器用双核技术提供硬件多线程支持，但它不提供超线程技术。因此，Intel Pentium D 处理器在一个物理包中提供两个逻辑处理器，每个逻辑处理器拥有处理器核的执行资源。

Intel Pentium 处理器极品版中引入了 Intel 扩展的存储器技术（Intel EM64T）对于软件增加至 64 位线性地址空间并支持 40 位物理地址空间。此技术也引入了称为 IA-32e 模式的新的操作模式。

IA-32e 模式在两种子模式之一上操作：

- 兼容模式允许 64 位操作系统不修改地运行大多数 32 位软件。
- 64 位模式允许 64 位操作系统运行应用程序访问 64 位地址空间。

Intel EM64T 的处理器可以支持 80x86 系列软件，因为它能运行在非 64 位传统模式。大多数已存在的 IA-32 应用程序也能在兼容模式中运行。

微处理器的迅速发展和更新换代，使基于微处理器的微型计算机的性能在不断提高。

所谓微处理器（μPU）是把运算器和控制器集成在一个芯片上，又称 CPU。

所谓微型计算机是把微处理器（CPU）配上一定容量的半导体随机存储器（RAM）、半导体只读存储器（ROM）及接口电路、必要的外设组成的。

所谓微型计算机系统是指硬件系统和软件系统的总称。硬件系统包括微型计算机、时钟、电源等；软件系统包括系统软件和应用软件。

所谓单板机是把 CPU 一定数量的存储器芯片和 I/O 接口芯片装在一块印制电路板上，在该板上再配以具有一定功能的输入/输出设备（如小键盘等）。

所谓单片机是把微处理器 CPU 一定容量的存储器和必要的 I/O 接口电路集成在一个硅片上。有的单片机还包括模数（A/D）数模（D/A）转换器。

微型计算机的发展趋势，不仅向小型化方向发展，而且向巨型化方向发展，以获得基于微型机体系统结构。

1.1.2 微型计算机的特点和分类

1. 微型计算机的特点

(1) 体积小、重量轻、耗电省

由于采用大规模集成电路和超大规模集成电路，使微型机所含的器件数目大为减小，体积大为缩小。微型机还大量地采用大规模集成专用芯片（ASIC）和通用可编程门阵列（GAL）器件，使得微型机的体积又明显缩小。而微型机中的芯片大多采用 MOS 和 CMOS 工艺，因此耗电量就很小。

(2) 可靠性高

由于微处理器及其配套系列芯片采用大规模集成电路，减少了大量的焊点，简化了外接线和外加逻辑，因而大大提高了可靠性。

(3) 系统设计灵活, 使用方便

由于微处理器芯片及其可选用的支持逻辑芯片都有标准化、系统化的产品, 同时又有许多有关的支持软件可选用, 用户可根据不同的要求构成不同规模的系统。

(4) 价格低廉

由于微处理器及其配套系列芯片采用集成电路工艺, 集成度高, 产品造价十分低廉。

(5) 维护方便

由于微处理器及其系统产品已标准化、模块化和系列化, 从硬件结构到软件配置都进行了较全面的考虑。一般可用自检诊断及测试发现系统故障。发现故障后, 可方便地更换标准化模块芯片来排除故障。

2. 微型计算机的分类

可以从不同的角度对微型计算机进行分类。

- 按微处理器的字长, 可分为 4 位、8 位、16 位、32 位、64 位微处理器。
- 按微型计算机的组装形式, 可分为单片、单板、多板微型计算机等。
- 按应用领域不同, 又可分为控制用、数据处理用微型计算机等。
- 按微处理器的制造工艺, 又可分为 MOS 型器件和双极型器件两大类。

1.1.3 微处理器的字长

字长是指计算机字所含二进制位数。计算机字也就是作为一个整体被一次传送或运算最多的二进制数位。它和计算机能够处理二进制信息的位数是两个概念。如 32 位和 32 位数相加, 用 8 位机需加 4 次, 用 16 位机需加两次, 用 32 位机只加一次即可。很显然, 32 位机的速度要快得多。字长是对某一型号的机器而言的。

字节, 无论对哪个厂家、哪种型号的计算机, 都指的是 8 位二进制信息。

1.2 运算基础

1.2.1 进位计数制及其相互转换

1. 进位计数制

凡是按进位的方式计数的数制称为进位计数制, 简称进位制。数据无论使用哪种进位制表示, 都涉及基数 (Radix) 与各位数的“权” (Weight)。所谓某进位制的基数是指该进位制中允许选用的基本数码的个数。对任意进位制数都可以写成按权展开的多项式和的形式

$$K = K_{n-1} \times R^{n-1} + K_{n-2} \times R^{n-2} + \cdots + K_1 \times R^1 + K_0 \times R^0 + K_{-1} \times R^{-1} + K_{-2} \times R^{-2} + \cdots + K_{-m} \times R^{-m}$$

$$= \sum_{i=n-1}^{-m} K_i \times R^i$$

式中: i 为数位; m, n 为正整数; R 为基数; K_i 为第 i 位数码。

总之, 位置计数法 (带权记数法) 的数制均有以下几个主要特点。

- (1) 数码个数等于基数, 最大数码比基数小 1。
- (2) 每个数码都要乘以基数的幂次, 而该幂次是由每个数所在的位置决定的, 即“位权”, 简称权。
- (3) 低位向高位的进位是“逢基数进 1”。

2. 几种常用的进位制

计算机中采用二进制计数法，但在编程时，为了书写方便，常采用八进制或者十六进制数，特别是十六进制数。因为它们和二进制数之间有一种特殊的“缩写”关系，因此得到广泛使用。而人们日常生活习惯使用的是十进制数，这样它们之间就存在着一种对应转换关系。

(1) 十进制数 (Decimal Notation)

它有以下3个特点。

① 10个数码，即0, 1, 2, 3, 4, 5, 6, 7, 8, 9。

② 在数的表示中，每个数码都要乘以基数10的幂次，而此幂次是由该数码所在位置决定的。

例 1.1 $555.5D = (555.5)_{10} = 5 \times 10^2 + 5 \times 10^1 + 5 \times 10^0 + 5 \times 10^{-1}$

D可以省略。可以看出同样的数码在不同的位置（权不一样）所表示的数值不一样。

③ 低位向高位的进位是逢10进1。

(2) 二进制数 (Binary Notation)

它有以下3个特点。

① 两个数码，即0和1。

② 在数的表示中，每个数码都要乘以基数2的幂次，而此幂次是由该数码所在位置决定的。

例 1.2 $101.1B = (101.1)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1}$

B不能省略。

③ 低位向高位的进位是逢2进1。

由于二进制数还具有以下独特的性质，所以奠定了当代计算机的设计基础。

- 具有两个不同的数码，在自然里很容易找到具有两个稳定的物理状态来实现它。
- 整个数向左移一位，数值增大一倍，反之，向右移一位，数值就减小一半。
- 对于二进制整数，若最低位是1则为奇数，是0则为偶数。
- 二进制数运算规则简单，如

$$0+0=0;$$

$$0+1=1;$$

$$1+0=1;$$

$$1+1=0, \text{ 向上进位 } 1.$$

也就是说，两个一位二进制数相加，相同则本位和为0，不相同则本位和为1；只有在都为1时才有进位。本位和恰好是异或二值逻辑的关系，进位则是二值逻辑与的关系。这样，在计算机里，是把二进制数的运算用逻辑运算来实现的，因此CPU是由一些组合逻辑电路（实现一定逻辑关系的门电路）和时序逻辑电路（能够存储二进制信息的电路）组成的。

(3) 八进制数 (Octal Notation)

它有以下3个特点。

① 有8个数码，即0, 1, 2, 3, 4, 5, 6, 7。

② 在数的表示中，每个数码都要乘以基数8的幂次，而此幂次是由该数码所在位置决定的。

例 1.3 $35.7Q = (35.7)_8 = 3 \times 8^1 + 5 \times 8^0 + 7 \times 8^{-1}$

Q不能省略。这里用Q而不用O是为避免把字母O误作数字0。

③ 低位向高位的进位是逢8进1。

(4) 十六进制数 (Hexadecimal Notation)

它有以下3个特点。

- ① 有 16 个数码，即 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F。
 ② 在数的表示中，每个数码都要乘以基数 16 的幂次，而此幂次是由该数码所在位置决定的。

例 1.4 $5BD.3H = (5BD.3)_{16} = 5 \times 16^2 + 11 \times 16^1 + 13 \times 16^0 + 3 \times 16^{-1}$

例 1.5 $0FEA.C8H = (FEA.C8)_{16} = 15 \times 16^2 + 14 \times 16^1 + 10 \times 16^0 + 12 \times 16^{-1} + 8 \times 16^{-2}$

H 不能省略。第一个数码为字母时，前面要加数字 0，以避免把十六进制数误作变量或标号名（变量和标号在后面汇编语言的章节中说明）。

- ③ 低位向高位的进位是逢 16 进 1。

3. 数制之间的转换关系

(1) 任意进制数转换成十进制数

任意进制数转换成十进制数就是该数按权展开多项式之和。

例 1.6 二进制数 101.1B 转换成十进制数

$$101.1B = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} = 4 + 0 + 1 + 0.5 = 5.5$$

其他进位制数同理。

(2) 十进制数转换成任意进制数

① 整数转换法就是除基数取余数法，第一次得到的余数为最低位，最后得到的余数为最高位。

例 1.7 $(28)_{10} = (?)_2$

2	28	余数
2	14	0
2	7	0
2	3	1
2	1	1
	0	1

最后转换的结果是 $28D=11100B$

其他进位制数同理。

② 小数转换法就是乘基数取整数法，第一次得到的整数为小数的最高位，直到十进制小数部分乘积为 0 时停止，最后得到的是转换结果的小数最末位（若出现无限循环，可按要求取小数点后几位即可）。

例 1.8 $(0.125)_{10} = (?)_2$

0.125		取整数部分
× 2		
0.125		0
× 2		
0.500		0
× 2		
1.000		0

最后转换结果是 $0.125D=0.001B$

其他进位制数同理。

(3) 二进制、八进制和十六进制之间的转换

这 3 种进制表示的数据之间的转换十分方便，因为每 3 个二进制位正好对应一个八进制位，每 4 个二进制位可以变换成一个十六进制位。二进制、八进制和十六进制基本对应关系如表 1-1 所示。

表 1-1 二进制、八进制和十六进制基本对应关系

二进制数	八进制数	十六进制数	十进制数
0000	00	0	0
0001	01	1	1
0010	02	2	2
0011	03	3	3
0100	04	4	4
0101	05	5	5
0110	06	6	6
0111	07	7	7
1000	10	8	8
1001	11	9	9
1010	12	A	10
1011	13	B	11
1100	14	C	12
1101	15	D	13
1110	16	E	14
1111	17	F	15

把二进制数转换成八进制或十六进制数时，按每3位或每4位二进制位分组，应保证从小数点所在位置分别向左和向右进行划分，若整数部分的位数不是3或4的整数倍，可按在数的最左侧补0的方法处理，对小数部分则按在数的右侧补0的方法处理。

例 1.9 将二进制数 1011011 10101B 分别转换成八进制和十六进制。

$$1011011.10101B = 001,011,011.101, \quad 010B = 133.52Q$$

$$1011011.10101B = 0101,1011.1010, \quad 1000B = 5B.A8H$$

例 1.10 将十进制数 25.625 转换为二进制数、八进制数及十六进制数。

解：十进制数转换为二进制数时，对于整数部分，采用除2取余数法，即逐次用2去除要转换的十进制数，直至商为0，每次所得的余数即为二进制数码，最先得到的为整数的最低有效位 K_0 ，最后得到的是整数的最高有效位 K_{n-1} 。对于小数部分，采用乘2取整数法，即逐次用2去乘要转换的十进制小数，将每次所得的整数0或1，依次记作 $K_{-1}, K_{-2} \dots$ 。注意，十进制小数并不是都能用有限位的二进制数精确表示的，这时只要根据精度要求，转换到一定的位数即可。

2	25	余数	整数
2	12	$K_0 = 1$	$0.625 \times 2 = 1.25$
2	6	$K_1 = 0$	$0.25 \times 2 = 0.5$
2	3	$K_2 = 0$	$0.5 \times 2 = 1$
2	1	$K_3 = 1$	$k_{-1} = 1$
	0	$K_4 = 1$	$k_{-2} = 0$

故 25.625 对应的二进制数为 11001.101B。

八进制、十六进制和二进制之间的转换是非常简单的，分别按3位、4位二进制数对应转换即可。方法是以小数点为界，整数部分自右至左，小数部分自左至右分组，若转换为八进制，3位为一组，若转换为十六进制，4位为一组，不足时补0。

本例中， $11001.101B = 011,001.101B = 31.5Q$ ；

$$11001.101B = 0001,1001.1010B = 19.AH$$

所以, 25.625 对应的二进制数、八进制数及十六进制数分别为 11001.101B, 31.5Q, 19.AH。

例 1.11 将二进制数 10110B, 八进制数 125Q 及十六进制数 5AF.8H 转换为十进制数。

解: 将非十进制数转换为十进制数时, 一般按其定义展开为多项式, 将系数与权用十进制表示, 然后进行相应的四则运算即可得到运算结果。

$$10110B = 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 = 16 + 0 + 4 + 2 + 0 = 22D$$

$$125Q = 1 \times 8^2 + 2 \times 8^1 + 5 \times 8^0 = 64 + 16 + 5 = 85D$$

$$5AF.8H = 5 \times 16^2 + 10 \times 16^1 + 15 \times 16^0 + 8 \times 16^{-1} = 1280 + 160 + 15 + 0.5 = 1455.5D$$

1.2.2 二进制数的运算规则

采用二进制实现各种算术与逻辑运算, 这是因为二进制数每一位都仅有 0 和 1 两个状态, 实现它的物理器件很容易找到, 它很好地对应着半导体器件的饱和与截止、电流的有和无、电位的高与低等。另外二进制数运算规则简单, 容易用逻辑电路实现。

1. 加法规则

(1) 一位二进制数加法规则

$$0+0=0$$

$$0+1=1$$

$$1+0=1$$

$$1+1=0 \text{ 且向高位产生进位 } 1$$

(2) 多位二进制数加法规则

例 1.12

$$\begin{array}{r} 1101B \\ + 1001B \\ \hline 10110B \end{array}$$

最高位产生向上进位 1。

2. 减法规则

(1) 一位二进制数减法规则

$$0-0=0$$

$$0-1=1 \text{ 且向高位产生借位 } 1$$

$$1-0=1$$

$$1-1=0$$

(2) 多位二进制数减法规则

例 1.13

$$\begin{array}{r} 0110B \\ - 1101B \\ \hline 1001B \end{array}$$

最高位产生向上借位 1。

3. 乘法规则

(1) 一位二进制数乘法规则

$$0 \times 0 = 0$$

$$0 \times 1 = 0$$

$$1 \times 0 = 0$$

$$1 \times 1 = 1$$

可以看出，乘数为 0 时，其结果为 0；乘数为 1 时，其结果等于被乘数。

(2) 多位二进制数乘法规则

例 1.14

$$\begin{array}{r}
 & 1011B \\
 \times & 1101B \\
 \hline
 & 1011 \\
 & 0000 \\
 & 1011 \\
 + & 1011 \\
 \hline
 & 10001111B
 \end{array}$$

4. 除法规则

(1) 一位二进制数除法规则

$$0 \div 0$$

$1 \div 0$ 非法，除数不能为 0

$$0 \div 1 = 0$$

$$1 \div 1 = 1$$

(2) 多位二进制数除法规则

例 1.15

$$\begin{array}{r}
 & 1101B \\
 1001B & \sqrt{1110101B} \\
 & -1001 \\
 \hline
 & 01011 \\
 & -1001 \\
 \hline
 & 00100 \\
 & -0000 \\
 \hline
 & 1001 \\
 & -1001 \\
 \hline
 & 0
 \end{array}$$

1.2.3 计算机中的四则运算

在计算机里完成二进制数的四则运算最终都是进行加法运算，所以在 CPU 内部只有加法器。CPU 把减法运算通过加补码来实现；把乘法运算通过部分积右移加被乘数或 0 实现；把除法运算通过部分余数左移加除数补码或 0 实现。减法用加补码实现，在后面讲到补码时再加以说明。这里仅对实现乘法运算加以说明。

如前所举之例 $1011B \times 1101B = 10001111B$ 。

从前面相乘的过程来看，类似于十进制数相乘的规律。但用计算机按此规律实现就不容易了。因为 n 位数乘 n 位数要完成 n 个 $2n$ 位数同时相加，而且重复性差。因此在计算机里用叫作部分积右移的方法来实现。

例 1.16 被乘数 $X = 1011$, 乘数 $Y = 1101$, 部分积 Z

- (1) 乘数末位 Y_0 为 1, 所以在 Z 的初值上加被乘数, 得新的部分积, 部分积和 Y 右移一位。
 - (2) 乘数末位 Y_0 已是 Y_1 的值为 0, 所以给部分积加 0, 得新的部分积, 部分积和 Y 右移一位。
 - (3) 乘数末位 Y_0 已是 Y_2 的值为 1, 所以给部分积加被乘数, 得新的部分积, 部分积和 Y 右移一位。
 - (4) 乘数末位 Y_0 已是 Y_3 的值为 1, 所以给部分积加被乘数, 得新的部分积, 部分积和 Y 右移一位。

部分积 Z			
0000			
+) 1011			
1011			
→ 0101		1	
+) 0000			
0101	1		
→ 0010	1	1	
+) 1011			
1101	1	1	
→ 0110	1	1	1
+) 1011			
10001	1	1	1
→ 1000	1	1	1

可以看出，4位数乘4位数变成了4次相加，4次移位，每次相加都是两个4位数相加。如图1-1所示为它的流程；如图1-2所示则为它的工作原理示意图。

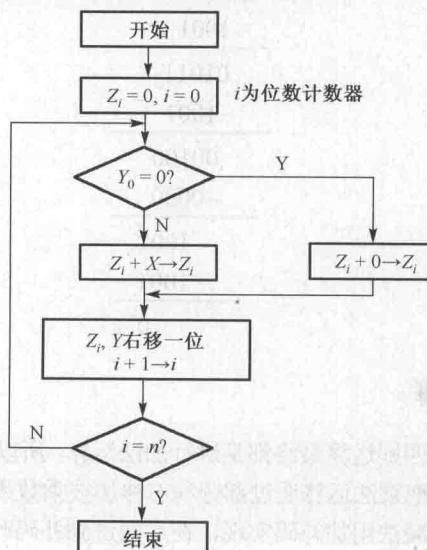


图 1-1 二进制数乘法流程图