



高等学校电子与通信工程类专业“十二五”规划教材

数字电子技术基础

主编 刘振庭 毕杨 郭红俊



西安电子科技大学出版社
<http://www.xduph.com>

高等学校电子与通信工程类专业“十二五”规划教材

数字电子技术基础

主 编 刘振庭 毕 杨 郭红俊
参 编 汪春华 姚伟鹏 刘 阳

西安电子科技大学出版社

内 容 简 介

电子技术发展至今,数字电路经历了由简单的门电路到集成门电路,再到现在广泛使用的可编程逻辑芯片的发展历程。当前数字电子技术的应用已无处不在,“数字电子技术”成为了电气信息类专业的必修课程。作者根据多年的教学和实验经验并结合数字电子技术的发展趋势编写了本书。

本书内容包括:逻辑代数基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲信号的产生与整形、数/模转换器和模/数转换器、半导体存储器、可编程逻辑器件、实验与课程设计。

本书可作为高等学校电气信息类、计算机类、自动化机电类专业“数字电子技术”课程的教材,也可作为有关技术人员的参考用书。

图书在版编目(CIP)数据

数字电子技术基础/刘振庭,毕杨,郭红俊主编. —西安:西安电子科技大学出版社,2014.10

高等学校电子与通信工程类专业“十二五”规划教材

ISBN 978 - 7 - 5606 - 3421 - 0

I. ① 数… II. ① 刘… ② 毕… ③ 郭… III. ① 数字电路—电子技术—高等学校—教材 IV. ① TN79

中国版本图书馆 CIP 数据核字(2014)第 229806 号

策划编辑 邵汉平

责任编辑 张 玮

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西华沐印刷科技有限责任公司

版 次 2014年10月第1版 2014年10月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 19

字 数 450千字

印 数 1~3000册

定 价 33.00元

ISBN 978 - 7 - 5606 - 3421 - 0/TN

XDUP 371300 1 - 1

*** 如有印装问题可调换 ***

前 言

近年来,数字电子技术发展十分迅速,出现了新的分析、设计方法和大量新的器件,这对“数字电子基础”课程的教学提出了新的要求。为了适应形势发展的需求,本书在保证理论完整的基础上,注重实用性和新颖性,重点介绍数字电子技术的基本原理,侧重讲解集成电路的逻辑功能和应用,使学生在掌握基本的分析和设计的基础上,能对集成电路运用自如,为以后的学习和工作奠定坚实的基础。本书内容由浅入深、突出应用,对基本理论、分析和设计方法进行了总结,并通过例题以及习题与答案,使读者能够掌握数字电子技术的基础知识,提高学习效率和质量。本书的主要内容如下:

第1章 逻辑代数基础,包括数制及其转换技术,编码技术和逻辑函数的基本概念、表示方法、基本逻辑运算以及逻辑函数的化简方法。

第2章 逻辑门电路,包括各种门电路的特性和功能。

第3章 组合逻辑电路,包括组合逻辑电路的分析与设计、加法器、编码器、译码器、数据选择器、数值比较器与数据分配器,以及算术运算电路和竞争冒险的识别及消除。

第4章 触发器,包括触发器的结构、工作原理和触发方式。

第5章 时序逻辑电路,包括时序逻辑电路的基本概念、时序逻辑电路的分析方法、计数器、寄存器和时序逻辑电路的设计方法。

第6章 脉冲信号的产生与整形,包括施密特触发器、单稳态触发器、多谐振荡器、555集成定时器及其应用。

第7章 数/模转换器和模/数转换器,包括数/模转换和模/数转换的原理及其应用。

第8章 半导体存储器,包括随机读/写存储器、只读存储器。

第9章 可编程逻辑器件,包括FPGA硬件描述语言、可编程逻辑阵列、通用逻辑阵列。

第10章 实验与课程设计,包括10个数字电路的基本实验和5个课程设计应用题目。

本书由刘振庭、毕杨、郭红俊老师主编。第1、3、8章由毕杨老师编写,第2章由刘振庭老师编写,第4、10章由刘阳老师编写,第5、7章由汪春华老师编写,第6章由邯郸学院郭红俊老师编写,第9章由姚伟鹏老师编写。

在本书的编写过程中,作者得到了西安航空学院电气工程学院领导和同事们的支持和帮助,在此表示衷心的感谢。

由于作者水平有限,书中难免存在不妥之处,恳请广大读者批评指正。

编 者

2014年5月

目 录

第 1 章 逻辑代数基础	(1)	2.1.2 三极管非门电路	(35)
1.1 概述	(1)	2.1.3 复合门电路	(35)
1.1.1 数字信号与数字电路	(1)	2.2 TTL 集成逻辑门电路	(36)
1.1.2 数字电路的特点与分类	(2)	2.2.1 TTL 与非门	(36)
1.1.3 数字电路的发展	(3)	2.2.2 其他形式 TTL 逻辑门	(38)
1.2 数制与编码	(3)	2.2.3 TTL 集电极开路门(OC 门)	(40)
1.2.1 几种常用的计数体制	(3)	2.2.4 TTL 三态输出门	(41)
1.2.2 数制转换	(5)	2.2.5 74TTL 系列集成门电路	(42)
1.2.3 二进制算术运算及编码	(8)	2.3 CMOS 逻辑门电路	(46)
1.3 逻辑运算	(11)	2.3.1 概述	(46)
1.3.1 基本逻辑运算	(11)	2.3.2 CMOS 电路反相器	(47)
1.3.2 复合逻辑运算	(13)	2.3.3 其他类型的 CMOS 门	(47)
1.4 逻辑代数的基本定理及常用 公式	(15)	2.3.4 4000 系列 CMOS 系列集成门 电路	(51)
1.4.1 逻辑代数的基本公式和 定律	(15)	2.3.5 74HC CMOS 系列集成门 电路	(52)
1.4.2 逻辑代数中的基本规则	(17)	2.4 集成逻辑门电路的应用	(53)
1.5 逻辑函数及其表示方法	(18)	2.4.1 TTL 电路使用常识	(53)
1.5.1 逻辑函数的定义	(18)	2.4.2 CMOS 电路使用常识	(54)
1.5.2 逻辑函数常用的表示方法	(18)	2.4.3 TTL 与 CMOS 电路的 接口	(55)
1.6 逻辑函数的化简	(21)	2.4.4 TTL 与 CMOS 电路外接负载 问题	(57)
1.6.1 化简的意义	(21)	本章小结	(57)
1.6.2 公式化简法	(21)	习题	(58)
1.6.3 卡诺图化简法	(22)	第 3 章 组合逻辑电路	(64)
1.6.4 具有无关项的逻辑函数 化简	(25)	3.1 组合逻辑电路的特点	(64)
1.6.5 逻辑函数几种表示方法的相互 转换	(26)	3.2 组合逻辑电路分析	(65)
本章小结	(28)	3.3 组合逻辑电路设计	(66)
习题	(29)	3.4 组合逻辑电路中的竞争冒险	(68)
第 2 章 逻辑门电路	(32)	3.4.1 产生竞争冒险的原因	(68)
2.1 基本逻辑门电路	(32)	3.4.2 竞争冒险现象的判别	(68)
2.1.1 二极管门电路	(32)		

3.4.3 竞争冒险现象的消除方法	(69)	本章小结	(117)
3.5 典型中规模组合逻辑集成电路	(70)	习题	(117)
3.5.1 加法器	(70)	第 5 章 时序逻辑电路	(121)
3.5.2 数值比较器	(73)	5.1 概述	(121)
3.5.3 编码器	(75)	5.1.1 时序逻辑电路的特点	(121)
3.5.4 译码器	(80)	5.1.2 时序逻辑电路的逻辑功能表示方法	(122)
3.5.5 数据选择器	(87)	5.1.3 时序逻辑电路的分类	(122)
3.5.6 数据分配器	(89)	5.2 时序逻辑电路分析	(123)
本章小结	(91)	5.2.1 同步时序逻辑电路分析	(123)
习题	(92)	5.2.2 异步时序逻辑电路分析	(127)
第 4 章 触发器	(97)	5.3 计数器	(128)
4.1 概述	(97)	5.3.1 二进制计数器	(129)
4.2 基本 RS 触发器	(98)	5.3.2 十进制计数器	(138)
4.2.1 基本 RS 触发器电路的结构及工作原理	(98)	5.3.3 N 进制计数器	(145)
4.2.2 触发器功能的描述方法	(99)	5.4 寄存器	(152)
4.2.3 集成基本 RS 触发器 74LS279	(100)	5.4.1 基本寄存器	(152)
4.3 同步触发器	(100)	5.4.2 移位寄存器	(153)
4.3.1 同步 RS 触发器	(101)	5.5 时序逻辑电路设计	(158)
4.3.2 同步 JK 触发器	(102)	5.5.1 同步时序逻辑电路设计	(158)
4.3.3 同步 D 触发器	(103)	5.5.2 异步时序逻辑电路设计	(163)
4.3.4 集成同步触发器 74LS375	(104)	本章小结	(165)
4.4 主从触发器	(105)	习题	(165)
4.4.1 主从 RS 触发器	(105)	第 6 章 脉冲信号的产生与整形	(170)
4.4.2 主从 JK 触发器	(106)	6.1 概述	(170)
4.4.3 典型集成主从触发器	(108)	6.2 施密特触发器	(170)
4.5 边沿触发器	(109)	6.2.1 门电路构成的施密特触发器	(171)
4.5.1 利用门电路传输延迟时间的边沿触发器	(109)	6.2.2 施密特触发器的典型应用	(172)
4.5.2 维持-阻塞结构的边沿触发器	(110)	6.3 单稳态触发器	(174)
4.5.3 由 CMOS 传输门构成的边沿触发器	(111)	6.3.1 单稳态触发器的基本特点	(174)
4.5.4 典型的集成边沿触发器 74LS74	(112)	6.3.2 门电路构成的单稳态触发器	(175)
4.6 不同类型触发器间的相互转换	(113)	6.4 多谐振荡器	(179)
4.6.1 触发器的逻辑功能分类	(113)	6.4.1 多谐振荡器的基本特点	(179)
4.6.2 触发器逻辑功能的转换	(115)	6.4.2 门电路构成的多谐振荡器	(179)
		6.4.3 施密特触发器构成的多谐振荡器	(180)
		6.4.4 石英构成的多谐振荡器	(181)

6.5 555 定时器及其应用	(181)	8.3 随机存储器	(224)
6.5.1 555 定时器的内部结构	(182)	8.3.1 随机存储器的基本结构和工作 原理	(224)
6.5.2 555 定时器的工作原理	(182)	8.3.2 静态随机存储器	(225)
6.5.3 555 定时器构成的单稳态 触发器	(183)	8.3.3 动态随机存储器	(225)
6.5.4 555 定时器构成的多谐 振荡器	(184)	8.3.4 RAM 容量的扩展	(227)
6.5.5 555 定时器构成的施密特 触发器	(186)	本章小结	(229)
本章小结	(187)	习题	(229)
习题	(187)	第 9 章 可编程逻辑器件	(231)
第 7 章 数/模转换器和模/数转换器	(192)	9.1 概述	(231)
7.1 概述	(192)	9.2 PLA 与 PAL	(231)
7.2 数/模转换器	(193)	9.2.1 可编程逻辑器件的基本 结构	(232)
7.2.1 数/模转换器的工作原理	(193)	9.2.2 可编程逻辑阵列(PLA)	(232)
7.2.2 权电阻网络 DAC	(194)	9.2.3 可编程阵列逻辑(PAL)	(234)
7.2.3 倒 T 形电阻网络 DAC	(195)	9.3 通用阵列逻辑(GAL)	(236)
7.2.4 权电流型 DAC	(196)	9.3.1 GAL 的基本结构	(236)
7.2.5 具有双极性输出的 DAC	(197)	9.3.2 输出逻辑宏单元(OLMC)	(237)
7.2.6 DAC 的主要技术参数	(199)	9.3.3 GAL 器件的编程位地址和 结构控制字	(239)
7.2.7 典型集成 DAC	(199)	9.4 复杂可编程逻辑器件(CPLD)	(240)
7.3 模/数转换器	(202)	9.4.1 CPLD 的结构	(241)
7.3.1 模/数转换器的工作原理	(202)	9.4.2 CPLD 在系统可编程技术	(244)
7.3.2 ADC 的主要技术参数	(204)	9.5 现场可编程门阵列(FPGA)	(245)
7.3.3 并联比较型 ADC	(205)	9.5.1 FPGA 实现逻辑功能的基本 原理	(246)
7.3.4 逐次渐近型 ADC	(206)	9.5.2 FPGA 的结构	(247)
7.3.5 双积分型 ADC	(208)	9.5.3 FPGA 内嵌功能单元	(254)
7.3.6 典型集成 ADC	(211)	9.5.4 FPGA 器件的配置	(255)
本章小结	(213)	9.5.5 Altera 器件的配置模式	(257)
习题	(213)	9.6 可编程逻辑器件的开发应用	(258)
第 8 章 半导体存储器	(215)	9.6.1 可编程逻辑器件的设计过程 与设计原则	(259)
8.1 概述	(215)	9.6.2 应用设计举例	(261)
8.2 只读存储器	(217)	本章小结	(262)
8.2.1 只读存储器的基本结构和工作 原理	(217)	习题	(263)
8.2.2 用只读存储器实现组合逻辑 函数	(220)	第 10 章 实验与课程设计	(265)
8.2.3 ROM 容量的扩展	(222)	10.1 数字电路实验	(265)

10.1.1	仪器使用和门电路测试 …… (265)	10.1.8	N 进制计数器的设计与 测试 …………… (275)
10.1.2	组合逻辑电路的设计与 测试 …………… (267)	10.1.9	移位寄存器应用电路的设计 与测试 …………… (277)
10.1.3	加法器应用电路的设计与 测试 …………… (269)	10.1.10	555 定时器应用电路的设计 与测试 …………… (279)
10.1.4	编码器和译码器应用电路的 设计与测试 …………… (270)	10.2	数字电子技术课程设计 …… (281)
10.1.5	数据选择器和数据分配器应用 电路的设计与测试 …… (271)	10.2.1	数字电子钟 …… (281)
10.1.6	触发器逻辑功能测试及其应用 研究 …………… (272)	10.2.2	交通信号灯 …… (284)
10.1.7	时序逻辑电路的设计与 测试 …………… (274)	10.2.3	数字频率计 …… (287)
		10.2.4	智力竞赛抢答器 …… (291)
		参考文献	…………… (296)

第1章 逻辑代数基础

【知识点】

- 数字电路的基本概念
- 常用数制与编码
- 逻辑运算
- 逻辑代数
- 逻辑函数及其化简

【难点】

- 各种代码和各种数制之间的相互转换
- 逻辑函数的公式化简法与图形化简法

【要求】

掌握：

- 常用数制及其相互转换方法
- 各种基本的逻辑关系
- 常用的公式定理
- 逻辑函数的公式化简法与图形化简法

了解：

- 含有无关项卡诺图的化简
- 逻辑函数各种表示方法的相互转换

1.1 概 述

1.1.1 数字信号与数字电路

1. 数字电路与数字信号概述

电子线路根据工作信号的不同可分为模拟电路和数字电路。简单地说，工作于模拟信号之下的电路称为模拟电路，工作于数字信号之下的电路称为数字电路。人们从自然界感知的许多物理量均属于模拟性质，如速度、压力、温度、声音等。模拟信号是时间连续、数值也连续的物理量，它具有无穷多的数值，其数学表达式也较复杂，如正弦函数、指数函数等。图 1.1 所示为模拟信号波形。在工程技术上，为了便于分析，常用传感器将模拟量转换为电流、电压或电阻等电学量。

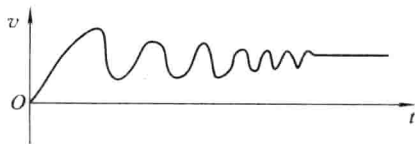


图 1.1 模拟信号波形

数字信号在时间上和数值上均是离散的,常用数字0和1来表示。图1.2所示为数字信号波形。这里的0和1不是十进制的数字,而是逻辑0和逻辑1,因而称为二值数字逻辑或简称为数字逻辑。数字逻辑的产生基于客观世界的许多事物,可以用彼此相关又互相对立的两种状态来描述,如是与非、真与假、开与关、高与低等。数字逻辑在电路可用电子器件的开关特性来实现,由此形成离散信号电压或数字电压。

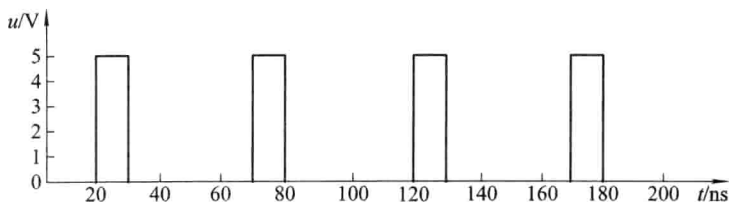


图 1.2 数字信号波形

2. 数字电路的优点

数字电路被广泛应用于数字电子计算机、数字通信系统、数字式仪表、数字控制装置及工业逻辑系统等领域。数字电路大致包括信号的产生、放大、整形、传送、控制、存储、计数、运算等组成部分。

与模拟电路相比,数字电路具有以下显著的优点:

- (1) 结构简单,便于集成化、系列化生产,成本低廉,使用方便。
- (2) 抗干扰性强,可靠性高,精度高。
- (3) 处理功能强,不仅可以实现数值运算,还可以实现逻辑运算和判断。
- (4) 可编程数字电路可容易地实现各种算法,具有很大的灵活性。
- (5) 数字信号更易于存储、加密、压缩、传输和再现。

1.1.2 数字电路的特点与分类

1. 数字电路的特点

(1) 数字电路研究的主要问题是输入信号状态(0或1)与输出信号状态(0或1)之间的因果关系,也称为逻辑关系,即研究电路的逻辑功能。

(2) 在数字电路中只规定高电平的下限值和低电平的上限值,凡大于等于高电平下限值的都认为是高电平1;凡小于等于低电平上限值的都认为是低电平0,而不再着重研究它们的具体数值。

(3) 研究数字电路逻辑关系的主要数学工具是逻辑代数。在数字电路中输入信号称为输入变量,输出信号称为输出变量,也称逻辑函数,它们都是二值变量,取值非0即1。

2. 数字电路的分类

(1) 按不同的集成度分类:数字电路可分为小规模、中规模、大规模、超大规模和甚大规模等五类。所谓集成度,是指每一芯片所包含三极管的个数。表1.1列出了五类数字集成电路的分类依据。

(2) 按所用器件制作工艺的不同分类:数字电路可分为双极型(TTL型)和单极型(MOS型)两类。

(3) 按照电路的结构和工作原理的不同分类:数字电路可分为组合逻辑电路和时序逻辑

辑电路两类。组合逻辑电路没有记忆功能，其输出信号只与当时的输入信号有关，而与电路以前的状态无关；时序逻辑电路具有记忆功能，其输出信号不仅和当时的输入信号有关，而且与电路以前的状态有关。

表 1.1 数字集成电路的分类

分 类	三极管的个数	典型集成电路
小规模	最多 10 个	逻辑门电路
中规模	10~100	计数器、加法器
大规模	100~1000	小型存储器、门阵列
超大规模	1000~10 ⁵	大型存储器、微处理器
甚大规模	10 ⁵ 以上	可编程逻辑器件、多功能集成电路

1.1.3 数字电路的发展

数字电路的发展经历了由电子管、半导体分立器件到集成电路的过程。从 20 世纪 60 年代开始，数字集成器件以双极型工艺制成了小规模逻辑器件，随后发展到中规模；70 年代末，微处理器的出现使得数字集成电路进入了大规模、超大规模阶段，其性能也产生了质的飞跃。

近年来，可编程逻辑器件(PLD)特别是现场可编程门阵列(FPGA)的飞速进步，使数字电子技术开创了新局面，其不仅集成规模大，而且将硬件与软件相结合，使器件的功能更加完善，使用也更加灵活。

1.2 数制与编码

1.2.1 几种常用的计数体制

数制就是表示数值大小的各种计数体制。在日常生活中，人们习惯采用的计数体制是十进制，即规定的“逢十进一”。在数字电路中经常使用的计数体制除了十进制以外，还包括二进制、八进制和十六进制。

1. 十进制

十进制的任何一个数都可以用 0、1、2、3、4、5、6、7、8、9 等十个数码按一定的规律排列来表示，其计数规律是“逢十进一”，即 $9+1=10$ 。十进制可用下标“D”或“10”表示，也可以省略该下标。十进制的基数为 10，十进制数中第 i 位上数字的权为 10^i 。利用基数和权，可以将任何一个数表示成多项式的形式。

例如，十进制的 45.67 可以表示为

$$(45.67)_{10} = 4 \times 10^1 + 5 \times 10^0 + 6 \times 10^{-1} + 7 \times 10^{-2}$$

一般情况下，任何一个十进制数 N 可以表示为

$$(N)_{10} = \sum_{i=-m}^{n-1} k_i \times 10^i$$

式中， n 表示整数部分的位数， m 表示小数部分位数，10 表示基数， 10^i 为第 i 位的权， k_i 表示第 i 位的数字符号。

从计数电路的角度来看,采用十进制是不方便的。因为构成计数电路的基本思想是把电路的状态与数码对应起来,而十进制的十个数码必须由十个不同且能严格区分的电路状态与之对应,这样将在技术上带来许多困难,而且也不经济,因此在计数电路中一般不直接采用十进制。

2. 二进制

二进制与十进制数的区别在于数码的个数和进位的规律不同,十进制数用十个数码,并且“逢十进一”;而二进制数用两个数码 0 和 1,并且“逢二进一”。二进制用下标“B”或“2”表示。二进制的基数为 2,二进制中第 i 位上数字的权为 2^i 。任何一个二进制数 N 可以表示为

$$(N)_2 = \sum_{i=-m}^{n-1} k_i \times 2^i$$

式中, n 表示整数部分的位数, m 表示小数部分位数, 2 表示基数, 2^i 为第 i 位的权, k_i 表示第 i 位的数字符号。利用上式,可以将任何一个二进制数转换为十进制数。

例如,二进制数 $(1101.01)_2$ 可以表示为

$$\begin{aligned} (1101.01)_2 &= (1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 10^{-1} + 1 \times 10^{-2})_D \\ &= (13.25)_D \end{aligned}$$

3. 八进制和十六进制

二进制数通常位数很多,不便于书写和记忆,因此在数字计算机的资料中也常采用八进制数或十六进制数。

八进制的基数为 8,采用的 8 个数码为 0、1、2、3、4、5、6、7,进位规则为“逢八进一”。八进制用下标“O”或“8”表示。任何一个八进制数 N 可以表示为

$$(N)_8 = \sum_{i=-m}^{n-1} k_i \times 8^i$$

式中, n 表示整数部分的位数, m 表示小数部分位数, 8 表示基数, 8^i 为第 i 位的权, k_i 表示第 i 位的数字符号。利用上式,可以将任何一个八进制数转换为十进制数。

例如,八进制数 $(37.25)_8$ 可以表示为

$$(37.25)_8 = (3 \times 8^1 + 7 \times 8^0 + 2 \times 8^{-1} + 5 \times 8^{-2})_D = (31.328125)_D$$

十六进制的基数为 16,采用的 16 个数码为 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F,其中字母 A、B、C、D、E、F 分别表示十进制的 10、11、12、13、14、15,进位规则为“逢十六进一”。十六进制用下标“H”或“16”表示。任何一个十六进制数 N 可以表示为

$$(N)_{16} = \sum_{i=-m}^{n-1} k_i \times 16^i$$

式中, n 表示整数部分的位数, m 表示小数部分位数, 16 表示基数, 16^i 为第 i 位的权, k_i 表示第 i 位的数字符号。利用上式,可以将任何一个十六进制数转换为十进制数。

例如,十六进制数 $(37.25)_H$ 可以表示为

$$\begin{aligned} (3FC.69)_H &= (3 \times 16^2 + 15 \times 16^1 + 11 \times 16^0 + 6 \times 16^{-1} + 9 \times 16^{-2})_D \\ &= (1019.41015625)_D \end{aligned}$$

为便于对照,将十进制、二进制、八进制及十六进制之间的关系列于表 1.2 中。

表 1.2 几种进制数之间的对应关系

十进制数	二进制数	八进制数	十六进制数
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

1.2.2 数制转换

1. 其他进制数转换为十进制数

其他进制数转换为十进制数时，只需将该进制数用其基数和权写成多项式展开的形式，就能计算得到等值的十进制数。该方法如前面所述，这里不再重复。

2. 二进制数与八进制数之间的转换

1 位八进制数的 8 个数码正好对应于 3 位二进制数的 8 种不同组合。利用这种对应关系，可以很方便地实现八进制数与二进制数之间的相互转换。

二进制数转换为八进制数的方法是：以小数点为界，将二进制数的整数部分从低位开始，小数部分从高位开始，每 3 位分成一组，头尾不足 3 位的补 0，然后将每组的 3 位二进制数转换为 1 位八进制数。

例如，将二进制数 11110110.1011 转换为八进制数。

$$\begin{array}{ccccccc} 011 & 110 & 110 & . & 101 & 100 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 3 & 6 & 6 & . & 5 & 4 \end{array}$$

所以， $(11110110.1011)_2 = (366.54)_8$ 。

八进制数转换为二进制数的方法是：将每 1 位八进制数用 3 位二进制数表示即可。

例如，将八进制数 725.46 转化为二进制数。

$$\begin{array}{ccccc} 7 & 2 & 5 & . & 4 & 6 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 111 & 010 & 101 & . & 100 & 110 \end{array}$$

所以, $(725.46)_8 = (111010101.10011)_2$ 。

3. 二进制数与十六进制数之间的转换

1 位十六进制数的 16 个数码正好对应于 4 位二进制数的 16 种不同组合。利用这种对应关系, 可以很方便地实现十六进制数与二进制数之间的相互转换。

二进制数转换为十六进制数的方法是: 以小数点为界, 将二进制数的整数部分从低位开始, 小数部分从高位开始, 每 4 位分成一组, 头尾不足 4 位的补 0, 然后将每组的 4 位二进制数转换为 1 位十六进制数。

例如, 将二进制数 11110110.1011 转换为八进制数。

$$\begin{array}{ccc} \underline{1111} & \underline{0110} & \underline{1011} \\ \downarrow & \downarrow & \downarrow \\ F & 6 & B \end{array}$$

所以, $(11110110.1011)_2 = (F6.B)_{16}$ 。

十六进制数转换为二进制数的方法是: 将每 1 位八进制数用 4 位二进制数表示即可。

例如, 将十六进制数 3DF.C8 转化为二进制数。

$$\begin{array}{ccccc} 3 & D & F & C & 8 \\ \downarrow & \downarrow & \downarrow & \downarrow & \downarrow \\ \underline{0011} & \underline{1101} & \underline{1111} & \underline{1100} & \underline{1000} \end{array}$$

所以, $(3DF.C8)_{16} = (1111011111.11001)_2$ 。

4. 十进制数转换为其他进制数

将十进制转换为其他进制数时, 可以将整数部分和小数部分分别进行转换, 最后合并转换结果。将十进制整数部分转换为其他进制数一般采用基数除法, 也称除基取余法。将十进制整数转换为 N 进制整数, 其方法是将十进制整数连续除以 N 进制的基数 N , 直到商为 0 为止, 求得各次的余数, 然后将各余数换成 N 进制中的数码, 最后按照并列表示法将先得到的余数列在低位, 后得到的余数列在高位, 即得到 N 进制的整数。

例 1-1 将十进制数 30 分别转换为二进制、八进制和十六进制数。

解 (1) 将十进制整数 30 转换为二进制数。30 除以基数 2, 得商 15 及最低位的余数 0; 再将商 15 除以基数 2, 得商 7 及次低位的余数 1; 如此反复进行下去, 直到最后商为 0 及最高位的余数 1 为止。转换过程可用短除法表示。

2	30	余数	低位
2	15	 0	↑
2	7	 1	
2	3	 1	
2	1	 1	
	0	 1	
			高位

所以, $(30)_{10} = (11110)_2$ 。

(2) 将十进制整数 30 转换为八进制数。30 除以基数 8, 得商 3 及最低位的余数 6; 再将商 3 除以基数 8, 得商 0 及次低位的余数 3。转换过程可用短除法表示。

$$\begin{array}{r|l}
 8 & 30 \\
 \hline
 8 & 3 \cdots \cdots 6 \\
 & 0 \cdots \cdots 3
 \end{array}
 \begin{array}{l}
 \text{余数} \quad \text{低位} \\
 \uparrow \\
 \text{高位}
 \end{array}$$

所以, $(30)_{10} = (36)_8$ 。

(3) 将十进制整数 30 转换为十六进制数。30 除以基数 16, 得商 1 及最低位的余数 14; 再将商 1 除以基数 16, 得商 0 及次低位的余数 1。转换过程可用短除法表示。

$$\begin{array}{r|l}
 16 & 30 \\
 \hline
 16 & 1 \cdots \cdots 14(E) \\
 & 0 \cdots \cdots 1
 \end{array}
 \begin{array}{l}
 \text{余数} \quad \text{低位} \\
 \uparrow \\
 \text{高位}
 \end{array}$$

所以, $(30)_{10} = (1E)_{16}$ 。

将十进制小数部分转换为其他进制数一般采用基数乘法, 也称乘基取整法。设将十进制小数部分转换为 N 进制整数, 其方法是将十进制小数连续乘以 N 进制的基数 N , 直到积的小数部分为 0 或达到所需精度要求为止, 求得各次乘积的整数部分, 然后将各整数换成 N 进制中的数码, 最后按照并列表示法将先得到的整数列在高位, 后得到的整数列在低位, 即得到 N 进制的小数。

例 1-2 将十进制数 0.8125 分别转换为二进制、八进制和十六进制数(保留小数点后四位)。

解 (1) 将十进制小数 0.8125 转换为二进制数。0.8125 乘以基数 2, 得积 1.625, 整数部分的 1 即为二进制小数的十分位; 再将小数部分的 0.6250 乘以基数 2, 得积 1.2500, 整数部分的 1 即为二进制小数的百分位; 如此反复进行下去, 直到积的小数部分为 0 或达到所需精度要求为止。转换过程如下:

$$\begin{array}{r}
 0.8125 \\
 \times 2 \\
 \hline
 1.6250 \cdots \cdots 1 \\
 0.6250 \\
 \times 2 \\
 \hline
 1.2500 \cdots \cdots 1 \\
 0.2500 \\
 \times 2 \\
 \hline
 0.5000 \cdots \cdots 0 \\
 0.5000 \\
 \times 2 \\
 \hline
 1.0000 \cdots \cdots 1
 \end{array}
 \begin{array}{l}
 \text{整数} \quad \text{高位} \\
 \downarrow \\
 \text{低位}
 \end{array}$$

所以, $(0.8125)_{10} = (0.1101)_2$ 。

(2) 将十进制小数 0.8125 转换为八进制数。0.8125 乘以基数 8, 得积 6.5000, 整数部

分的 6 即为八进制小数的十分位；再将小数部分的 0.5000 乘以基数 8，得积 4.0000，整数部分的 4 即为八进制小数的百分位。转换过程如下：

$$\begin{array}{rcl}
 0.8125 & & \\
 \times 8 & \text{整数} & \text{高位} \\
 \hline
 6.5000 & \cdots \cdots 6 & \downarrow \\
 0.5000 & & \\
 \times 8 & & \\
 \hline
 4.0000 & \cdots \cdots 4 & \downarrow \text{低位}
 \end{array}$$

所以， $(0.8125)_{10} = (0.64)_8$ 。

(3) 将十进制小数 0.8125 转换为十六进制数。0.8125 乘以基数 16，得积 13.0000，整数部分的 13 即为十六进制小数的十分位。转换过程如下：

$$\begin{array}{rcl}
 0.8125 & & \\
 \times 16 & \text{整数} & \\
 \hline
 13.0000 & \cdots \cdots 13(D) &
 \end{array}$$

所以， $(0.8125)_{10} = (0.D)_{16}$ 。

1.2.3 二进制算术运算及编码

1. 二进制算术运算的特点

当两个二进制数码表示两个数量大小时，它们之间可以进行数值运算，这种运算称为算术运算。

二进制算术运算和十进制算术运算的规则基本相同，唯一的区别在于二进制数是“逢二进一”，而不是十进制数的“逢十进一”。

例如，两个二进制数 1001 和 0101 的算术运算如下：

加法运算 $ \begin{array}{r} 1001 \\ + 0101 \\ \hline 1110 \end{array} $	减法运算 $ \begin{array}{r} 1001 \\ - 0101 \\ \hline 0100 \end{array} $
乘法运算 $ \begin{array}{r} 1001 \\ \times 0101 \\ \hline 1001 \\ 0000 \\ 1001 \\ 0000 \\ \hline 0101101 \end{array} $	除法运算 $ \begin{array}{r} 1.101 \\ 0101 \overline{) 1001} \\ \underline{0101} \\ 1000 \\ \underline{0101} \\ 1100 \\ \underline{0101} \\ 111 \end{array} $

二进制算术运算具有以下两个特点：

(1) 二进制的乘法运算可以通过若干次的“被乘数(或 0)左移 1 位”和“被乘数(或 0)与部分积相加”这两种操作完成。

(2) 二进制数的除法运算能通过若干次的“除数右移1位”和“从被除数或余数中减去除数”这两种操作完成。

2. 原码、反码、补码

为了方便计算,计算机中并不直接使用二进制数,而是使用二进制编码来表示数字。二进制编码有原码、反码及补码。

(1) 原码:二进制数的正、负表示方法通常采用的是在二进制数的前面增加一位符号位。符号位为0表示这个数是正数,符号位为1表示这个数是负数。这种形式的数称为原码。

例如:带符号位二进制数00011010表示十进制的+26,10011010表示十进制的-26。

(2) 反码:如果是正数,则表示方法和原码一样;如果是负数,则保留符号位1,然后将这个数字的原码按照每位取反,即得到这个数字的反码表示形式。

例如:带符号位二进制数00011010的反码为00011010,10011010的反码为11100101。

(3) 补码:如果是正数,则表示方法和原码一样;如果是负数,则数字的反码加上1(相当于将原码数值位取反然后在最低位加1),就得到这个数字的补码表示形式。

例1-3 写出带符号的二进制数00101101(+45)和10101101(-45)的反码和补码。

解	原码	反码	补码
	00101101	00101101	00101101
	10101101	11010010	11010011

在做减法运算时,如果两个数是用原码表示的,则首先需要比较两数绝对值的大小,然后以绝对值大的一个作为被减数,绝对值小的一个作为减数,求出差值,并以绝对值大的一个数的符号作为差值的符号。这个操作过程比较麻烦,而且需要使用数值比较电路和减法运算电路。

如果用两数的补码相加代替上述减法运算,则计算过程中就无需使用数值比较电路和减法运算电路了,从而使减法运算器的电路结构大为简化。在舍弃进位的条件下,减去某个数可以用加上它的补码来代替。

例如:1011-0111=0100的减法运算,在舍弃进位的条件下,可以用1011+1001=0100的加法运算代替。

1001是0111对模16的补码。

例1-4 用二进制补码运算求出13+10、13-10、-13+10、-13-10。

解	+13	001101		+13	001101
	+10	001010		-10	110110
	+23	010111		+3(1)000011	
	-13	110011		-13	110011
	+10	001010		-10	110110
	-3	111101		-23(1)101001	

3. 二一十进制编码

在数字电子计算机中,十进制数除了转换成二进制数参加运算外,还可以直接用十进制数进行输入和运算。其方法是将十进制的10个数字符号分别用4位二进制代码来表示,