

集成电路载波机

(专题译丛)

“集成电路载波机”编译组

一九七一年七月

毛 主 席 语 录

中国人民有志气，有能力，一定要在不远的将来，赶上和超过世界先进水平。

外国有的，我们要有，外国没有的，我们也要有。

洋为中用。

说 明

在伟大领袖毛主席的英明领导下，我们伟大社会主义祖国的通信事业正在飞跃发展。用战无不胜的毛泽东思想武装起来的**中国人民有志气，有能力，一定要在不远的将来，赶上和超过世界先进水平。**

为了了解国外集成电路载波机发展情况，遵照伟大领袖毛主席“**洋为中用**”的伟大教导，我们选择了部分国外有关集成电路载波机方面的资料，现汇编出版，供同志们参考。

由于这些资料来源于资本主义国家，吹嘘之处一定很多，我们应遵循伟大领袖毛主席关于“**批判地吸收外国文化**”的伟大教导，把它**分解为精华和糟粕两部分，然后排泄其糟粕，吸收其精华，才能对我们的身体有益，决不能生吞活剥地毫无批判地吸收。**

由于我们活学活用毛泽东思想不够，业务水平有限，编译错误之处。请批评指正。

编 译 者

1971. 7.

目 录

一、集成电路载波机	(1)
二、薄膜集成电路载波机应用	(5)
三、半导体集成电路载波回授放大器设计考察	(10)
四、半导体集成电路载波线性放大器	(16)
五、集成电路载波机负回授放大器实际设计	(18)
六、集成电路交换机	(23)
七、放大器特性和元件误差关系	(29)
八、照相腐蚀薄膜电路	(38)
九、深水海底电缆增音机用的硅平面三极管和二极管要求	(43)

集成电路载波机

传输设备按功能可分语音、数据或电视等信息换成传输信息（或把传输信息换成语音、数据和电视信息）设备和传输变换信息的增音机设备二类。

若变换信息方法分类，可分以模拟技术为基础的频率分割方式和以数字技术发展起来的PCM（脉码调制）方式二种，本文叙述载波机采用频率分割法。

从集成电路发展过程，来考察主要以美帝军用机器小型化研制发展情况，就可看到今后电子机器通讯线路网络上使用集成电路潜力很大。

对于现有技术水平的传输机器来说，多方面考察集成电路应用是个难题，本文只是阐述在机器上集成电路应用基本考虑方法^[1]，并举2~3个实例加以说明。

采用集成电路目的

1. 高性能化

采用集成电路带来高性能有二个。一个是电路小型化随之而来高速化和高频化，另一个是机器可靠性提高。特别作为军用机器和火箭运载工具传输设备不仅要求机器非常小，而且要求绝对可靠，对于这二点必须要特别考虑周到。

提高脉冲速度高速化是指线路本身体积很小，伴随而来互相连接距离大大缩短，LC寄生性减小，传输时间缩短。所以容易实现超带宽传输回授放大器，高速脉冲电路和集中参数微波电路，因此预料可能出现一种全新的传输方法。

可靠性提高尤其在采用集成电路时，线路连接点数量减少，线路元件制作自动化，每个产品质量都实现了标准化。例如薄膜电阻器可靠性和稳定性都比以往电阻器好，并获得在海底增音机中可能使用的良好评价^[2]。

2. 经济化

传输方式经济化主要是指制造、使用和维修简易方便，成本低廉，集成电路带来的高性能化和小型化必然会获得经济化。集成电路经济化要考虑机器制造上经济化和机器使用上经济化。

由于集成电路自动生产化，因此电路本身成本低廉，装配效率提高。伴随而来单元间接线架，接

插件和各种机械零件都会减少，因此制造上必然会经济化。

由于体积小、重量轻，装配面积节省，可靠性就提高，结果维修容易，备件数量和管理工作减少，因此机器使用上就经济化。

机器制造上和机器运用上采用集成电路而带来经济化，特别适用在传输信息机器，而且也适用于其它一般电子机器。

3. 小型化

体积小、重量轻是集成电路特点之一，采用集成电路必然会想到设备小型化问题。

传输设备小型化分二类，一类是终端机（例：载波机），一类是辅助机（例：增音机），二者体积都很大，例如载波机话路变频单元上，每个音频通路都需一组调制器和解调器，若多路通讯，占用面积就很大，所以一定要小型化。

总之将来用有源元件装配传输线路时，可能出现新的传输方式。

由于电路集成化，就更促使了上述设备小型化。最终必然会降低成本，小型化程度取决于合理成本。

在传输设备上对集成电路几点要求

集成电路应用于传输机器时，应满足传输机器特性各种要求，其程度取决于采用集成电路形式。可靠性和成本等一般要求与其它电子机器同，此外，传输设备还应着重做到下列几点：

1. 部件种类

首先从需要部件种类来看，不可能使所有部件都做到集成电路化。一般来说，传输信息时，大多采用模拟信号，频率范围从直流数百MHz到达更高频率范围。

传输设备线路上频率可以有选择性（或有传输带宽内振幅和相位特性等效的网络），并且使用性能很高的放大器。图1为话路变频单元滤波器特性^[3]。这种电路使用高精度电容器和线圈，但放大器上要使大容量电容器和变压器做成集成电路化是有困难的，因此今后小型化整机设备必将由集成电路部件和原有部件混合组成。

2. 特性

电路设计时,对元件数值范围和精度往往要求严格。图1滤波器和电容器精度必须要 $\pm 0.3\%$,其特性与集成电路采用形式有关,并且它还是一个基准特性。

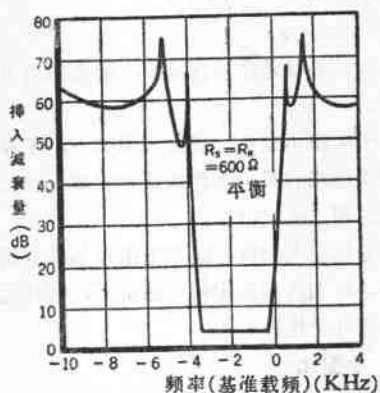


图1 话路变频单元用的滤波器特性实例

3. 集成电路形状

根据上述理由,集成电路需要有许多形式,但不易做到,例如微型集成电路系列化就很困难。因此部分电路要求单独形式,同时又要求效率高。

4. 使用方便

传输设备实际制作时,为了制造、使用和维护方便,必须要有调节,测量用的可变机构和测量端等设备,采用集成电路时,不应妨害调节测量功能。

载波终端机

1. 载波终端机集成电路化问题

上述介绍的集成电路化载波终端机,音频载波互相变频单元通常都装在局内,性能很好。

藉晶体管化和滤波器的改善,频率分割多路载波话路变频单元就可逐渐做成小型化。

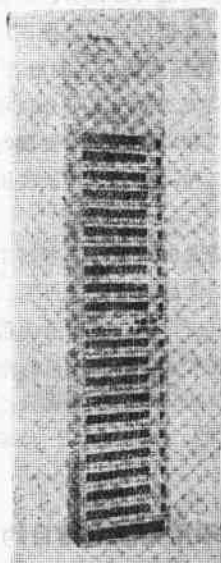
频率分割单元上,电阻和晶体管集成化比较容易,但滤波器和变压器体积仍很大,故迫切期望磁性材料,有机薄膜介质,机械振动子等改进和有关技术的进步。

2. 话路变频单元实例

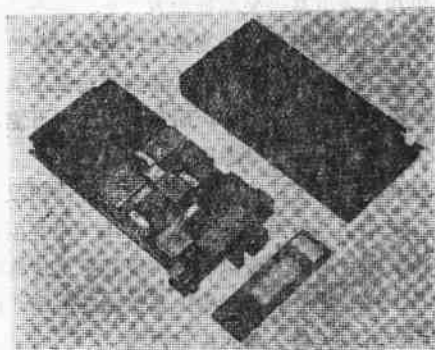
照片1为最新240路话路变频单元,除应用薄膜集成电路外,还采用机械滤波器,小形水银接点继电器,由于采用适应于集成电路设计法,因此这个240路变频单元已成为世界上体积最小,性能最好的设备。

机架高度与标准架(2750×520×225mm)同,内装240路话路分路单元。其体积大致等于晶体管化60路话路四分之一。

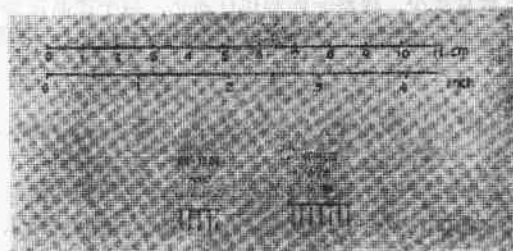
照片2话路变频单元,内除有音频和拨号盘信号的发送接收滤波器,放大器,调制器,解调器和继电器电路外,还装有使用和维护所需要的可变机构和测量端。照片3为薄膜集成电路变频单元竖起时尺寸,引出线分5个头和7个头二种,在集成电路板上使用钼薄膜材料和半导体部件。



照片1 240路话路变频单元机架



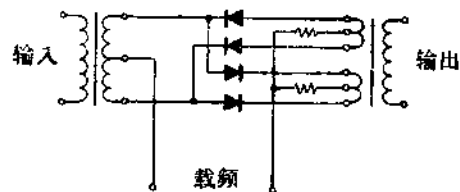
照片2 话路变频单元(白色部分是薄膜集成电路)



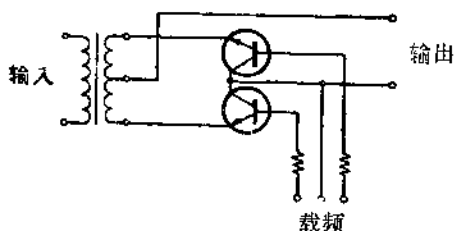
照片3 薄膜电路单元

另外从电路设计来看,即使半导体元件数量增加,也应考虑减少用集成电路技术上不能制造的部

件。例如调制器和解调器。图2为载波设备上常用二极管调制器电路和本文话路变频单元上的晶体管调制器电路^[4]，二者比较，明显看出，使用一个晶体管就可能省一个变压器。在一个薄片上扩散二个基极和发射极，就等效于二个晶体管。



(a) 二极管调制器



(b) 晶体管调制器

图2 话路变频单元用的变频器电路二者比较

晶体管调制器特性有下列优点：

- (1) 载漏大幅度减低，滤波器防幅度就降低。
- (2) 载波功率降低。
- (3) 省去变压器后，改善了阻抗匹配。

本文话路设备的设计以薄膜电路为主，若用半导体集成电路，又要有新的考虑方法。

载波增音机

1. 载波增音机上集成电路问题

载波终端机上多路通讯各种信息新电缆进行传输，作补偿线路损耗用的增音机也应考虑尽可能采用集成电路。

通常有好几个增音机放在一个有限空间内（例如大城市街上人孔内），为了能长期工作不需维修，要求增音机高度可靠和稳定。另一方面，若考虑增音机电路功能，要求电缆特性均匀和自动增益控制等高度功能，但目前电路设计上还存在不少问题。

现在使用的设备采用单独部件高密度装配，今后将考虑有关电路性质问题，主要是考虑采用薄膜集成电路。

总之载波增音机构成电路方式有很多种，但采用集成电路是主要问题，海底增音机。超带宽同轴增音机结构方式和其它主要问题与上相同。

2. 超带宽同轴增音机

目前超带宽同轴增音机已做成12 MHz，现正在研制60 MHz，在这个频段上，为了去掉寄生效应和缩短回授电路，用集成电路很合适。

图3为每单位1 Cm的相位频率特性。通常在回授放大器上，为了保证不振荡，必须使 $\mu\beta$ 回路增益和相移离开振荡有一定富裕量。当考虑增音机为60 MHz时， $\mu\beta$ 特性对稳定性有重要影响，但在300 MHz上，电气长度1 Cm时，相移为 3.6° 。因此 $\mu\beta$ 回路长度缩短显然是重要技术问题。

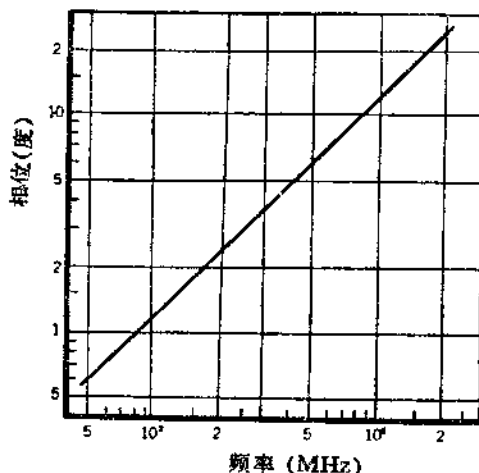


图3 信号传输时间时的相位

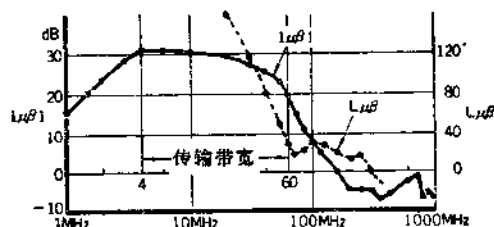


图4 回授放大器 $\mu\beta$ 特性实例

图5所示为1400 MHz带宽钽薄膜电路发射极接地三级放大器。共寄生影响藉计算机求出，结果计算值与实测值完全相符^[6]。今后发展趋势是在薄膜电路晶体管上采用梁式引线技术。

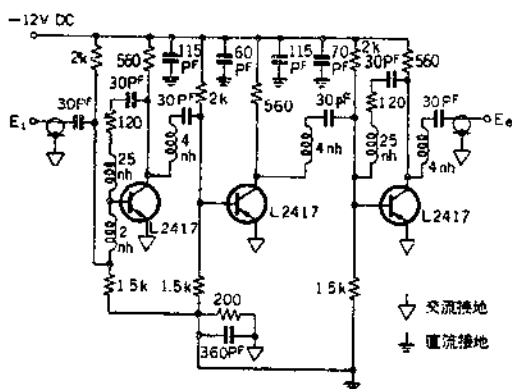


图5 超高频晶体管放大器电路结构

结 论^{[7][8]}

集成电路技术本身改进和把集成电路技术用在设备上是人们采用集成电路时经常关心的二个重要课题。

传输设备上采用集成电路时,最主要问题是如何对集成电路制造技术和各种机器要求诸特性所采用方式,电路和装配匹配问题。现在实际上采用的集成电路设备,部分是用薄膜集成电路或半导体集成电路代替以往常用电路,结果表明性能良好,在

集成电路传输设备特性,经济性和应用诸点都比过去优越,但现在还没有正式投入生产。

根据上述理由,为了使集成电路达到最大效果,期望把现有机器设备采用新方式(或新设备)。今后发展上要很好注意利用集成电路技术特点逐渐制作出新方式和新设备。

参 考 文 献

- [1] J. A. Morton; B. L. R., 44, 9, p. 290 (Oct.—Nov. 1966).
- [2] RWBerry et al; IEEE Trans. CP-11, 2, p. 86 (June 1964).
- [3] FHBlecher et al; B. S. T. J., 41, 1, p. 321 (Jan. 1962).
- [4] 杉崎他; 信学会通信方式研究(昭40—06).
- [5] 田中他; 昭42信学会大, 1074.
- [6] W. J. Pendergast et al; NEREM Rec. 7, p. 126 (1965).
- [7] J. J. Suran et al; Proc. IEEE, 52, 12, p. 1661 (Dec. 1964).
- [8] J. H. Mulligan; IEEE Trans., CP-10, 5, p. 323 (Sept. 1963).

译自“搬送通信装置”一文,电子技术(日文) 1968.1.P.117~120

薄膜集成电路载波机应用

序 言

本文阐述薄膜 IC (集成电路) 载波机优点, 并具体介绍 IC 载波机特性, 应用结构和新线路技术。

目前载波机着重研制频率分割多路通讯, 但最近以电子计算机为中心的信息革命使载波线路传输性质起了很大变化, 现在线路传输中数据和电视传输占了重要地位。

从信息传输方式来看, FDM (频率分割调制) 和 PCM (脉冲编码调制) 综合通信网络是今后发展主要趋势, 前者随着带宽扩大, 通话路数增加。后者是一种新的传输方式, 现在已达到实用阶段。

传输系统进展与晶体管不断改进分不开, 但对于未来超多路传输系统来说, 从要求可靠性高, 成本低和尺寸小来看, 就必须使用 IC 化。

从结构特性来看, 载波机既可用半导体 IC 化逻辑电路, 也可用薄膜或混合 IC 化实现^[1,2]。

薄膜 IC 载波机特点^[3]

电阻、电容等无源元件 IC 化时, 其特性 (电气特性, 可靠性) 与分立元件间或者还比分立元件好, 因此 IC 化载波机电路精度高和稳定性好。

1. 元件特性

首先是元件参数范围和精度问题, 表 1 为薄膜电阻典型特性, 表 2 为薄膜电容典型特性^[4], 为了作一比较, 表 1 和表 2 分别附上半导体电阻电容特性^[5], 从上述表中明显看出, 无源元件参数范围宽, 精度高和温度系数好, 对于 FDM 和脉冲通信典型 PCM 来说, 无源元件特性很重要。

表 1. 为 各 种 电 阻 特 性

	种 类	电 阻 值 范 围 (Ω)	面 积 电 阻 ($\Omega/\square$)	温 度 特 性 (ppm/ $^{\circ}\text{C}$)	功 率 容 量 (mW/mm ²)	精 度 (%)
薄 膜 I C	镍铬耐热合金	10~数100 K Ω	50~300	< ± 100	20	$\pm 0.01 \sim \pm 5$
	钽	10~10 ⁵	10~100	< ± 200	30	$\pm 0.01 \sim \pm 1$
	氮化钽	10~3 $\times 10^5$	< 200	-40 ~ -110	30~50	$\pm 0.01 \sim \pm 1$
半 导 体 I C	硅	10~3 $\times 10^4$	200(基极层) 2.5(发射极层)	+500 ~ +2000	170	± 15

表 2. 为 各 电 容 特 性

	种 类	静电容范围 (pF)	温度系数 (ppm/ $^{\circ}\text{C}$)	Q 值	电容精度 (%)	电 容 ($\mu\text{F}/\text{cm}^2$)	最高使用电压 (V)
薄 膜 I C	一氧化硅(SiO)	10~10 ³	100	100(1KHz) 24(70MHz)	± 10	< 1	80
	二氧化硅(SiO ₂)	10~10 ³	< 100	1000(1KHz) 300(30MHz)	± 10	< 1	100
	氧化钽(Ta ₂ O ₅)(I)	5 $\times 10^2$ ~ 10 ⁵	200~1000	200(1KHz) 25(1MHz)	$\pm 5 \sim 10$	5.5	100
	氧化钽(Ta ₂ O ₅)(II)	5 $\times 10^2$ ~ 10 ³	200~1000	25(5KHz)	$\pm 5 \sim 10$	5.5	100
	二氧化钛(TiO ₂)	5 $\times 10^2$ ~ 10 ⁵	800	20(1KHz)	± 5		100
	氧化铝(Al ₂ O ₃)	10~10 ³	400	2(1KHz)	± 5		
半 导 体 I C	硅(PN结)	~300	< 50	1~10	± 20	0.03	20

附注: pp_m = 百万分率 (10⁻⁶)

2. 元件可靠性

薄膜 IC 可靠性可从元件本身可靠性和连接点二方面来考察, 图 1 为分立元件电阻连接点情况, 每一边有 4 个点 (即碳膜电阻和触点电极, 触点电极和引线头, 引线头和引出线, 然后一端通到电路连接端), 一个电阻共有八个接点, 元件故障往往由此产生, 这种不连续面 (特别钽薄膜连接同样材料做成的电阻和导电部分) 与集成无关。

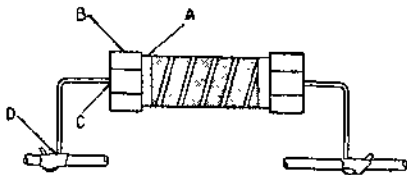


图1 碳膜电阻结构

其次元件本身稳定性要改善, 图 2 为各种电阻负载寿命特性, 但耐热大的基片上使用钽薄膜电阻时, 其稳定性比通常元件好^[6]。

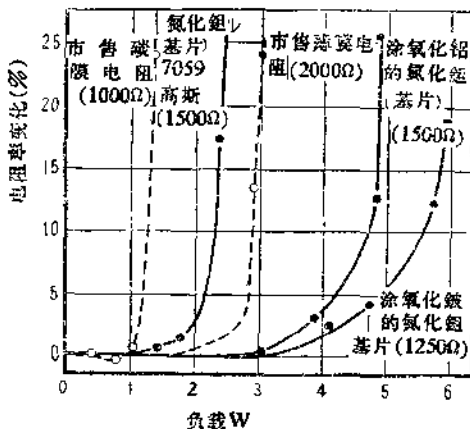


图2 各种电阻负载特性

载波机一般要求寿命为 20 年, 故对元件可靠性要求很严格, 所以采用 IC 化是保证可靠性重要措施之一。

3. 高频特性

用薄膜化可以大大改善高频特性, 除能减小串连电感或元件间杂散电容外, 薄膜元件是平面形状, 再加上用精度高的掩膜做电路, 所以元件形状和相互位置都是标准化, 寄生效应小, 容易补偿, 薄膜 IC 化试制实例在微波范围已有很多报导^[7], 对于载波机来说, 宽频带和高速化也成为重要关键。

4. 尺寸

载波机与宇宙机器和携带机器不同, 它并不要求

求体积一定要小, 但现在也要求小型化, 目的是为了安装容易和改善高频特性, 并且成本也能降低。

5. 成本

薄膜 IC 化成本降低应从各元件和集成化二方面来考察, 本文考察因集成化而导致成本降低情况。

现考察薄膜 IC 化 12 个元件与 12 个分立元件成本比较情况, 设分立元件 C (成本) 为 20% (每个元件成本为 0.6C), 元件安装 (与集成化无关) C 为 50% (每个成本 0.5), 二者相加为 18C, 而 IC 12 个元件 (即外部 12 根引出线) C 为 10.1C, 二者相比, 后者 C 降低 45%^[8], 表 3 为二者 C 的具体比较。

此表仅是无源元件比较, 若再考察分立元件与混合 IC 化芯片状晶体管比较情况, 则后者成本还要大大降低。

表 3. 为分立元件和 IC 化成本比较

(A) 12 个分立元件时	
元件成本	12C
元件安装连接成本	6C
计	18C
(B) 12 个 IC 化外部引出线时	
元件成本	7.2C
引出线成本	2.4C
IC 安装, 连接成本	0.5C
计	10.1C

载波机实例

1. FDM (频率分割调制) 载波

FDM 终端机以 12 个话路为基群来做话路变换单元, 目前市上需要量很大, 因此首先要考虑采用 IC 化。

1967 年美帝贝尔公司首先在 A-5 形话路变频单元上试用钽薄膜 RC 电路。

这种电路 (如图 3 所示) 由 10 个电阻和 2 个电容构成, 每个电阻值在 65~5000Ω 范围, 每个电容为 0.02 μF, 电路上使用调制器和滤波器耦合网络, 整个电路都做在玻璃基片上^[9]。

日本 IC 化话路变频单元已达到实用阶段, 它是目前世界上体积最小而性能又高的单元, 图 4 为其方框图, 图中小方框内画有斜线者表示这部分器件 (放大器, 调制器, 开关电路和电阻衰减器) 已 IC 化^[10]。

照片 1 为多孔陶瓷基片 IC 结构, 圈内电阻用

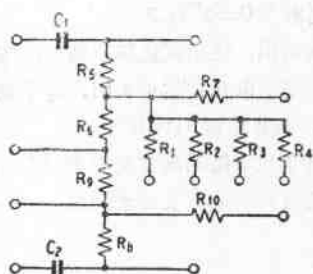


图3 A-5 形路路变频单元用的RC电路

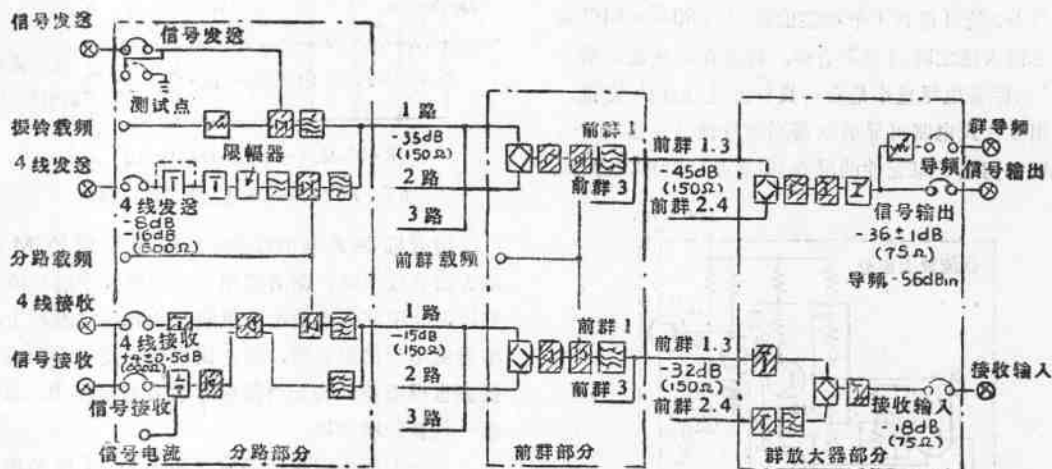


图4 新路路变频单元方框图

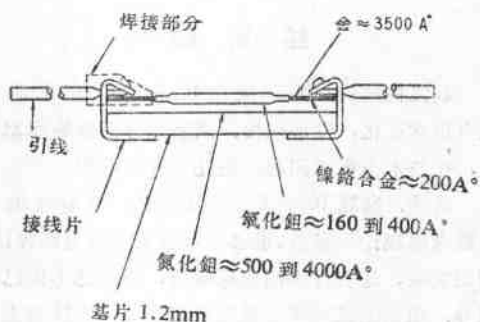


图5 海底增音机用钼薄膜结构

钼薄膜，电阻值在 $20\Omega \sim 100k\Omega$ 之间，最小电路幅度为 100μ ，此结构与其说是为了小型化，还不如说是为了可靠性和成本，晶体管做在金属壳上（微帽形），然后装在集成电路基片上。

海底电缆增音机使用单位钼薄膜电阻，集成化增音机制作即将提到日程上来，通常载波机中海底增音机要求可靠性最高，故采用钼电容^[11]。

增音机使用前，首先要对基片材料，薄膜厚度，电路图案尺寸和电阻表面氧化膜厚度参数作出试验评价，结果表明，兰宝石基片上电阻稳定性最高，

而且 $5 \sim 10\Omega/\square$ 厚膜电阻稳定性要比薄膜差一些，因此最后使用兰宝石基片层电阻为 $5 \sim 50\Omega/\square$ 和最小电路幅度为 200μ 的电阻，图5为海底增音机电阻大致结构^[12]。

目前增音机研制正在向宽频带增加信息传输量发展，为此也拟用薄膜IC。

当前要求做10800路的60MC频带载波机，为了要做成60MC回授放大器，必须规定1000MC附近特性，所以电路内信号传输时间的相位倒相和寄生影响必须尽可能小，根据上述探讨，就更需要采用薄膜IC。



(a) 成品图



(b) 电路图



(c) 外形

照片1. 薄膜电路化新路路变频单元

2. PCM(脉码调制)终端机

PCM 终端机模拟数字变换部分可以使用薄膜 IC, 这是 PCM 最大特点, 本文阐述贝尔研究所 224Mb/s PCM 机器上^[13]高速运算放大器和过载电路网络, PCM 机器使用高速编码化的级联形编码器和高速运算放大器, 为了使这放大器在振幅比较时得到的实际误差小, 很需要有良好的瞬态响应, 为此必须籍 6 个十进位得到下降 6dB/oct 的高频渐近特性, 为了实现这种特性, 在图 6 中高增益直流放大器和高频放大器并联, 用 100KC 输入到二个放大器上, 就可得到 1 个增益的频率为 80~90MC 和步进输入稳定时间为 2 毫秒, 特别在高频放大器上 LC 元件寄生尽量小是获得良好渐近特性的关键, 采用多片式电路可显著改善高频特性已有报导^[14], 而现在用电子束元件的混合 IC 也是一种解决办法。

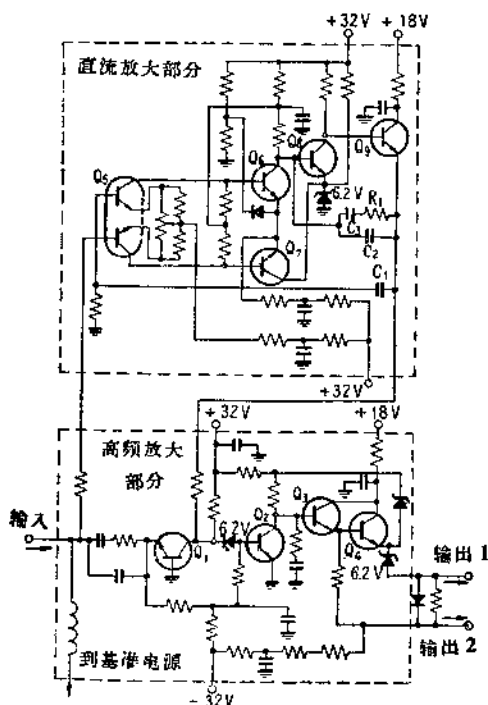


图6 PCM编码器用超宽带运算放大器电路结构

其次是在过负载电阻电路网络上使用 9 个毕特 PCM 译码器, 图 7 为 PCM 译码器用过负载电阻电路网络, 这种电阻要求精度高, 稳定性好, 此外, 还要求高频特性好。

也就是说, 图 6 梯形网络电阻 (r , r^+) 要求精度为 $\pm 0.1\%$, 此外, 通过 20K Ω 电阻供给电流所引起的起始偏差和电路内温度差值要求在 0.015% 以内, 老化差值在 0.017 以内, 串联感电在 40nH 以

下, 并联电容在 0.6pF 以下。

在本实例中, 使用氮化铝薄膜电阻与通常金属膜电阻和线绕电阻比较结果表明, 对于量子化杂音量 3dB 时, 杂音降低 1.6dB^[15]。

这种过负载电阻网络实现与 PCM 方式设计有关, 目前已成为一个重要技术问题。

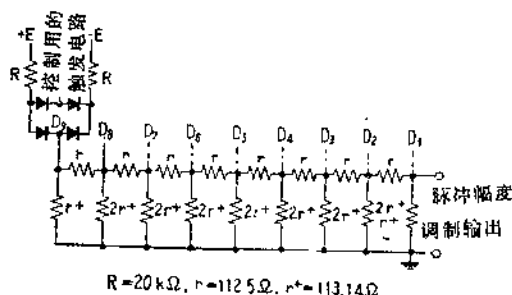


图7 PCM译码器用过负载电路网络

增音机 24 路与中容量话路或超高速 PCM 研制方法有些不同, 前者适用于大城市中继线或近郊区, 为了使大多数增音机装在人孔内或电杆上, 增音机小形化很重要, 随之而来功率消耗小和成本低廉也很重要, 为此目前应考虑采用薄膜 IC 来研制一种新的增音机。

另一方面中容量话路或超高速 PCM 用的增音机与 FDM 宽带增音机同, 从高频特性着眼, 也应采用薄膜 IC。

结 束 语

载波机结构排列在采用 IC 化前和 IC 化后都没有很多变化, 发展较慢, 以前这方面报导寥寥无几, 在技术上很多问题, 正处在开发阶段。

其次, 薄膜 IC 使用范围很活跃, 今后从集中参数电路理论中来看, 很必要单独成立新电路理论, 若要实现, 还有许多问题应解决, 目前这方面已有报导, 根据上述就可设想未来薄膜 IC 设计动态。

一种是仍旧用薄膜平面结构二维元电路来实现, 用一块薄膜电路代替电阻电路网络, 图 8 就是未来电阻衰耗器网络形状^[16]。

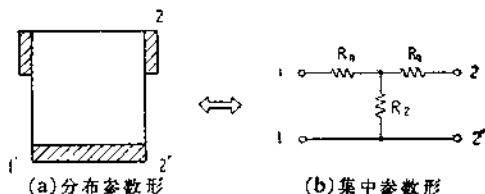


图8 薄膜电阻衰耗器

另一种是用薄膜做成 RC 分布参数电路, 用一块薄膜做成一个电路单元, 现在这种分布元件合成电路网络理论很受人们注意, 图9特性电路网络合成法目前已有报导^[17]。这方面发展是今后人们所期望的, 尤其对波形传输电路应用等很感兴趣。

目前 IC 化处在初期阶段, 而今后考虑迅速扩大通信系统能力是个关键。薄膜 IC 化秘密现在还未彻底研究清楚, 使用潜力很大, 今后有待进一步研究开发。

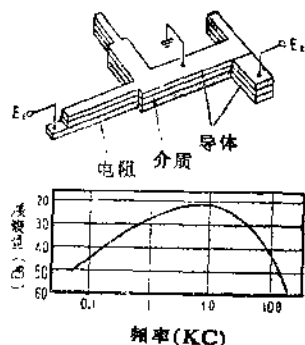


图9 RC分布参数元件结构和特性

参 考 文 献

- [1] 中村, 佐佐木; 电子技术, 10, 1, p. 117. (昭43-01)。
- [2] 中村, 佐佐木; 昭43 连合大会, S8. 2。
- [3] 菅田, 原留编; 混成集和回路, 工业调查会。(昭43.)

[4] 冈本; NEC日本电气技报, 88, p. 36 (昭43-04.)

[5] H. A. Jooker and M. W. Bodnar; The Western Electric Engineer, 11, 4, p. 52 (Dec. 1967).

[6] D. A. Mclean, N. Schwartz and E. D. Tidd; Proc. IEEE, 52, 12, p. 1450 (Dec. 1964).

[7] J. E. Dalley; 1967 IEEE Internat. Conv. Record, 15, 6, p. 30 (1967).

[8] H. A. Stone; Microminiaturization, Pergamon press (1962), p. 186.

[9] R. W. Berry; Bell. Lab. Record, 41, 2, p. 46 (Feb. 1963).

[10] M. Sugisaki; K. Fujimoto, H. Sasaki and S. Yoshiharh; 1968 IEEE Internat. Conf. on Com. 4, p. 203 (1968).

[11] J. A. Wahl and M. C. Wooley; Bell Lab Record, 45, 6, p. 180 (June 1967).

[12] R. W. Berry, W. H. Jackson, G. I. Parisi and A. H. Schafer; IEEE Trans. CP-11, 2, p. 86 (June, 1964).

[13] J. O. Edson and H. H. Henning; Bell System Tech. J. 44, 6, p. 1887 (Nov, 1965).

[14] F. D. Waldhmer; Electronics, 36, 22, p. 24 (May 31, 1963).

[15] W. H. Jackson and R. J. Moore; IEEE Trans. PMP-1, 1, p. 45 (June 1965).

[16] R. J. Dow; IEEE Trans. CP-10, 4, p. 147 (Dec. 1963).

[17] R. W. Wyndrum, Jr. and D. Mills; Bell Lab. Record, 43, 8, p. 328 (Sept. 1965).

译自“薄膜ICの搬送装置への应用”一文, 电子技术, (日文)1968, 12, PP60-64。

半导体集成电路载波回授放大器设计考察

1. 序 言

现在集成电路技术大致分薄膜集成电路和半导体集成电路二种,用薄膜集成电路时,由于无源电路元件在基片上做成绝缘层作为薄膜,故可认为分立元件电路间元件互相对应,因此分析薄膜集成电路时,不需要特殊考虑集成电路结构,仍可用通常电路分析方法。

但用半导体集成电路时,一个完整电路做在一块半导体晶片上,因此必须对下述二个问题作专门考察。

第一,电阻、电容等无源元件也是半导体的(实际上是硅),这种材料不易提炼,第二,为了使一个完整电路做在一个单晶片上,元件相互之间必须隔离,但这种隔离方法必须要考虑给电气特性带来影响。

用半导体集成电路实现放大器(特别是载波回授放大器)外部特性要求时,在设计上有些问题需要很好研究,这里主要是考察晶体管和电阻研制情况。

在晶体管上主要考察集电极区和基片间的寄生电容,并对各种元件隔离方法进行比较,探讨,根据电路高频特性的影响,就可知道这种技术极限。

为了便于考察电阻的高频特性,导入一个有寄生电容的等效电路,此外,通过实验应着重考察电阻

精度,电阻值非线性及其产生原因。

非线性是由于直流引出线的电压大小引起交流阻抗微小变化,故电路工作时就出现失真问题。

电阻值变化是由于电阻隔离结上反向偏压空间电荷层发生变化,为此考察电流通路断面积变化时,就可求出电阻值变化的理论值。根据上述,求出的计算值就能很好说明实测值。

电阻非线性失真率与晶体管实际测出的失真比较表明,前者是次要的,若试制放大器数据保证满足管子非线性要求,则电阻非线性在实用上就不要特别考虑,参考文献(1—3)对上述情况都有部分报导。

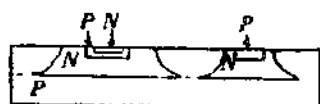
2. 元件隔离各种方法及有关电气特性等问题

若作为单块结构来考虑元件隔离方法时,大致可分PN结隔离和绝缘材料做成的二种隔离,前者是从制造工艺来采用的一些方法,关于制造方法本身在参考文献(4—6)已有报导,本文以下三节考察晶体管和电阻元件隔离方法及有关电气特性等问题。

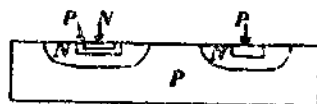
2.1 元件隔离诸方法

2.1.1 PN 隔离结

(1) 隔离扩散(参照图 1—I)



(I) 隔离扩散



(II) 三次扩散



(III) 外延技术



(IV) 介质隔离

(左边表示晶体管,右边表示电阻)

图1 各种隔离方法结构

早期半导体集成电路隔离方法是从N型硅二端扩散P型杂质,由于N型二端隔离面积大,在晶体管集电极相互间有很大电容(如下所述),因此高频特性显著恶化。

(2) 三次扩散(参照图1—II)

P型硅基片上对晶体管和电阻构成的N区扩散,由于使用高阻抗比作P型基片,隔离结面积比较宽,因此电容值可以小,但整个制造过程都从表面扩散,故元件设计受到限制。

(3) 外延技术(参照图1—III)

P型硅基片上用外延法形成N区,并且从表面扩散P型杂质,在用外延法之前,先扩散N型

杂质,因此在内部就有一层低阻层,现在制造方法都是标准化,其电容值与三次扩散时间。

2.1.2 介质隔离(参照图1—IV)

P区(作基片)和N区(晶体管和电阻)之间形成一层二氧化硅,由于元件间进行隔离,因此直流上也可完全绝缘,隔离层电容很小,在晶体管上用这种方法可以使寄生电容实际等于零。如图中电阻所示,由于N区和PN结进行隔离,因此寄生电容与其它场合同。

2.2 电气特性考察

表1为上述四种不同结构的晶体管,电阻电气特性比较结果^[1]。

表1 为各种隔离法比较

元 件 种 类 隔 离 方 法		晶 体 管			电 阻
		集 电 极 饱 和 电 阻	集电极基片间分布电容(注1)		分 布 电 容 (注2)
			底 面	侧 面	
结 隔 离	隔 离 扩 散	大	(PF) 10.1	(PF) 9.3	大
	三 次 扩 散	中	0.66	1.95	中
	外 延 技 术	小	1.8	2.0	小
介 质 隔 离		小	0	0	小

注1.此数值取自参考文献(1)

注2.根据N区杂质密度差得出。

上述几种隔离比较表明,晶体管寄生电容介质隔离比其它隔离方法好,但晶体管寄生电容为零时,高频特性不会明显改善,若考虑到制造工艺难易程度,可以用外延技术作为标准方法,根据上述,期望还可新的结构。

3. 电路元件特性

半导体晶体中形成的各电路元件特性无论与分

立元件如何不同,半导体集成电路仍是个重要技术问题,本文主要考察用外延法做成的元件特性。

3.1 晶体管

(1) 集电极串联电阻

集成电路化晶体管场合,由于集电极从上面引出,集电极区电流通路延长,集电极串联电阻就变大,它限制信号输出电平,故期望输出级晶体管上功率消耗很小,图1为用外延法做成的埋置层,图

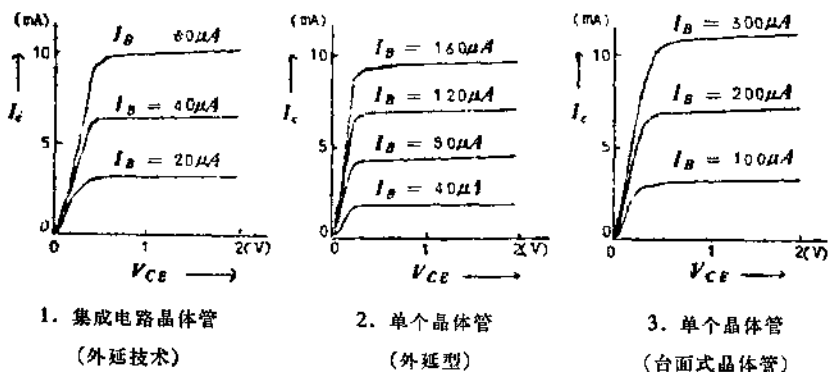


图2 晶体管静特性比较

2 为其特性, 单个外延晶体管特性稍差, 但与台面式晶体管特性大致相等。

(2) 集电极区寄生电容

用 PN 结隔离时, 集电极区和基片间加电容, 其值如表 1 如示。此寄生电容量是根据几个晶体管(而不是一个晶体管)得出, 集成化时必须采用相互耦合, 也就是说如图 3 (a) 最简单实例那样, 用二个晶体管做成集成电路, 这部分等效电路可以写成如图 3 (b) 第一近似值, 为了使基片阻抗比低, 或晶体管相互间距离大, 若屏蔽效应很好, C_{12} 应等于零, 但实际上基片屏蔽效应并不那么好, C_{12} 是用相对一边串联电容构成, C_{12} 、 C_{2s} 是对应于底面电容值测出^[2]。

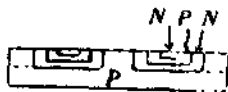


图 3 (a) 集成电路微型组件

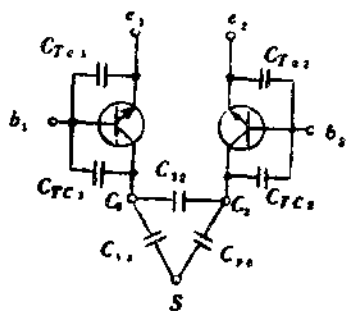


图 3 (b) 寄生电容等效电路

图 3 晶体管寄生电容

图 4 为发射极接地时用二个晶体管构成电路的寄生电容, 也就是说 C_{12} 在二级晶体管基极和集电极间和 C_{1s} 、 C_{2s} 在集电极和接地间分别并联于负载, 由于各级接地形式不同, 因此这种方法也有很多变化^[3]。

图 5 为发射极接地放大器, 截止频率(W_1)

$$W_1^{-1} = W_{e1}^{-1} + W_{e2}^{-1} \quad (1)$$

式中 $W_{e1}^{-1} = \gamma L(hfeC_{TC} + C_s)$

由于 W_{e1} 发射极接地短路电流放大率截止频率

hfe : 发射极接地低频短路电流放大率

故在图 4 中, C_{12} 与 C_{TC} 相同时, C_s 只是使电

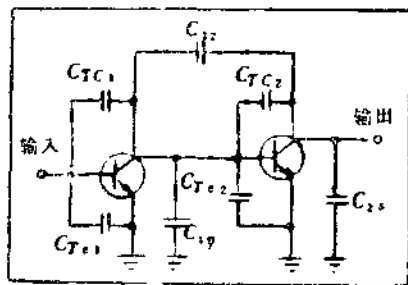


图 4 为发射极接地二级放大器

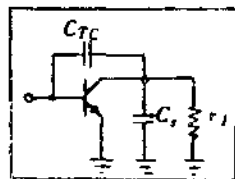


图 5 发射极接地电路

流放大率降低。根据表 1, 设集电极区是矩形, 侧面电容值为 $1/s$, 求 C_{12} 时,

隔离扩散 : 1.16PF

三重扩散 : 0.24PF

外延技术 : 0.25PF

设晶体管集电极电容值为 1PF, 与没有寄生电容时相比, 截止频率就变成如下:

隔离扩散 : 0.46

三重扩散 : 0.81

外延技术 : 0.80

使用隔离扩散时, 截止频率明显下降, 因此可以认为这是半导体集成电路特性恶化原因之一, 使用外延技术时, 只要对于晶体管短边配置考虑周到一些, 电容量影响就可很小, 这种良好特性可适用于多用途。

另一方面 C_s 减低了晶体管第二截止频率, 为此低频相移增加, 最大回授量就下降, 考虑到 $C_s = 2C_{TC}$, 回授量最多为 4dB, 因此采用上述晶体管特性改善方法效应好^[2]。

上述寄生电容影响了高频特性, 期望今后能研制出一种合适的结构, 而梁式引线技术和薄膜电路组合结构也是一种方法^[3]。

3.2 电阻

有关半导体集成电路电阻精度和温度特性在文献上已经报导很多, 本文在这里考察二个问题: 1. 含有寄生电容的等效电路问题; 2. 电阻值非线性问题。

(1) 扩散电阻等效电路

扩散电阻结构如图1所示,隔离方法既可用PN结,也可用介质隔离,但通常用基极扩散层,这时必须考虑扩散层和N区间的结电容。工作时,N区在直流上电位很高,因此可以考虑用交流接地。图6为电阻阻抗一端引出线开路时,根据接地来考察 Z_1 、 Z_2 二种情况(见附录1)。

图7为频率特性实例,图中表明C值与理论计算完全相符。

用扩散电阻做同接电路时,阻抗电平取得低,得到的高频特性与炭膜电阻同[2]。

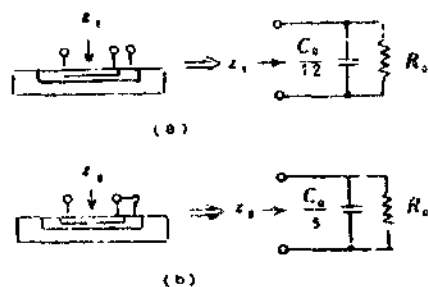


图6 扩散电阻等效电路

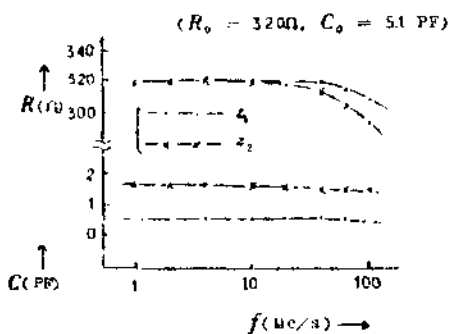


图7 扩散电阻频率特性

(2) 电阻非线性

若电阻间流入直流电,在引出线间就产生电位差,N区间反向电压就增加。为此延长空间电荷层,电流通路集中,这时电阻值就增加。

图8为微组件,设指数分布为杂质分布时,电阻值变化由式(2)给定(→附录-11)

$$\frac{R-R_0}{R_0} \approx \frac{N_1}{N_0} \left\{ \frac{1}{2} \cdot \frac{n}{2+n} \eta^2 + \frac{1}{6} \cdot \frac{n}{3+n} \eta^3 + \dots \right. \\ \left. \frac{1}{m_1} \cdot \frac{n}{m+n} \eta^m + \dots \right\} \quad (2)$$

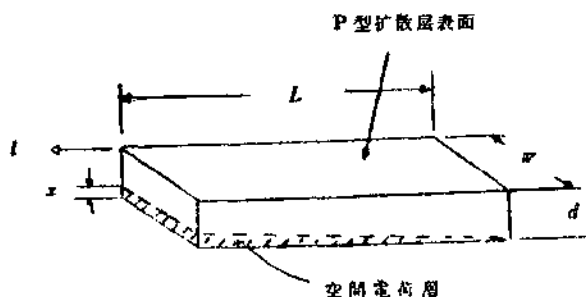


图8 扩散电阻微组件

式中

R : 直流电位差 V_0 时的电阻值

R_0 : 没有附加直流时的电阻值

$$\eta = \left(\frac{k}{d} \ln \frac{N_0}{N_1} \right) \cdot V_0^{\frac{1}{n}}$$

N_0 : 扩散层表面P型杂质密度

N_1 : N区杂质密度

d : 扩散层深度

K : V_0 和空间电荷层关系的系数

从上式明显看出,电阻值变化与电阻绝对值和面积无关,只是由扩散条件决定。

图9为实测值与理论值相比较情况。图中电阻为1.1 K Ω 时,曲线与理论曲线不一致,这时随着电阻器发热,温度就升高。此外,计算时,使用的常数表示如下。

$$\left. \begin{aligned} N_0/N_1 &= 2 \times 10^2 \\ d &= 2 \mu \end{aligned} \right\} \text{(根据扩散条件算出)}$$

$$\left. \begin{aligned} K &= 3.75 \times 10^{-1} \mu / \text{伏特}^{\frac{1}{3}} \\ n &= 3 \end{aligned} \right\} \text{(由测出电容值确定)}$$

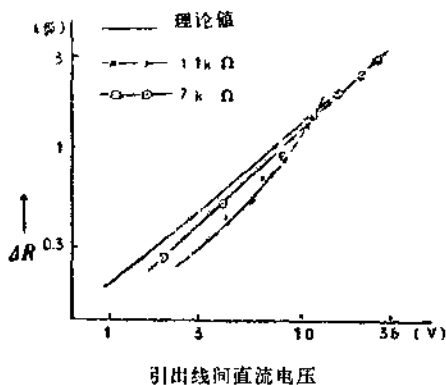


图9 电阻值的非线性

为了减少非线性, N_0/N_1 比大时,效应最好。也可用减低扩散层电阻来实现,此外,也可使温度系