

ELECTRONIC
ENGINEER

XIDIAN UNIVERSITY PRESS

Modern Integrated Circuits Instruction Manual and Their Applications Examples

— With Serial Interface Peripheral Devices and Analog Signal Conditioning Devices

新型集成电路 使用手册及应用实例

——具有串行接口的外围器件和模拟信号调理器件

刘畅生 王亚民 王水平 王家荣 编著

-62
7

*Specially Designed
for Engineers and Technicians of Electronics*



西安电子科技大学出版社

<http://www.xduph.com>

新型集成电路使用手册及应用实例

——具有串行接口的外围器件和模拟信号调理器件

刘畅生 王亚民 编著
王水平 王家荣

西安电子科技大学出版社

2003

内 容 简 介

本书从实际使用者的立场出发,主要介绍了近几年出现的一些具有串行接口的外围器件和信号调理器件。

本书共分两章。第1章介绍具有串行接口的外围器件,其中包括A/D和D/A转换器、实时时钟、电压监测器及复位电路、数字电位器、数字温度传感器等具有独立或复合功能的器件;第2章主要介绍模拟信号调理器件。

本书是从事智能仪器仪表、实时测控与现场测量设备开发的技术人员及其他电子线路设计人员的一本工具书,也可以作为大专院校相关专业工科师生的参考书。

图书在版编目(CIP)数据

新型集成电路使用手册及应用实例:具有串行接口的外围器件和模拟信号调理器件/刘畅生等编著.

—西安:西安电子科技大学出版社,2003.8

ISBN 7-5606-1241-5

I. 新… II. 刘… III. 集成电路—技术手册

IV. TN4-62

中国版本图书馆 CIP 数据核字(2003)第 034998 号

责任编辑 云立实 张 友

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)8242885 8201467 邮 编 710071

http://www.xduph.com E-mail: xdupfxb@pub.xaonline.com

经 销 新华书店

印刷单位 西安文化彩印厂

版 次 2003年10月第1版 2003年10月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 14.625

字 数 345千字

印 数 1~4 000册

定 价 22.00元

ISBN 7-5606-1241-5/TN·0224

XDUP 1512001-1

*** 如有印装问题可调换 ***

本社图书封面为防伪膜覆,谨防盗版。

前 言

现在,随着科学技术的发展,各种生产过程及现场对自动测控设备的需求日益普遍,而且这些设备大多安装在环境较为恶劣的生产现场,所以,在这种恶劣环境中它们能否稳定工作是最为重要的一个问题。要较好地解决这个问题,在保证各种功能的前提下,使设备的硬件尽量简单,电路板上的器件尽量少,是最有效的措施之一,这也就是作者编写本书的目的。本书既给大家介绍了一些近几年新出现的带有串行接口的多功能的数字器件,这些器件具有复合功能,仅需很少的外接元器件,连接十分简单,还介绍了一些具有复合功能、使用非常简单的模拟信号调理器件,且基本都附有应用实例,以达到使大家能在较短的时间,以较少的器件,设计出功能完善、运行可靠的设备的目的。

本书共分两章。第1章包括具有串行数字接口的A/D、D/A转换器,电压监测器,实时时钟,E²PROM,自动保持的SRAM,数字温度传感器,看门狗复位电路,数控电位器等,以及同时具有多种复合功能的器件,介绍了各种器件的特点、参数、工作方式、工作时序等,并且基本都附有接口电路和参考程序例子。第2章主要包括一些模拟信号调理器件,除了介绍其各自的功能、特点、电路参数、内部构成及管脚外,还较为详细地介绍了各种应用中外接元件数值的计算方法和取值范围,以及各种应用的典型电路。

在本书的编写过程中,西安电子科技大学出版社的云立实、张友,上海芸生微电子公司的施林生等同志均给予了大力支持,作者在此表示由衷的感谢。

由于作者水平及条件有限,书中错误和不妥之处在所难免,恳切希望读者和同行给予批评指正。

作 者

2003年2月

目 录

第 1 章 具有串行接口的外围器件.....	1
1.1 MAX195 16 位串行 A/D 转换器	1
1.2 AD7705/7706 多通道 16 位模/数转换器	8
1.3 ADS8320 高速 16 位 A/D 转换器	25
1.4 TLC2543 11 通道 12 位串行 A/D 转换器	28
1.5 TLV2544/2548 多通道 12 位串行 A/D 转换器	39
1.6 TLC5620 带串行控制的 4 路 8 位数/模转换器	52
1.7 MAX543 12 位串行输入乘法 D/A 转换器	58
1.8 TLC1549X 带串行控制的 10 位模/数转换器	64
1.9 DS1624 数字温度传感器	70
1.10 低功耗 CMOS 型实时时钟 X1203	79
1.11 DS1302 高性能、低功耗、带 RAM 的实时时钟芯片	90
1.12 X9520 内含复位电路、电压监视器、E ² PROM 的数控电位器	99
1.13 X25043/45 可编程看门狗电压监控及 E ² PROM	116
1.14 X24C45 带掉电自动保持的串行 SRAM	128
第 2 章 模拟信号调理器件.....	137
2.1 AM402 电压电流转换接口电路	137
2.2 AM422 电压/电流转换接口	143
2.3 AM417 比例电压转换接口	151
2.4 AM427 比例电压转换接口电路	155
2.5 AM437 小信号电压转换接口电路	163
2.6 AM447 高精度电压转换接口	168
2.7 CAN404 电容式信号转换接口	173
2.8 CAV414 电容式信号转换比例电压输出接口	179
2.9 CAV424 电容式信号转换比例电压输出接口	184
2.10 AM400 电压电流平行输出转换接口电路	189
2.11 AM401 电压转换接口	199
2.12 AM336 用于光电传感器的集成电路	206
2.13 MAX471/MAX472 电流传感放大器	214
2.14 INA114 精密仪表放大器	218
参考资料.....	227

第 1 章 具有串行接口的外围器件

1.1 MAX195 16 位串行 A/D 转换器

MAX195 是美国 Maxim 公司推出的 16 位逐次逼近式 A/D 转换器, 具有高速度、高精度、低功耗等特点, 且具有在整个工作温度范围内进行线性校正和偏移误差校正的内部校准电路, 以及单、双极性输入选择端。由于转换后的数据以串行方式输出, 所以简化了 A/D 转换器与微处理器之间的连接, 提高了系统的可靠性。

1.1.1 特点

- 16 位转换精度。
- 关闭模式最大耗电 $10\ \mu\text{A}$ 。
- $9.4\ \mu\text{s}$ 转换时间。
- 内置采样/保持电路。
- AC/DC 可选。
- 单极性($0\sim V_{\text{REF}}$)和双极性($V_{\text{REF}}\sim V_{\text{REF}}$)输入范围。
- 三态串行数据输出。

1.1.2 MAX195 的引脚图、内部结构图和引脚定义

MAX195 的引脚图、内部结构图和引脚定义分别如图 1.1、1.2 和表 1.1 所示。

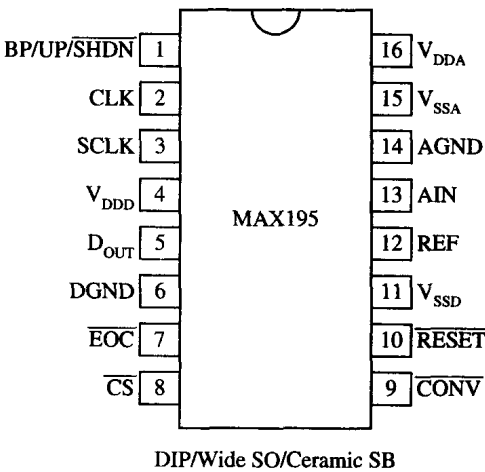


图 1.1 MAX195 的引脚图

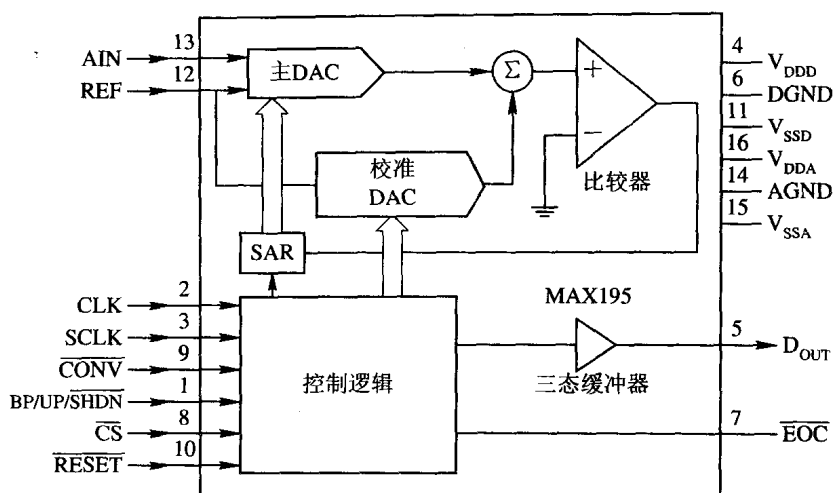


图 1.2 MAX195 的内部结构图

表 1.1 MAX195 的引脚定义

引脚	名称	功能
1	BP/UP/SHDN	“双极/单极/关闭”选择端：悬空——双极、“1”——单极、“0”——关闭
2	CLK	转换时钟脉冲输入端：最高频率 1.7 MHz
3	SCLK	串行通信时钟输入端：最高频率 5 MHz
4	V _{DD}	数字电源端：+5 V
5	D _{OUT}	串行数据输出端：MSB 在前，LSB 在后
6	DGND	数字地
7	EOC	转换结束信号：低有效
8	CS	片选信号：低有效
9	CONV	转换启动信号：低有效
10	RESET	复位信号：低有效
11	V _{SS}	数字电源：-5 V
12	REF	参考电压输入：0~5 V
13	AIN	模拟输入端：0~V _{REF} (单极性) 或 ±V _{REF} (双极性)
14	AGND	模拟地
15	V _{SSA}	模拟电源：-5 V
16	V _{DDA}	模拟电源：+5 V

1.1.3 MAX195 的时序和工作方式

MAX195 加电时具有自动进行校准的功能，为了减小噪音的影响，每个校准过程要进行许多次，然后把结果平均。因此，每个校准过程需要大约 14 000 个时钟周期，即以最高时钟频率 1.7 MHz 计算，需要大约 8.2 ms 的时间。其校准时序如图 1.3 所示。

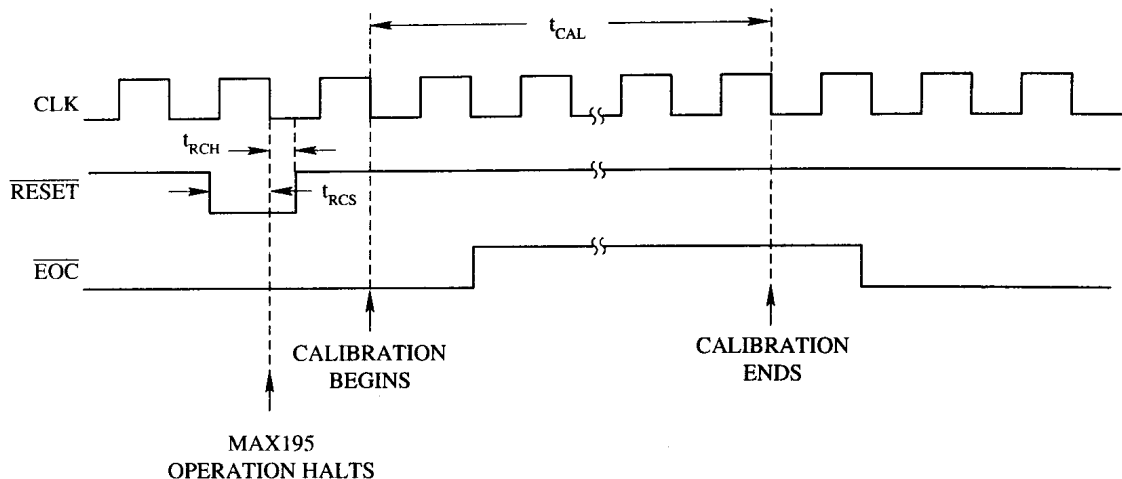


图 1.3 MAX195 的加电初始化校准时序

MAX195 有两种转换传输方式：异步转换传输方式和同步转换传输方式。

(1) 异步转换传输方式：异步转换传输方式是在一次 A/D 转换结束后，串行数据的输出用 SCLK 时钟频率进行同步；而 CLK 只作为 A/D 转换的时钟，通过查询转换结束信号 $\overline{\text{EOC}}$ 的状态或者通过 $\overline{\text{EOC}}$ 下降沿产生的中断信号来确定一次转换的结束，然后在下一次转换开始之前将数据逐位输出。图 1.4 是 MAX195 采用异步转换传输方式的时序图。MAX195 与 89C2051 采用异步方式的接口电路图如图 1.5 所示。在使用中， $\overline{\text{CONV}}$ 信号必须与 CLK 信号同步，即 $\overline{\text{CONV}}$ 信号必须在转换时钟 CLK 为低时出现，并且至少保持 40 ns 的时间。而转换时钟 CLK 与 89C2051 单片机的 ALE 引脚相连，转换频率就等于单片机晶振频率的 1/6。把单片机的 P1.7 引脚作为“START”信号，把它和 CLK 信号两者相或后输出，作为 $\overline{\text{CONV}}$ 信号（如图 1.6 所示），这样就可以确保 CLK 和 $\overline{\text{CONV}}$ 两者的同步。另外，将 $\overline{\text{EOC}}$ 连接到单片机的 P1.2 引脚，用软件查询转换结束信号 $\overline{\text{EOC}}$ 的状态（当然也可以选择中断方式）。通过查询 $\overline{\text{EOC}}$ 的状态或者通过在 $\overline{\text{EOC}}$ 下降沿产生的中断信号来确定一次转换

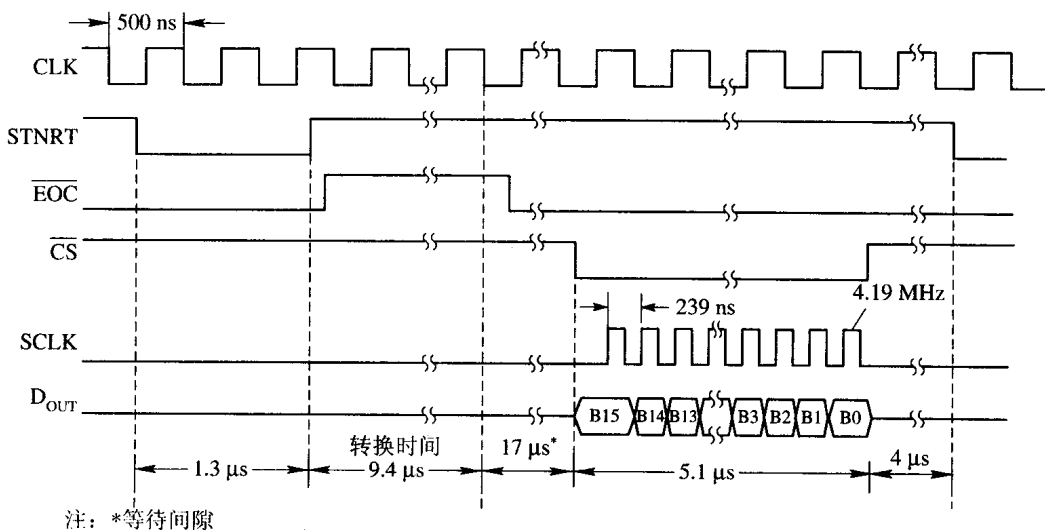


图 1.4 MAX195 的异步转换传输方式时序

的结束，然后在下一次转换开始之前将数据逐位输出。P1.4 与 SCLK 相接，如图 1.5 所示，在片选信号 $\overline{CS}$ 变为低电平以后，转换结果的最高位就出现在 D_{OUT} 上，在第一个 SCLK 脉冲就对应移出转换结果的下一位。

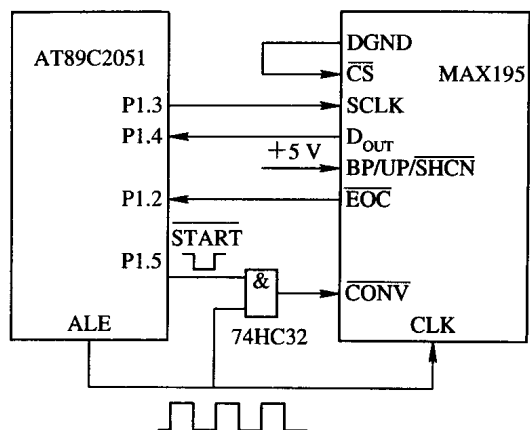


图 1.5 MAX195 与 89C2051 异步方式接口电路原理图

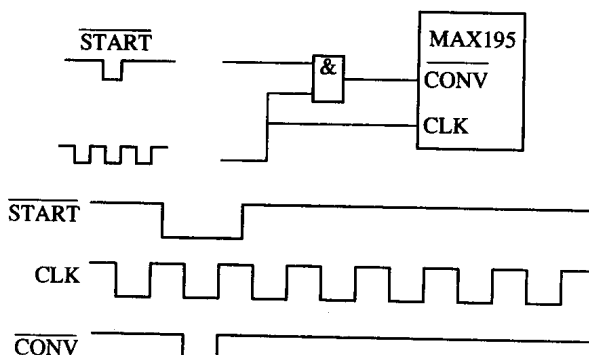


图 1.6 MAX195 的 $\overline{CONV}$ 与 CLK 的同步

(2) 同步转换传输方式：同步转换传输方式简单地说就是转换和传输同时进行，即在 16 位模/数转换正在进行的过程中，把已经转换好的上一位数据同时输出。它不需要串行数据输出时钟 SCLK 信号 (SCLK 接地)，CLK 既作为转换时钟又作为串行数据输出时钟。显然，此种转换方式可实现最大的转换传输速度，因为前一次转换结束后，下一次转换可以紧跟着开始。在两次转换之间插入 3 个以上的转换时钟 CLK 的等待时间即可，即每一个完整的转换至少需要 20 个时钟周期。MAX195 采用同步转换传输方式的时序如图 1.7 所示，MAX195 与 89C2051 采用同步方式的接口电路图如图 1.8 所示，串行数据输出时钟 SCLK 接地。CLK 既作为转换时钟又作为数据输出时钟，使其与单片机的 P1.4 引脚相连，由程序控制输出时钟频率。从单片机的 P1.7 引脚读入 MAX195 转换后的数据位。由于数据是在转换过程中读取的，因此在连续转换的应用场合中可以将 $\overline{EOC}$ 引脚与 $\overline{CONV}$ 引脚直

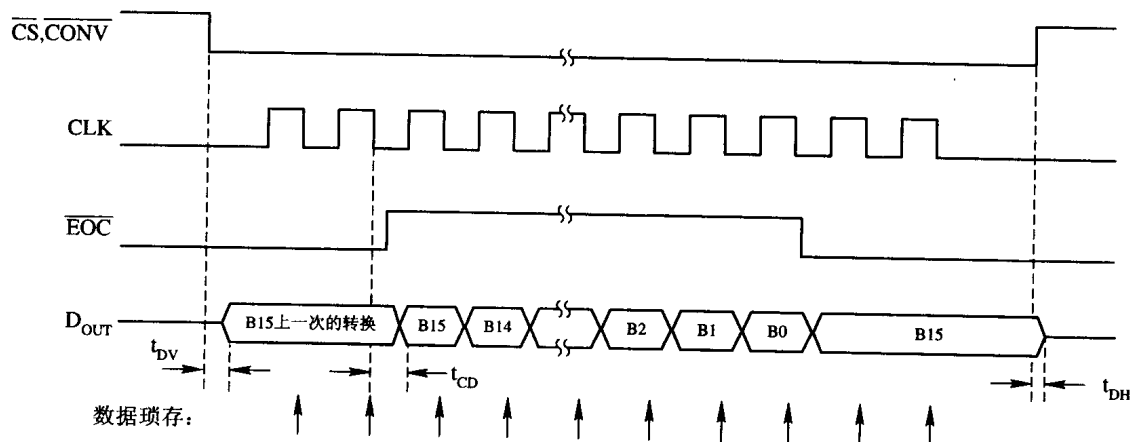


图 1.7 MAX195 的同步转换传输方式时序

接相连。这样，一次转换结束后， $\overline{\text{EOC}}$ 跳变为低电平，从而也使 $\overline{\text{CONV}}$ 为低电平，这就启动了下一次的转换。若不需要连续转换，也就没有必要去判断一次转换是否结束，所以也就没有必要连接 $\overline{\text{EOC}}$ 引脚。在图 1.8 中，由单片机的 P1.6 引脚控制 $\overline{\text{CONV}}$ 信号，决定模/数转换的开始。

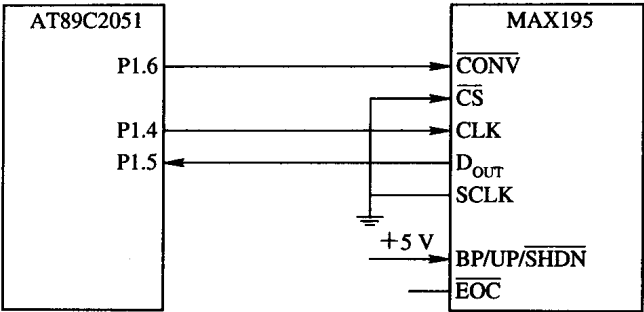


图 1.8 MAX195 与 89C2051 同步方式接口电路原理图

同步方式的数据传输时序和异步方式数据传输时序基本一样，所不同的是，在同步方式中，上电初始化时，单片机必须先提供 14 000 个 CLK 脉冲，用来完成校准序列，同时可以保证 MAX195 是处在一次转换结束状态，不会是处在半转换状态，另外，如前所述，要注意的是，每次转换必须至少包括 20 个 CLK 脉冲，即在读取 16 位数据位的最高位以前，需要先发出 4 个 CLK 脉冲。

1.1.4 MAX195 的电源和接地

要使 ADC MAX195 稳定而且高精度地工作，即获得最佳性能，就必须注意其供给电源电路。电源的指标高低，直接影响着 A/D 转换的精度。MAX195 共有 4 个电源输入端：数据电源输入端 V_{DDD} 和 V_{SSD} ，模拟电源输入端 V_{DDA} 和 V_{SSA} 。为了使系统能更好地工作，应分别设计数字电源电路和模拟电源电路，其电路如图 1.9 所示。当然，数字电源和模拟电源也可以由同一个电源供给，但数字电源端和模拟电源端之间必须接一个 $10\ \Omega$ 的小电阻，其电路如图 1.10 所示。

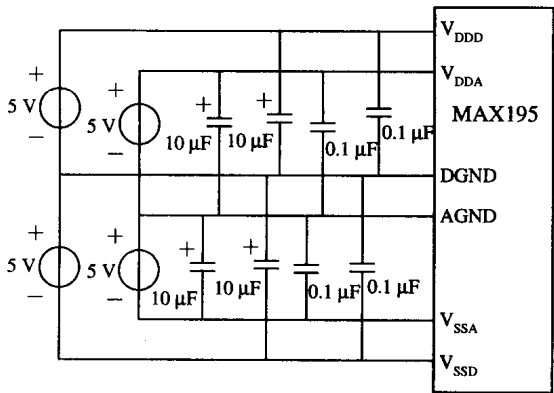


图 1.9 数字电源和模拟电源
相互独立的供电电路

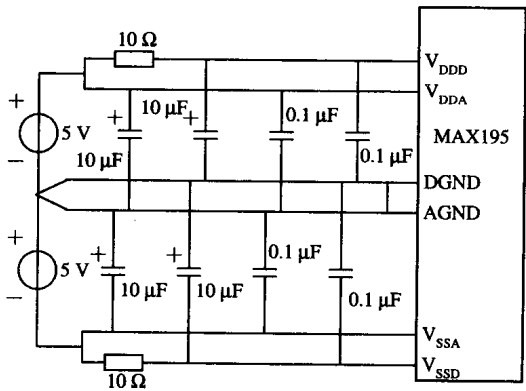


图 1.10 数字电源和模拟电源
为同一电源的供电电路

给 MAX195 加电时,还必须遵守以下 4 个规则:

(1) 模拟电源输入端 V_{DDA} 先于数字电源输入端 V_{DDD} 供电;

(2) 模拟电源输入端 V_{SSA} 先于数字电源输入端 V_{SSD} 供电;

(3) 模拟电源输入端 V_{DDA} 和 V_{SSA} 通电后,再供给模拟输入电压端 A_{IN} 和参考电压端 REF 信号;

(4) 在 MAX195 允许的通电延时(最小 500 ns)内使电源稳定,或者在使用前使 MAX195 复位。

1.1.5 MAX195 的应用

(1) 异步转换传输方式的应用。异步转换传输方式的接口电路如图 1.5 所示,接口程序如下(结果的高 8 位存放在 30H 单元,低 8 位存放在 31H 单元):

```
P1.2      EQU EOC
P1.4      EQU SCLK
P1.5      EQU DOUT
P1.7      EQU START
DATAH     EQU 30H
DATAL     EQU 31H

MAX195A:
    CLR    SCLK                ; SCLK 初始态为低
    CLR    START              ; START 变低,开始转换
    NOP
    SETB   START
ALOOP:
    JNB    EOC, CONV          ; 判断转换是否结束
    SJMP   ALOOP
CONV:
    MOV    R7, #16
ALOOP1:
    SETB   SCLK                ; SCLK 上升沿读数
    NOP
    MOV    C, DOUT             ; 读输出位
    MOV    A, DATAL
    RLC    A
    MOV    DATAL, A           ; 存放转换结果的低 8 位
    MOV    A, DATAH
    RLC    A
    MOV    DATAH, A          ; 存放转换结果的高 8 位
    CLR    SCLK
    DJNZ   R7, ALOOP1
    RET
```

(2) 同步转换传输方式的应用。同步转换传输方式的接口电路如图 1.8 所示，接口程序如下(结果的高 8 位存放在 30H 单元，低 8 位存放在 31H 单元)：

```

P1.4      EQU SCLK
P1.5      EQU DOUT
P1.6      EQU CONV
DATAH     EQU 30H
DATAL     EQU 31H
MAX195S:
MOV        R7, #55
MOV        R6, #255
SLOOP1:
LCALL     CLKSUB          ; 发送 14 000(14 025)个脉冲
DJNZ      R6, SLOOP1
DJNZ      R7, SLOOP1
CLR       CONV            ; 启动 MAX195 转换
CLR       SCLK            ; CLK 初始化为低
MOV       R7, #4
SLOOP2:
LCALL     CLKSUB          ; 预发 4 个 CLK 脉冲
DJNZ      R6, SLOOP2
MOV       R7, #16
SLOOP3:
SETB      SCLK
LCALL     DINSUB
CLR       SCLK
DJNZ      R7, SLOOP3
RET
DINSUB:
MOV       C, DOUT         ; 循环移位输出
MOV       A, DATAL
RLC       A
MOV       DATAL, A        ; 存放转换结果的低 8 位
MOV       A, DATAH
RLC       A
MOV       DATAH, A       ; 存放转换结果的高 8 位
RET
CKLSUB:
SETB      SCLK
NOP
CLR       SCLK
RET

```

1.2 AD7705/7706 多通道 16 位模/数转换器

AD7705/7706 是美国 AD 公司生产的一种应用于低频测量的 2/3 通道 A/D 器件。把传感器输出的微小信号作为该器件的输入信号, 转换后产生串行的数字输出。选定的输入信号先被送到一个基于模拟调制器的增益可编程专用前级, 片内数字滤波器再对调制器的输出信号进行滤波。通过片内控制寄存器可调节滤波器的截止点和输出更新速率, 从而对数字滤波器的第一个陷波进行编程。

AD7705/7706 均为 2.7~3.3 V 或 4.75~5.25 V 单电源供电。AD7705 是双通道全差分模拟输入, 而 AD7706 是 3 通道准差分模拟输入, 二者都有一个差分基准输入。当电源电压为 5 V、基准电压为 2.5 V 时, 这两种器件都可以对 0~+20 mV 和 0~+2.5 V 的单极性输入信号进行处理。另外, 还可以处理 $\pm 20 \sim \pm 2.5$ mV 的双极性输入信号, AD7705 是以 AIN(-) 输入端为参考点, 而 AD7706 是以 COMMON 输入端为参考点。当电源电压为 3 V、基准电压为 1.225 V 时, 可处理 0~+10 mV 和 0~+1.225 V 的单极性输入信号, 它的双极性输入信号范围是 $\pm 10 \text{ mV} \sim \pm 1.225 \text{ V}$ 。

AD7705/7706 的串行接口可配置为三线接口。增益值、信号极性以及更新速率的选择可用串行输入口由软件来配置。该器件还包括自校准和系统校准选项, 以消除器件本身或系统引起的增益和偏移误差。

AD7705/7706 的 CMOS 结构确保器件具有极低功耗, 掉电模式使其等待时的功耗为 $20 \mu\text{W}$ (典型值)。AD7705/7706 采用 16 脚塑料双列直插(DIP)、16 脚宽体(0.3 英寸)SOIC 和 16 脚 TSSOP 封装。

1.2.1 特性

- AD7705: 两路全差分输入通道的 ADC。
- AD7706: 三路准差分输入通道的 ADC。
- 16 位无丢失代码。
- 非线性度: 0.003%。
- 可进行自校准或系统校准。
- 增益可编程: 范围为 1~128($G=1 \sim 128$)。
- 输出数据更新率可编程。
- 三线串行接口。
- 具有模拟输入缓冲器。
- 2.7~3.3 V 或 4.75~5.25 V 工作电压。
- 3 V 电压时, 最大功耗为 1 mW。
- 等待电流的最大值为 $8 \mu\text{A}$ 。
- 16 脚 DIP、SOIC 和 TSSOP 封装。

1.2.2 AD7705/7706 引脚图、原理框图及引脚说明

AD7705/7706 引脚图、原理框图及引脚说明分别如图 1.11、1.12、1.13 及表 1.2 所示。

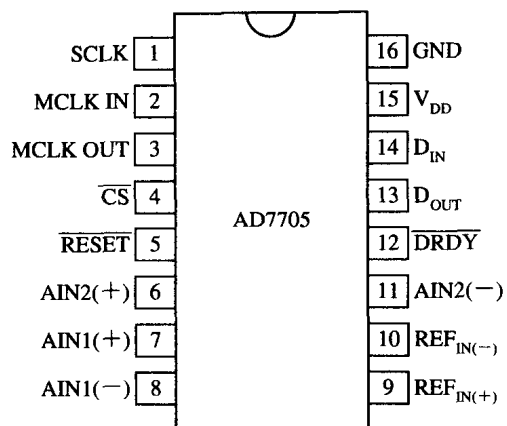


图 1.11 AD7705 引脚排列图

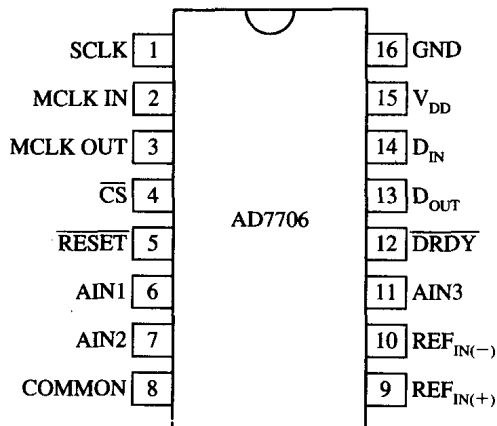


图 1.12 AD7706 引脚排列图

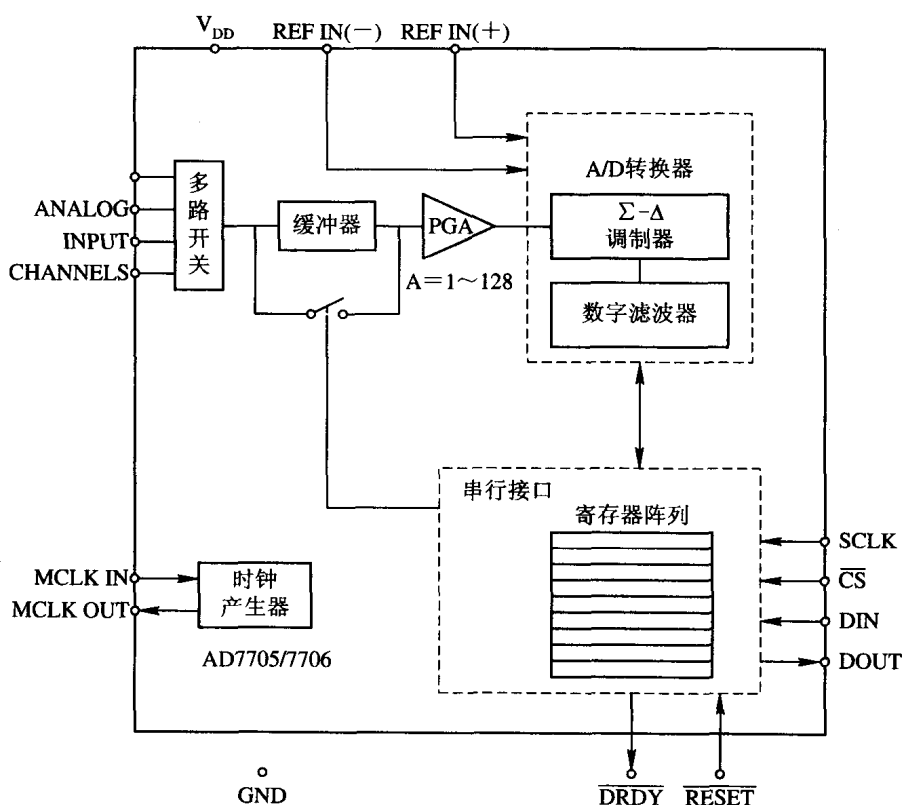


图 1.13 AD7705/7706 原理框图

表 1.2 AD7705/7706 引脚说明

编号	名 称	功 能
1	SCLK	串行时钟, 施密特逻辑输入。将外部的串行时钟从这一端口输入, 用来访问 AD7705/7706 的串行数据。该串行时钟可以是连续时钟, 用连续的脉冲传送所有数据。反之, 它也可以用非连续时钟, 将信息以小批量形式发送给 AD7705/7706
2	MCLK IN	为转换器提供主时钟信号。可以用晶体/谐振器或外部时钟的形式提供。晶体/谐振器可以接在 MCLK IN 和 MCLK OUT 二脚之间。此外, MCLK IN 也可用 CMOS 兼容的时钟驱动, 而 MCLK OUT 悬空。时钟频率的范围为 500 kHz~5 MHz
3	MCLK OUT	当时钟为晶体/谐振器时, 晶体/谐振器被接在 MCLK IN 和 MCLK OUT 之间。如果在 MCLK IN 引脚处接上一个外部时钟, MCLK OUT 将提供一个反相时钟信号。该时钟可以用来为外部电路提供时钟源, 且可以驱动一个 CMOS 负载。如果用户不需要, MCLK OUT 可以通过时钟寄存器中的 CLK DIS 位关掉。这样, 器件不会在 MCLK OUT 脚上驱动电容负载而消耗不必要的功率
4	$\overline{\text{CS}}$	片选, 低电平有效。将该引脚置为低电平时, AD7705/7706 能以三线接口模式运行(以 SCLK、D _{IN} 和 D _{OUT} 与器件接口)。在串行总线上带有多器件时, 可以用 $\overline{\text{CS}}$ 对这些器件作出选择, 另外, 当与 AD7705/7706 进行通信时, $\overline{\text{CS}}$ 可用作帧同步信号
5	$\overline{\text{RESET}}$	复位输入。低电平有效, 复位的结果是将器件的控制逻辑、接口逻辑、校准系数、数字滤波器和模拟调制器复位到上电状态
6	AIN2(+) [AIN1]	AD7705: 差分模拟输入通道 2 的正输入端。AD7706: 模拟输入通道 1 的输入端
7	AIN1(+) [AIN2]	AD7705: 差分模拟输入通道 1 的正输入端。AD7706: 模拟输入通道 2 的输入端
8	AIN1(-) [COMMON]	AD7705: 差分模拟输入通道 1 的负输入端。AD7706: COMMON 输入端, 模拟通道 1、2、3 的输入, 均以此输入端为基准
9	REF IN(+)	基准输入端。AD7705/7706 差分基准输入的正输入端。基准输入是差分的, 并规定 REF IN(+) 必须大于 REF IN(-)。REF IN(+) 可以取 V _{DD} 和 GND 之间的任何值
10	REF IN(-)	基准输入端。AD7705/7706 差分基准输入的负输入端, REF IN(-) 可以取 V _{DD} 和 GND 之间的任何值, 且满足 REF IN(+) 大于 REF IN(-)
11	AIN2(-) [AIN3]	AD7705: 差分模拟输入通道 2 的负输入端。AD7706: 模拟输入通道 3 的输入端

续表

编号	名 称	功 能
12	$\overline{\text{DRDY}}$	逻辑输出。这个输出端上的逻辑低电平表示可从 AD7705 和 AD7706 的数据寄存器获取新的输出数据。完成一次输出数据的读操作后, $\overline{\text{DRDY}}$ 引脚立即回到高电平。如果在两次输出更新之间不发生数据读出, $\overline{\text{DRDY}}$ 将在下一次输出更新前 $500 \times \text{Tclkin}$ 时间返回高电平。当 $\overline{\text{DRDY}}$ 处于高电平时, 不能进行读操作, 以免数据寄存器中数据正在被更新时进行读操作。当数据被更新后, $\overline{\text{DRDY}}$ 又将返回低电平。 $\overline{\text{DRDY}}$ 也用来表示何时 AD7705/7706 已经完成片内的校准序列
13	D_{OUT}	串行数据输出端。由此端输出片内输出移位寄存器读出的串行数据。根据通信寄存器中的寄存器选择位, 移位寄存器可容纳来自通信寄存器、时钟寄存器或数据寄存器的信息
14	D_{IN}	串行数据输入端。由此输入端向片内的输入移位寄存器写入串行数据。根据通信寄存器中的寄存器选择位, 输入移位寄存器中的数据被传送到设置寄存器、时钟寄存器或通信寄存器
15	V_{DD}	电源电压: $+2.7 \sim +5.25 \text{ V}$
16	GND	内部电路的接地端, 电位基准点

1.2.3 AD7705/7706 的寄存器定义及功能

AD7705/7706 芯片是带有自校正功能、采用 Σ - Δ 技术的 A/D 转换器。它的工作方式及工作过程主要由其内部寄存器的设置决定, 对 AD7705/7706 的操作主要是对内部寄存器的设置。这些寄存器包括通信寄存器、设置寄存器、时钟寄存器、数据寄存器及校准寄存器, 这些寄存器可以通过串行口访问, 其功能如下:

通信寄存器: 管理通道选择, 决定下一个操作是读还是写, 以及下次读或写哪一个寄存器。在与 AD7705/7706 通信之前, 必须先写通信寄存器。上电或复位后, 器件等待对通信寄存器进行第一次写操作。该写入通信寄存器的内容决定下一次操作是读还是写, 以及决定这次读操作或写操作对哪个寄存器进行。所以, 在对任何其他寄存器操作之前, 必须先初始化通信寄存器, 然后才能对所选的寄存器进行操作。同样, 对所有寄存器(包括通信寄存器本身和输出数据寄存器)进行读操作之前, 也必须先写通信寄存器, 然后才能读所选定的寄存器, 此外, 通信寄存器还控制等待模式和通道选择, 而且, $\overline{\text{DRDY}}$ 状态也可以从通信寄存器上读出。

设置寄存器: 决定校准模式、增益设置、单/双极性输入以及缓冲模式。

时钟寄存器: 包括滤波器选择位和时钟控制位。

数据寄存器: 从这个寄存器读出器件输出的数据。

校准寄存器: 它保存通道校准数据。

下面对每个寄存器进行详细说明。

1. 通信寄存器

通信寄存器是一个 8 位可读写寄存器, 其各位的定义如表 1.3 所示。AD7705/7706 的所有通信必须从写该寄存器开始, 写进去的数据决定下一次读操作或写操作在哪个寄存器

上发生。一旦在选定的寄存器上完成了一次读 / 写操作，它就会对通信寄存器返回一次写操作的状态。这是接口的默认状态，在上电或复位后，AD7705/7706 就处于这种默认状态，等待对通信寄存器的一次写操作。在接口序列丢失的情况下，如果对 D_{IN} 高电平的写操作持续了足够长的时间（至少 32 个串行时钟周期），AD7705 将会回到默认状态。

表 1.3 通信寄存器各位的定义

$0/\overline{DRDY}$	RS2(0)	RS1(0)	RS0(0)	R/W(0)	STBY(0)	CH1(0)	CH0(0)
---------------------	--------	--------	--------	--------	---------	--------	--------

注：括号内为上电复位的缺省值。

对于写操作， $0/\overline{DRDY}$ 位必须为“0”，以便对通信寄存器的写操作能够准确完成，如果“1”被写到该位，后续各位将不能写入该寄存器，它会停留在该位直到有一个“0”被写入。一旦有“0”写到该位，以下 7 位将被装载到通信寄存器。对于读操作， $0/\overline{DRDY}$ 位提供器件的 $\overline{DRDY}$ 标志。该位的状态与 $\overline{DRDY}$ 输出引脚的状态相同。

RS2~RS0 寄存器选择位。这 3 个位选择下次读/写操作是针对片内寄存器中的哪一个，当对选定寄存器完成了读/写操作后，器件返回到等待通信寄存器下一次写操作的状态，它不会保持在继续访问原寄存器的状态。各寄存器地址如表 1.4 所示。

表 1.4 寄存器地址

RS2	RS1	RS0	寄存器	寄存器位数
0	0	0	通信寄存器	8 位
0	0	1	设置寄存器	8 位
0	1	0	时钟寄存器	8 位
0	1	1	数据寄存器	16 位
1	0	0	测试寄存器	8 位
1	0	1	无操作	
1	1	0	偏移寄存器	24 位
1	1	1	增益寄存器	24 位

$R/\overline{W}$ 读/写选择位。这个位选择下次操作是对选定的寄存器读还是写。“0”表示下次操作是写，“1”表示下次操作是读。

STBY 模式选择位。此位上写“1”，则器件处于等待或掉电模式。在这种模式下，器件消耗的电源电流仅为 $10\ \mu\text{A}$ 。在等待模式时，器件将保持它的校准系数和控制字信息。写“0”，器件处于正常工作模式。

CH1~CH0 通道选择位。这两位决定选择哪一个通道以供数据转换或访问校准系数，如表 1.5 所示。器件内的 3 对校准寄存器用来存储校准系数。表 1.5 和 1.6 指出了哪些通道可以组合成独立的校准系数。当 CH1 为逻辑 1 而 CH0 为逻辑 0 时，由表可见，对 AD7705 是 $\text{AIN1}(-)$ 输入脚在内部自己短路，而对 AD7706 是 COMMON 脚在内部自己短路。这可以作为评估噪声性能的一种测试方法（无外部噪声源）。在这种模式下， $\text{AIN1}(-)/\text{COMMON}$ 输入端必须与一个在器件允许的共模电压范围内的外部电压相连接。