

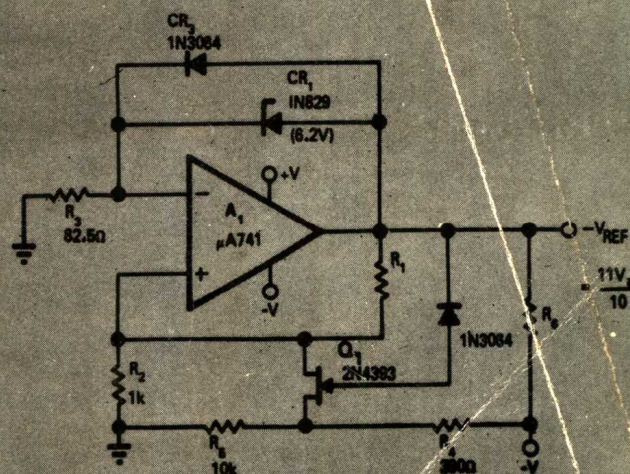
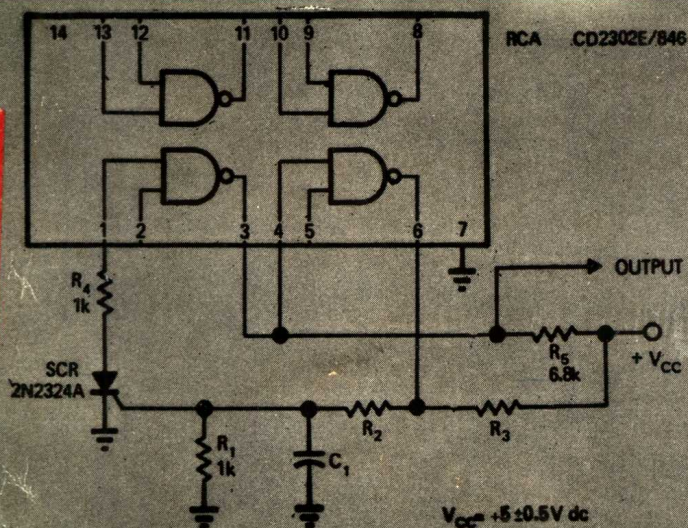
CIRCUIT DESIGN IDEA HANDBOOK

最新電路設計集覽

科學技術用書

BY BILL FURLOW

蔣明譯著



最新電路設計集覽

原著者：BILL FURLOW

譯著者：蔣

出版者：復漢出版社

地址：台南市德光街六五一號

郵政劃撥三一五九一號

發行人：沈岳林

印刷者：國發印刷廠

地址：台南市協和街一六五號

打字者：克林照相植字排版打字行

地址：台南市海安路和平街二七巷二號

本社業經行政院新聞局核准

登記局版台業字第〇四〇二號

中華民國七十一年七月出版

版權所有
翻印必究

平裝 一五二元
精裝 一六〇元

最新電路設計集覽／目次

序 言

第一部份 類比、線性與通訊等系統設計

Analog, Linear and Communications Designs... 1

不含積分網路的垂直同步分離器.....	3
運作範圍由幾毫伏至幾伏特的精確箝制器.....	3
用作聲頻濾波器的數位積體電路.....	4
穩定誤差的類比除分器.....	5
不用供給功率的積分傾注電路.....	5
鎖相頻率分辨器.....	6
排斥OR 閘路簡化了調變器與解調器的設計.....	6
一電路可選擇兩個類比信號中較大者.....	7
供變換器使用所設計的電流→電壓轉換器.....	8
使用光感耦合器的安置—復置栓路.....	8
利用FET 四柵管組成的乘積檢波器.....	9
利用FET 的低雜音前置放大器.....	9
調整時不會產生相互作用的比較器.....	10
高電壓源極跟隨器.....	11
持樣電路.....	11
於絕對值平方線路中二極體供應開關與隔離的作用.....	12
改進的絕對值線路.....	13
固定偏壓能延伸基納調限器的範圍.....	13
能檢知正頂點與負頂點電壓的閘組電路.....	14
利用積體電路倍乘器測量確實的RMS值.....	15
快速上升電流開關.....	16
類比開關與積體線路放大器能控制80V _{rms} 的輸出.....	16
類比算術單元能供給很好的精確度.....	17
能夠控制臨限值與遲滯量的類比監控器.....	18
用IC 運算放大器作成所費不大的組合放大器.....	18
受電壓控制的電流源.....	19
具有寬動態範圍的線性信號壓縮器.....	20
用IC 作取樣放大器或是音爆閘路.....	21
在次視頻放大器中使用光隔離.....	21
活性濾波器中的放大器亦可提供增益.....	22
電晶體橋檢知器.....	22
具有鎖栓功能且以運算放大器為主要單元的比較器.....	23
鎖相環路立體譯碼器的校準.....	23

用同步閘控信號減少積分器的暫態反應	24
定電壓匯流器	25
沒有偏離現象的射極跟隨器	25
微分器電路產生一相對的變化	26
能夠作線性脈波寬度調變的電路	26
為 IC 運算放大器設計的電流提升器	27
使用一個電晶體而動態範圍為 50 dB 的壓縮放大器	27
感光器自身有遲滯效應	28
燈光測試變成電路測試	28
多孔光電池放大器	29
同軸電纜驅動電路	29
檢知相位差的高速電路	30
溫度穩定性極高的線性調變器	31
LED 調變器	31
JFET 換接電阻能控制運算放大器的增益	32
利用價廉的元件製成 6 個數元的 D/A 轉換器	32
對脈波列積分的線性電路	33
廉價的 UJT 掃描產生器	33
隔離電流源	34
平方電路能夠產生有效的倍頻功能	34
緩衝器/濾波器能抽取 $\omega\omega_0$ 的時間碼	35
電晶體電路能加速鎖相振盪器的同步時間	35
不需扼流圈的高效率重直拂掠	36
具有較寬之頻帶的相位調變器	37
能夠調整中央頻率却保持頻帶寬度為常數的活性帶通濾波器	37
具有極性的箝位電路	38
可調節的單位檢知器	38
有補償的可調節基納電路	38
高速同步檢波器	39
定電流源的改進電路	39
PIN 二極體對微波電壓控制振盪器的關閉作用	40
對高幅度類比信號的幅度交變電路	40
不用 FET 的多編電路	41
雙平衡二極體混合器	41
擺波很低的線性週期→電壓轉換器	42
在 IC 視頻放大器中可以使漂移量小至 $0.5 \mu\text{V}/^\circ\text{C}$	42
利用一電流源可以改變直流偏離電壓	43
追蹤持續放大器	44
可逆線性計數器	45
適用於直流與交流輸入的低功率多重輸入比較器	46

第二部份 數位電路與脈波電路

Digital and Pulse Circuits..... 47

利用兩個 IC 來消除波緣曖昧的現象.....	49
具有延遲輸出的單擊多諧振動器.....	49
控制信號能夠決定 IC 計數器的模數.....	50
一個電晶體可以改進 CMOS 單擊多階振動電路.....	51
簡單的“雙五數→BCD”轉換器.....	51
波緣兩邊皆可產生觸發信號的單擊觸發器.....	52
鎖相環路中的移相器.....	53
被輸入信號之 NOR 控制運作的正反器.....	53
改進後的透納二極體臨限電路的遲滯量可任意加以調整.....	54
能夠提供幾 μsec 至幾小時之時間延遲的計時器.....	55
兩個 TTL 組合能將 BCD 上數計數器轉換作下數用.....	56
簡單的 FET 計時器.....	56
利用三個 IC 的單一數位 BCD 相加器.....	57
具有“相位失鎖”監控器的數位鎖相環路.....	58
兩個 TTL 開路可以驅動一很長的同軸線.....	59
組成簡單的雙緣波脈器.....	60
不受雜音影響的栓鎖電路.....	60
將二進位轉換成 BCD 的高速電路.....	61
上升時間和穩定性皆獲改進的正反器.....	62
直流至直流的單擊啟動線路.....	62
J-FET 能夠對低功率 TTL 提供清除或是預置的功能.....	63
改進的單擊輸出線路.....	63
同步鎖相迴路.....	64
恢復很快的單擊多諧器能產生 10:1 的寬度控制.....	65
光測帶標檢知器.....	65
廉價的手控脈波產生器.....	66
Schmitt 觸發器與單穩多諧振動電路的組合.....	66
廣範圍的單穩多諧振動器.....	67
觸發準位可任意調整的 Schmitt 觸發器或是幅度比較器.....	67
祇用 IC 組成一優良單擊多諧振動器.....	68
低遲滯量的觸發電路.....	68
可安排的組合邏輯電路.....	69
單獨脈波檢知器.....	70
延遲量可變的遮沒脈波產生器.....	70
反重合電路可防止數據的散失.....	71
脈波產生器與 CCSL 間的交連電路.....	72
在單穩多諧振動器中去除虛偽觸發.....	73
脈波峰值指示器.....	73

具有脈波輸出與準位輸出的正反器	74
使用兩個 IC 的四元組 NAND 全加器	74
將不平衡輸入轉換成平衡輸出的準位移置器	75
長寬度的單擊電路	75
同步單擊電路	75
除以 N 的電路具有 50/50 的任務週次	76
互補串聯多諧振動器	77
使用一電流源可以使單擊電路不受雜音的影響	77
簡化的 Schmitt 電路具有快速的上升時間	78
MOS 移位記錄器的定時驅動器	79
遲滯量可調整的準位檢知正反器	80
矽質單邊開關可以檢知初始狀態	81
簡單的脈波分相器	82
可再觸發的單穩電路	82
使用一個 IC 的高速單擊電路	83
轉接於非同步高頻定時脈波源間的電路	83
脈波列檢知器與計數器	84
具有高雜音豁免度的可再置單擊電路	84
三態指示器	85
雙終點極限檢知器可利用 VCO 來感知電壓	85
傳輸並聯訊息而不需要定時脈波	86
定電流產生器可以加速短連 OR 線路	87
祇使用一個電源的非反相脈波放大器	87
經濟的 LED 驅動電路	88
低通數位濾波器	88
此電路可以記憶在週期範圍中任發的數據	89
利用方波兩緣觸發單擊電路的設計	90
三個 IC 可以精確地測知脈波率	90
頻率比較器	91
光感檢知器可以直接驅動數位電路	92
單電壓電路在電源啟動時能產生一復置脈波	92
利用三個 IC 可以監控脈波的寬度	93
臨限電壓可變的組合單擊電路	93
能保持脈波對稱性的分頻電路	94
用一個 IC 來比較頻率與相位	94
脈波寬度鑑別器	95
使用一電晶體作為 ECL 與 LED 的交連用	96
脈波寬度鑑別器	97
可以自我調整的數位比較器	97
將 CMOS 與 LPTTL 閘路組成一低功率 Schmitt 觸發器	98
定時脈波產生器可提供地址信號	98

第三部份 信號源 Signal Sources.....99

廣範圍的三角波與方波產生器.....	101
經濟的 UJT—SCR 時距計.....	101
線性的雙向斜波產生器.....	102
運算放大器與一電晶體可產生斜升函數.....	103
廣範圍的斜升波產生器可產生預先計劃好的輸出.....	103
FET 能夠穩定正弦波產生器.....	104
基納二極體可以控制 Wien 橋式振盪器.....	105
利用電流調限二極體的梯級波產生器.....	106
一個 IC 與三個電晶體組成的梯級波產生器.....	106
使用一運放器作成一一個頻率可任意調整的三角波產生器.....	107
控制範圍很廣的三角波產生器.....	108
IC 運算放大器可作為一開路振盪器.....	108
高效率衰弛振盪器.....	109
可以控制幅度大小的 CMOS 線性斜升波產生器.....	110
梯級鋸齒波音調產生器.....	111
正斜坡或負斜坡產生器.....	111
串級 UJT 振盪器能產生線性的頻率掃描波.....	112
PUT 能供應輻散功率極低能量却很高的脈波.....	113
雙極性接續多諧振動器.....	114
用級數近似的觀念產生正弦波.....	115
兩個開路組成一個石英振盪器.....	116
單晶體計時電路能產生兩種相位的定時脈波.....	117
受電流控制的三角波方波產生器.....	117
一開路組成的定時脈波源能產生脈波列或單一脈波.....	118
晶體控制衰弛振盪器.....	119
TTL 反相器能夠組成一個穩定的可爾畢茲振盪器.....	119
用運算放大器組成一簡單的衰弛振盪器以輸出線性斜升波.....	120
改進 IC 計時器的不穩定運作.....	121
失真度極低的振盪器.....	122
CMOS 電路能產生任意形態的週期波.....	122
重復率可以連續改變的多諧振動器.....	123
寬頻帶電壓控制線性振盪器.....	124
PUT 振盪器的頻率範圍可高達 10^4 倍.....	124
簡單的正弦波振盪器.....	125
經過修改的 UJT 振盪器不再有定時誤差.....	125
當輸入電壓為零則振盪頻率亦為零的 VCO.....	126
非直線性程度可以調整的斜升波產生器.....	127
任務週期值之範圍很廣的脈波產生器.....	128
自全式開控不穩定多諧振動電路.....	129
定時脈波產生器.....	129

低功率雙相定時脈波產生器	131
電壓控制振盪器	131
偏離電壓極低的觸發掃描波電路	132
能產生對稱交流輸出的鍵控多諧振動器	132
穩定且失真低的橋式振盪器	133
可以防止柵波出現的 60HZ 定時器	134
以一個 IC 為主體的廣範圍脈波產生器	134
具有飽和輸出的射極耦合不穩定復振器	135
一簡單的 IC 脈波產生器可使用晶體控制脈波重複率	136
用運算放大器組成一延遲脈波產生器	137
晶體控制復振器	137
可調整的方波振盪器與 IC 邏輯電路交連	138

第四部份 電源供應電路 Power Supply Circuits 139

電流變壓器可以提供快速的過載保護	141
使用一電晶體改進 IC 穩壓器	141
一經過調限 $\pm 1.5V$ 電壓源能夠提供追蹤饋電	142
交流電源互鎖	142
欠壓感知電路	143
利用剩餘的 IC 開路作為一穩壓器	144
高壓的直流→直流轉換器	144
一電阻可以減少交變穩壓器的損失	145
用二極體防止電源供給之感知端造成的意外損壞	145
用 IC 定時器作成一不需要變壓器的功率轉換器	146
光感隔離器能夠提供過疊的指示	146
一個多性能的電路可以發揮類似 SCR 的功用	147
邏輯供應源的保護電路	148
過壓量可調整的斷路器	148
利用一個 IC 穩壓器作成的帶空檢知器	149

第五部份 交變技術 Switching Techniques 151

高壓雙開晶體能使電容型馬達逆轉	153
輸入信號經過零軸時發生動作的開關	154
數位聯鎖開關	154
單晶體定時器組成一觸摸開關	155
利用雙開晶體作成的開控電路	155
利用光感耦合器作成安置-復置電路	156
防止雜音影響的 SCR 觸發電路	156
“主指輪開關”的多編應用	157
節省電池的遙控指令檢知器	158

速率快且隔離好的 600 V 交換電路	158
受遙控的排斥 OR 開路	159
改良的旋轉開關互鎖電路	160
不會反跳的接斷交換	161
廉價的雙穩繼電器電路	161
有效且簡單的過零開關	162
能夠自動關閉的電池節省器	163
用低功率的定時器來驅動步進繼電器	163
備用時電流為零的雙穩開關	164
固態繼電器	165

第六部份 測試電路 Test Circuits 167

用 CMOS 組成的一個電路測試許多邏輯電路	169
於共接線上安置短接開路的技巧	169
使用一個運放器作成簡單的直流伏特計	170
可用來求得電晶體之增益 - 頻寬乘積的交合電路	170
高增益的交流 / 直流示波器放大器	172
可測試三種邏輯狀態的邏輯測試電路	172
555 定時器可以作成一簡單的電容計	173
在電路中之電容的測試計	174
作為電源供應的 IC 可以提供作測試的尖波或準位移	174
能夠供給定值電流的偏壓供應電路	175
兩個 CMOS 開路將一計數器變為一電容計	175
測量溫度係數的電路	176
FET 探測電路可以驅動 50Ω 的負載	177
此測試箱可以指示所有 IC 的邏輯準位	178
低速的邏輯探測電路	179
短路示警電路	179

第七部份 綜合部份 Miscellaneous 181

這個新奇的時鐘電路可以提供經過多編的輸出	183
60-HZ 頻率鑑別器	184
將包周碼轉換成角度數目的輸出	184
故障保全溫度感知器	185
相位互鎖旋轉馬達驅動器	185
利用單擊 IC 作成的 30 秒定時器	186
超穩定基準電壓源	187
可調整的低阻抗值基納電路	188
—具有默帶的數位比較器	188
光度測量的自動標度電路	190
利用 SCR 作成一電子組合鎖	191

用兩個 IC 組成的捕脈器·····	191
低通數位濾波器·····	192
熱電阻電路能測知氣體溫度與速度·····	193
用 DPM 作成一自給的數位溫度計·····	194
利用化學電池來控制電池的充電率·····	195
正比爐溫控制器·····	195
將 DTL 與 TTL 交連至 FET 類比開關的電路·····	196
用 FET 作為儀表的自動保護裝置·····	196
用兩個 TTL 開路來驅動很長的同軸輸送線·····	197
電壓成電位可調整的 400-HZ 延遲電路·····	198
雙重任務的光檢示警器·····	198
供給 LED 用的電流脈波產生器·····	199
利用光電池作成一個寂靜無聲的自由鐘擺·····	200
廉價且具有長時間延遲量的定時器·····	201
二極體 JFET 的洩漏測試·····	201
多值變壓器·····	202
廉價的紅外線系統防盜器·····	203
最佳的基納去耦合電路·····	204

第一部份

類比、線性與通訊 等系統設計

Analog, Linear and Communications Designs

不含積分網路的垂直同步分離器

Vertical sync separator has no integrating network

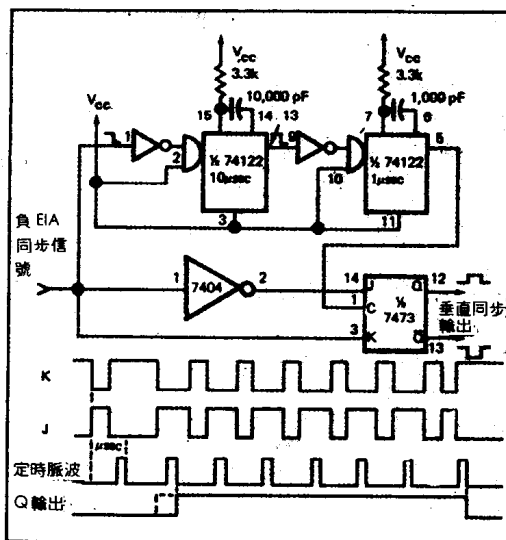
Walter G. Jung

通常欲從一 EIA TV 綜合同步波形中分離出垂直同步脈波段的部份時，必須包含一積分網路部份以移去快速的水平變化率，另外還要有一單位測知器 (level detector) 以測知具有較長時距的垂直脈波。但是由這些構造的性質我們知道，積分的效應，一定會產生一時間的延遲。

圖中所示，乃為一利用數位 (digital) 指示性以測知垂直訊息的方法。此系統乃使用 j-k 正反器 (flip-flop) 發出的控制定時序波列以測知垂直同步脈波的部份。

首先我們參照計時圖示部份。在 j-k 正反器的輸入端乃饋入 TV 同步信號的互補 (complementary) 信號，而這些信號由一較水平同步部分稍為落後的脈波加以計時，水平同步部份為 $10\mu\text{sec}$ 而脈波寬度為 $1\mu\text{sec}$ 。在正常的掃描時間內，j-k 正反器的計時序波能讀出波形前緣之後 $11\mu\text{sec}$ 的部份，而其輸出記為低電壓 (Low)，亦即數位中的“0”。因此在這變化之後的第一個計時脈波能夠將正反器的 Q 端輸出部份變為“1” (ONE)。這個單位將一直保持到六個計時週期之後，即在垂直同步部份通過之後，才再度回轉到“0”態 (ZERO state)。

這個系統的好處在於其延遲時間遠比其它同類



圖：j-k 正反器的計時序波能夠指出垂直同步的部份。

電路來得小。而前緣 (leading edge) 誤差的時間與欲“括出”水平脈波寬度的時間相較，前者不過微大於後者。

運作範圍由幾毫伏至幾伏特的精確箝制器

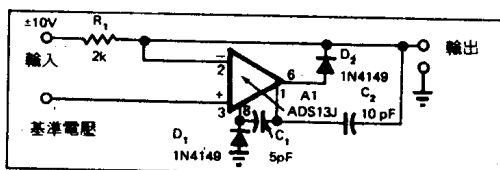
Precision clipper operates from millivolts to volts

R.S. Burwen

此精確箝制線路可將整個的直流輸入電壓精確地限制於一單位上，而此單位可由一直流參考電壓—供給。當參考電壓值為零時，此電路可用來作頻率範圍高至 100kHz 之正弦波輸入的半波整流器。

此線路利用回輸以克服二極管 D_2 的崩潰特性。因此能夠產生精確的箝制特性，且其信號準位可由幾毫伏至幾伏特。

當輸入電壓較參考電壓為正時，則 A_1 端的輸出為負，而二極體 D_2 乃成斷路。若輸入電壓較參考電壓為負時，則放大器的輸出為正，且足夠使二極體 D_2 導電，並使輸出電壓保持在參考電壓位上。最理想的運作情形是此電路需要一放大器，它能夠承受很大的差動電壓，却不吸引輸入電流，另外還具有高的轉速率 (slewing rate) 與快速的過載復原特性——當放大器輸出由負端過載開始擺盪時，此特性能使 D_2 導電時的延遲時間達到最小。圖中所使用的 ADS13J 則經由電容 C_1 與 C_2 產生高的轉速率而加以穩定。由於唯有當 D_2 開始傳導時 C_2 才會發生影響，因此 C_2 不會如同 C_1 一般產生回輸而降低了轉速率。



圖：直流輸入電壓被箝制器限制在直流參考電壓位上。

當直流參考電壓為地電位時 (ground potential)，我們可外加一二極體 D_1 ，以提高負擺盪輸出電壓的電位，因而在 D_2 開始傳導前降低了時間延遲。

此線路在未使用 D_1 的情形下適用的範圍為：直流與低頻時可達幾毫伏；頻率為 10kHz 可由 70mV rms 至 7V rms 此線路運作最好的條件是在頻率 100kHz ，而準位降至 0.3 伏特時。若將電阻 R_1 改為兩個串聯電阻且由中間抽出接點，則此電路可用來作為一函數產生器，當輸入較參考電壓為正時其增益為一，而當輸入較參考電壓為負時其增益小於一。欲改變極性的話，祇需將 D_1 與 D_2 反向即可。

在大部份傳統的無線電指標接收器 (marker beacon receiver) 中，伴隨特別指示燈的特定頻率 (400, 1300 或是 3000 Hz) 皆由 LC 調諧電路所選擇。由於調諧電路在聲頻下運作，因此顯得既拙且重。亦有一些其他的電路組或被用來求得所需要的聲頻選擇，例如：RC 楔口濾波器 (RC notch filter) 即是，不過亦都顯得較為繁複，且由於構成單元祇能在有限的條件下運作，亦顯得不很可靠。而典型的長期做祛除的。

計算電路的運作是傳統性的。而每一個計算和顯示的週期為 4 ms，當閘控線的電壓為正時，“開路接通，而前一次的計算乃被顯示出來。而當閘控線 (gate-control line) 的電壓為低電壓時，計數器的正反器乃處於復置狀態 (reset)，而開路 (其亦為產生輸入信號波形之單穩多諧振動器的一部份 (monostable multi)) 乃被驅動，因此，每當開路開路而為輸入週期時，計數器即能累積一項計數。

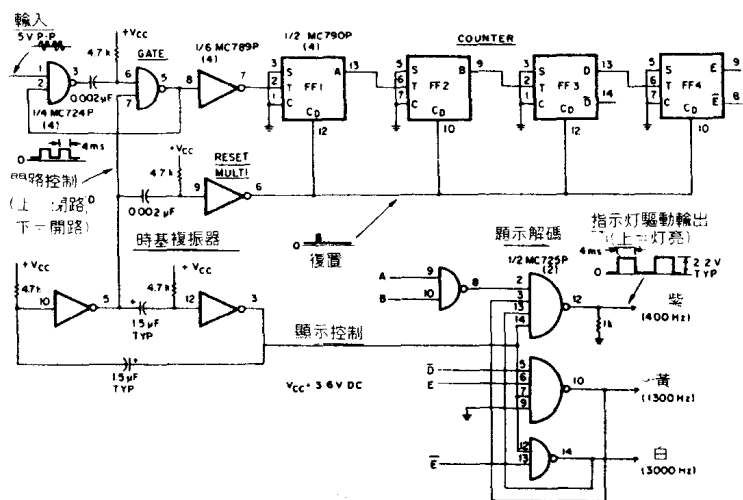


圖 1—數位積體電路頻率計數器，它能選擇適當的特定聲頻信號並驅動適當的顯示燈。

在開路閉路之後，累積的計數乃顯示出來。由於計數週次 (count cycle) 的時間乃為一常數或至少接近於一常數，因此，累積的計數與隨後的顯示皆與被計數的頻率成正比。由上面的討論我們知道，三個頻率中任一頻率的信號皆可點亮一相關的指示燈。

圖 2 中所示爲一表，表中顯示各色指示燈與輸入頻率（100 — 4000 Hz）的關係，而 100 — 4000 Hz 則乃爲一般無線電指標接收器正常的頻寬。此表祇用來說明，其中並未考慮到 ± 1 的計數誤差。若要增強選擇的精確度，則必需增加電路的複雜性。這裏主要的目的祇是在提出一個具有這特性而又可靠的最簡單的電路。

在計數的週期內指示燈不能運作，以避免指示燈的閃爍現象。由於每隔 8 m sec 即作一次新的計數與顯示。因此，這個系統極不可能受雜音的感應而作出錯誤的顯示。

利用有塑膠外殼且價廉的RTL 積體線路，如：MC-700P 等，非常適用於溫度不過高或過低的情形中。圖中所示的設計共使用了五片積體晶片。

輸入 頻率 (Hz)	4ms 中出現 的週次	被驅動 的電燈	所指示 的頻率
100-250	0	無	None
250-1000	1, 2 or 3	藍	400 Hz
1000-2000	4-7 inclusive	黃	1300 Hz
2000-4000	8-15 inclusive	白	3000 Hz

圖 2：典型的指示燈與輸入頻率的關係

穩定誤差的類比除分器

An error-stabilized analog divider

Gary M. Fitton

圖 1 顯示一作為類比除分的線路。在此設計中一個類比倍乘器被置於一運算放大器的回輸環路中。然而這項設計却受陪乘器的漂移 (drift) 所限制。圖 2 顯示一電路可抵消因倍乘器漂移所產生的誤差。

在新的線路中倍乘器的輸出 ($XY/10$) 在 $t = 0$ 時被抽樣取出，這個信號經過顛倒後輸入至運算放大器的相加點 (summing point)，因此很有效地消去了 $t = 0$ 時的誤差。圖 2 顯示出這種設計用於寬頻帶穩定誤差類比除分器中。

此系統產生一 $e = Z/kt$ 的波形，其中 Z 的變化範圍為 40:1，而 K 的範圍則由 $1.7V/\mu s$ 至 $0.2V/\mu s$ 。圖 3 所示即為一脈波接收頻率 (prf) 為 15kHz 的系統波形。圖中所選的倍乘器——混合系統 105 (hybrid System)——會產生一顛倒的輸出，其可用來簡化誤差抵消電路。為了在高速運作時能保持環路的穩定，運算放大器的單位增益頻率 (unit gain frequency) 必須小於或等於倍乘器的 3-db 頻率。其中亦包含一限制環路以防止運算放大器和倍乘器遭到過驅動 (overdrive)。

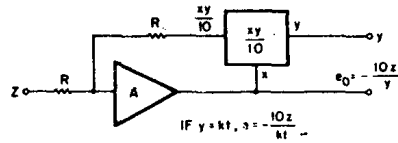


圖 1：一個類比除分的普通設計

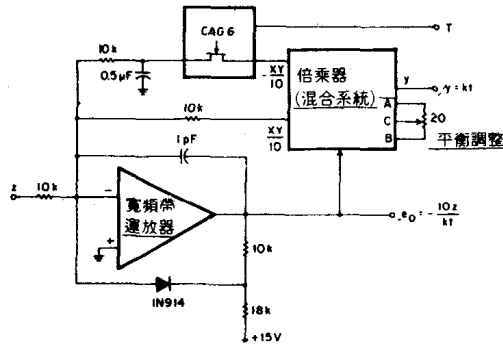


圖 2：這線路顯示的方法能夠消去倍乘器的漂移

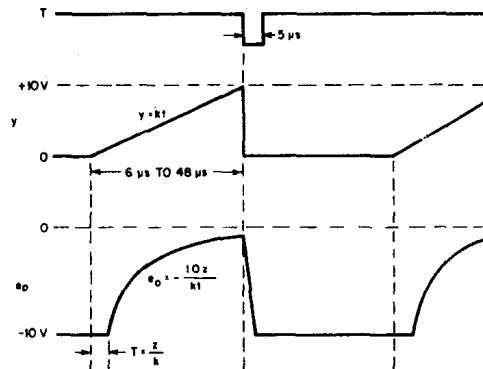


圖 3：圖中顯示的波形乃是就雙曲線寬頻帶產生器 (hyper bolic broad-band generator) 而作的

不用供給功率的積分傾注電路

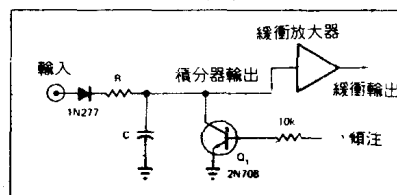
Integrate and dump circuit uses no power supply

Ralph Riordan

由於此積分傾注電路 (integrate and dump circuit) 運作時沒有外加的功率以供轉置器 (translator) 的偏壓，因此電路簡化不少。同時由於不再會發生將偏壓加以積分的錯誤，此設計亦改進了線路的運作效果。其中的電晶體祇被用來作一開關。此積分器的輸出波形與其他教本中所述的皆同，當然它沒有任何的變形。在“傾注”線上的輸入信號為和諧 TTL 輸入 (TTL compatible)。當傾注信號為邏輯中的“1”時 (+5V)，則積分器將全部積存電荷傾注。如圖所示的設計全部放電的傾合於由注時間約為 $1\mu sec$ 。R 與 C 的值決定積分器的

時間常數。

由於此線路沒有使用功率供給，它祇能驅動一高阻抗的負載。要解決這個困難祇需使用一個 FET 輸入運算放大器即可。我的經驗是使用一個類比裝置 40J，其價錢為美金 11 元。



鎖相頻率分辨器

Phase-Locked Frequency Discriminator

Hart Anway

這個電路可用來將一低頻率的振盪器鎖相至某一需要的頻率。其中使用了一個正反器、一個濾波器和一個直流漂移裝置以便對振盪器作所需要的中央頻率電壓控制。

在此電路中，由主頻率產生的觸發信號 (trigger) 進入 *B* 點，而由鎖相頻率產生的觸發信號則進入 *A* 點。此電路必須在下列的條件才能正常運作：當 *A* 點之頻率較 *B* 點之頻率為高時 Q_2 集極的平均電壓為正，而當 *A* 點之頻率較 *B* 點之頻率為低時， Q_2 集極的平均電壓為負。在以上任何一種情形下，電壓誤差測知電路 (error-voltage sensing circuit) 能夠改正在 *A* 點的頻率，因此使 Q_2 集極的平均電壓保持在 0 伏特。

在運作中，在 *B* 點的觸發信號使 Q_2 集極電壓變負，在 *A* 點的觸發信號則使 Q_2 的集極電壓變為正。因此若接收到的 *B* 點觸發信號較 *A* 點觸發信號為多時 (亦即 *B* 點的頻率較 *A* 點的頻率為高)，則 Q_2 之集極電壓負的機會較正的為多，其情形則如圖 2 中所示。

在 Q_2 集極端出現的脈波信號被一電阻與大電容

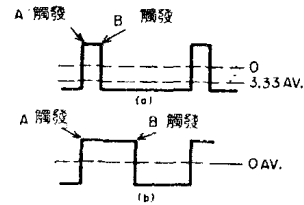


圖 2：在 Q_2 集極的波形：(a) *B* 點頻率較 *A* 點頻率為高 (b) 相等且經過鎖相後的頻率

串聯的濾波器濾去，而剩下的直流電壓則施於 Q_3 的基極端。 Q_3 的作用乃為直流漂移與一射極跟隨器 (emitter follower)。在 Q_3 輸出端的誤差電壓被用來修正振盪器的頻率。當修正完畢之後， Q_2 集極的電壓則如圖 2b 中所示，而頻率與鎖相情形皆達到所要求的結果。

與此線路接合使用的振盪器可為一電壓調諧多諧振動器，或是一個單接頭鋸齒波產生器 (unijunction sawtooth generator)。如圖所示，此線路被用來同步一單接頭鋸齒波產生器，而在十倍 *B* 點頻率下運作。*B* 頻率的中心值為 16Hz 而變動的範圍約為 $\pm 25\%$ 。在單接頭之後為 $1/10$ 的計數器，而其輸出則用來作 *A* 點的觸發信號的輸入。

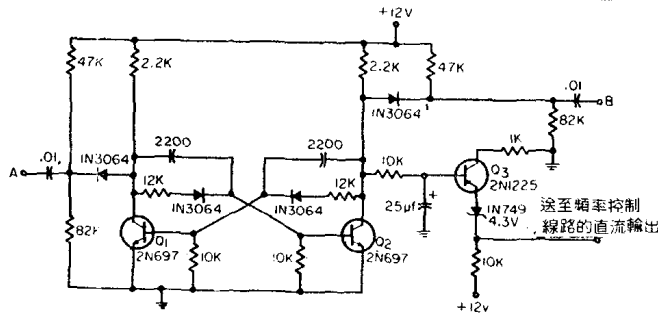


圖 1：頻率測知器將在 *A* 點與 *B* 點的信號加以鎖相

排斥 OR 閘路簡化了調變器與解調器的設計

Exclusive-OR gates simplify modem designs

Peter Alfke

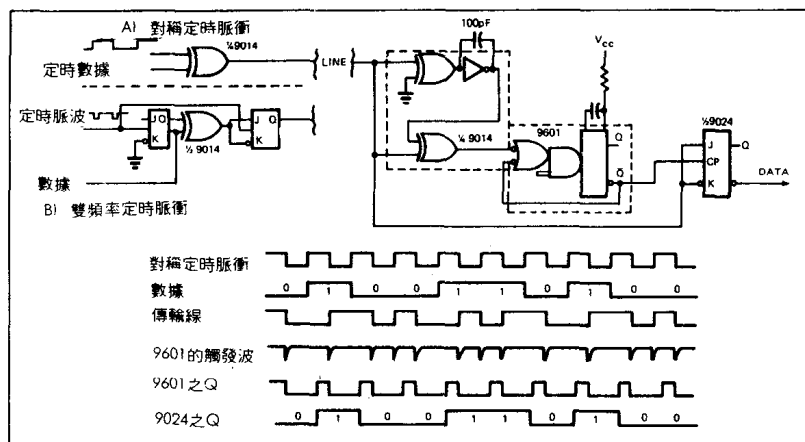
由於二進相位調變中固有的自我計時特性，因此常被用來於一單線上傳輸數位資料。而排斥 OR (NOR) 閘是積體電路與一可再觸發的單穩電路 (retriggerable monostable) 將可簡化發射機與接收機的設計。

在一具有 50% 作用週期計時器的發射器中，將一排斥 OR 閘接於計時器與數據之間以產生輸出信號。若沒有一對稱的計時器時，其輸出信號可由一捺跳正反器 (toggling flip-flop) 和一倍頻計時源來產生。在快速系統中，數據傳輸的延遲會在輸出端產生尖波，而這些情形可被另外一個同樣的

倍頻計時器的運作加以消除。

此接收器必須再產生計時序列與數據流。一個 9601 被調節至數據單元時間 (data-bit time) 的 $3/4$ 然後接入不可再觸發的模式中。任何一個輸入單位的改變皆要觸發 9601。而一個排斥 OR 閘與排斥 NOR 閘相連作為一倒置延遲元件 (inverting delay element) 可以達到上述的功能。單穩電路的輸出可用來作為計時序列。脈波結尾時 (Q 的上升前緣) 輸入線的單位將控制數據，然後再由“邊緣觸發正反器” (edge-triggered flip-flop) 接收。

祇要是單穩脈波的寬度是在數據單元時間的 50% 至 100% 之間，這系統即可保持同步。



圖：排斥 - OR/NOR 閘與一可再觸發的單穩多諧振動器，極端地簡化了數據發射與接收的設計。另外附圖中顯示出此線路的計時功能

一電路可選擇兩個類比信號中較大者 Circuit selects larger of two analog signals

Werner Gruenebaum

利用差動電流源與一些元件我們即可設計出一電路，它不需要開關交換作用即能選擇兩個類比電壓輸入中較大者，同時輸出這個電壓的精確值。

試考慮圖中的第一個運算放大器 (op amp) A_1 ，它有如一共用的雙向電流源，不過外加上 V_B ：

$$e_0 = (e - V_A) \frac{R_1 + R_3}{R_1} + V_A \quad (1)$$

$$e_0 = e + \left(I + \frac{e - V_B}{R_2} \right) R_4 \quad (2)$$

由於(1)式與(2)式必須相等，因此

$$I = \frac{(e - V_A) \frac{(R_1 + R_3)}{R_1} + V_A - e}{R_4} - \frac{(e - V_B)}{R_2}$$

$$= \frac{V_B}{R_2} - \frac{V_A R_3}{R_1 R_4} + e \left(\frac{R_3}{R_1 R_4} - \frac{1}{R_2} \right)$$

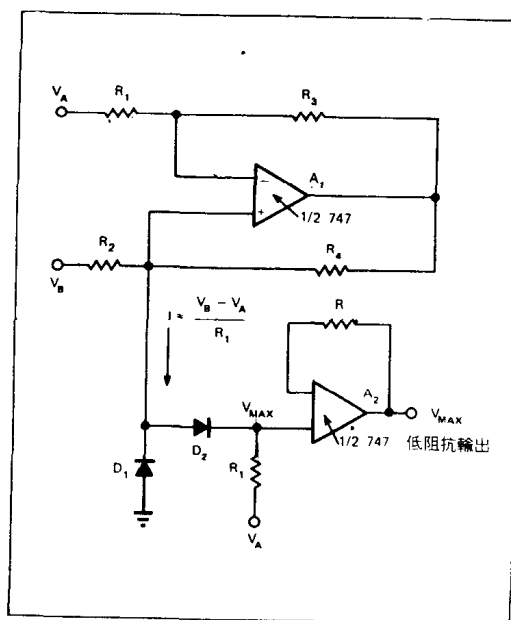
若 $R_1 = R_2$ 且 $R_3 = R_4$ 則

$$I = \frac{V_B - V_A}{R_1}$$

我們可以考慮 I 所流經的負載（假設放大器保持在線性範圍中運作）。

電流 I 將流經 D_2 （祇要它極性是正，亦即 $V_B > V_A$ ），否則它將流經 D_1 。

因此對 A_2 (V_{max}) 的正輸入等於



$$V_{max} = V_A \quad (\text{當 } V_A > V_B \text{ 時})$$

$$= V_A + \left(\frac{V_B - V_A}{R_1} \right) R_1 = V_B$$

若需要一低輸出阻抗時，可將放大器 A_2 （為一電壓跟隨器）加入。