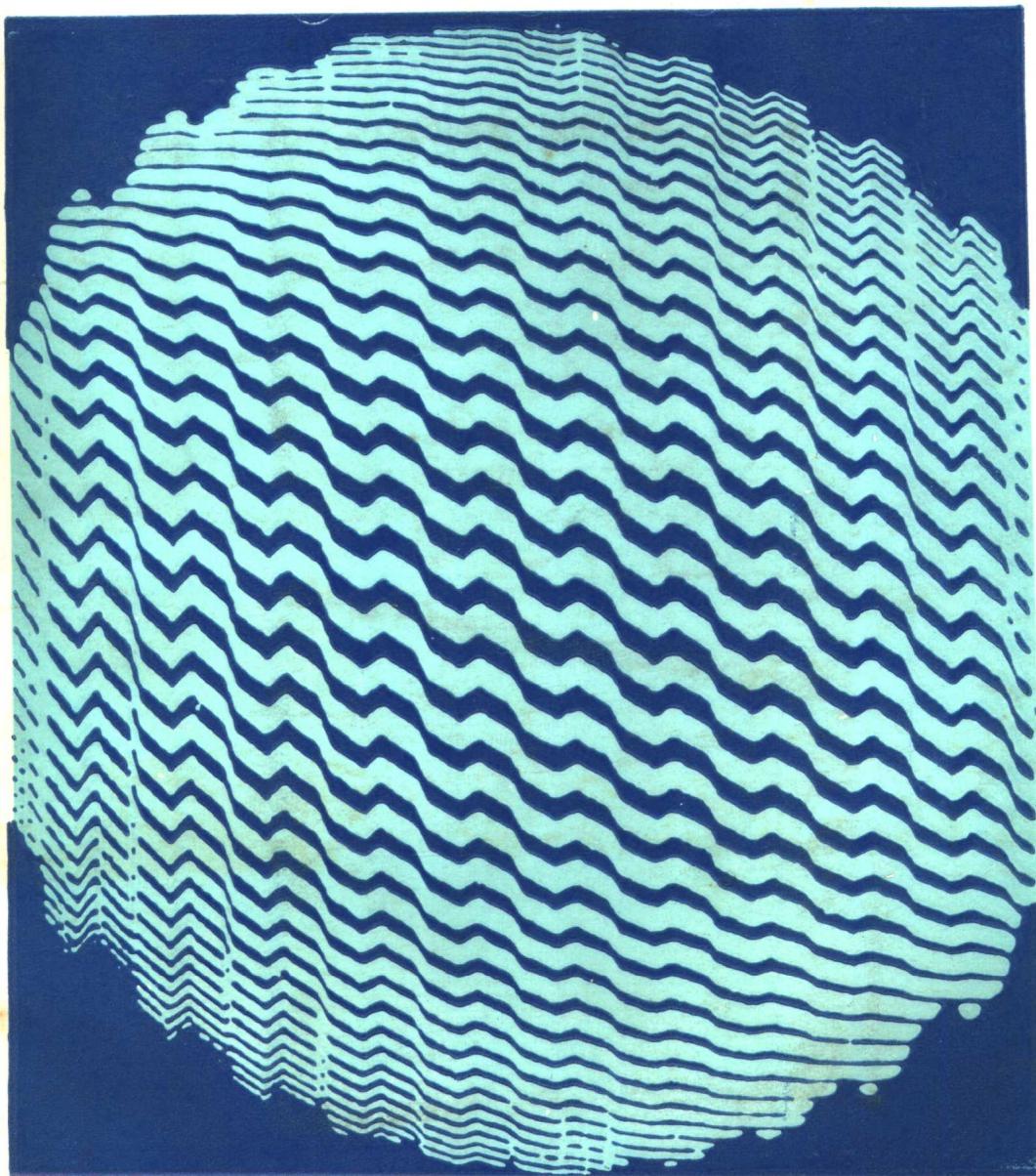


超级微型计算机原理

白素怀 编



陕西电子编辑部

前 言

自从1971年第一台4位微处理器芯片问世以来的短短十几年中，随着半导体工艺技术的发展，微处理器走过了4位、8位、16位直至32位的里程，形成了各类芯片，应用在不同的领域中。由于半导体工艺和技术的发展，使芯片的集成度不断提高，存贮器芯片容量不断增加，加之外围芯片的大量出现，使微型计算机进入了蓬勃发展的时期。

超级微型计算机将广泛应用在办公室自动化、管理决策、科学计算、数据采集、自动测试分析、实时控制及CAD/CAM等方面，都能较好的完成任务。

为了深入了解超级微型计算机的基本结构、汇编语言程序设计、输入／输出和系统结构特点。在考虑选择机型时，应该有一个完整的系列，它在软件上应该是兼容的，技术上应该是先进的，在世界上应处于主流地位，这样就可以有大量的广泛的软件及硬件的支持。故选用Intel系列机型。即Intel8086→80186→80286→80386。

在叙述上由浅入深，采用循序渐近方式。本书开始较系统地介绍了16位微型计算机Intel8086的结构、存贮器组织、指令系统、汇编语言程序设计之后；接着介绍高性能16位微型计算机Intel80186体系结构，重点介绍它与8086不同之处，从而体现80186结构特点，作为进一步介绍超级16位微型计算机Intel 80286体系结构的基础，在介绍Intel 80286时，重点介绍体系结构，实地址方式，虚地址保护方式与系统结构。作为进一步介绍32位微型计算机Intel 80386体系结构与系统设计的基础。重点介绍32位微型计算机Intel 80386在CPU芯片上配置一个存贮器管理部件MMU，采用分页和分段方法管理64兆兆字节虚拟存贮器和4千兆字节的物理存贮器；另外，还提供4级环型结构的软件保护功能。芯片上的高速缓冲存贮器（Cache）以及流水线结构，这些都是过去大型机体系结构特点。Intel80386另一个特点是它与8086、80186、80286具有目标代码级向上兼容性。80286的分段、任务转换、保护功能等都得到了80386的支持，8086和80286的操作系统都可在80386上运行。

本书收集和整理了大量最新国内外资料。在叙述上采用循序渐近方式，由浅入深，图文结合，通俗易懂。可作为科技人员及高等院校师生的参考书，也可供使用微型计算机科技人员参考。

由于编者水平有限，书中难免存在缺点错误，热诚欢迎广大读者批评指正。

编 者 白 素 怀

1989年12月

内 容 简 介

全书共九章。主要介绍了Intel 8086—80186—80286—80386系列微处理器的结构，存储器组织，指令系统，汇编语言程序设计，时序，中断与异常，总线结构和系统结构。

本书中收集和整理了大量最新资料。系统性、先进性和实用性较强，在叙述上由浅入深，采用循序渐进方式，并有大量实例。是作者原“Intel8086十六位微型计算机硬件、软件及接口技术”一书的延伸和发展。对高性能的16位微型计算机和32位微型计算机作了系统介绍。

本书可作大专院校计算机专业本科生高年级的教材，也可作为从事微型计算机工作的科技人员参考书。

目 录

第一章 微型计算机概述

| | | |
|-----|----------------|-----|
| 第一节 | 微型计算机发展简史 | (1) |
| 第二节 | 微型计算机分类及应用 | (2) |
| 第三节 | 微型计算机系统评价及发展趋势 | (4) |

第二章 Intel 8086的结构

| | | |
|-----|--------------|------|
| 第一节 | 8086的内部结构 | (7) |
| 第二节 | 8086引脚及功能 | (11) |
| 第三节 | 8086两种系统结构方式 | (13) |

第三章 存贮器组织

| | | |
|-----|-----------|------|
| 第一节 | 读写存贮器 RAM | (19) |
| 第二节 | 只读存贮器 ROM | (23) |
| 第三节 | 存贮器的系统连接 | (26) |
| 第四节 | 存贮器组织 | (28) |

第四章 8086的指令系统

| | | |
|-----|-------------|------|
| 第一节 | 8086的寻址方式 | (33) |
| 第二节 | 8086指令系统的特点 | (39) |
| 第三节 | 8086指令系统 | (46) |
| 第四节 | 8086程序设计举例 | (87) |

第五章 8086的时序分析

| | | |
|-----|-------------|------|
| 第一节 | 总线周期 | (91) |
| 第二节 | 最小方式读／写总线周期 | (93) |
| 第三节 | 最大方式读／写总线周期 | (95) |

第六章 8086系统结构

| | | |
|-----|--------|-------|
| 第一节 | 输入输出系统 | (99) |
| 第二节 | 中断系统 | (103) |

| | | |
|-----|-----------------|-------|
| 第三节 | 系统复位..... | (111) |
| 第四节 | 准备就绪..... | (112) |
| 第五节 | 接口电路..... | (114) |
| 第六节 | 8086多机系统结构..... | (127) |

第七章 Intel 8086的系统结构

| | | |
|-----|------------------------------|-------|
| 第一节 | Intel 80186 的结构 | (136) |
| 第二节 | Intel 80186 的寻址方式和指令系统 | (142) |
| 第三节 | Intel 80186 的总线..... | (148) |

第八章 Intel 80286系统结构

| | | |
|-----|-----------------------|-------|
| 第一节 | Intel 80286 的组成 | (151) |
| 第二节 | Intel 80286 指令集 | (160) |
| 第三节 | 存贮器组织..... | (168) |

第九章 Intel 80386微型计算机体系结构与系统设计

| | | |
|-----|--------------------|-------|
| 第一节 | 概述..... | (193) |
| 第二节 | Intel 80386结构..... | (193) |
| 第三节 | 存贮器管理与保护..... | (203) |
| 第四节 | 寻址方式..... | (210) |
| 第五节 | 指令系统..... | (212) |
| 第六节 | 中断..... | (219) |
| 第七节 | 系统设计..... | (222) |

附录一 8086 指令系统表.....(225)

附录二 80286 指令系统表.....(273)

附录三 80386 指令系统表.....(297)

第一章 微型计算机概述

近年来，微型计算机各种芯片以每两年集成度提高一倍的速度向前发展，相继出现了一批单片微型计算机和一批高性能的16位和32位微型计算机。微型计算机系统，使用的LSI化外围电路逐渐配套齐全。微型计算机的软件也有很大的发展，新的高档微型计算机，都配有力的功能很强的操作系统和多种高级语言，并尽量将软件硬件化，配置功能齐全的只读存贮器，使系统扩展非常灵活方便。

第一节 微型计算机发展简史

自从美国Intel公司1971年研制出世界上第一台微处理器Intel 4004以来，微型计算机已经历了十几年历程。在这短短的十几年中，微处理器及微型计算机得到迅速发展。微型计算机之所以发展这么快，一个重要原因是性能／价格比在各种机型中占有领先地位，它以物美价廉，小巧灵活而深受用户欢迎。随着LSI技术的不断发展，微型计算机经历了如下几个阶段，如表1—1所示。第一阶段是微型计算机萌芽阶段；第二阶段是设计和生产技术已进入成熟的阶段；第三阶段是8位微型计算机的改进阶段；第四阶段是16位微型计算机的发展阶段；第五阶段是由16位微型计算机向32位微型计算机发展阶段。

表 1—1 微型计算机各阶段主要特点

| 阶段 特点 | (一) 1971年～ 1973年 | (二) 1973年～ 1975年 | (三) 1975年～ 1977年 | (四) 1977年～ 1980年 | (五) 1981年～ 现在 |
|------------|------------------------|--------------------------|-------------------------------|----------------------------------|------------------------------------|
| | Intel 4004 8008 | Intel 8080 MC 6800 | Intel 8085 MC 6809 Z—80 | Intel 8086 MC 68000 Z—8000 | Intel 80386 MC 63020 Z—30000 |
| 字长(位) | 4～8 | 8 (16) | 8 (16) | 16 (32) | 32 |
| 半导体工艺 | P—MOS | N—MOS | E/D MOS | N/H MOS | H MOS |
| 集成度(晶体管/片) | 2千 | 5千 | 1万 | 2～6万 | 20多万 |
| 芯片引出线 | 16～24 | 40 | 40 | 40～84 | 64多 |
| 时钟频率(MHZ) | 1 | 2 | 2.5～5 | 4～10 | 10左右 |
| 平均指令周期(MS) | 20 | 2 | 1 | 0.5～0.1 | 0.1左右 |

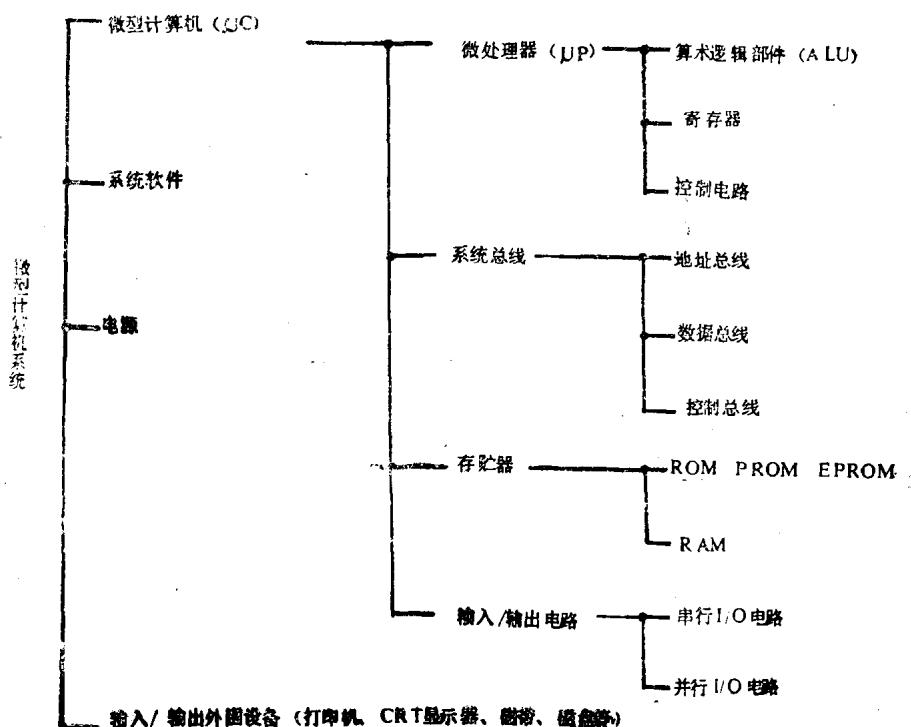
| | | | | | |
|---------|-----|-------|-------|-------|--------|
| 数据总线(位) | 4 | 8(16) | 8(16) | 16 | 16(32) |
| 地址总线(位) | 4~8 | 8(16) | 8(16) | 20~24 | 24~32 |

第二节 微型计算机分类及应用

微型计算机从字长来分，有4位机、8位机、16位机和32位机等；从机器组成来分，有位片式、单片式和多片式；从制造工艺来分，有MOS型和双基型两大类，每一类又有若干分支；从体系结构来看，微型计算机继承和发展了小型计算机的先进技术，如单总线和多种线结构，通用寄存器堆、堆栈技术、并行处理、微程序控制等。各制造厂家既大量出售微型计算机的各种芯片，又出售各种功能模块；既出售单板微型计算机，也出售各种微型计算机系统，既有硬件产品，又有软件产品。

一个典型的微型计算机系统应包括：微型计算机、外围设备（如CRT显示器、打印机、磁带、软盘、硬磁盘等）、电源和系统软件（如操作系统、各种语言编译程序等）。而微型计算机应包括：微处理器、存储器（如随机存储器RAM，只读存储器ROM，EPROM）、I/O接口电路（有串行和并行）和系统总线接口（地址总线，数据总线、控制总线）。微处理器应包括：寄存器、累加器、算术和逻辑运算部件、控制部件、内部总线。下面用表1—2概括了微型计算机系统、微型计算机、微处理器三者之间的相互关系。

表1—2 微型计算机系统、微型计算机、微处理器



微型计算机通常是按照数据总线来分类（按照一次并行处理的位数）。一般可分为4位、8位、16位和32位微型计算机。

一、4位微型计算机

最初的4位微型计算机是Intel4004，而后改进为4040机。目前的4位机一般是单片机，即在一个芯片内集成了CPU、RAM、ROM、I/O接口和时钟发生器，一般不外接设备，直接驱动被控制的部件。它是4位并行操作的，程序一般是固定的。典型产品有：Intel 4040，HMOS—40系列等。由于4位单片微型计算机价格极低，因而应用相当广泛，常用于过程控制，构成各种袖珍式、台式计算器，构成各种商用机，如银行记帐机、出纳机、自动售货机、仓库管理机等。

二、8位微型计算机

最早出现的8位微型计算机是8008，它的速度慢，性能不高。第二代8位微型计算机8080、6800和Z—80出现以后，微型计算机才得到迅速的普及。它有一定的通用性，一般配有RAM、ROM、I/O接口和外设控制器，可以构成各种系统，具有可扩展性。它主要面向过程控制，事物处理或构成智能终端。典型产品有：8080A，8085A，MC6800，Z—80等。国产的DJS—051机和DJS—052机与8080A指令系统相同，DJS—061机与MC6800类相同。

三、16位微型计算机

16位微型计算机比8位微型计算机有更大的优越性。主要表现在字长、数据总线位数的增多，集成度也大大提高了（约比8位机高一个数量级），因而可靠性也大大提高了。功能也大大增强了，这表现在时钟频率和指令执行速度的提高，通用寄存器的增多，存储器容量的扩大（1～16⁴字节），有分段和存储器保护等。典型产品有Intel8086—80186—80286，MC68000—68010；Z—8000等。国产的有长城0520系列。

四、32位微型计算机

32位微型计算机发展很快，又有广阔的应用前景。主要原因是32位微处理器芯片在技术上具有明显的优势。它采用了VLSI技术，集成度高。芯片设计的目标就是要做超级小型机甚至大型主机能做的工作。因此，32位微处理器芯片往往能支持很大的物理存储空间，有虚拟存储，支持高级语言，具有硬件浮点运算能力，并能支持大型操作系统。广泛采用了超高速缓存、段页式存储、流水线等技术。

16位字长的计算机在某些的应用领域中已明显地体现出能力上的不足，而64位字长则往往在一些专门的应用领域中才需要，因此，32位字长在许多计算机应用领域里是最合适的。另外对32位主机芯片能配套地提供MMU、中断控制器、时钟产生器、RAM、DMA控制器，系统接口等32位辅助芯片，利用这些配套的芯片，能充分开发芯片的能力，设计出高效率、吞吐能力大的高性能微型计算机系统。32位微处理器芯片对高级语言和操作系统提供了硬件支持，使高级语言成为32位微型计算机系统开发的主要语言，这为应用和开发提供了良好的环境。

目前32位微型计算机应用领域主要有，通用系统，工程工作站系统和工业控制系统三大类。通用系统的主要特点是支持多用户多任务。目标应用环境为办公室自动化、管理决策、科学计算等领域。工程工作站系统一般要求具有较强的图形和计算能力，可以单用户多任务方式运行在网络环境下，供CAD/CAM或人工智能等领域使用。工业控制系统的应用环境是数据采集、实时控制、自动测试分析等。

32位微型计算机系统结构大量采用了超级小型机和大型机的结构技术。因此，32位微型计算机可以认为是超级小型机和大型主机技术微型化的产品。32位微型计算机中普遍采用的一种结构概念是开放系统。微型计算机在制造时把软件的界面和硬件的内部总线接口设计成符合某种国际通用的标准，并向用户公开，鼓励用户围绕该系统进行开发。32位微型计算机另一个特点是多处理器结构，浮点运算往往用协处理器与主处理器接口。而图形处理、I/O控制、数据库管理或文件处理、阵列处理等均用专门的处理器，通过系统总线与主处理器连接，形成模块化结构。最近，一种新的体系结构，即RISC结构（简化指令系统计算机），在32位微型计算机设计中得到了重视。

在多处理器结构中，各处理器之间的连接是通过总线来实现的。而采用准标总线又是开放系统的基础。32位微型计算机的设计也非常重视总线的选择。目前32位总线主要有VME总线、MultibusⅡ总线、Nubus总线、Versabus总线和Futurebus总线等。

32位微型计算机具有支持多用户或多任务的能力，一般要求有一个多用户多任务的操作系统。UNIX操作系统无疑在32位微型计算机中占主导地位。在软件方面除操作系统外，还普遍重视数据库和图形软件。图形软件是CAD/CAM应用软件的基础。

第三节 微型计算机系统评价及发展趋势

一、如何评价一个微型计算机系统

评价一个微型计算机系统的目的，是为了选择和设计最合适的微型计算机系统。

1. 微型计算机的性能指标

（1）单位时间内所能处理的信息流量。

①用常用的吉普森算法，来计算平均指令执行时间 $t_x = \sum f_i t_i$ ($f_i\%$ 为指令组运行比例)， t_i 为运行时间。

②吞吐量及处理容量（最大吞吐量）。

（2）微型计算机系统对数据输入／输出的应答能力。

①在实际应用系统中，最常见的是用基准测试程序进行评价，它具有一系列特定工作的程序，可以充分满足用户提出的最佳选择要求。

②系统应答时间。

③对典型题目的运行时间。

（3）系统的可靠性、适用性、可维修性。在给定的时间内，系统资源（软件及硬件）的利用率如何。

①硬件系统：有CPU、存贮器（RAM和ROM）、I/O通道及I/O外围设备等的利

用率。

- ②操作系统模块的利用率。
- ③应用程序及数据库的利用率。

2. 微型计算机的系统结构

- (1) 字长、数据宽度、寻址能力。都影响系统的功能、精度和速度。
- (2) 存贮容量。主存决定可以处理的数据量和程序的大小。第二级存贮器如磁盘、软盘、磁带等，决定整个系统存取文件和记录的能力。
- (3) 通用寄存器数目、字长、堆栈、分段保护、指令系统的功能，决定对结构程序设计是否提供方便。

3. 系统软件的配置及所支持的程序设计语言。

结合用户的需要，对于8位微型计算机、PC/M操作系统是主要的，对16位微型计算机，UNIX操作系统将成为主流。常用的几种程序设计语言有：汇编语言、BASIC、FORTRAN、PASCAL、C、COBOL等。还应考虑一些实用程序和服务程序，使系统的可靠性、适用性和可维修性进一步提高。

二、微型计算机发展趋势

未来的计算机世界将向两极分化，即物美价廉的微型计算机和庞大昂贵功能优越的巨型机。但是分化的两极将有必然的联系。微型计算机有可能成为未来计算机世界的基本单位（细胞），用微型计算机来构成巨型机（如阵列机、数据库机）是一个重要的途径，它将模拟人的构成及人的社会活动。国内外许多巨型机的体系结构将为微型计算机的应用开辟新的领域，而小巧灵活的微型计算机又会给巨型机注入新的血液。

从微型计算机发展的两个途径来看：

- (1) 中、小型机微型化。由于微型计算机继承了中、小型机的软件、硬件丰富资源。
- (2) 随着VLSI而发展起来的微型计算机，吸收了以往机器系统结构设计的优点，但一时软件上不去，需要有一个完善的阶段。

以往计算机划代，元器件变革起了关键作用。LSI与VLSI对微型计算机划代同样起了重要作用。目前微型计算机正处在飞速发展时期，从系统结构、外围配置、元器件工艺以及软件支持还不定型。在微型计算机领域中，首先是发展微电子技术。在VLSI技术中，进一步提高集成度和时钟频率，降低功耗，改革系统结构。

目前微型计算机正向着系列化、多机化和软件固化（以及虚拟存贮器系统、功能分布、网络计算机）发展。

目前微型计算机正处于从16位向32位过渡阶段。32位微型计算机的主要特点是采用流水线控制，面向高级语言系统结构，支持高级语言调度和调试，并有开发操作系统用的专用指令，从而提高软件的生产率。32位微型计算机将进一步继承小型机软件及硬件的丰富资源，吸收其中优点克服系统结构的缺点。

由于微型计算机体积小，性能高，价格低，它将在分布式数据处理、局部计算机网络、办公室自动化等事务处理中起更大作用。

第二章 Intel 8086 的结构

Intel 8086(简称8086)是一种16位微处理器。是在 Intel 8080与8085的基础上发展起来的一种16位型处理器，它能处理16位数据(具有16位的ALU和16位运算指令包括乘法和除法指令，16位的数据宽度和接口)，也能处理8位数据。它能执行整套8080/8085的指令。所以，在汇编语言上它与8080/8085是兼容的，同时又增加了许多16位操作指令。它有20位地址总线，直接寻址能力达到1兆字节。

第一节 8086的内部结构

一、8086的内功能结构

8086从功能上来说可分成两大部分：总线接口部件BIU和执行部件EU，如图2—1所示。

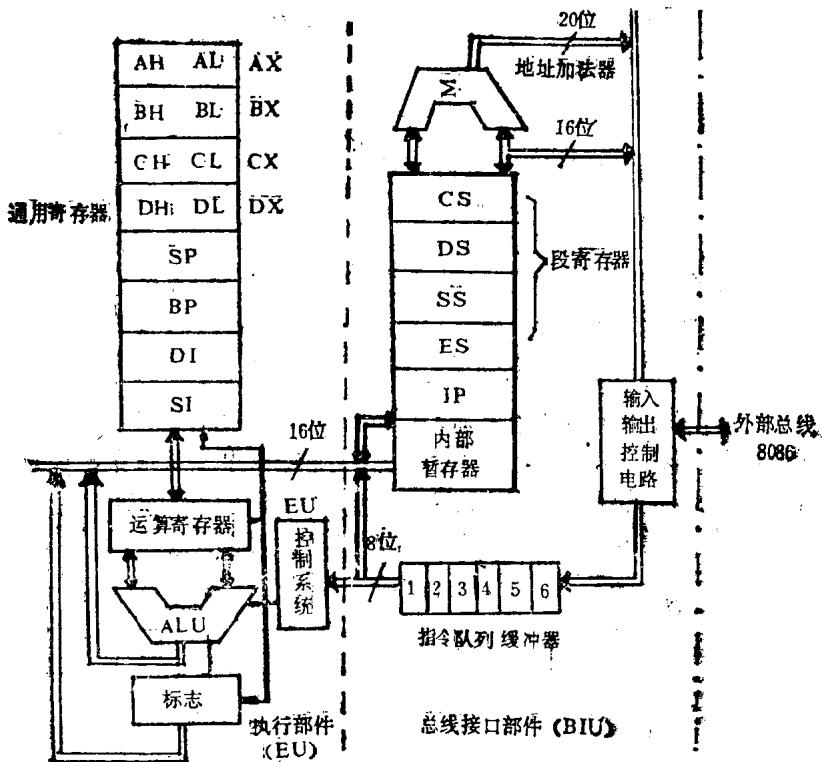


图2—1 8086内部结构

8086的这种结构，给取指令和执行指令的重迭执行提供了硬件支持。下面对这两部分的主要结构和功能作简单的介绍。

1. 执行部件 (EU)

EU是由算术逻辑部件 (ALU)、通用寄存器和标志寄存器组成。

算术逻辑部件，是用来对寄存器和指令操作数进行算术和逻辑运算。

通用寄存器中有8个16位通用寄存器，分为两组，即数据寄存器组 (H和L组)，及指示器和变址寄存器组 (P和I组)。数据寄存器组可用来存放16位数，也可用来存放8位数。

执行部件负责全部指令的执行，向总线接口部件BIU提供数据和地址，并对通用寄存器和标志寄存器进行管理。

2. 总线接口部件 (BIU)

总线接口部件是由段寄存器、内部暂存器、指令指针、地址加法器和指令队列缓冲器组成。

总线接口部件负责8086CPU与存储器和I/O接口之间传送数据，负责从内存的指定区域取出指令，送到指令流队列中排队。在执行指令时所需的操作数，由总线接口部件从内存的指定区域取出，送给执行部件去执行。

当执行部件准备好执行指令时，从总线接口部件的指令队列中取出一字节指令目标代码，然后加以执行。如果执行部件到指令队列中取指令时，指令队列是空的，执行部件就处于等待取指令状态。在指令执行的过程中，如果需要访问存储器或I/O端口，执行部件就请求总线接口部件进入访问存储器或I/O端口的总线周期。

在CPU中，执行部件和总线接口部件的操作是互相独立的。当指令队列的六个指令字节中有两个以上字节是空的，并且执行部件也设有要求总线接口部件进入总线周期的时候，总线接口部件就执行取指令周期，把指令队列填满。这样，取指令部分与执行指令部分是分开的，于是，在一条指令执行过程中，就可以取出下一条（或多条）指令，在指令队列缓冲器中排队。在一条指令执行完以后就可以立即执行下一条指令，减少了CPU为取指令而等待的时间，提高了CPU的利用率和运算速度。

在8080/8085以及标准的8位微处理器中，程序的执行是由取指令和执行指令循环来完成的。执行的顺序为取第一条指令，执行第一条指令，取第二条指令，执行第二条指令，……直至取最后一条指令，执行最后一条指令。在每一条指令执行完以后，CPU必须等待，到下一条指令取出来以后才能执行。所以它的工作预序如图2—2所示。

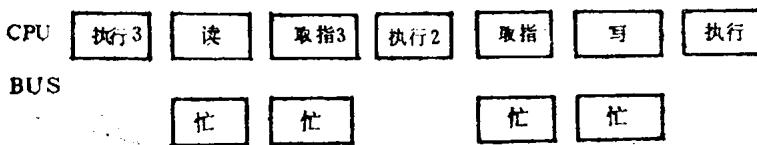


图2—2 8080/8085 程序执行顺序

在3086中，由于执行部件与总线接口部件是分开的，所以取指令和执行指令可以重迭，执行顺序如图2—3所示。

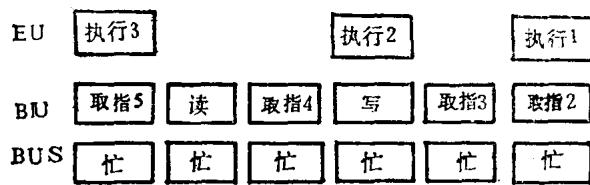


图2-3 8086 程序执行顺序

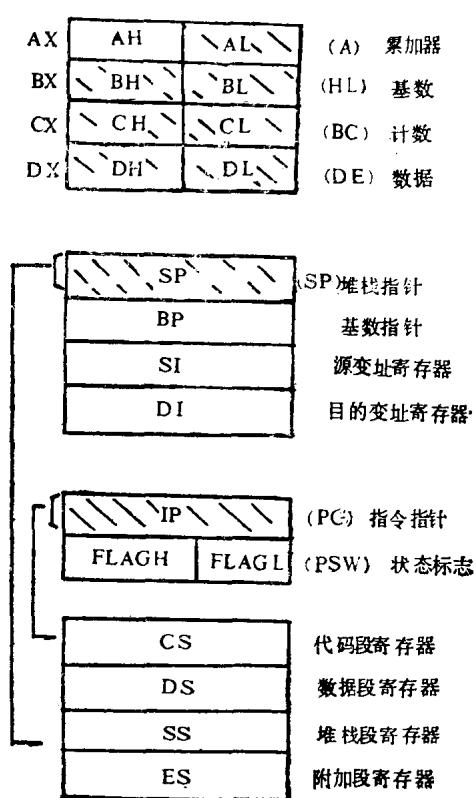


图2—4 8086内部寄存器的组成

8086中的堆栈指针SP类似于8080和8085中的堆栈指针，用于确定堆栈操作时，堆栈在内存中的位置。但在8086中，SP还必须与SS（堆栈段寄存器）一起才能确定堆栈的实际位置。

8086中增加了三个16位寄存器，即BP、SI和DI，增加了几种寻址方式，从而能更灵活地寻找操作数。

在8086中的指令指针IP，类似于8080和8085中的程序计数器PC。但是，它们略有区别。

这样就大大减少了等待取指令所需的时间，提高了CPU的利用率。一方面提高整个执行速度，另一方面降低了对存贮器取速度的要求。这种重迭的操作技术，过去只在大型机中才使用。

三、80386的寄存器结构

2086的寄存器结构如图2-4所示。最上面的4个寄存器是4个16位通用寄存器，用来暂存16位操作数。其中AX为累加器，其它三个16位寄存器用来暂存操作数。其用途可用表2-1来说明。

8086也能处理 8 位数，如图 2—4 中的 4 个 16 位通用寄存器也可作为 8 个 8 位寄存器使用，图中打斜线的部分相当于 8080 和 8085 中的通用寄存器。

别，一方面8080和8085中的程序计数器PC是指向下一条即将要执行的指令，而IP是指向下一次要取出的指令，这两者是有区别的；另一方面在8086中IP要与CS段寄存器相配合，才能形成真正的物理地址。

表2—1 通用寄存器的隐含特性

| 寄 存 器 | 隐 含 特 性 |
|-------|----------------------------|
| AX | 字乘法，字除法，字I/O。 |
| AL | 字节乘法，字节除法字节I/O，转移，十进制算术运算。 |
| AH | 字节乘法，字节除法。 |
| BX | 转移。 |
| CX | 串操作，循环次数。 |
| CL | 变量移位和循环。 |
| DX | 字乘法，字除法，间接I/O。 |
| SP | 栈操作。 |
| SI | 字符串操作。 |
| DI | 字符串操作。 |

8086中还有4个16位的段寄存器CS, DS、SS和ES，这些段寄存器，用来识别当前可寻址的4个段，它们不可互换地使用。CS为代码段寄存器，指向当前程序的代码段，取指令就靠它进行寻址。DS为数据段寄存器，指向当前数据段，数据段通常用于存放程序中的变量。SS为堆栈段寄存器，指向当前堆栈段，堆栈操作就靠它进行寻址。ES为附加段寄存器，指向当前附加段，附加段也用于存贮数据。由于有这四个段寄存器，才使8086能在1兆字节的范围内对内存进行寻址。

8080和8085中，标志寄存器PSW是一个字节，有5个标志位。在8086中保存了这5个标志位，又增加了4个标志位，所以要占两个字节。如图2—5所示。

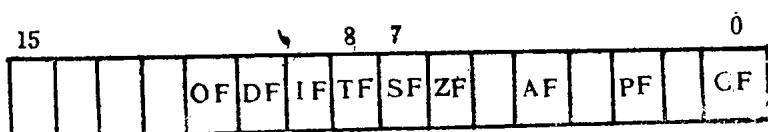


图2—5 标志寄存器PSW字

8086中这9个标志位，用来记录处理器的状态信息（状态标志），或控制处理器操作（控制标志）。状态标志通常在算术或逻辑指令执行之后设置，以反映这种操作结果的某种性质。这些标志是进位标志（CF），辅助进位标志（AF），溢出标志（OF），全零标志（ZF），符号标志（SF），奇偶校验标志（PF），控制方向标志（DF），中断允许标志（IF），追踪标志（TF）。

关于每一个标志位的祥细情况，将在等四章讲述。

第二节 8086 引脚及功能

8086是第三代微处理器。它采用高性能的N沟道，耗尽型负载的硅栅工艺(NMOS)制造，有40个引脚是双列直插式封装。CPU的时钟频率为5—10兆赫，直接寻址空间为一兆字节。8086是采用分时复用的地址总线和数据总线，因此，有一部分引脚具备两种功能，使40条引脚能把整个CPU装进去。有一部分CPU控制引脚的功能，是由输入引脚MN／MX来定义的。在最小(MN)方式情况下，CPU用于构成一个小型的单个处理器系统，CPU本身必须提供全部的控制信号；而在最大(MX)方式的情况下，输出的控制仅是通过Intel 8288总线控制器提供的，并不是直接由CPU来提供控制信号。从最小方式改为最大方式时，有一部分引脚(即引脚24～31)的功能也被重新定义，以满足多处理器系统的需要。图2—6表示出8086的封装和引脚名称。下面讲述8086引脚名称及功能。

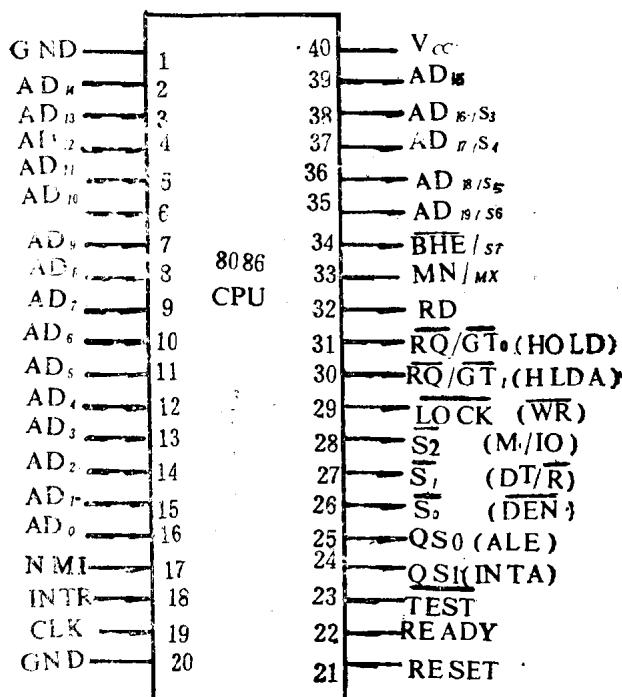


图2—6 8086 CPU 引脚说明

16条线上先出现的16位地址锁存下来就可以。

在DMA工作方式时，这些引线浮空。

2. A₁₅/S₆～A₁₅/S₃ (地址／状态) 输出，三态

这些引线也是多路开关的输出，在存贮器操作的总线周期T₁状态时，这些线上是最高四位地址(也需要外部锁存)。这些线又可以用来作为状态信息(在其它T状态时)。在I/O操作时，这些地址线不用，全为低电平(T₁状态时)。但S₆始终为低电平，S₅是状态寄

1. AD₁₅～AD₀ (地址数据总线) 输入／输出，三态

这些引脚用于构成分时复用的存贮器或I/O地址总线和数据总线。这些地址和数据总线是多路开关的输出。由于8086只有40条引脚，而它的数据总线是16位，地址总线是20位的。因此，引脚数量不能满足要求，于是在CPU内部采用一个 多路开关，把低16位地址线和16位数据线公用这些引脚，从时间上来加以区分。通常当CPU访问存贮或外设时，先要给出所访问单元(或I/O)端口地址，然后才读或者写所需的数据，它们是在时间上加以区分的。只要在外部电路中有一个地址锁存器，把在这

存器中中断允许标志的状态，它在每一个时钟周期开始时修改。 S_4 和 S_3 用以指示是哪一个段寄存器正在被使用，编码如表 2—2 所示。

表 2—2 编 码 表

| S_4 | $.S_3$ | 段 寄 存 器 |
|-------|--------|----------------|
| 0 | 0 | 交换数据(对应附加段ES) |
| 0 | 1 | 堆栈(对应堆栈段SS) |
| 1 | 0 | 代码或不用(对应代码段CS) |
| 1 | 1 | 数据(对应数据段DS) |

在DMA工作方式时，这些线浮空。

3. \overline{BHE} / S_7 (高 8 位数据总线允许／状态) 输出，三态

这也是多路开关的输出，在 T_1 周期时，它作为数据总线高 8 位允许信号，低电平有效。当有效时，把读写 8 位数据与数据总线的高 8 位 ($D_{15} \sim D_8$) 连通。它与 A_0 配合在一起，决定数据字是高字节还是低字节工作。在其它 T 状态时，作为一条状态信号线。 \overline{BHE} 和 A_0 的编码如表 2—3 所示。

表 2—3 \overline{BHE} 和 A_0 的编码

| BHE | A_0 | 特 性 |
|-------|-------|-------------------------------------|
| 0 | 0 | 全字(16位) |
| 0 | 1 | 在数据总线高8位进行字节传送($D_{15} \sim D_8$) |
| 1 | 0 | 在数据总线低8位进字节传送($D_7 \sim D_0$) |
| 1 | 1 | 保留 |

在DMA工作方式时，此线浮空。

4. \overline{RD} (读) 输出，三态

读选通信号，低电平有效。当有效时，表示正在进行存贮器或I/O读操作。

在DMA工作方式时，此线浮空。

5. READY (准备就绪) 输入

准备就绪信号，这是从所寻址的存贮器或I/O设备来的响应信号，高电平有效。当有效时，将完成数据传送。CPU在 T_3 周期的开始采样READY线，若为低电平，则在 T_3 周期结束以后插入 T_4 周期，直至READY变成高电平有效。在此 T_4 周期结束以后，进入 T_4 周期，