

全国高职高专规划教材

数字电路与 逻辑设计实训教程

Logic Design of
Digital Circuits in Practice

卢菊洪 主 编
程菊花 傅越千 副主编



科学出版社

www.sciencep.com



全国高职高专规划教材

数字电路与逻辑设计实训教程

卢菊洪 主 编

程菊花 傅越千 副主编

科 学 出 版 社

北 京

内 容 简 介

数字电路与逻辑设计是高等职业学校电子、计算机、机电等专业的一门重要的技术基础课,本书是跟数字电路与逻辑设计课程配套的实训教材。强调实际操作,注重动手能力的培养。本实训教程共有7章18个实训项目和5个综合性设计实训项目。

本书既可以作为各类高职高专计算机专业的教材,也可以作为其他专业学习数字电路与逻辑设计课程的参考书。

图书在版编目(CIP)数据

数字电路与逻辑设计实训教程/卢菊洪主编. —北京:科学出版社,2003
(全国高职高专规划教材)

ISBN 7-03-012053-1

I. 数... II. 卢... III. 数字电路—逻辑设计—高等学校:技术学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字(2003)第 070486 号

策划编辑:李振格/责任编辑:舒立
责任印制:吕春珉/封面设计:一克米工作室

科学出版社 出版

北京东黄城根北街16号

邮政编码:100717

<http://www.sciencep.com>

双青印刷厂 印刷

科学出版社发行 各地新华书店经销

*

2003年8月第 一 版 开本:787×1092 1/16

2003年8月第一次印刷 印张:9

印数:1—5 000 字数:210 000

定价:14.00 元

(如有印装质量问题,我社负责调换<长虹>)

全国高职高专规划教材编委会名单

主 任 俞瑞钊

副主任 陈庆章 蒋联海 周必水 刘加海

委 员 (以姓氏笔画为序)

王 雷 王筱慧 方 程 方锦明 卢菊洪 代绍庆

吕何新 朱 炜 刘向荣 江爱民 江锦祥 孙光弟

李天真 李永平 李良财 李明钧 李益明 余根墀

汪志达 沈凤池 沈安衢 张 元 张学辉 张锦祥

张德发 陈月波 陈晓燕 邵应珍 范剑波 欧阳江林

周国民 周建阳 赵小明 胡海影 秦学礼 徐文杰

凌 彦 曹哲新 戚海燕 龚祥国 章剑林 蒋黎红

董方武 鲁俊生 谢 川 谢晓飞 楼 丰 楼程伟

鞠洪尧

秘书长 熊盛新

本书编写人员名单

主 编 卢菊洪

副主编 程菊花 傅越千

撰稿人 卢菊洪 程菊花 傅越千 叶 钢 张 莉 周志青

前 言

本书是全国高职高专规划教材之一。随着科学技术的飞速发展,计算机在经济与社会发展中的地位日趋重要,为满足高职院校计算机及相关专业教学的要求,加快我国高素质应用型人才培养的步伐,根据高职高专发展的需要而编写了本套教材。

数字电路与逻辑设计是高等职业学校电子、计算机、机电等专业的一门重要的技术基础课,本书是数字电路与逻辑设计课程配套的实训教材。强调实际操作,注重动手能力的培养。

本实训教程内容按章节划分,每章节中首先给出一个案例,对案例给出详细的分析、流程图和操作过程,然后给出若干个实训项目。项目一的内容与案例基本相同,后面的项目与前面的项目相比较有一个循序渐进的变化,并有一定的区别。主要目的是让学生通过模仿案例和提示,独立完成实训项目的内容。基础实训部分每个实训项目(包括思考)完成时间约 90 分钟左右。综合设计实训部分每个项目(包括思考)完成时间约 180 分钟左右。

本实训教程由工作在教学第一线并具有丰富操作实践经验的多位教师共同编写。其中第 4 章和第 7 章的 7.4 节由程菊花编写,第 5 章的 5.3、5.4、5.5 节和第 7 章的 7.2 节由傅越千编写,第 5 章的 5.1 节、5.2 节、第 6 章和第 7 章的 7.5 节由叶钢编写,第 2 章和第 7 章 7.1 节由张莉编写,第 1 章和第 7 章的 7.3 节由周志青编写,其余部分由卢菊洪编写。本书由卢菊洪任主编,程菊花、傅越千两位教师任副主编。程菊花、傅越千等教师协助审稿。全书由卢菊洪副教授负责总体设计并最后修改定稿。

对参与本书写作的老师以及关心、支持本书的领导和朋友表示衷心的感谢。

本书虽经多次讨论并反复修改,但由于时间短促和作者水平有限,不当之处在所难免。敬请广大读者和同仁指正。

编 者
2003 年 6 月

目 录

第 1 章 组合逻辑电路	1
1.1 用与非门组成或非门并测试逻辑功能	1
1.1.1 实训目的	1
1.1.2 实训设备	1
1.1.3 实训内容与步骤	1
1.2 TTL 集成逻辑门的逻辑功能与参数测试	3
1.2.1 实训目的	3
1.2.2 实训原理	3
1.2.3 实训设备与器件	6
1.2.4 实训内容	6
1.2.5 实训报告	7
1.2.6 集成电路芯片简介	7
1.2.7 TTL 集成电路使用规则	7
1.3 CMOS 集成逻辑门的逻辑功能与参数测试	8
1.3.1 实训目的	8
1.3.2 实训原理	8
1.3.3 实训设备与器件	9
1.3.4 实训内容	10
1.3.5 实训预习要求	11
1.3.6 实训报告	11
1.4 集成逻辑电路的连接和驱动	11
1.4.1 实训目的	11
1.4.2 实训原理	11
1.4.3 实训设备与器件	13
1.4.4 实训内容	14
1.4.5 实训预习要求	15
1.4.6 实训报告	15
第 2 章 常用组合逻辑模块及其应用	16
2.1 组合逻辑电路（半加器、全加器及逻辑运算）	16
2.1.1 实训目的	16
2.1.2 实训设备与器件	16
2.1.3 实训内容	17

2.1.4 预习要求	19
2.1.5 实训报告要求	19
2.2 组合逻辑电路的设计与测试	20
2.2.1 实训目的	20
2.2.2 实训原理	20
2.2.3 实训设备与器件	21
2.2.4 实训内容	21
2.2.5 思考题	22
2.2.6 注意事项	22
2.3 中规模集成译码器的设计与测试	22
2.3.1 实训目的	22
2.3.2 实训原理	22
2.3.3 实训设备与器件	27
2.3.4 实训内容	27
2.3.5 思考题	27
2.3.6 注意事项	28
2.4 数据选择器及其应用	28
2.4.1 实训目的	28
2.4.2 实训原理	28
2.4.3 实训设备与器件	33
2.4.4 实训内容	33
2.4.5 思考题	34
2.4.6 注意事项	34
第3章 时序逻辑电路	35
3.1 由触发器构成的改进型抢答器	35
3.1.1 实训目的	35
3.1.2 实训设备与器件	35
3.1.3 实训电路	36
3.1.4 实训步骤与要求	36
3.1.5 实训总结与分析	37
3.1.6 思考题	38
3.2 触发器及其应用	38
3.2.1 实训目的	38
3.2.2 实训原理	38
3.2.3 实训内容	41
3.2.4 实训预习要求	42
3.2.5 实训报告	42

第4章 常用时序逻辑模块及其应用	43
4.1 中规模计数器的逻辑功能及应用	43
4.1.1 实训目的	43
4.1.2 实训设备	43
4.1.3 实训原理	43
4.2 计数器及其应用	46
4.2.1 实训目的	46
4.2.2 实训原理	46
4.2.3 实训仪器和设备	49
4.2.4 实训内容和步骤	49
4.2.5 思考题	49
4.2.6 注意事项	49
4.3 移位寄存器及其应用	50
4.3.1 实训目的	50
4.3.2 实训原理	50
4.3.3 实训仪器和设备	53
4.3.4 实训内容和步骤	53
4.3.5 思考题	54
4.3.6 注意事项	55
第5章 脉冲产生电路及集成定时器	56
5.1 波形产生及单稳态触发器	56
5.1.1 实训目的	56
5.1.2 实训设备与器件	56
5.1.3 实训内容	56
5.1.4 实训报告要求	57
5.2 脉冲分配器及其应用	58
5.2.1 实训目的	58
5.2.2 实训原理	58
5.2.3 实训设备与器件	60
5.2.4 实训内容	60
5.2.5 实训预习要求	61
5.2.6 实训报告	61
5.3 自激多谐振荡器	61
5.3.1 实训目的	61
5.3.2 实训原理	61
5.3.3 实训设备与器件	63
5.3.4 实训内容	63

5.3.5 实训预习要求	64
5.3.6 实训报告	64
5.4 用集成与非门构成的单稳态触发器	64
5.4.1 实训目的	64
5.4.2 实训原理	64
5.4.3 实训设备与器件	68
5.4.4 实训内容	69
5.4.5 实训预习要求	69
5.4.6 实训报告	69
5.5 用集成与非门构成的施密特触发器	69
5.5.1 实训目的	69
5.5.2 实训原理	69
5.5.3 实训设备与器件	71
5.5.4 实训内容	72
5.5.5 实训预习要求	72
5.5.6 实训报告	72
5.6 555 时基电路及其应用	72
5.6.1 实训目的	72
5.6.2 实训原理	72
5.6.3 实训设备与器件	76
5.6.4 实训内容	77
5.6.5 实训预习要求	78
5.6.6 实训报告	78
第 6 章 集成数/模和模/数转换器及其应用	79
6.1 加法计数器 D/A 转换显示	79
6.1.1 实训目的	79
6.1.2 实训电路图	79
6.1.3 实训设备及器件	80
6.1.4 实训步骤与要求	80
6.1.5 实训总结与分析	81
6.2 D/A、A/D 转换器	82
6.2.1 实训目的	82
6.2.2 实训原理	82
6.2.3 实训设备及器件	85
6.2.4 实训内容	85
6.2.5 实训预习要求	87
6.2.6 实训报告	87

第7章 综合设计实训	88
7.1 智力竞赛抢答装置	88
7.1.1 实训目的	88
7.1.2 实训原理	88
7.1.3 实训设备与器件	89
7.1.4 实训内容	89
7.1.5 实训预习要求	89
7.1.6 实训报告	89
7.2 电子秒表	90
7.2.1 实训目的	90
7.2.2 实训原理	90
7.2.3 实训设备及器件	93
7.2.4 实训内容	93
7.2.5 预习报告	94
7.2.6 实训报告	94
7.3 $3\frac{1}{2}$ 位直流数字电压表	94
7.3.1 实训目的	94
7.3.2 实训原理	95
7.3.3 实训设备及器件	99
7.3.4 实训内容	99
7.3.5 实训预习要求	100
7.3.6 实训报告	100
7.4 数字频率计	100
7.4.1 实训目的	100
7.4.2 实训原理	100
7.4.3 设计任务书	103
7.4.4 安装调试方法	103
7.4.5 实训仪器和设备	104
7.4.6 实训报告	104
7.5 拔河游戏机	106
7.5.1 实训任务	106
7.5.2 实训电路	106
7.5.3 实训设备及元器件	106
7.5.4 设计步骤	107
7.5.5 实训报告	109
附录	111
附录1 TTL 集电极开路门与三态输出门的应用	111
附录2 CC7107 A/D 转换器组成的 $3\frac{1}{2}$ 位直流数字电压表	114

附录 3 集成逻辑门电路和集成触发器新、旧图形符号对照	115
附录 4 部分集成电路引脚	117
附录 5 本书常用符号	126
主要参考文献	130

第 1 章 组合逻辑电路

实训目的

本章共有 3 个实训项目，即 TTL 集成逻辑门的逻辑功能与参数的测试、CMOS 集成逻辑门的逻辑功能与参数的测试和集成逻辑电路的连接和驱动。

通过本章实训学习，应熟悉 TTL 集成逻辑门和 CMOS 集成逻辑门的逻辑功能与参数的测试，掌握集成逻辑电路的连接的方法，学会组合逻辑电路设计和测试。

实训内容

本章的实训重点是 TTL 集成逻辑门和 CMOS 集成逻辑门的逻辑功能与参数的测试以及集成逻辑电路的连接和驱动。

在本章实训之前，要求已掌握 TTL 集成逻辑门、CMOS 集成逻辑门的工作原理，也可以先进行内容实训，再进行理论讲解。

本章实训考核内容为 TTL 集成逻辑门、CMOS 集成逻辑门的相关内容。实训指导教师可以从中选出 1~2 个实训小项目进行考核。

1.1 用与非门组成或非门并测试逻辑功能

1.1.1 实训目的

- (1) 掌握逻辑功能转换的方法。
- (2) 掌握逻辑门逻辑功能的测试。

1.1.2 实训设备

- (1) +5V 直流电源。
- (2) 逻辑电平开关。
- (3) 逻辑电平显示器。
- (4) 74LS00×1。

1.1.3 实训内容与步骤

本案例使用的是二输入四与非门 74LS00，即在一块集成块内含有 4 个互相独立的与非门，每个与非门有 2 个输入端。其符号及引脚排列如图 1.1 (a)、(b) 所示。

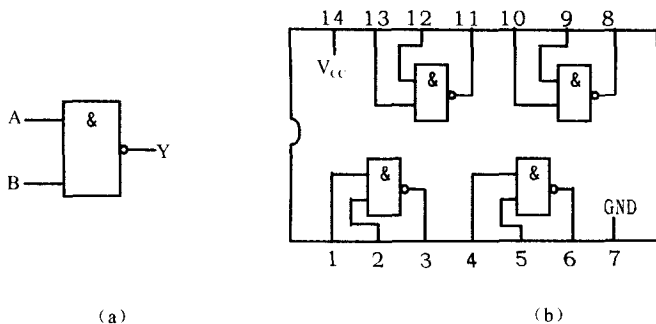


图 1.1 74LS00 逻辑符号及引脚排列

与非门 74LS00 的逻辑功能是：当输入端中有一个或一个以上是低电平时，输出端为高电平；只有当输入端全部为高电平时，输出端才是低电平（即有“0”得“1”，全“1”得“0”）。

其逻辑表达式为 $Y = \overline{AB}$ 。

1. 表达式的转换

或非门的逻辑表达式为 $Y = \overline{A+B}$ ，与非门的逻辑表达式为 $Y = \overline{AB}$ ，由题目要求，必须将或非门的逻辑表达式转换成与非门的逻辑关系，即将或非门的逻辑表达式 $Y = \overline{A+B}$ 转换为 $Y = \overline{\overline{\overline{A+B}}}$ 。根据与非门的输入输出要求，最后得到的逻辑表达式为 $Y = \overline{\overline{A} \cdot \overline{B}}$ 。

2. 画电路图

根据前面转换得到的逻辑表达式 $Y = \overline{\overline{A} \cdot \overline{B}}$ ，利用二输入与非门进行连接得到或非门的逻辑电路图，如图 1.2 所示。

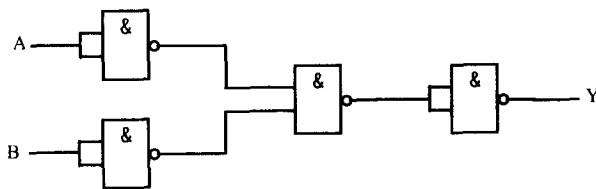


图 1.2 用与非门组成的或非逻辑电路图

3. 逻辑功能的测试

将 1 片 74LS00 在合适的位置选取一个 14P 插座，按定位标记插好集成块。

按图 1.2 接线，电路的 2 个输入端（A、B）接逻辑开关输出插口，以提供“0”与“1”电平信号，设定开关向上，输出逻辑“1”，向下为逻辑“0”。门的输出端接由 LED 发光二极管组成的逻辑电平显示器（又称 0—1 指示器）的显示插口，LED 亮为逻辑“1”，不亮为逻辑“0”。此电路有 2 个输入端，有 4 个最小项，在实际测试时，通过对输入 00、01、10、11 四项进行检测可判断其逻辑功能是否正确。按表 1.1 的真值表测试得到电路的逻辑功能。

从真值表中可以得出设计的结论：此电路的逻辑功能符合题目要求的或非门逻辑功能。

表 1.1 真值表

输入		输出
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

1.2 TTL 集成逻辑门的逻辑功能与参数测试

1.2.1 实训目的

- (1) 掌握 TTL 集成与非门的逻辑功能和主要参数的测试方法。
- (2) 掌握 TTL 器件的使用规则。
- (3) 进一步熟悉数字电路实训装置的结构、基本功能和使用方法。

1.2.2 实训原理

本实训采用四输入双与非门 74LS20，即在一块集成块内含有 2 个互相独立的与非门，每个与非门有 4 个输入端。其逻辑框图、符号及引脚排列如图 1.3 (a)、(b)、(c) 所示。

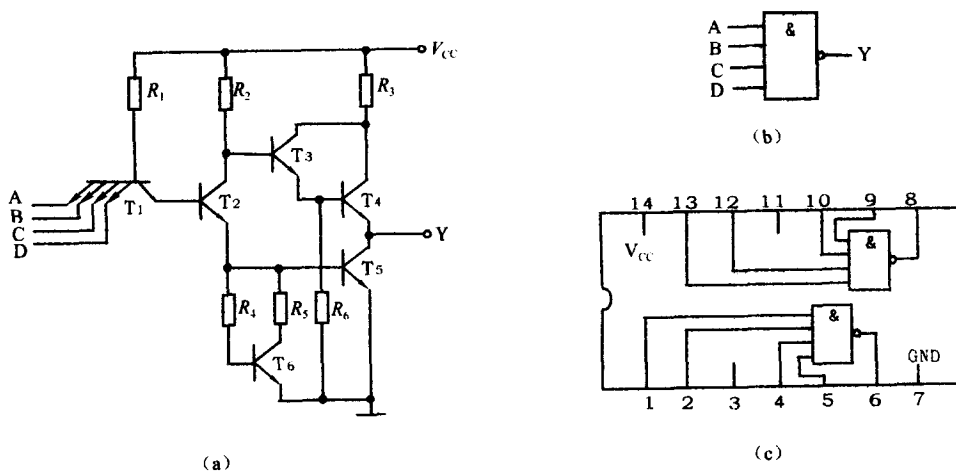


图 1.3 74LS20 逻辑框图、逻辑符号及引脚排列

1. 与非门的逻辑功能

与非门的逻辑功能是：当输入端中有一个或一个以上是低电平时，输出端为高电平；只有当输入端全部为高电平时，输出端才是低电平（即有“0”得“1”，全“1”得“0”。）

与非门逻辑表达式为 $Y=AB\cdots$

2. TTL 与非门的主要参数

(1) 低电平输出电源电流 I_{CCL} 和高电平输出电源电流 I_{CCH} 。与非门处于不同的工作状态，电源提供的电流是不同的。 I_{CCL} 是指所有输入端悬空，输出端空载时，电源提供器件的电流。 I_{CCH} 是指输出端空载，每个门各有一个以上的输入端接地，其余输入端悬空，电源提供给器件的电流。通常 $I_{CCL} > I_{CCH}$ ，它们的大小标志着器件静态功耗的大小。器件的最大功耗为 $P_{CCL} = V_{CC} I_{CCL}$ 。手册中提供的电源电流和功耗值是指整个器件总的电源电流和总的功耗。 I_{CCL} 和 I_{CCH} 测试电路如图 1.4 (a)、1.4 (b) 所示。

注意：TTL 电路对电源电压要求较严，电源电压 V_{CC} 只允许在 $+5V \pm 10\%$ 的范围内工作，超过 5.5V 将损坏器件，低于 4.5V 器件的逻辑功能将不正常。

(2) 低电平输入电流 I_{IL} 和高电平输入电流 I_{IH} 。 I_{IL} 是指被测输入端接地，其余输入端悬空，输出端空载时，由被测输入端流出的电流值。在多级门电路中， I_{IL} 相当于前级门输出低电平时，后级向前级门灌入的电流，因此它关系到前级门的灌电流负载能力，即直接影响前级门电路带负载的个数，因此希望 I_{IL} 小些。

I_{IH} 是指被测输入端接高电平，其余输入端接地，输出端空载时，流入被测输入端的电流值。在多级门电路中，它相当于前级门输出高电平时，前级门的拉电流负载，其大小关系到前级门的拉电流负载能力，希望 I_{IH} 小些。由于 I_{IH} 较小，难以测量，一般免于测试。

I_{IL} 与 I_{IH} 的测试电路如图 1.4 (c)、1.4 (d) 所示。

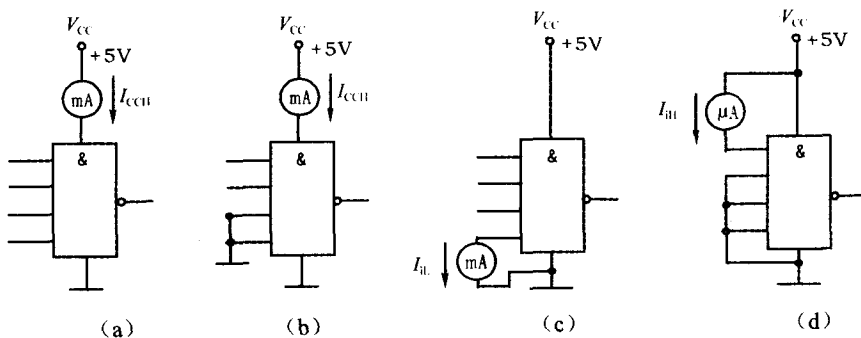


图 1.4 TTL 与非门静态参数测试电路图

(3) 扇出系数 N_O 。扇出系数 N_O 是指门电路能驱动同类门的个数，它是衡量门电路负载能力的一个参数。TTL 与非门有两种不同性质的负载，即灌电流负载和拉电流负载，因此有两种扇出系数，即低电平扇出系数 N_{OL} 和高电平扇出系数 N_{OH} 。通常 $I_{IH} < I_{IL}$ ，则 $N_{OH} > N_{OL}$ ，故常以 N_{OL} 作为门的扇出系数。

N_{OL} 的测试电路如图 1.5 所示，门的输入端全部悬空，输出端接灌电流负载 R_L ，调节 R_L 使 I_{OL} 增大， V_{OL} 随之增高，当 V_{OL} 达到 V_{OLm} （手册中规定低电平规范值 0.4V）时的 I_{OL} 就是允许灌入的最大负载电流，则：

$$N_{OL} = \frac{I_{OL}}{I_{IL}} \quad \text{通常 } N_{OL} \geq 8 \quad (1.1)$$

(4) 电压传输特性。门的输出电压 V_O 随输入电压 V_i 而变化的曲线 $V_O = f(V_i)$ 称为门的电压传输特性, 通过它可读得门电路的一些重要参数, 如输出高电平 V_{OH} 、输出低电平 V_{OL} 、关门电平 V_{OFF} 、开门电平 V_{ON} 、阈值电平 V_T 及抗干扰容限 V_{NL} 、 V_{NH} 等值。测试电路如图 1.6 所示, 采用逐点测试法, 即调节 R_W , 逐点测得 V_i 及 V_O , 然后绘成曲线。

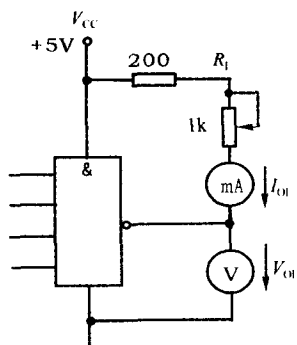


图 1.5 扇出系数测试电路

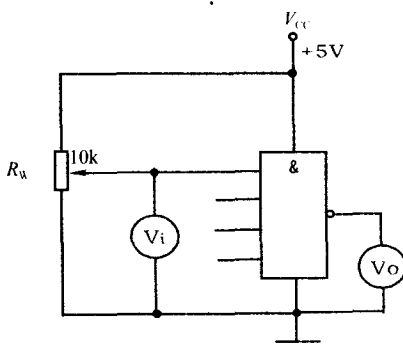
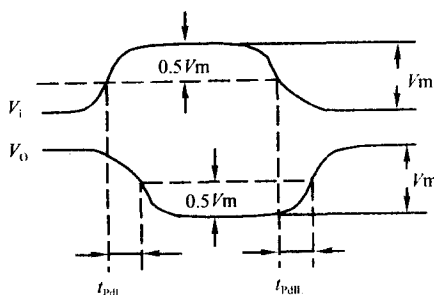


图 1.6 传输特性测试电路

(5) 平均传输延迟时间 t_{pd} 。 t_{pd} 是衡量门电路开关速度的参数, 它是指输出波形边沿的 $0.5V_m$ 至输入波形对应边沿 $0.5V_m$ 点的时间间隔, 如图 1.7 所示。



(a) 传输延迟特性

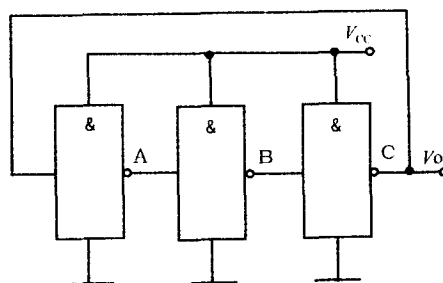
(b) t_{pd} 的测试电路

图 1.7 传输延迟特性及其测试电路

图 1.7 (a) 中的 t_{pdL} 为导通延迟时间, t_{pdH} 为截止延迟时间, 平均传输延迟时间为

$$t_{pd} = \frac{1}{2} (t_{pdL} + t_{pdH}) \quad (1.2)$$

t_{pd} 的测试电路如图 1.7 (b) 所示。由于 TTL 门电路的延迟时间较小, 直接测量时对信号发生器和示波器的性能要求较高, 故实训采用测量由奇数个与非门组成的环形振荡器的振荡周期 T 来求得。其工作原理是: 假设电路在接通电源后某一瞬间, 电路中的 A 点为逻辑“1”, 经过三级门的延迟后, 使 A 点由原来的逻辑“1”变为逻辑“0”; 再经过三级门的延迟后, A 点电平又重新回到逻辑“1”。电路中其他各点电平也跟随