

教育部人才培养模式改革和开放教育试点教材

计算机 组成原理

王 诚 主编

(第二版)



清华大学出版社

<http://www.tup.tsinghua.edu.cn>

教育部人才培养模式改革和开放教育试点教材

计算机组成原理

(第二版)

王 诚 主编

清华 大学 出 版 社

(京)新登字 158 号

内 容 简 介

本书共分 5 章。第 1 章讲计算机的逻辑部件,第 2 章到第 5 章分别讲解数制和码制、计算机系统的中央处理器(CPU)、存储器子系统和输入输出子系统等。

本书是中央电大计算机专业的本科生教材。也可供其他高等院校用作计算机组成原理课的教材。还可供从事计算机事业的工程技术人员参考。

版权所有,翻印必究。

本书封面贴有清华大学出版社激光防伪标签,无标签者不得销售。

书 名: 计算机组成原理(第 2 版)

作 者: 王诚 主编

出版者: 清华大学出版社(北京清华大学学研大厦,邮编 100084)

<http://www.tup.tsinghua.edu.cn>

印刷者: 清华大学印刷厂

发行者: 新华书店总店北京发行所

开 本: 787×1092 1/16 印 张: 22.75 字 数: 522 千字

版 次: 2001 年 2 月第 2 版 2002 年 7 月第 5 次印刷

书 号: ISBN 7-302-01314-4/TP·506

印 数: 29001~36000

定 价: 27.00 元

序

我们正处在跨越世纪的门槛上，人类社会在一股东股变革性力量的推动下发生着根本性的变化。知识经济时代的到来向我们显示，一个国家最重要的资源已经不再是土地、劳动力或资本，而是其国民的知识和创造力；国与国的竞争虽然常常表现为政治、经济或军事实力的较量，但归根到底已是一场教育和科技的竞争。换言之，国家的综合实力将主要由其国民的教育水平来决定。一时间，世界各国的校长们、跨国企业的巨头们乃至许多的政府首脑们都在纷纷议论 21 世纪的教育，以迎接知识经济的挑战。我们中华民族有着蜿蜒几千年的文明，为在世界民族之林重振雄风，再展辉煌，发出了时代的特强音：实施科教兴国，提高全民素质。从中央领导到广大群众，都对教育提出了更高的要求，寄予了更大的希望，同时也给予了更多的支持。人们在这方面的思想观念和实践探索正在以空前的速度发展着。

中国的高等教育已经走完了世纪的路程。已经过去的 20 世纪正是它从无到有、从小到大、由产生到发展的一段百年历史。中国人民在短短的数十年时间里构筑了资本主义国家好几百年才形成的高等教育体系，涌现出一批高水平的学校，培养了一大批高层次优秀人才，取得了辉煌的成就。但是在新时期，教育不适应现代化建设需要的矛盾不断显露，我国劳动者受教育水平普遍较低的现象无法面对新世纪的机遇和挑战，我国高等教育的发展现状也难以满足广大人民群众空前强烈的受教育愿望。一代伟人邓小平早在十年前就一针见血地指出，我们的最大失误是教育，一是放松了对青少年的思想道德教育，二是教育规模发展不够快。现在看来，这两个问题依然是症结所在。一个十二亿人口的泱泱大国，高等学校的毛入学率仅 10% 左右，实在很不相称。我国的高等教育已经面临着大力发展、高速发展、从根本上改变落后状态的紧迫问题。

令人欣慰和鼓舞的是中国有一所全世界最大的大学——中国广播电视台大学，上百万的学生遍布在九百六十万平方公里的辽阔土地上。它突破传统教育在空间上的限制，不断减弱时间上的束缚，以覆盖面广、全方位为各类社会成员提供教育服务的优势，成为中国高等教育体系中的一个重要组成部分。二十多年来，它为实现高等教育大众化，为提高我国劳动者的整体素质，为变巨大的人口包袱为巨大的人力资源，以形成浩浩荡荡的高水平建设大军，发挥了不可磨灭的作用。最近，中央电大又有重大改革举措，进一步面向社会开展了“开放教育”等项试点工作，在教育思想、招生对象、培养模式、管理机制方面进行新的探索。尤其引人注目的是中央电大与国内的一些重点高校形成了紧密的合作关系，携手为我国现代远程教育开拓新路。重点高校有学科和教学上的优势，它们的加盟有利于电大提高教学质量、办出特色；而中央电大有很丰富的教育资源，有完整的办学系统，有一支富有经验的教学与管理队伍，特别是有较强的社会服务意识和人才市场意识，这对于需要进一步向社会开放的普通高校而言，又有许多值得学习和借鉴之处。我们完全有理由相信，中央电大和重点高校的结合，不仅可以在现阶段实现优势互补、资源共享，而且有

可能成长出一种符合我国国情发展教育的最具潜力的新型教育模式。

现在摆在我面前的这套中央广播电视台大学本科(专科起点)“计算机科学与技术”专业教材，就是中央电大和清华大学合作的产物。在开放教育试点启动之际，在计算机及其网络技术日新月异、其爆炸式发展和神话般应用使人们眼花缭乱、不知所措之时，在我国至少缺乏数十万计算机软件及网络技术人才的当口，这套教材像雪里送炭，像清风送爽，终于在人们的企盼和惊喜中问世了。它确实及时和解渴。教材的编者是清华大学计算机系一批学术水平高、教学经验丰富的教授，他们以知识、能力和素质的全面训练为目标，将教材的先进性、实用性和可读性融为一体。教材纲目清楚，重点突出，深入浅出，便于自学。书中每章有小结，章章有习题，有的还配有实验指导和习题解答，不仅对计算机专业学生适用，其他专业的学生也可以此入门。清华大学的老师们还准备为这套教材制作多媒体导读光盘和网络辅导教材，指明教学基本要求，区分应该熟练掌握和只需一般了解的内容，并进行重点难点分析和讲解。这全套的教材称得上是难得的好书。

对于中国广播电视台大学我是颇有感情的，不只是因为它过去的功绩和带给人们未来的曙光，还因为我本人二十年前也曾参与过中央电大《电子技术基础》课程的教学工作。那时我收到许多电大学生热情洋溢的来信，强烈感受到他们对知识与教育的渴求，感受到他们学习的艰辛和坚韧不拔的毅力，同时也感受到了广大学生对我的信任和鼓励。当年的电大学生如今多数已成为我国经济建设和社会发展中的骨干，一些人后来获得了博士学位，有的已成为我国重点大学的教授。中央电大的成功实践已在社会上赢得了很好的声誉，而当前扩大教育规模、构建终身学习体系的社会呼唤又给电大今后的发展提供了新的难得的机遇。近年来，信息网络与多媒体技术突飞猛进，也使电大的远程教育形式跃上了现代化的新台阶。这次中央电大和清华大学合作，共同在计算机专业开放教育改革试点中付出了辛勤的劳动，播下了希望的种子。我期待着中央电大有更多的创新，更大的发展，更加充满活力。我也殷切希望电大的学生们为中华民族的强盛而自强不息，学有所成。

努力吧，中国广播电视台大学一定能成为中国教育界一颗璀璨的明珠。

清华大学副校长、教授 胡东成

二〇〇〇年八月于北京

前　　言

本书是为高等院校计算机专业的学生编写的,对非计算机专业的学生和从事计算机科学与技术工作的工程技术人员也有一定参考价值。本书共分 5 章,第 1 章中的内容是学习与设计计算机的基础知识,第 2 章到第 5 章讲解计算机组成原理的核心内容,包括计算机系统的中央处理器(CPU)中的运算器部件和控制器部件、存储器子系统和输入输出(I/O)子系统等。作为教材,本书有 3 个突出的特点。

一是本书突出授课内容的系统性与完整性,在强调学习计算机组成一般原理性知识的基础上,适当关注计算机设计、实现方面的能力培养。在讲解运算器、控制器、内存储器、总线和输入输出接口的各个章节,都给出了具体组成和设计实例。此外,书中素材较新,某些最近几年出现的新知识、新技术、新工艺有适当体现。全书内容相当充实,但叙述简明,篇幅相对短小。

二是与本课程教学配套使用的教学计算机系统,有 TEC-2000 系列的 8 位字长和 16 位字长的不同机型,可以有组合逻辑控制器和微程序控制器两种不同的控制器方案。其组成原理与设计技术既是讲课的背景性实例,又可以通过教学实验加深对原理性知识的理解深度,提高学生的设计和实验动手的能力。

本次重新印刷前,对书中内容进行了部分修改,在本书中,凡涉及到教学计算机系统实例的内容,基本上都以 8 位字长的 TEC-2000 机的组成、设计和实现为主来讲解,为兼顾到已经在使用 TEC-3 机或 TEC-2 机进行教学实验的院校的教学需求,也对这两个机型的内容进行了必要说明。本书的配套用书是“计算机组成原理实验指导书”。

三是有与本课程课堂授课和教学实验配套使用的教学课件,分为课堂授课课件和实验演示课件两个组成部分,有供学生使用的普及版教学课件和专供教师使用的高级版教学课件,对减轻教师备课与讲课负担,对方便学生自学与拓展学生的知识面,对提高教学质量和平水平是很有帮助的。

本书的第 1 章由王尔乾教授编写,第 2 章~第 5 章由王诚教授编写。作者有多年从事有关计算机硬件和软件的教学、科研工作的经历。

由于时间和作者水平所限,本书中可能有一些不足甚至不当之处,欢迎广大读者批评指正。

编　　者

2000 年 10 月,于清华大学计算机科学与技术系

目 录

第1章 计算机的逻辑部件	1
本章主要教学内容	1
1.1 三态门	1
1.1.1 原理.....	1
1.1.2 参数.....	3
1.1.3 三态电路的种类及它们的应用.....	6
1.2 计算机中常用的组合逻辑电路	9
1.2.1 加法器.....	9
1.2.2 算术逻辑单元	12
1.2.3 译码器	18
1.2.4 数据选择器	19
1.3 时序逻辑电路.....	20
1.3.1 触发器	21
1.3.2 寄存器和移位寄存器	24
1.3.3 计数器	29
1.3.4 时序逻辑电路的开关特性	31
1.4 阵列逻辑电路.....	35
1.4.1 ROM	35
1.4.2 可编程序逻辑阵列 PLA	38
1.4.3 可编程序阵列逻辑 PAL	42
1.4.4 通用阵列逻辑 GAL	43
习题	47
第2章 数据表示、运算和运算器部件	50
本章主要教学内容	50
2.1 数字化信息编码的概念和二进制编码知识.....	50
2.1.1 数字化信息编码的概念	50
2.1.2 二进制编码和码制转换	51
2.1.3 检错纠错码	57
2.2 数据表示——常用的信息编码.....	66
2.2.1 逻辑数据的表示	66
2.2.2 字符数据的表示	66
2.2.3 数值型数据的表示	68

2.3	二进制数值数据的编码与运算算法	75
2.3.1	原码、反码、补码的定义	75
2.3.2	补码加、减运算规则	80
2.3.3	原码一位乘法的实现算法	81
2.3.4	定点补码一位乘法的实现算法	84
2.3.5	原码一位除法的实现算法	86
2.3.6	定点补码一位除法的实现算法	90
2.3.7	加速乘除法运算的有关算法介绍	91
2.4	运算器部件的组成与设计	96
2.4.1	运算器部件的功能与组成概述	96
2.4.2	位片结构的运算器芯片 Am2901	97
2.4.3	教学计算机运算器的设计与实现	102
2.4.4	教学计算机的运算器使用实例	112
2.5	浮点运算与浮点运算器	120
2.5.1	浮点数的运算规则	120
2.5.2	浮点运算器举例	126
	习题	132

第3章	指令、指令系统和控制器部件	135
	本章主要教学内容	135
3.1	指令和指令系统概述	136
3.2	寻址方式	141
3.3	指令系统举例	143
3.3.1	8位教学计算机的指令系统	144
3.3.2	PDP-11计算机指令系统介绍	152
3.3.3	NOVA(DJS-130)计算机指令系统介绍	156
3.4	控制器的功能和组成与指令执行步骤	158
3.4.1	控制器部件的功能和组成概述	158
3.4.2	指令的执行步骤概述	159
3.5	组合逻辑的控制器部件	163
3.5.1	组合逻辑控制器的组成和运行原理简介	163
3.5.2	8位机的组合逻辑控制器实例	165
3.5.3	组合逻辑的控制器教学实验	193
3.6	8位教学计算机的微程序控制器部件	206
3.6.1	微程序控制器的基本工作原理	206
3.6.2	8位机的微程序控制器的实际组成	211
3.6.3	8位教学计算机的微程序设计	213
3.6.4	微程序控制器部件的教学实验	228

3.7	16位教学计算机的微程序的控制器部件	229
3.7.1	TEC-2教学计算机指令系统介绍	229
3.7.2	TEC-2教学计算机微程序控制器的设计与实现	240
3.7.3	自行设计新指令的微程序.....	260
	习题.....	262
	第4章 多级结构的存储器系统.....	264
	本章主要教学内容.....	264
4.1	多级结构的存储器系统概述	264
4.2	主存储器部件的组成与设计	266
4.2.1	主存储器概述.....	266
4.2.2	动态存储器的记忆原理和读写过程.....	267
4.2.3	教学计算机的内存储器组成与设计.....	270
4.2.4	主存储器实现与应用中的几项技术.....	277
4.3	高速缓冲存储器部件	278
4.3.1	高速缓冲存储器的运行原理.....	279
4.3.2	cache的3种映像方式	280
4.3.3	cache存储器实用中的几个问题	283
4.4	虚拟存储器部件	287
4.4.1	段式存储管理.....	288
4.4.2	页式存储管理.....	289
4.5	外存设备与磁盘阵列技术	291
4.5.1	外存设备概述.....	292
4.5.2	磁盘设备的组成与运行原理.....	294
4.5.3	磁带机设备组成简介.....	300
4.5.4	光盘设备的组成与运行原理.....	302
4.5.5	磁盘阵列技术与容错支持.....	303
	习题.....	307
	第5章 输入输出设备与输入输出系统.....	309
	本章主要教学内容.....	309
5.1	输入输出设备	310
5.1.1	输入输出设备概述.....	310
5.1.2	点阵式设备运行原理.....	310
5.1.3	显示器设备的组成与运行原理.....	312
5.1.4	打印机设备的组成与运行原理.....	319
5.1.5	计算机键盘运行原理.....	323
5.2	输入输出系统	325

5.2.1	输入输出系统概述	325
5.2.2	计算机总线	326
5.2.3	输入输出接口概述	332
5.2.4	串行接口的内部组成与传送协议	334
5.2.5	并行接口芯片与并行输入输出操作	340
5.2.6	常用的输入输出方式	343
习题		350

第1章 计算机的逻辑部件

本章主要教学内容

三态电路是计算机的一个重要接口电路,本章要对三态电路的原理、参数及使用特点作较详尽的介绍。通过学习,读者要掌握总线上三态驱动器驱动三态接收器时输入、输出电流的计算方法。

在组合逻辑电路中,讲述的重点是结构较复杂的算术逻辑单元。这不仅是因为它是构成计算机运算器的基础,而且是由于它的结构比较有代表性,掌握它的分析、设计方法,对了解和设计其他一些规模不大的组合逻辑电路就比较容易了。

构成时序逻辑部件的基本元件是触发器,掌握好触发器的触发方式特点及其参数,对了解时序逻辑部件的原理及结构至关重要。因此触发器便是本章的第三个主要内容。

阵列逻辑部件是近年来迅速发展起来的逻辑部件的一种重要形式,在计算机中得到了广泛的应用,了解它们的原理及使用特点是本章的第四个主要内容。

本课程的先行课程是《数字电子线路》和《数字逻辑》。在学习本章前,应先自行复习这两门先行课程的有关内容。

1.1 三态门

1.1.1 原理

三态电路是一种最重要的总线接口电路,它是计算机系统不可缺少的电路。在其他数字系统中,三态电路也得到了愈来愈广泛的应用。在这一节里,将讨论 TTL 结构的三态电路。

众所周知,虽然图腾输出结构的 TTL 电路有很强的驱动能力,且信号传输速度比较快。但是,它们的输出是不能“线与”在一起去驱动总线的,因此,应该使用集极开路输出结构的电路。但在这种结构中,数据在总线上的传输速度比较慢。其工作频率只有几兆赫,数据传输延迟往往在 $100\mu s$ 以上。这样一来,便使系统的运行速度受到了限制。为了解决这个问题,三态逻辑电路保留了图腾输出结构电路的优点:它既有图腾结构电路的传输速度快、驱动能力强的特点,并有集极开路电路的输出可以“线与”的优点,从而大大提高了总线传输数据的速度。

所谓“三态”是指正常“0”态、正常“1”态和高阻态。其中,前两态就是图腾结构的“0”和“1”输出。由于此时电路的输出阻抗都很低,所以又称低阻“0”态和低阻“1”态。第三态相当于集极开路门输出为“1”时的状态。此时,由于“0”,“1”的输出级都是截止的,电路输出呈高阻,所以称它为“高阻态”。三态逻辑可用图 1.1 所示开关模型来说明:当开关在

中间位置时(不和“0”,“1”相连),即呈高阻态,简称Z态。

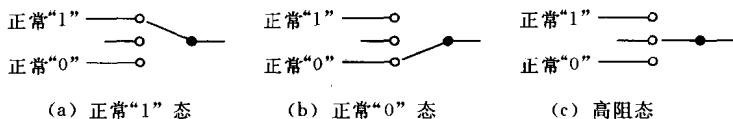


图 1.1 三态电路的模型

图 1.2(a)是三态“与非”门的功能表(表中 \times 表示0,1均可),图 1.2(b)是其图形符号。

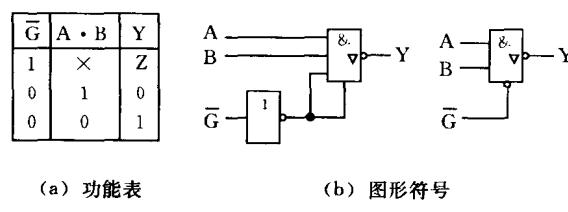


图 1.2 三态“与非”门的功能表和它的图形符号

当几个三态门共同驱动总线时,应该只有一个三态门处于正常态,其余的三态门均应处于高阻态。在图 1.3 所示的三态门系统中,如果要使数据 D_1 通过总线,那么 D_2 就应该被禁止。所以,此时 \bar{G}_1 应为“0”, \bar{G}_2 应为“1”。这样一来,三态门 2 就和总线脱开,三态门 1 和总线接通,数据 D_1 通过图腾结构的“与非”门流向总线。因此,数据传输速度很高。

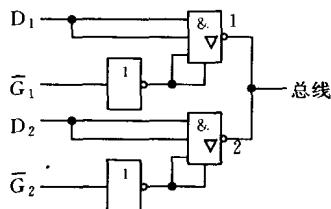


图 1.3 两个三态门驱动总线

在图 1.3 中,如果原来是 D_1 通过总线,而现在要使 D_2 通过总线,那么,如何实现这种转换呢?为了实现这个转换, \bar{G}_2 应由“1”变为“0”,也就是应使门 2 由高阻态变为正常态,与此同时, \bar{G}_1 应由“0”变为“1”,也就是应使门 1 由正常态变为高阻态。但是,必须使门 1 由正常态变为高阻态的过程快于门 2 由高阻态变为正常态的过程。这是因为:如果不是这样(即门 1 由正常态

变为高阻态的过程慢于门 2 由高阻态变为正常态的过程),那么在转换过程中,就会出现门 1、门 2 均为正常态的短暂过程。此时,如果 $D_1=0, D_2=1$,门 1 的“1”输出级和门 2 的“0”输出级之间(或者 $D_1=1, D_2=0$,门 2 的“1”输出级和门 1 的“0”输出级之间)就会有较大的电流(称为浪涌电流),从而影响总线的正常工作;如果门 1 由正常态变为高阻态的过程快于门 2 由高阻态变为正常态的过程,那么,在转换过程中,先是门 1、门 2 均为高阻态,然后门 2 才进入正常态,此时总线的工作才会正常。可以从两个方面来实现上述要求:第一方面,在使用三态电路时,使控制信号 \bar{G}_1 的正跳变比它的负跳变先到达;第二方面,在设计三态电路时,确保电路由正常态到高阻态的传输延迟小于电路由高阻态到正常态的传输延迟。

1.1.2 参数

1. 开关参数

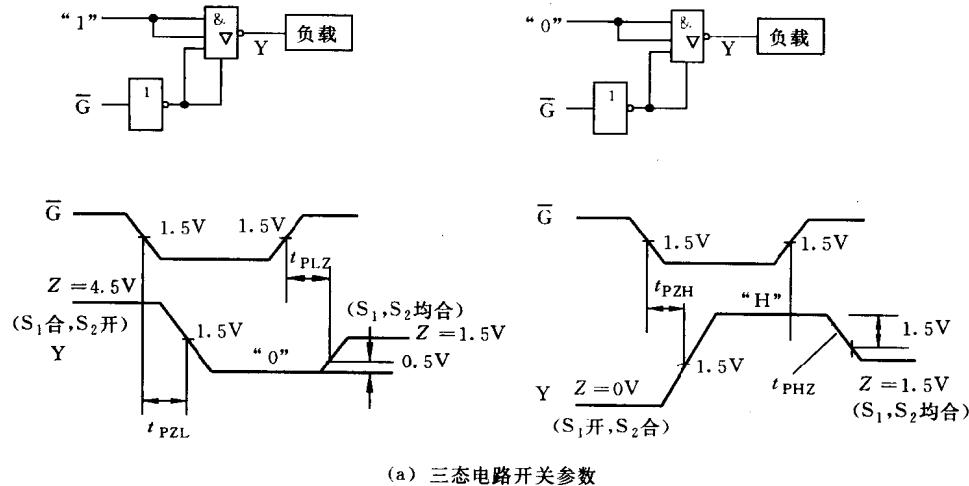
三态电路有以下 3 组开关参数：

(1) t_{PLH}, t_{PHL} 它们分别是电路处于正常态时数据输入到输出 Y 的上升延迟和下降延迟。

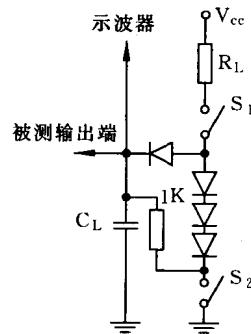
(2) t_{PZH}, t_{PZL} 它们分别是电路由高阻态转到正常的“1”态，以及由高阻态转到正常“0”态所需的时间。

(3) t_{PHZ}, t_{PLZ} 它们分别是电路由正常“1”态转到高阻态，以及由正常“0”态转到高阻态所需时间。

第一组开关参数就是普通的 TTL 门电路的开关参数，第二组及第三组开关参数是三态电路特有的开关参数。图 1.4 给出了后两组开关参数的定义表示以及测试这些参数的等效负载。在这里，根据三态门使用情况，给高阻态规定了下列 3 种输出电平值：



(a) 三态电路开关参数



(b) 测试开关参数时等效负载

图 1.4

4.5V, 1.5V 以及略高于零伏的电平。它们分别模拟三态门以下几种负载情况下的输出电平值(图 1.5)。

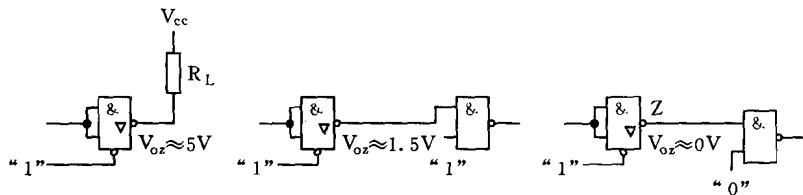


图 1.5 三态电路的三种负载

(1) 三态门终端接一个电阻(电阻另一端接电源 V_{cc})，此时，若三态门输出呈高阻态，则其输出电压约为 V_{cc} ，我们用 4.5V 代表高阻态的电平值。

(2) 三态门终端接一个普通的 TTL“与非”门，并且，该“与非”门的其余输入均悬空或呈高阻态。若三态门输出为高阻态，则与三态门相连的 TTL“与非”门输入相当于悬空的。由于输入均悬空的 TTL“与非”门的输入电位约为 1.5V，所以我们将此时高阻态的输出电平规定为 1.5V。

(3) 三态门终端接一个普通“与非”门，并且该“与非”门的其余输入中有一个为“0”。我们知道，若“与非”门有一个输入为“0”，那么，此门的另一个悬空输入端的电位便约为 0V。因为三态门输出为高阻态，所以，我们用略高于 0V 的电平代表这种负载情况下高阻态的输出电平。

这三种电平可由图 1.4(b)所示的等效负载来形成。如果等效负载中的开关 S_1 合上、 S_2 打开，那么等效负载的电位便约 4.5V；如果 S_1 , S_2 均合上，那么等效负载的电位约为 1.5V；如果 S_1 打开、 S_2 合上，那么等效负载的电位便约为 0V。

已经讲过，三态电路由正常态转到高阻态的延迟，应小于由高阻态转到正常态的延迟。因此开关参数应满足 $t_{PLH} < t_{PZL}, t_{PHZ} < t_{PZH}$ ，由于 t_{PLZ}, t_{PHZ} 是 \bar{G} 由“0”变到“1”时的开关参数， t_{PZL}, t_{PZH} 是 \bar{G} 由“1”变到“0”时的开关参数，所以，只要适当的选择三态“与非”门中电路的参数，这个参数要求是容易满足的。表 1.1 给出了三态“与非”门的典型开关参数。

表 1.1 三态“与非”门的典型开关参数($V_{cc}=5V$, $T=20^{\circ}\text{C}$) (单位: μs)

参数	测试条件	数值
t_{PLH}	$C_L = 50\mu\mu\text{F}$	16
t_{PHL}	$R_L = 400\Omega$	22
t_{PZH}		35
t_{PZL}		37
t_{PHZ}	$C_L = 5\mu\mu\text{F}$	11
t_{PLZ}	$R_L = 400\Omega$	27

2. 直流参数

三态电路的直流参数和普通 TTL 门的直流参数相比，有 3 个显著的特点：

第一,三态门的正常“1”态输出电流 I_{OH} 比一般 TTL 的 I_{OH} 大。普通门的 I_{OH} 一般为 $400\mu A \sim 1000\mu A$,而三态电路的 I_{OH} 可达 $6.5mA$ 。

第二,三态门高阻态的输出漏电流 I_{OZ} ,比集电极开路门电路的输出漏电流小。后者的漏电流一般最高达 $250\mu A$,而前者的漏电流无论输出电压为 $2.4V$ 时(流向“0”输出级的漏电流),还是输出电压为 $0.4V$ 时(“1”输出级流出的漏电流)都不大于 $40\mu A$ 。

第三,当三态门输出为高阻态时,数据输入端的“0”输入电流 I_{IL} 非常小,一般不大于 $40\mu A$ 。这就是说,三态门处于高阻态时,它的数据输入端几乎与前一级是脱开的(这个要求在三态电路设计时是容易实现的)。

上述 3 个直流参数的特点给三态电路的使用带来了以下几个好处:

第一,由于三态电路的 I_{OH} 比较大, I_{OZ} 比较小,因此,可以允许很多三态驱动电路输出“线与”在一起,下面以图 1.6 所示三态门系统为例来说明这一点。如果三态门的 I_{OH} 为 $5.2mA$, I_{OZ} 为 $40mA$ (注意:这里的 I_{OZ} 是流向三态门输出端的),要求三态电路输出“线与”后,当总线逻辑状态为“1”时,还能向总线提供 $120\mu A$ 的“1”输出电流去驱动 3 个 TTL 门(假定 TTL 门的“1”输入电流为 $40\mu A$),那么,此时,可以“线与”在一起的三态门数就为 $[(5200\mu A - 120\mu A)/40\mu A] + 1 = 128$ 个。显然,有这么多个三态门可以“线与”在一起,这对相当多的数字系统来说是够了。

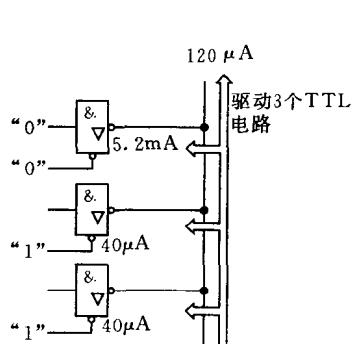


图 1.6 三态门驱动负载情况(一)

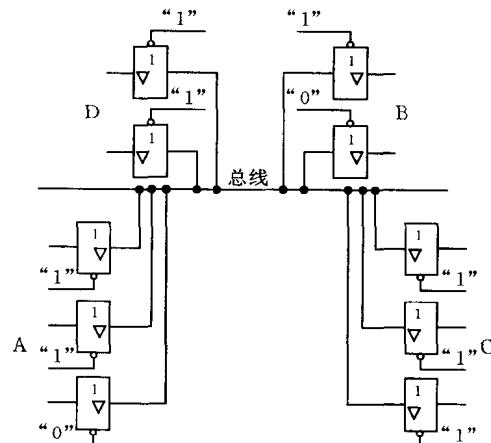


图 1.7 三态门驱动负载情况(二)

第二,由于当三态门输出为高阻态时,数据输入端的 I_{IL} 很小,因此,可以大大增加总线所驱动的三态接收门数。现以图 1.7 所示三态门系统为例来说明这一点,图中,A 组三态门和 B 组三态门各为一组驱动门和接收门;C 组三态门和 D 组三态门也各为一组驱动门和接收门。这里,数据在总线上是双向传输的。现在,如果由 A 组中的一个门去驱动总线,由 B 组中的一个门来接收数据,那么,总线上的其余所有的门电路均应处于“高阻”态。当驱动门输出为“0”时,按普通门计算负载的方法就可以确定,驱动门的“0”输出电流为 $4I_{IL}$ (其中 B 组门和 D 组门各为 $2I_{IL}$),再加上处于高阻态的门电路的输出漏电流为 $5I_{OZ}$ (其中 C 组为 $3I_{OZ}$,A 组为 $2I_{OZ}$)。但是,由于在 B 组中只有一个处于正常态的门的

I_{IL} 比较大(和普通 TTL 门的 I_{IL} 相当), B 组的另一个门及 D 组的两个门均处于高阻态, 它们的数据输入端的 I_{IL} 的和仍然很小。所以, 在驱动门的“0”输出电流中, 除提供给一个处于正常态的接收门的 I_{IL} 以及给处于高阻态的电路提供输出漏电流外, 所剩的大部分“0”输出电流就可以驱动很多个处于高阻态的接收门了。这样一来, 系统的性能便可大大提高。

表 1.2 列出如图 1.8(a)所示典型的三态缓冲门的直流参数。

表 1.2 三态门的直流参数

参 数	测 试 条 件 (电压单位: V; 电流单位: mA)		最 小	典 型	最 大	单 位	
V_{IH} (“1”输入电压)			2			V	
V_{IL} (“0”输入电压)					0.8	V	
V_{OH} (“1”输出电压)	$V_{cc} = 4.75, V_{IH} = 2, V_{IL} = 0.8, I_{OH} = -5.2$		2.4	2.8		V	
V_{OL} (“0”输出电压)	$V_{cc} = 4.75, V_{IH} = 2, V_{IL} = 0.8, I_{OL} = 16$				0.4	V	
I_{OZ} (高阻抗输出电流)	$V_{cc} = 5.25, V_{IH} = 2, V_{IL} = 0.8$		$V_0 = 2.4$		40	μA	
			$V_0 = 0.4$		-40	μA	
I_{IH} (“1”输入电流)	$V_{cc} = 5.25$		$V_{IH} = 5.5$		1000	μA	
			$V_{IH} = 2.4$		40	μA	
I_{IL} (“0”输入电流)		\bar{G}	$V_{IL} = 0.4$		-1.6	mA	
		数据	$\bar{G} = 1 \quad V_{IL} = 0.4$		-40	μA	
			$\bar{G} = 0 \quad V_{IL} = 0.4$		-1.6	μA	
I_{OS} (输出短路电流)			-28		-70	mA	
I_{cc} (电源电流)				36	62	mA	

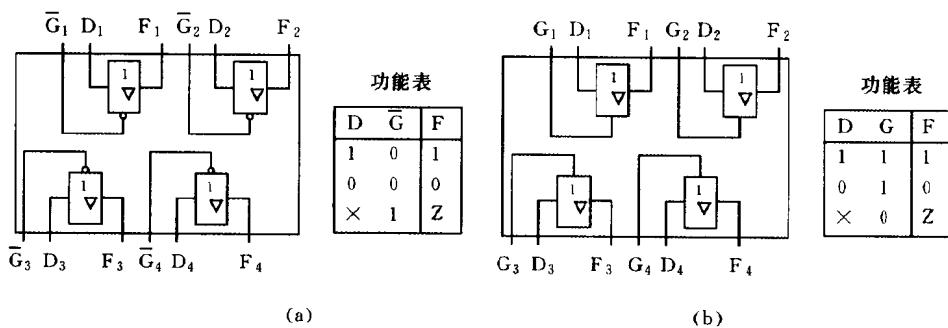


图 1.8 集成化的三态缓冲门

1.1.3 三态电路的种类及它们的应用

由于三态电路有其独特的优点, 因此, 三态逻辑电路的品种很多。现选几种典型产品

介绍如下：

1. 三态缓冲器及三态驱动器

图 1.8 和图 1.9 分别是常用的 4 三态缓冲门和 6 三态驱动门。在图 1.8 中，每个缓冲门都有各自的三态控制门；在图 1.9 中，6 个电路公用一个三态控制门。为了便于使用，图 1.8 所示三态缓冲门有下列两种类型：三态控制为“1”时输出为高阻态（此时，三态控制端记作 \bar{G} ）；三态控制为“0”时输出为高阻态（此时控制端记作为 G）。缓冲门和驱动门的输出均有下述两类：原码输出和反码输出。驱动门有较大的输出功率，它的“1”输出电流为 5.2mA，“0”输出电流为 32mA。

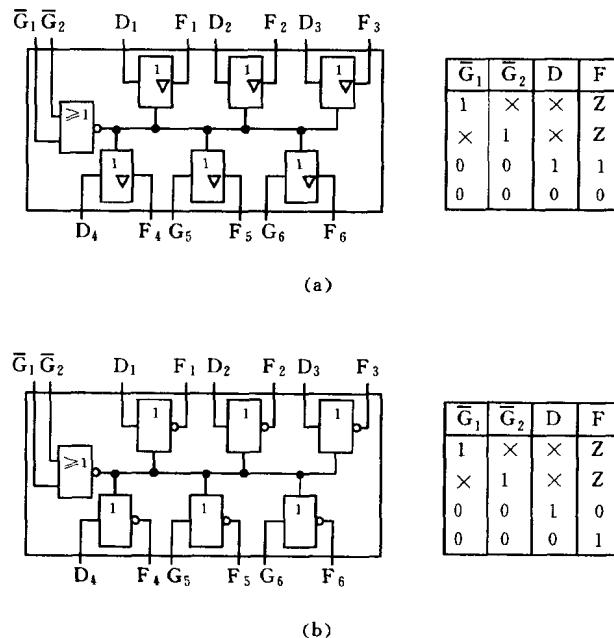


图 1.9 集成化的三态驱动器

将三态缓冲门和三态驱动门接在普通输出结构的 TTL 系统的输出，就能使 TTL 系统成为有相当驱动能力的三态输出系统，如图 1.10 所示。所以，这些三态缓冲门和驱动门的一个主要用途就是作为 TTL 系统和总线之间的接口。

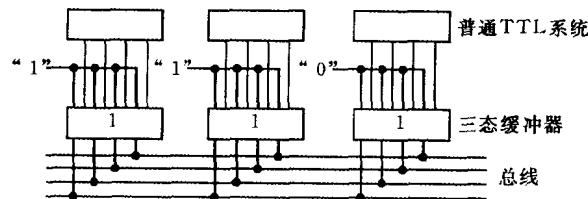


图 1.10 用普通 TTL 系统和三态缓冲门、三态驱动门组成三态输出系统