第4章 異步電路

4-0 緒　論

在本章中，將討論一般異步電路的設計問題。首先說明原始流程表（Primitive Flow Table）之由來，及其狀態變數的合併與化簡法，然後再介紹遷移圖（Transition Diagram）及輸出矩陣（Output Matrix）的求法，並以例題詳細說明這一系列的關係。最後介紹異步計數器和比例器假同步偶合之設計。至於二次指定問題，由於方法複雜，將在第五章中詳細討論。

雖然異步電路有很多不同的型式，然而圖 4-1 是最簡單與方便的表示法。其中 x_1，x_2，…… x_n 稱爲一次輸入狀態，y_1，y_2，…… y_r 稱爲二次輸入狀態或內部狀態，Y_1，Y_2，……Y_r 稱爲二次輸出狀態或激發狀態。Z_1，Z_2，……稱爲一次輸出狀態。由於這種電路包含記憶器裝置，因此其輸出狀態受一次輸入及二次輸出狀態的影響。

異步系統通常可分成基本模式序向系統及脈衝模式序向系統。本章所討論的是基本模式序向系統，而脈衝模式序向系統則不在本章範圍內。

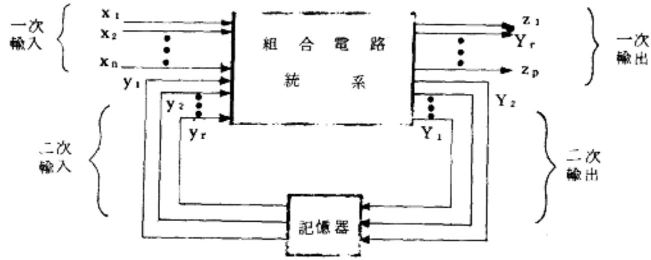


圖 4-1　異步序向系統基本模式

4-1 異步序向系統研討

在詳細討論異步序向系統之前，我們先考慮此系統與同步序向系統之相異點：

(1)異步電路不使用計時信號，故其操作速度不受計時信號限制，而受電路元件反應速度的影響，因此其操作速度可達到元件最高速度之限制。

(2)異步電路常發生瞬時的不穩定狀態，故極易產生競走及循環等現象，所以異步狀態指定比較困難。

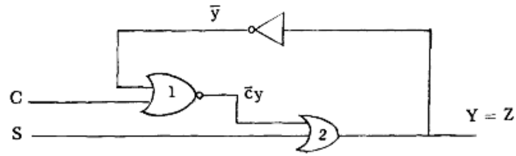
由以上兩點可知，一般異步電路之設計較同步電路設計困難，然而異步電路的構造比較簡單，而且操作速度較快，所以在較複雜的同步電路構造，常代之以簡單的異步電路。

所謂基本模式序向系統，是爲了防止競走問題的發生，改變一個一次輸入狀態，要到一次輸出已至穩定狀態時才考慮改變另一個一次輸入狀態；即一次輸入狀態僅能瞬時改變一個。

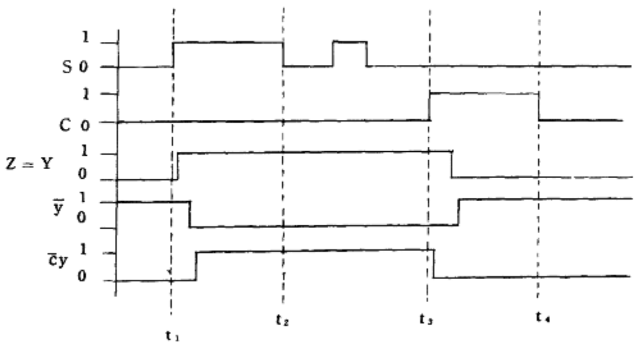
所謂穩定狀態，是二次輸出狀態的值（ 0或1 ）與二次輸入狀態相同。而不穩定狀態是他們的值可能不等。

一般異步序向系統的結構是在組合電路系統上加上回授（ Feedback ）。所需注意的是非所有組合電路系統加上回授即是異步序向系統。圖 4-2中，(a)圖爲

有回授之組合電路，(b)圖為其輸入及輸出狀態的時間流程圖。以邏輯的觀點來看，S和C為一次輸入變數，Y（即Z）為一次輸出。



(a) 有回饋之組合電路系統



(b) 此電路之時間流程表

圖 4-2

(1)在開始時，假設 $C = S = Y = 0$，即輸入及輸出變數均為 0。這是在穩定狀態。因為當Y為 0，則 1 閘之輸出 $\bar{C}y = 0$，故 $Y = S + \bar{C}y = 0 + 0 = 0$。

(2)在 t_1 時，即S由 0 變 1 時，經短暫延遲後，「或」閘輸出由 0 變 1，$\bar{y}$ 由 1 變 0，$\bar{C}y$ 亦由 0 變 1。此時又至一個穩定狀態。

(3)在 t_2 時，即S又由 1 變 0 時，整個系統並無任何改變。事實上，因 $\bar{C}y = 1$ 這個狀態似乎將一次輸出"鎖住"了。

【注意】　上面三種情形中，輸入變數C一直保持爲0。

(4)在 t_3 時，即 $S=0$，C由0變1時，則將導至 $\bar{C}y=0$，故經短暫延遲後，$Y=0$，而 $\bar{y}$ 亦必爲1，將 $\bar{C}y$ 鎖在0，又至一穩定狀態。

(5)當 t_4 時，即C由1變爲0時，整個系統亦無任何改變。此時又還原到開始狀態。

這裡請注意下面的現象：在圖4-2(b)中，將 t_1 之前的狀態和 t_2 之後的狀態作一比較，可發現輸入變數S和C雖然都是0，但是輸出變數Y却完全相反。由此可知輸出狀態並非完全取決於輸入狀態，所以此系統不是組合系統，應屬於序向電路系統。此外，我們也看出序向系統並非都需要正反器才能組成。

4-2 原始流程表

我們繼續上面序向電路系統的分析。此電路的輸入變數爲S與C，一次輸出爲Z。而二次輸出Y亦即是一次輸出Z。此一次輸出方程式可寫成

$$Y=S+\bar{C}y \qquad (4-1)$$

因僅考慮基本模式，故假設S與C不能同時改變。

首先假設輸入變數 $SC=00$ 時，有一穩定狀態①，當輸入 $SC=00$ 變成 $SC=10$ 時，則輸出變爲另一穩定狀態②，當輸入 $SC=10$ 再變爲 $SC=11$ 時，則輸出再變爲另一穩定狀態③。此種變化情形，可用表4-1來表示之。茲說明如下：

SC= 00	01	11	10	Z
①			2	0
		3	②	1
		③		1

表4-1

(1)當輸入爲 SC = 00 時，存在①之穩定狀態。此時輸出 Z = 0 。

(2)當輸入從 SC = 00 變爲 SC = 10 時，則由①之穩定狀態變爲②之穩定狀態。因異步電路中，當輸入狀態有所改變時，常有瞬時之不穩定狀態存在。此時不穩定狀態爲 2 。因此在表 4-1 中之第一列與 SC = 10 行處填 2 。經過短暫延遲後，此不穩狀態變爲穩定狀態②。此時輸出狀態 Z = 1 。

(3)輸入 SC = 10 變爲 SC = 11 時，此時由穩定狀態②變成不穩定狀態 3 ，經短暫延遲後再變爲穩定狀態③，此時輸出 Z = 1 。所需注意者，此輸入 SC 之變化是由 00 經 10 變爲 11 ；即 S 比 C 先變爲 1 。

現在再考慮當輸入由 SC = 00 變成 SC = 11 ， 但 C 比 S 先變爲 1 的狀況。當 SC = 00 變成 SC = 01，則①之穩定狀態變成④。當輸入 SC = 01 變成 SC = 11 時，則輸出變成另一穩定狀態③。此種變化情形可由表 4-2 中表示之。

SC = 00	01	11	10	Z
①	4		2	0
		3	②	1
		③		1
	④	3		1

表 4-2

(1)當輸入 SC = 00 變成 SC = 01 時，此時穩定狀態由①變爲不穩定狀態 4 ，再變成穩定狀態④，此時輸出 Z = 0 。

(2)當輸入 SC = 01 變爲 SC = 11 時 ，此時穩定狀態由④變成不穩定狀態 3 ，再變成穩定狀態③，此時輸出 Z = 1 。

前節論及在圖 4-2 (b)中，雖然 SC = 00 ，但 t_1 前的狀態與 t_2 後的狀態完全不同。故我們亦應該考慮是否有相同的輸入而有不同的輸出狀態。

首先假設 SC = 10 變成 SC = 00 的情況。此時由穩定狀況②變成不穩定狀況 5 ，再變成穩定狀況⑤，而輸出 Z = 1 。因此我們發現在相同的輸入時，會有

兩種穩定狀態的可能性。發生此種情況的原因，是因爲序向電路中，二次輸入的狀態不同。亦即因一次輸入的變化有先後次序的不同而產生。此種變化情形可以在表 4-3 中表示之。

SC= 00	01	11	10	Z
①	4		2	0
5		3	②	1
		③		1
	④	3		0
⑤				1

表 4-3

自表 4-3 中，在 SC = 00 之行下，有兩種穩定狀態，那麼是否在其他輸入情形下亦有兩種以上的穩定狀態存在呢？因此我們必須每種情況加以檢查。

考慮 SC = 01 狀態變成 SC = 10 的情況。

(1)當輸入 SC = 01 變成 SC = 11 時，如前述由穩定狀態④變爲不穩定狀態定狀態 3，再變成穩定狀態③，此時輸出爲 1。當輸入 SC = 11 變成 SC = 10 時，由穩定狀態③變爲不穩定狀態 2，再變成穩定狀態②，此時輸出仍爲 1。

(2)當輸入 SC = 01 變成 SC = 00 時，由穩定狀態④變成不穩定狀態 1，再變成穩定狀態①，此時輸出爲 0。當輸入由 SC = 00 變成 SC = 10 時，如前述由穩定狀態①經由不穩定狀態 2，而終至穩定狀態②。

由上述兩種過程，可知 SC = 01 至 SC = 10，並無新的狀態出現。除此種兩個變數完全改變，需要經過一個緩衝的穩定狀態，可能有兩種不同的穩定狀態出現外，尚須注意另一種情況亦可能類似發生兩種不同的穩定狀態現象。此種現象的檢查方法，是先由某一穩定狀態，變一個輸入變數而達到新的穩定狀態。再由此一新的狀態，將原先改變的輸入變數再改變，看是否仍能恢復當初的穩定狀態。例如輸入變化爲 01 → 11 → 01，其穩定狀態的變化是否爲④→③→④，可

由其輸出來觀察，亦可由穩定狀態是否已產生來判斷。

又由要求條件知輸入不能同時改變，也就是說，輸入SC＝00不能直接變成SC＝11。而輸入SC＝01亦不能直接變成SC＝10，所以在這種情況下，此種變化情形，以"×"符號代表之，以表示多餘條件。

當我們將所有可能變化情形加以考慮之後，就可將表列出。如表4-4所示，稱爲原始流程表（Primitive Flow Table）。

SC＝ 00	01	11	10	Z
①	4	×	2	0
5	×	3	②	1
×	4	③	2	1
1	④	3	×	0
⑤	4	×	2	1

表4-4

在原始流程表中：

(1)在第一列中，當輸入爲00時，有一穩定狀態①，當輸入SC＝00變爲01時，其最後變爲穩定狀態④。故在SC＝01 之輸入行下，填上不穩定狀態4。因輸入不可能從 SC＝00 變爲 SC＝11，故在輸入SC＝11行下，填上"×"隨意項符號。當輸入從SC＝00變成爲SC＝10時，其最後穩定狀態爲②，故在輸入SC＝10行下，填上不穩定狀態2，表示其最後必須變成穩定狀態②。

(2)在第二列中，當輸入SC＝10時，有一穩定狀態②。當輸入SC＝10 變爲00時，其最後變成穩定狀態⑤（不是①），故在SC＝00之輸入行下，填上不穩定狀態5，表示其最後必達到穩定狀態⑤。輸入不可能從SC＝10變爲SC＝01，故在輸入行SC＝01下，填上"×"隨意項符號。當輸入從SC＝10變爲SC＝11時，則最後變成穩定狀態③，故在輸入SC＝11處，填上3之穩定狀態，表示其最後必爲穩定狀態③。

(3)其他各列之完成，與前述之方法相同。

一般而言，原始流程表有下列之主要特徵：

(1)其行數與輸入之可能組合完全相同。

(2)其列數與可能存在之穩定狀態數相同。

(3)在同一行中，可能有一種以上的穩定狀態存在。

(4)在同一列中，其輸入變化應以穩定狀態為基礎。

當我們將原始流程表建立後，接着就與同步序向系統一樣，將可能的狀態數目簡化。簡化後，其列數即為簡化狀態的變數。在表 4 － 4 中最少需要 $\mathrm{Log}_2\ 5 \geqq 2.3$，也就是需要三個狀態變數。

4-3 原始流程表之合併

在上節中，我們知道如何建立原始流程表。當建立時，雖然有些穩定狀態可能是多餘的（當遇到某些不確定的情況時），但是也不必太介意。因為我們所確定的是必須將所有輸入變數可能產生的穩定狀態，完全包含在此原始流程表中，再經過適當的合併，就可將原先多餘的穩定狀態移去。

原始流程表簡化的主要步驟，就是狀態的合併。一般狀態合併有兩種情況：

(1)在列中的相同行之狀態，無論是穩定狀態或不穩定狀態，或為隨意項均相同，則這些列可合併。

(2)當相同的穩定狀態與不穩定狀態合併時，其結果為穩定狀態。相同的不穩定狀態與不穩定狀態合併後，其結果仍為不穩定狀態。當隨意項與任一狀態合併時，其結果為原狀態。

例如，下面兩列的狀態，可合併：

②	3	4	①
2	3	④	1

依照前述的方法，其合併的結果為：

②	3	④	①

再舉另一例子：

①　3　×　4
1　×　2　④

依照上述的原則，合併後變成：

①　3　2　④

由上面合併的結果，我們可看出整個電路系統中的狀態變數減少，而且同一列中，可能有一個以上的穩定狀態。原先在原始流程表中，輸入變數不可能同時改變一個以上的情況，在合併後，就不考慮了。因爲我們不再關心輸入變數從一個穩定狀態到達另一穩定狀態期間，中間可能產生的穩定或不穩定狀態。我們僅注意其輸入變數的起點及終點的狀態。因此這種合併的方式與在同步電路中的等效合併完全不同。

由上面所述的異步系統狀態合併方法，我們現在來合併表 4-4。

SC 00	01	11	10
①	④	3	2
⑤	4	③	②

表 4-5

在表 4-4中，可以發現第一列與第三列可合併，第一列與第四列亦可合併。而第二列，第三列與第五列亦可同時合併。由這些合併的情形，可繪出圖 4-3 之合併圖在此圖中，每個點的數字，代表原始流程表中列數。

若某兩列可以合併，就用一直線連接此兩個點。在此圖中，第一列與第三列或第四列合併，故有直線連接。而第二，第三及第五列可合併成一列，所以三點之間，均以直線連接之。

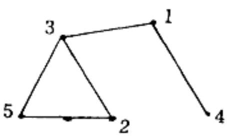


圖 4-3 表 4-4 之合併圖

在表 4-5 中之第一列，是由表 4-4 中的

第一列與第四列合併而成的。而第二列是由表 4-4 中的其他三列合併而來的。由合併後，我們可發現在表 4-4中，原先需要三個狀態變數，現在可減成僅需一個狀態變數。(因合併後，僅有兩列)。

在表 4-4 中，我們可用另一種方法合併而得表 4-6 。在表 4-6中的第一列，是由表 4-4 中的第一列，第三列與第四列合併而成。而其第二列是由表 4-4 中的其餘兩列合併而來的。

SC 00	01	11	10
①	④	③	2
⑤	4	3	②

表 4-6

雖然合併的列數不盡相同，但是最後合併的結果，仍只需要一個狀態變數。所需注意的是，我們可以運用各種不同的合併方式，使得合併結果，能用最少的狀態變數(即合併後，表中的列數愈少愈好)表示即可。

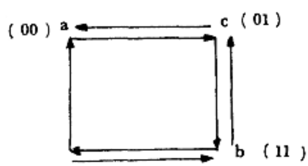
4-4 異步序向系統遷移圖與穩定性的分析

當原始流程表合併後，接着就要考慮如何指定二次狀態的變數問題，此即一般所謂的二次指定(Seconda ry Assignment)。

首先，仍然假設在合併之流程圖中，發生狀態遷移時，二次變數必須只能有一個變數改變。所以在指定二次變數時，由一個穩定狀態至一個相鄰的穩定狀態時，它們的二次指定變數只能相差一位數。圖 4-4 (a)爲一個合併之流程圖。在此

$x_1\ x_2$	00	01	11	10
a	①	3	①	3
b	②	3	4	②
c	2	③	1	③
d	1	④	④	2

(a)



(b)

圖 4-4　二次狀態的指定

(a)爲合併流程圖。

(b)爲(a)之遷移圖。

圖 4-4 (b)是經由下述的步驟得來的：

(1)我們先以00 指定給狀態a 。由合併流程圖中，輸入變數 $x_1x_2 = 11$ 變爲 $x_1x_2 = 10$ 時，由穩定狀態①經不穩定狀態 3 而至穩定狀態③，即由圖 4-4 (a)中之 a 至 c 。故在 4-4(b)圖中，對應的 a 點至 c 點，並加一箭頭表示方向。因爲假設二次變數的指定，改變狀態（即由 a 穩定狀態至 c 列穩定狀態）最多僅能變一個變數，所以假設 c 爲 01 。

(2)輸入變數 $x_1x_2 = 10$ 變爲 $x_1x_2 = 11$，若由穩定狀態③經不穩定狀態 1 而至穩定狀態①，卽由圖 4-4(a)中之 c 列至 a 列，故在圖 4-4(b)中，對應的 c點畫一箭頭至 a 點。

(3)輸入變數 $x_1x_2 = 01$ 變爲 $x_1x_2 = 00$時，由穩定狀態③經不穩定狀態 2 而至穩定狀態②。卽由圖 4-4(a)中之 c 列至 b 列。故在圖 4-4(b)中，對應著 c 點至 b 點畫一箭頭，因而 b 點與 c 點亦相鄰。根據前法， b 與 c 的指定僅相差一個變數，故假設 b 點爲11 。

(4)輸入變數 $x_1x_2 = 10$ 變爲 $x_1x_2 = 11$時，由穩定狀態②，最後達到穩定狀態④。卽在圖 4-4 (a)中之 b 列至 d 列。故 4-4 (b)圖中，對應的 b點畫一箭頭至 d 點。因此， b 點與 d 點相鄰。根據前述， b 與 d 僅差一個變數，故假設 d 點爲 10 。

(5)同理，依據上述方法，我們可以找出所有的對應關係，而將圖 4-4(b)完成。並由此法可發現 a 與 d 亦相鄰。

由上面的分析，二次變數之指定已完成：

$$
\begin{array}{ll}
 & y_1y_2 \\
a = & 00 \\
b = & 11 \\
c = & 01 \\
d = & 10
\end{array}
$$

將上面的二次變數指定代入表 4-4(a)中，卽得圖 4-5 之流程矩陣（ Flow Matrix)，表示二次輸出與原先輸入的關係。現在我們該如何將狀態塡入圖4-5

中呢？

(a)

Y_1Y_2

y_1y_2 \ X_1X_2	00	01	11	10
00	①	3	①	3
01	2	③	1	③
11	②	3	4	②
10	1	④	④	2

圖 4-5　圖 4-4 (a)之流程矩陣

(1)在穩定狀態時，二次輸入與輸出之值應相同，即 Y_1Y_2 的值應該等於 y_1y_2，故①代以 00，②代以 11，③代以 01，④代以 10。

(2)在不穩定狀態時，要考慮競走問題。在 x_1x_2 ＝ 00 行中，y_1y_2 ＝ 01 列中不穩定狀態 2 應該填入 11。因為 y_1y_2由不穩定狀態 2 終將變至穩定狀態②。故 y_1y_2 由 01 最後變成 11。同理，在 y_1y_2 ＝ 10列中，不穩定狀態 1 應填入 00。

(3)在 x_1x_2 ＝ 01 行中，所有的不穩定狀態 3 均填入 01，其理由同前。

(4)在 x_1x_2 ＝ 11 行中，不穩定狀態 1 中填入 00，而不穩定狀態 4 中填入10。其理由同(2)。

(5)在 x_1x_2 ＝ 10 行中，不穩定狀態 2 中填 11，而不穩定狀態 3 中填入 01。

將上面的方法，應用於圖 4-5，就變成表 4-7 之激發矩陣（excitation matrix）。

$$
\begin{aligned}
Y_1 &= x_1y_1 + x_2y_1\overline{y}_2 + \overline{x}_1\overline{x}_2y_2 \\
Y_2 &= x_1\overline{x}_2 + \overline{x}_1y_2 + \overline{x}_1\overline{y}_1
\end{aligned}
\qquad (4-2)
$$

由式（4－1），並加上輸出，就可以畫出它的電路圖。

表 4-7　Y_1 及 Y_2 之激發矩陣

Y_1Y_2

y_1y_2 \ x_1x_2	00	01	11	10
00	00	01	00	01
01	11	01	00	01
11	11	01	10	11
10	00	10	10	11

Y_1

y_1y_2 \ x_1x_2	00	01	11	10
00	0	0	0	0
01	1	0	0	0
11	1	0	1	1
10	0	1	1	1

Y_2

y_1y_2 \ x_1x_2	00	01	11	10
00	0	1	0	1
01	1	1	0	1
11	1	1	0	1
10	0	0	0	1

在此例中，沒有危險競走的情況產生，所以二次變數的指定，非常簡單。在通常狀況下，為了防止產生危險競走及循環等情況，適當的二次變數指定非常困難而且複雜，這些問題，　待下章專門討論。

4-5 等效狀態之簡化

在上節中所建立的原始流程表，對於每種不同的輸入狀態，至少有一種穩定狀態存在。而對於相同的輸入，因為輸出的不同，可能有兩種以上的穩定狀態存在。由於原始流程表的目的在求得整個系統的完整性，所以往往因為可能的各種假設，而引入了重複的穩定狀態。但不論是基於何種假設而引起的重複穩定狀態，在合併簡化的過程中，必須將這些重複的穩定狀態合而為一。我們稱這些重複的穩定狀態為等效狀態。實際上，這些等效狀態類似在同步序向電路中的等效狀態。一般的原則如下：

(1)當兩種穩定狀態俱有相同的輸入與輸出。

(2)當輸入有所改變時，這兩種穩定狀態的下一狀態應完全相同。

這兩條原則和同步序向電路中的等效狀態相似，故同步序向電路中的等效狀態，也可以應用在異步電路中求等效狀態。下面用幾個例題來說明等效狀態的化簡方法。

【例 4－1】　在表4-8中，求其等效狀態並合併之。

【解】　在表 4-8 中，$x_1x_2 = 11$行裡，有兩種穩定狀態⑥與⑦，它們的輸出皆為1。當原始輸入由 11 變成10時，皆變為 8，再變成⑧之穩定狀態。當原始輸入由 11 變成 01 時，皆變成 10 再變成⑩之穩定狀態。故可判定⑥與⑦等效。其他列的比較，似乎沒有等效狀態的存在。因為有些輸入相同的穩定狀態，雖然有相同的輸出，卻沒有相同的下一狀態。例如在 $x_1x_2 = 00$ 行裡，穩定狀態①，③與④具有相同的輸入（$x_1x_2 = 00$）及相同的輸出（$z = 0$），但當 $x_1x_2 = 00$ 變為 01時，①變為 5，③變為 2，而④變為 10。當 $x_1x_2 = 00$ 變為 $x_1x_2 = 10$ 時，①與③變為 9，而④為隨意狀態。因①，③及④當輸入改變時，其下一狀態並不相同。所以我們不能說①，③與④等效。然而進一步探討，如狀態②，⑤與⑩等效，則①，③與④亦等效。故要判定①，③與④是否等效，

	x_1x_2 00	01	10	11	z
1	①	5	9	×	0
2	3	②	×	6	0
3	③	2	9	×	0
4	④	10	×	×	0
5	4	⑤	×	6	0
6	×	10	8	⑥	1
7	×	10	8	⑦	1
8	4	×	⑧	7	1
9	1	×	⑨	6	0
10	3	⑩	×	7	0

表 4-8

應先判定②，⑤與⑩是否等效。通常在狀態很多時，必須有一系統的方法來判定之。我們可用同步序向電路判定等效狀態的方法，同樣的來判定異步序向電路之等效狀態。

在表 4-8 之 $x_1x_2 = 00$ 行中，③與④可能相等。因當 $x_1x_2 = 00$ 變爲 $x_1x_2 = 10$ 及 11 時，此兩穩定狀態③與④所變的狀態可合併（因有隨意項）。僅當 $x_1x_2 = 00$ 變爲 $x_1x_2 = 01$ 時，③變成 2，而④變成 10。所以只要判定穩定狀態②與⑩是否等效。因爲②與⑩若等效，③與④亦等效。若②與⑩不等效，則③與④亦不等效。故②與⑩等效是③與④等效的充分條件。同理，由 $x_1x_2 = 01$ 行裡，知②與⑩等效之必要條件爲⑥與⑦要等效。但因前述在第六列及第七列，$x_1x_2 = 11$ 行裡，⑥與⑦等效，故②與⑩等效，③與④亦等效。同理，$x_1x_2 = 00$ 行裡，①與④亦可能等效。因在 $x_1x_2 = 00$ 變爲 $x_1x_2 = 01$ 時，①變爲 5，④變爲 10， 其他輸入變數改變的狀況，已在討論③與④狀態時說明過。所以⑤與⑩等效爲①與④之充分條件。在 $x_1x_2 = 01$ 行裡，第五列與第 10 列比較，知③與④等效，⑥與⑦等效爲⑤與⑩等效之充分條件（必須⑥與⑦等效，③與④等效同

時成立）。因我們已說明⑥與⑦等效，且③與④亦等效，故①與④等效。又因③與④等效，故可得①，③與④等效，②，⑤與⑩等效。

在表 4-8 中，我們是先以⑥與⑦等效開始，再看其他狀態是否等效。其實只要輸入與輸出相同之穩定狀態，都可用作判定等效的開始狀態，其所得之結果必定一致。但有些情況下，隨意（ don'tcare）狀態的存在，如作判定等效狀態之開始，所得之結果可能不同。後面有例題討論之。

一般習慣上，在等效狀態之合併時，以號數較小者取代較大者。例如等效狀態①，③與④合併後即為①狀態，並以①狀態取代③與④。同理，以②狀態取代⑤及⑩，⑥取代⑦。

由上述方法推演，逐步檢查等效狀態為

（ 1 ， 3 ， 4 ）
（ 2 ， 5 ， 10 ）
（ 6 ， 7 ）

由表 4-8 經等效狀態化簡，可變為表 4-9

x_1x_2 00	01	10	11	z
①	2	9	×	0
1	②	×	6	0
×	2	8	⑥	1
1	×	⑧	6	1
1	×	⑨	6	0

表 4-9

在表 4-9 中，其輸出之可能等效對應為：

（ 1 ， 3 ， 4 ）（ 2 ， 5 ， 10 ）（ 6 ， 7 ）（ 8 ）（ 9 ）

在表 4-9 中，我們仍可用前節所述的合併方法再行化簡，而得表 4-10。

x_1x_2 00	01	10	11	z
①	②	⑨	6	0
1	2	⑧	⑥	1

表 4-10

當然，我們也可先化簡後，再以等效狀態之合併方法求得最後的簡化表，所求之最佳合併表必與表 4-10 相同。

在表 4-8 中，③與④等效的另一名稱爲假等效（Pseudo-equivalent）。因當 $x_1x_2 = 00$ 變爲 $x_1x_2 = 10$ 時，③變爲 9，④變爲隨意項，而隨意項可視爲任意狀態，故③與④可當成等效來處理。但在有些情況下，由於等效或假等效合併之順序不同，所得之結果也不同。如在表 4-11 中，①與②，②與③均爲假等效，因此表 4-11 中有兩種合併的方法。第一種合併方法是①與②合併，而③單

x_1x_2 00	01	11	10	z
①	×	6	2	1
1	×	×	②	1
×	5	③	×	1

表 4-11

x_1x_2 00	01	11	10	z
①	×	6	②	1
×	5	③	×	1

表 4-12 (a)