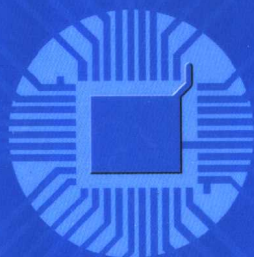


DSP工程技术应用系列



信号处理技术应用

周霖 主编



国防工业出版社

<http://www.ndip.cn>

DSP 工程技术应用系列

DSP 信号处理技术应用

周霖 主编

國防工業出版社

·北京·

图书在版编目(CIP)数据

DSP 信号处理技术应用/周霖主编. —北京:国防工业出版社,2004.1

(DSP 工程技术应用系列)

ISBN 7-118-03201-8

I .D... II .周... III .①数字信号—信号处理②
数字信号—微处理器 IV .①TN911.72②TP332

中国版本图书馆 CIP 数据核字(2003)第 052402 号

国防工业出版社 出版发行

(北京市海淀区紫竹院南路 23 号)

(邮政编码 100044)

北京奥隆印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 24 550 千字

2004 年 1 月第 1 版 2004 年 1 月北京第 1 次印刷

印数:1—4000 册 定价:32.00 元

(本书如有印装错误,我社负责调换)

前 言

数字信号处理(Digital Signal Processing)是一门涉及多学科应用于多领域的新兴学科。20 世纪 60 年代以来,随着计算机技术和信息技术的飞速发展,数字信号处理技术应运而生并得到迅速发展,数字信号处理已经在信号处理、通信等领域得到极为广泛的应用。

虽然数字信号处理的理论发展迅速,但在 20 世纪 80 年代以前,由于实现方法的限制,数字信号处理的理论还得不到广泛的实际应用。直到 20 世纪 70 年代末 80 年代初世界上第一个单片可编程 DSP 芯片的诞生,才将理论研究结果广泛应用到低成本的实际系统中,并且推动了新的理论和应用领域的发展。DSP 芯片的诞生及发展对近 20 年来通信、计算机、控制技术等领域的发展起到十分重要的作用,它引发了工业设计的革命。目前,DSP 已经成为通信、计算机、消费类电子产品等领域的基础器件,在数字便携电话、无线基站、中心局交换机等通信领域也有十分广泛的应用。

世界上第一个单片 DSP 芯片是 1978 年 AMI 公司发布的 S2811,1979 年美国 Intel 公司发布的商用可编程器件 2920 是 DSP 芯片发展史上的一个重要里程碑。但是这两种芯片内部都没有现代 DSP 芯片所必须具有的单周期乘法器。1980 年,日本 NEC 公司推出的 μ P D7720 是第一个具有乘法器的商用 DSP 芯片。

在这之后,最成功的 DSP 芯片当数美国德州仪器公司(Texas Instruments,以下简称 TI)的一系列产品。TI 公司在 1982 年成功推出其第一代 DSP 芯片 TMS32010 及其系列产品 TMS32011、TMS320C10/C14/C15/C16/C17 等,之后相继推出了第二代 DSP 芯片 TMS32020、TMS320C25/C26/C28,第三代 DSP 芯片 TMS320C30/C31/C32,第四代 DSP 芯片 TMS320C40/C44,第五代 DSP 芯片 TMS320C5x/C54x,第二代 DSP 芯片的改进型 TMS320C2xx,集多片 DSP 芯片于一体的高性能 DSP 芯片 TMS320C8x,以及目前速度最快的第六代 DSP 芯片 TMS320C62x/C67x/C64x 等。TI 公司将常用的 DSP 芯片归纳为三大系列,即:TMS320C2000 系列(包括 TMS320C2x/C2xx)、TMS320C5000 系列(包括 TMS320C5x/C54x/C55x)和 TMS320C6000 系列(TMS320C62x/C67x/C64x)。如今,TI 公司的一系列 DSP 产品遍及全球,已经成为当今世界上最有影响的 DSP 芯片。TI 公司也成为世界上最大的 DSP 芯片供应商,其 DSP 市场份额占全世界份额近 50%,每 2 个数字蜂窝电话就有 1 个采用 TI 公司的产品,全世界 90% 的硬盘和 33% 的 Modem 都采用 TI 公司的 DSP 技术。因此,了解使用 TI 公司的 DSP 设计电子类产品的方法,无论对理解国外电子产品还是自行设计电子产品,都是很重要的。

第一个采用 CMOS 工艺生产浮点 DSP 芯片的是日本的 Hitachi 公司,它于 1982 年推出了浮点 DSP 芯片。1983 年日本 Fujitsu 公司推出的 MB8764,其指令周期为 120ns,且具有双内部总线,从而使处理吞吐量发生了一个大的飞跃。而第一个高性能浮点 DSP 芯

片应是 AT&T 公司于 1986 年推出的 DSP32,这是 DSP 技术发展史上的另一个里程碑。1988 年, TI 公司第一个浮点 DSP TMS320C3x 能同时处理 32 位字长,时钟频率提高到 27MHz,33MHz,40MHz。TI 公司第二个浮点 DSP TMS320C40 更广泛地支持并行处理。因为浮点 DSP 容易编程,并且价格适中,使其在许多方面获得了应用。

与其他公司相比, Motorola 公司在推出 DSP 芯片方面相对较晚。1986 年,该公司推出了定点处理器 MC56001。1990 年,推出了与 IEEE 浮点格式兼容的浮点 DSP 芯片 MC96002。

美国模拟器件公司(Analog Devices,以下简称 AD)在 DSP 芯片市场上也占有一定的份额,相继推出了一系列具有自己特点的 DSP 芯片,其定点 DSP 芯片有 ADSP2101/2103/2105、ASDP2111/2115、ADSP2161/2162/2164 以及 ADSP2171/2181,浮点 DSP 芯片有 ADSP21000/21020、ADSP21060/21062 等。

20 世纪 90 年代 DSP 发展速度最快,相继出现了第四代和第五代 DSP 产品,其系统集成度更高,可以将 DSP 芯核及外围元器件集成在单一芯片上。TI 公司推出的第六代 DSPC6000 系列,其定点产品的时钟频率达到 300 MHz,指令速度达到 2400 兆条指令/s。TI 公司 2000 年推出的 C64x DSP 产品,其时钟频率可达到 1.1GHz,指令速度达到 8800 兆条指令/s。

本书主要以 TI 公司的第六代 DSP 芯片 TMS320C62x/C67x 为例,详细介绍了它们的性能和开发。另外,对 TI 公司最新的 TMS320C64x 也有一定的介绍。

编 者

2003.10

内 容 简 介

以高速数字信号处理器(DSP)为基础的实时数字信号处理技术正在迅速发展,并得到广泛应用。本书主要介绍了 TI 公司的第六代 DSP 芯片 TMS320C6000x 的芯片结构、特点、软件编程、硬件设计以及开发平台等内容。

本书共分 8 章。第 1 章,概论,主要介绍数字信号处理的内容以及实现等,简要介绍了数字信号处理器的概念。第 2 章,DSP 芯片,主要介绍 DSP 的特点、性能及其发展过程。第 3 章,TMS320C6000 系列 DSP 的结构,这一章是本书的重点,主要介绍 TMS320C6000 系列 DSP 的 CPU 结构、存储器、主要外设等。第 4 章,TMS320 系列 DSP 的中断,主要介绍 DSP 系统中的中断类型,中断服务和中断控制等。第 5 章,DSP 开发工具和 CCS,这一章介绍 TMS320C6000 系列 DSP 的开发平台、代码产生工具、代码调试工具,以及软件模拟环境 CCS 的使用。第 6 章,DSP/BIOS 原理及应用,介绍 DSP/BIOS 组件、DSP/BIOS 命名规则、程序生成、DSP/BIOS 仪表和线程调度等内容。第 7 章,DSP 指令集,主要介绍 TMS320C62x/C64x/C67x 定点指令集, TMS320C67x 浮点指令集和 TMS320C64x 定点指令集以及 TMS320C62x/C64x 流水线。第 8 章,DSP 编程指南,介绍几种软件编程的方法,重点通过定点积和浮点点积的例子介绍如何通过线性汇编代码和流水线汇编代码优化 C 代码,提高代码的性能和减少代码的长度。

本书可供信号处理、通信和电子等领域从事 DSP 系统设计的广大科技人员阅读参考,也可作为相关专业研究生、高年级本科生和 DSP 芯片培训人员的参考教材。

目 录

第 1 章 概论	1
1.1 信号、信号处理和系统	1
1.2 数字信号处理的主要内容	1
1.3 数字信号处理的实现	2
1.4 实时数字信号处理与数字信号处理器	3
第 2 章 DSP 芯片	4
2.1 DSP 简述	4
2.1.1 什么是 DSP	4
2.1.2 DSP 的主要特点	4
2.1.3 DSP 的主要性能指标	6
2.2 DSP 芯片的历史和发展	7
2.3 DSP 芯片的划分	10
2.4 DSP 芯片的典型应用	10
2.5 DSP 系统	12
2.5.1 DSP 系统的构成	12
2.5.2 以通用 DSP 为核心构成 DSP 子系统	13
2.5.3 DSP 系统的设计开发过程	13
2.6 常用的 DSP 芯片	15
2.6.1 AD 公司 DSP 芯片	16
2.6.2 AT&T 公司 DSP 芯片	17
2.6.3 Motorola 公司 DSP 芯片	18
第 3 章 TMS320C6000 系列 DSP 的结构	19
3.1 TMS320C6000 系列的基本特点	19
3.2 TMS320C6000 系列的结构框图	20
3.2.1 中央处理单元(CPU)	21
3.2.2 内部存储器	21
3.2.3 外围设备	21
3.3 TMS320C6000 系列的 CPU 数据通道	22
3.3.1 通用寄存器组	23
3.3.2 功能单元	25
3.3.3 寄存器组交叉通道	26
3.3.4 存储器存取通道	27

3.3.5	数据地址通道	27
3.3.6	控制寄存器组	27
3.4	存储器	31
3.4.1	概述	31
3.4.2	TMS320C620x/C670x 系列 DSP 内部程序存储器和数据存储器	32
3.4.3	TMS320C621x/C671x/C64x 系列 DSP 的两级存储器结构	39
3.5	片内外设	48
3.5.1	DMA 控制器	48
3.5.2	EDMA 控制器	66
3.5.3	主机接口(HPI)	89
3.5.4	扩展总线	104
3.5.5	外部存储器接口	121
第4章	TMS320 系列 DSP 的中断	140
4.1	中断类型和中断信号	140
4.1.1	复位	140
4.1.2	不可屏蔽中断	141
4.1.3	可屏蔽中断(INT4 - INT15)	141
4.1.4	中断应答	141
4.2	中断服务表(IST)	141
4.2.1	中断服务取指包(ISPF)	142
4.2.2	中断服务表指针寄存器(ISTP)	142
4.2.3	中断控制寄存器	144
4.3	全局使能和禁止中断(控制状态寄存器——CSR)	145
4.4	个别中断控制	146
4.4.1	使能和禁止中断(中断使能寄存器——IER)	146
4.4.2	中断标志、设置和清除寄存器(IFR, ISR, ICR)	147
4.4.3	从中断服务返回	148
4.5	中断检测和处理	149
4.5.1	设置非复位中断标志	150
4.5.2	处理非复位中断的状态	150
4.5.3	非复位中断的处理	151
4.5.4	TMS320C6000 DSP 设置复位中断标志	151
4.5.5	复位中断的处理	152
4.6	中断性能考虑事项	152
4.6.1	一般性能	152
4.6.2	流水线和中断的互相影响	153
4.7	编程考虑事项	153
4.7.1	单独分配寄存器编程	153
4.7.2	嵌套中断	154

4.7.3	人工中断处理	154
4.7.4	陷阱	155
第 5 章	DSP 开发工具和 CCS	156
5.1	DSP 开发工具	156
5.1.1	基本开发工具	156
5.1.2	其他开发工具	156
5.1.3	TI 公司的开发工具	157
5.2	集成开发工具 CCS	162
5.2.1	CCS 概述	162
5.2.2	CCS 编辑工具	163
5.2.3	CCS 代码产生工具	170
5.2.4	CCS 代码调试工具	172
5.2.5	CCS 代码优化工具	187
5.2.6	CCS 实时库和分析工具	190
第 6 章	DSP/BIOS 原理及应用	198
6.1	DSP/BIOS 组件	199
6.1.1	DSP 实时库和 API 函数	199
6.1.2	DSP/BIOS 配置工具	200
6.1.3	DSP/BIOS 分析工具	201
6.2	命名规则	203
6.2.1	头文件名	203
6.2.2	对象名	203
6.2.3	操作名	203
6.2.4	数据类型名	204
6.2.5	存储器段名	205
6.2.6	标准的存储器段	205
6.3	程序生成	206
6.3.1	配置工具的使用	207
6.3.2	创建 DSP/BIOS 程序时使用的文件	210
6.3.3	编译和链接程序	211
6.3.4	DSP/BIOS 启动顺序	212
6.3.5	DSP/BIOS 调用用户函数	214
6.4	DSP/BIOS 仪表	215
6.4.1	实时分析	215
6.4.2	仪表性能	215
6.4.3	仪表 API	217
6.4.4	隐式 DSP/BIOS 仪表	222
6.4.5	Kernel/Object 视图调试器	227
6.5	线程调度	232

6.5.1	线程调度概述	232
6.5.2	硬件中断	236
6.5.3	软件中断	237
6.5.4	任务	243
6.5.5	IDLE 循环	247
6.5.6	信号灯	247
6.5.7	信箱	248
6.5.8	定时器、中断和系统时钟	248
6.5.9	使用执行图观察程序	250
第 7 章	DSP 指令集	252
7.1	TMS320C62x/C64x/C67x 定点指令集	252
7.1.1	指令操作和执行符号	252
7.1.2	指令和功能单元之间的映射	253
7.1.3	TMS320C62x/C64x/C67x DSP 操作码映射	255
7.1.4	延迟间隙	257
7.1.5	并行操作	258
7.1.6	条件操作	260
7.1.7	资源限制	261
7.1.8	寻址模式	263
7.1.9	指令描述	265
7.2	TMS320C67x 浮点指令集	311
7.2.1	指令操作和执行符号	311
7.2.2	指令和功能单元之间的映射	312
7.2.3	延迟间隙	313
7.3	TMS320C64x 定点指令集	314
7.3.1	指令和功能单元之间的映射	314
7.3.2	资源限制	317
7.4	TMS320C62x/C64x 流水线	318
7.4.1	取指阶段(Fetch)	319
7.4.2	解码阶段(Decode)	320
7.4.3	执行阶段(Execute)	320
7.4.4	流水线操作总结	321
第 8 章	DSP 编程指南	325
8.1	概述	325
8.2	优化 C 代码	326
8.2.1	C 编译器的反馈信息	326
8.2.2	编写 C 代码	328
8.2.3	编译 C 代码	329
8.2.4	Profile C 代码	330

8.2.5 优化 C 代码	330
8.3 通过线性汇编优化汇编代码	339
8.3.1 线性汇编代码	339
8.3.2 汇编优化选项和指示	339
8.3.3 编写并行代码	339
8.3.4 使用字访问短型数据或者使用双字访问字	344
8.3.5 软件流水线	348
附录 TMS320C6000 的内联函数	364
参考文献	370

第 1 章 概 论

1.1 信号、信号处理和系统

信号是信息的载体。所谓信息，是指人类对外界事物的感知。从远古时代的手势、烽火、击鼓、旗语到今天的电报、电话、广播、传真、电视、多媒体网络，人们对信息的表达越来越准确，获取的手段越来越广泛，方式越来越先进，信息的传递也越来越有效、可靠和迅速。

信号处理是指将信号从一种形式转变成另一种形式。例如将信号从时域变化到频域，从模拟信号转化为数字信号等。

人们对信息的处理是通过对信号的处理来实现的。通常把对信号进行处理的整个设备称为系统。如果对信号的处理是通过模拟部件来进行的，则设备称为模拟系统；如果对信号的处理是通过数字部件来进行的，则设备被称为数字系统。

由信号、系统和信号处理的定义可以清晰地看到它们之间的关系。信号分析是基础，系统分析是桥梁，信号处理是手段，系统综合是目的。而信号处理作为手段贯穿信号分析、系统分析、系统综合等的始终。

1.2 数字信号处理的主要内容

数字信号处理也就是信号的数字处理，其发展经历了几个阶段。从信号解析手段的研究阶段到各种模拟信号的数字化阶段经历了很长的时间，而数字信号处理技术本身的发展阶段是以 1965 年 Colley-Tukey 提出快速傅里叶变换算法为标志的。进入现代数字信号处理阶段，随着数字信号处理的飞速发展，新理论、新算法的不断涌现，可以看出数字信号处理技术在理论上所涉及的范围相当广泛，其应用领域也正在飞速的发展。

数字信号处理理论经过 30 年的发展已经形成了比较完善的理论体系。主要内容有：

- (1) 信号的采集；
- (2) 离散信号的分析；
- (3) 离散系统分析；
- (4) 信号处理中的快速算法；
- (5) 信号的估值；
- (6) 滤波技术；
- (7) 信号的建模；
- (8) 信号处理中的特殊算法。

目前，信号处理在优化、自适应、高分辨率、多维多通道等一些领域内的理论和方法日趋系统化。随着数字信号处理应用领域的不断扩大，人们开始研究非平稳、非高斯的信号与背景噪声；研究时变、非因果、非最小相位、非线性的系统；考虑系统的各种实际因素，研

究其鲁棒性；对系统的统计性能做出评价，而不是仅仅停留在定性的水平上。

总之，随着基础理论的不断完善、交叉科学的不断发展、微电子技术与计算机技术的不断进步，可以预见 21 世纪将是数字信号处理理论与算法的大发展时期。

1.3 数字信号处理的实现

数字信号处理的实现可以分成软件实现和硬件实现。

用软件实现的方法也就是用户通过自己编写软件或是使用现成的软件包在 PC 机上实现数字信号处理。这种方法的优点是费用低、易调试，而缺点是速度慢，不能用于实时系统。因此，这种方法比较适用于教学与仿真研究。用来进行仿真的软件很多，其中 MATLAB 是近几年来发展比较迅速的一个软件，其在 PC 机上几乎可以实现所有的数字信号处理的仿真，而且操作起来比较方便。MATLAB 下的部分仿真程序还可以转化为 C 语言，再通过 DSP 的 C 编译器直接在 DSP 硬件上运行。DSP 也有自己的一套指令系统，并且提供了自己的编译、调试环境，可以对程序进行仿真。

用硬件实现的方法比较适用于实际的工程中，而且实现的方法也很多。大体可以分为以下几类：

1. 利用单片机实现

用单片机实现的优点是单片机的接口性能良好，容易实现人机接口，而且单片机也在不断地发展，许多单片机的运算速度非常可观。但由于单片机的总线结构是冯·诺依曼结构，因此单片机的系统复杂，特别是乘法的运算速度慢。而在数字信号处理技术中，有大量的乘法运算，因此这种方法不适合运算量大的实时控制系统。

2. 利用通用 DSP 实现

DSP 采用改进的哈佛总线结构，内部有硬件乘法器、累加器，使用流水线结构，具有很高的并行特性，并有一套专门为数字信号处理设计的指令系统。由于 DSP 具有以上特点，因此与单片机相比，DSP 更适用于数字信号处理系统，尤其对于不允许延时的实时应用领域等非常理想，例如蜂窝电话等。目前，美国德州仪器公司（TI）的产品 TMS320Cx 系列在市场上占主要的份额，TMS320C10 至 C20、C30、C40、C50、C80、C2000、C5000、C6000 已经形成了一个门类齐全的大家族。而其他公司也推出了具有特色的 DSP 产品，如 AT&T 公司、Motorola 公司、AD 公司等。随着 DSP 产品性能越来越好，价格越来越低，DSP 芯片的应用领域越来越广泛，我国也逐渐形成一个具有较大潜力的产业与市场。

3. 利用专用 DSP 实现

在信号处理中，有一些常用的处理方法，如 FFT、FIR 滤波、卷积运算等。为了更高效地利用 DSP 芯片进行这些常用的信号处理，许多公司已经推出了专门的 DSP 芯片。所谓专用 DSP 芯片，就是其实现某种特定功能的软件算法已经在芯片内固化，用硬件来实现。顾客不需要再进行复杂的编程，只需给出输入数据，经过简单的芯片组合即可在输出端得到结果。这种方法的好处是对于那些常用的处理方法，使用 DSP 专用芯片既简单方便，又可达到最大效率。如美国 TKW 公司推出的超快速单片 FFT 处理芯片 TMC2350，可以完成基 2 时间抽取法的 1024 点复数 FFT 运算；美国 INMOS 公司推出的 IMSA100 芯片，可以完成 FIR、FFT、相关、卷积等运算；Motorola 公司的 DSP56200、Zoron 公司的 ZR34881 等也都属于专用 DSP 芯片。但是这种方法的缺点是灵活性差。

4. 利用 FPGA 等可编程阵列实现

使用这种方法可以通过公司提供的软件或是 VHDL 等开发语言编程, 用硬件实现特定的数字信号处理算法, 如 FFT、FIR 等。这种方法的优点是具有通用性, 并且可以实现算法的并行运算。这种方法的缺点是对于一个大系统, 用 FPGA 实现硬件相对困难。FPGA 产品也正在迅速发展, 如 Altera 公司的 FLEX6000、FLEX8000 以及 FLEX10k 系列, Xilinx 公司的产品等。应该说, DSP 和 FPGA 各有各的特点和优点, 选择芯片时应根据具体的需要而定。

1.4 实时数字信号处理与数字信号处理器

信号处理的实质是对信号进行变换, 目的是获取信号中包含的有用信息。数字信号处理就是用数字的方法对信号进行变换, 以获取有用信息, 如离散傅里叶变换 (DFT)、点积运算等就是我们最常用的数字信号处理方法。我们这里介绍的实时信号处理即实时数字信号处理。

实时指的是系统必须在有限的时间内对外部输入信号完成指定的处理, 即信号处理的速度必须大于或等于输入信号更新的速度, 而且从信号输入到处理后信号输出的延迟必须足够小, 如一个制导系统的输出延迟要求在几毫秒以内。

实时信号处理的速度对不同类型的信号可以相差很大, 它是与相应的模拟信号带宽和数据格式 (字长、维数) 相关的。如对一个音频信号用 40kHz 时钟进行采样, 假设采样数据为 16b, 那么这个信号的数据率就是 80KB/s, 它对实时处理速度的要求只要大于等于 80KB/s 即可。但是对于一个每帧 $512 \times 512 \times 16b$, 30 帧/s 的图像信号, 其数据率是 15.7MB/s, 因而它对实时处理速度的要求就是大于等于 15.7MB/s。

自从 20 世纪 80 年代初期第一片数字信号处理器芯片 (Digital Signal Processors, 简称 DSPs) 问世以来, DSPs 就以数字器件特有的稳定性, 可重复性, 可大规模集成, 特别是可编程性和易于实现自适应处理的特点, 给数字信号处理 (Digital Signal Processing, 简称 DSP) 的发展带来了巨大机遇, 并使得信号处理手段更灵活, 功能更复杂, 应用领域也拓展到国民经济生活的各个方面。近年来, 由于半导体制造工艺的发展和计算机体系结构等方面的改进, DSPs 芯片的功能越来越强大, 这使得信号处理研究的重点在很大程度上可以放在软件算法上, 而不用像过去那样需要过多地考虑硬件实现。而且随着 DSPs 运算速度的提高, 能够实时处理的信号带宽也大大增加, 数字信号处理的研究重点也由最初的非实时应用转向了高速实时应用。目前 DSPs 的单片处理能力已达到对于定点 DSP 为 4800 兆条指令/s 和对于浮点 DSP 为 1 吉次浮点运算/s 的水平, 使得实时信号处理的应用空间越来越广阔。

第2章 DSP 芯片

2.1 DSP 简述

2.1.1 什么是 DSP

DSP 是 Digital Signal Processing 的缩写，也就是数字信号处理。它是伴随着微电子学、数字信号处理技术、计算机技术等学科的发展而产生的。

DSP 具有区别于微处理器的特殊的结构设计，更适合于对数字信号的处理，可以把数字信号处理中的一些理论和算法实时实现。数字信号处理的任务通常需要完成大量的实时计算，如在 DSP 中常用的 FIR 滤波和 FFT 快速算法。数字信号处理中的数据操作具有高度重复的特点，特别是乘加操作在 FIR 滤波、卷积和 FFT 等常见的 DSP 算法中用得最多。因此，DSPs 在很大程度上就是针对上述运算特点设计的。与通用微处理器相比，DSPs 在寻址和计算能力等方面作了扩充和增强。在相同的时钟频率和芯片集成度下，DSPs 完成 FFT 算法的速度比通用微处理器要快 2 个~3 个数量级（如对于 1024 点的 FFT 算法，时钟相同、集成度相仿的 IBM PC/AT-386 和 TMS320C30，运算时间分别为 0.3s 和 1.5ms，速度相差 200 倍）。

2.1.2 DSP 的主要特点

DSP 的主要结构特点可以概括为以下几点：

1. 哈佛结构

总线结构可以分为两种。一种是冯·诺依曼结构，另一种是哈佛结构。

冯·诺依曼结构的特点是程序存储器和数据存储器共用一个存储空间，程序和数据总线共享。统一编址依靠指令计数器提供的地址来区分是指令数据还是地址。由于对数据和程序进行分时读写，取指令和存取操作数必须共享内部总线，因此微处理器在执行指令时只能串行执行，执行速度慢，数据吞吐量低。但是，随着半导体工艺的飞速发展，这一问题基本得到解决。传统的微处理器通常采用冯·诺依曼结构，它已经成为计算机发展的一个主要标准。

哈佛结构与冯·诺依曼结构相比，更适合处理具有高度实时要求的数字信号。哈佛结构的特点是程序存储器和数据存储器各自具有独立的存储空间，独立的程序总线 and 数据总线，允许取指令和执行指令重叠执行，允许对数据和程序同时寻址，允许直接在程序和数据之间进行信息传递，减少冲突，大大提高了数据处理能力，从而获得高速的运算能力。很多 DSPs 有两套或两套以上内部数据总线，这种总线结构称为修正的哈佛结构。对于乘法或加法等运算，一条指令要从存储器中取两个操作数，多套数据总线就使得两个操作数可以同时取得。TI 公司的 DSP 采用改进型的哈佛结构，改进之处有三点。第一，数据总线和程序总线之间的局部交叉链接。第二，具有高速缓存器。总线之间的交叉使得程序和数据之间的信息传递更加灵活、方便，允许数据存放在程序存储区中，并被算术运算指令直接使用。第三，设置高

速缓存器，可以省去从存储器中读取指令的时间，大大提高了运行速度。

2. 流水线技术

所谓流水线操作，就是取指令和执行指令可以同时进行，从而减少指令执行时间，进一步增强处理器的数据处理能力。流水线技术是提高 DSPs 程序执行效率的一个主要手段。流水线技术使两个或更多不同的操作可以重叠执行。在处理器内，每条指令的执行分为取指、解码、执行等若干个阶段，每个阶段称为一级流水。流水处理使得若干条指令的不同执行阶段并行执行，因而能够提高程序执行速度。流水线的深度为二级以上，不同产品的流水线深度也不同。模拟设备公司的 ADSP 深度为二级，TI 公司的 TMS320C54 和 Motorola 公司的 568xx 深度为五级，TI 公司的 TMS320C6000 系列的深度已经达到了八级，也就是说可以同时运行 8 条指令。

对于流水线编程还有一个延迟间隙 (Delay Slot) 的问题，即有些指令的执行时间不是单个周期，指令结果可以使用前一个或几个周期的等待时间，称为延迟间隙。对于多数 DSPs，延迟间隙问题会给编程带来一些困难，但是对于 C6000 系列 DSPs，这个问题在线性汇编语言编程中完全不用考虑，而在人工流水线编程时要特别注意。采用线性汇编语言编程，程序效率可以达到标准汇编程序效率的 95%~100%。线性汇编语言编程和人工流水线编程将在后续章节详细介绍。

3. 特殊的指令系统

DSP 芯片通常都有一套自己的特殊指令，这个指令系统都是专门为数字信号处理而设计的。例如，TMS320C64x DSP 中的 LDDW 指令，可以实现一次取两个字 (8 个字节)。另外，TMS320C64x DSP 中还有一些可以实现包处理功能的指令。例如，ADD2 一个指令可以实现两个 16 位的加法、ADD4 一个指令可以实现 4 个 8 位的加法、MPY2 一个指令可以实现两个 16×16 位的乘法。这对于提高 DSP 芯片的运算效率非常有效。

TMS320C64x DSPs 不仅新增了一些诸如包处理、位处理的指令，而且其他一些 DSP 指令在功能单元的使用上更加灵活了。例如，AND 指令，C62x DSP 和 C67x DSP 只能使用 .S 和 .L 功能单元，而在 C64x DSP 中可以使用 .D、.S 和 .L 功能单元。

4. 采用硬件乘法器

一般计算机没有硬件乘法器，它的算术逻辑单元只能完成两个操作数的加、减和逻辑运算，而乘法和除法是由加法和移位来实现的，因此在一般的计算机上实现乘法和除法很费时间。但是在信号处理中，又有大量的乘法运算，所以，DSP 芯片都有专门的硬件乘法器，TMS320C6000 系列 DSP 就有两个乘法器。另一方面，各种算法也在不断地改进，尽量减少乘法运算。通过硬件乘法器和算法的改进，基本解决了乘法运算速度的瓶颈问题。硬件乘法器是 DSP 区别于通用微处理器的一个重要标志。

5. 支持多种寻址方式

DSPs 处理大量的数据，这些数据都存放在片内或片外存储器上。伴随着频繁的数据访问，数据地址的计算时间也线性增长，有时计算地址的时间比实际的算术操作时间还长。因此，在地址计算上作特殊考虑。DSPs 通常都有支持地址计算的算术单元——地址产生器。地址产生器与 ALU 并行工作，因此地址的计算不再额外占用 CPU 时间。由于有些算法通常需要一次从存储器中取两个操作数，因此 DSPs 内的地址产生器一般也有两个。

DSP 的地址产生器一般都支持间接寻址，有些 DSP 还支持位反寻址和循环寻址，如 C6000 就支持循环寻址。

6. 高速的时钟周期和强大的处理能力

DSP 芯片的主频和处理能力不断提高, TMS320C5000、C6000 系列 DSP 的主频已经达到 200MHz。TI 公司的最新产品 C64 预计时钟周期最大将达到 1.1GHz, 处理能力将达到 8800MIPs。最初的芯片时钟周期也将达到 600MHz~800MHz, 处理能力将达到 (4800~6400) 兆条指令/s。TI 宣称到 2010 年, 其 DSP 的处理能力可以达到 3×10^6 兆条指令/s。

7. 设有片内存储器和内存接口

由于 DSP 面向的是数据密集型应用, 因此存储器访问速度对处理器的性能影响很大。通用微处理器的特点是程序一般都很大, 片内存储器不会给处理器性能带来明显改善。因此现代微处理器片内一般不设 ROM (存储程序) 和 RAM (存储数据), 但是集成有高速缓存 (Cache)。而 DSP 算法的特点是需要大量的简单计算, 其相应的程序比较短小。将程序指令存放在 DSP 芯片内可以减少指令的传输时间, 并有效缓解芯片外部总线接口的压力。除了片内程序存储器外, DSP 芯片内一般还集成有数据 RAM, 用于存放参数和数据。片内数据存储器不存在外部存储器的总线竞争问题和访问速度不匹配问题, 因此访问速度快, 可以缓解 DSP 的数据瓶颈, 充分利用 DSP 强大的处理能力。

C6201 DSP 和 C6701 DSP 有一个 64KB 大小的内部程序存储器和一个 64KB 大小的内部数据存储器。C6211 DSP、C6711 DSP 以及 C64x DSP 都有两级存储器: 一级程序缓存 (L1P, 大小为 16KB), 一级数据缓存 (L1D, 大小为 16KB), 二级存储器 (L2, 大小为 1M) 可以分别映射为 Cache 或 SRAM (Cache/SRAM 的大小可以由控制寄存器设定)。

2.1.3 DSP 的主要性能指标

衡量各个 DSP 厂商生产的 DSP 性能不能仅用 CPU 的时钟频率和型号来判断, 不同厂家的 DSP 结构和数据传输能力差别很大。DSP 的综合性能指标除了与芯片的处理能力直接相关外, 还与 DSP 的片内、片外数据传输能力有关。DSP 的数据处理能力通常用 DSP 的处理速度来衡量, 数据传输能力用内部总线和外部总线的配置, 以及总线或 I/O 的数据吞吐率来衡量。

以下是衡量 DSP 的处理性能的一些常用指标。

- MIPS: 兆条指令 / s。由于 TI 公司的 TMS320C6000 系列 DSP 最大可以达到一个周期内 8 条指令并行, 因此时钟周期为 600MHz C64x 系列 DSP 的峰值性能可以达到 4800 兆条指令 / s。

时钟的 C6203 峰值性能可以达到 2400 兆条指令 / s。

- MOPS: 兆次运算 / s。这里的运算, 除了包括 CPU 的运算外, 还包括地址计算、DMA 访问、数据传输、I/O 运算等。MOPS 可以对 DSP 的综合性能进行描述。时钟周期为 200MHz 的 TMS320C6201 的峰值性能可以达到 2400 兆次操作 / s。

- MFLOPS: 兆次浮点运算 / s。MFLOPS 是表征浮点 DSP 芯片处理性能的重要指标。其中浮点运算包括浮点乘法、加法、减法、存储等运算。TMS320C67 系列 DSP 峰值性能可以达到 1 吉次浮点运算/s。

- MBPS: 兆位 / s。MBPS 用于衡量 DSP 的数据传输能力, 通常指某个总线或 I/O 口的带宽, 它是对总线或 I/O 口数据吞吐率的量度。对于 TMS320C6000 系列 DSP 外部总线接口, 如果总线时钟选择 200MHz, 则总线数据吞吐率为 6400 兆位 / s。

用户在选用 DSP 芯片时要注意厂家提供的通常是峰值指标, 因此系统设计时要保留一定