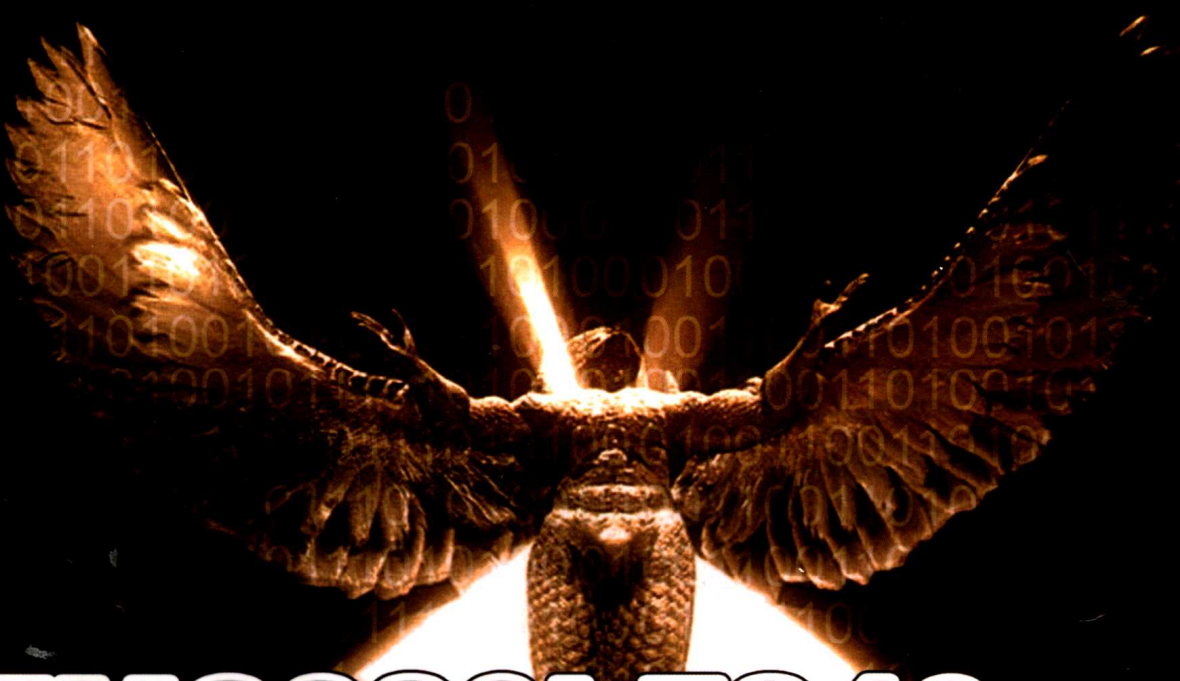


DSP应用开发教程系列



TMS320LF240x

DSP硬件开发教程

江思敏 等编著

72



机械工业出版社
CHINA MACHINE PRESS

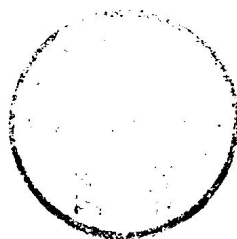


TN911.72
27

DSP 应用开发教程系列

TMS320LF240x DSP 硬件开发教程

江思敏 等编著



BJS 175/05



机械工业出版社



Z108615

北京信息工程学院图书馆

本书详细讲述了 TMS320LF240x 系列 DSP 芯片结构、外设的原理和结构、系统和外设寄存器等资源。在此基础上,介绍如何操作 TMS320LF240x 系列 DSP 的外设,如何进行应用系统设计,最后给出了应用系统硬件电路的设计。

本书主要面向从事自动控制、信息处理、通信、多媒体、网络以及相关电子仪器仪表系统设计技术人员,非常适合使用 TMS320LF240x 系列 DSP 的技术人员参考,也适合高校师生学习参考,是一本全面而实用的 240x 系列 DSP 学习教程。

图书在版编目(CIP)数据

TMS320LF240x DSP 硬件开发教程/江思敏等编著. —北京:机械工业出版社, 2003.6

(DSP 应用开发教程系列)

ISBN 7-111-12322-0

I. T… II. 江… III. 数字信号—信号处理—数字通信系统, TMS320LF240x—硬件 IV. TN914.3

中国版本图书馆 CIP 数据核字(2003)第 044022 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑:吉玲 封面设计:张静

责任印制:闫焱

北京京丰印刷厂印刷·新华书店北京发行所发行

2003 年 6 月第 1 版第 1 次印刷

787mm×1092mm 1/16·21.75 印张·535 千字

0 001—4 000 册

定价:34.00 元

编辑信箱:jiling@mail.machineinfo.gov.cn

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

本社购书热线电话(010) 68993821、88379646

封面无防伪标均为盗版

前 言

目前, DSP (Digital Signal Processor) 芯片已经广泛应用于自动控制、图像处理、通信技术、网络设备、仪器仪表和家电等领域; DSP 为数字信号处理提供了高效而可靠的硬件基础。目前, 应用最广泛的 DSP 芯片是 TI (德州仪器) 公司的产品, 占到全球市场的 60% 左右, 并广泛应用于各个领域。TI 公司 DSP 的主流产品包括 TMS320C2000 系列 (包括 TMS320C2x/C2xx)、TMS320C5000 系列 (包括 TMS320C5x/C54x/C55x)、TMS320C6000 系列 (包括 TMS320C62x/C67x), 本书主要介绍 TMS320C2000 系列的芯片。

TMS320C2000 的 DSP 系列是适合于数字控制的一种 DSP。TI 为我们提供了完整的数字控制 DSP 解决方案, 设计了工业级性能的 DSP 芯片, 提供了很多实用代码, 这些都极大地推进了数字控制的革命。TMS320C2000 系列 DSP 具有完美的性能并综合最佳的外设接口。在这个系列的器件中, 它集成了闪存、高速 A/D 转换器、高性能的 CAN 模块等。TMS320C2000 系列 DSP 具有较高的性价比, 设计工程师利用它可以降低开发难度, 缩短产品开发时间, 有效地降低开发成本。

TMS320LF240x 系列是 TMS320C2000 家族中最新的、功能强大的 DSP 芯片, 它与 TMS320C/LF24x 是兼容的, 但是资源更加丰富、功能更强。目前, TMS320LF240x 系列主流器件为 40M 条指令/S 的 DSP, 包括基于闪存的 TMS320LF2402、TMS320LF2406 及 TMS320LF2407 等器件, 以及基于 ROM 的 TMS320LC2402、TMS320LC2404 及 TMS320LC2406 等器件。上述这些芯片都是最新一代的 DSP, 其中最具革命性的产品是 LF2407/2407A, 它是当前世界上集成度最高、性能最强的运动控制 DSP 芯片。LF2407/2407A 集成了 32K 字闪存、16 个脉宽调制(PWM)通道、一个 CAN 模块, 以及一个超高速的 500ns 的 10 位模数转换器 (ADC)。本书主要以 LF2407/2407A 为主进行讲解。

本书详细讲述了 TMS320LF240x 的 DSP 芯片结构、外设原理和结构、系统和外设寄存器等资源。在此基础上, 介绍如何操作 TMS320LF240x 系列 DSP 芯片的外设, 并如何进行应用系统设计, 最后给出了应用系统硬件电路的设计。全书共分 13 章, 第 1 章、第 2 章主要讲述 DSP 芯片的结构原理; 第 3~12 章主要讲述 DSP 芯片的外设结构、原理、访问操作方法和硬件接口技术; 第 13 章讲述了如何开发一个 TMS320LF240x 典型应用系统的硬件, 并给出了具体的硬件电路设计。在讲述硬件结构的基础上, 还讲述了如何对硬件资源进行访问, 以及如何开发自己的应用软件。

本书非常适合使用 TMS320LF240x 系列 DSP 芯片的技术人员参考, 也适合高等学校师生学习参考, 是一本全面而实用的 240x 系列 DSP 芯片的学习教程。

本书由江思敏博士负责主编, 姚鹏翼、武明和胡荣参与部分章节的编写工作。由于水平有限, 时间仓促, 书中缺点和不足在所难免, 敬请广大读者批评指正。作者 Email: jiangsimin@yahoo.com。

编 者
于清华园

目 录

前言

第 1 章 TMS320LF240x 系列 DSP 概述	1
1.1 DSP 芯片基本结构	1
1.2 TMS320 系列 DSP 概述	2
1.3 TMS320LF240x 系列 DSP 控制器	2
1.3.1 基于控制领域的应用	3
1.3.2 提高开发效率	4
1.3.3 TMS320LF240x 系列 DSP 的特点和资源	4
1.3.4 TMS320LF2407A 的功能结构	6
1.3.5 TMS320LF240x 系列 DSP 引脚功能介绍	7
1.4 TMS320LF240x 系列 DSP 存储器映射	12
1.4.1 TMS320LF240x 系列 DSP 存储器映射	12
1.4.2 TMS320LF240x 系列 DSP 外设存储器映射图	14
1.5 TMS320LF240x 系列 DSP 的 CPU 功能模块	14
1.5.1 输入定标移位器	17
1.5.2 乘法器	17
1.5.3 中央算术逻辑单元	20
1.5.4 累加器(ACC)	21
1.5.5 输出数据定标移位器	21
1.5.6 状态寄存器 ST0 和 ST1	21
1.5.7 辅助寄存器算术单元 (ARAU)	23
第 2 章 系统配置和中断	25
2.1 系统配置结构概述	25
2.2 系统配置寄存器	26
2.2.1 系统控制和状态寄存器	26
2.2.2 器件标识号寄存器 (DINR)	29
2.3 中断优先级和中断向量表	29
2.4 外设中断扩展控制器	33
2.4.1 中断层次	33
2.4.2 中断请求的结构	34
2.4.3 中断应答	34
2.5 中断向量	34
2.5.1 假中断向量	35
2.5.2 软件层次	36

2.5.3 不可屏蔽中断 (NMI)	36
2.5.4 全局中断使能	36
2.6 中断响应的流程	36
2.7 中断等待时间	38
2.8 ISR 代码实例	38
2.9 CPU 中断寄存器	39
2.9.1 CPU 中断标志寄存器	39
2.9.2 CPU 中断屏蔽寄存器	40
2.10 外设中断寄存器	41
2.11 复位和无效地址检测	48
2.11.1 复位	48
2.11.2 无效地址检测	48
2.12 外部中断控制寄存器	49
第 3 章 存储器和 I/O 空间	51
3.1 片内存储器	51
3.1.1 双端口 RAM (DARAM)	51
3.1.2 单端口 RAM (SARAM)	51
3.1.3 FLASH 程序存储器	51
3.2 程序存储器	52
3.3 数据存储器	53
3.4 I/O 空间	56
3.5 外部存储器接口选通	57
3.6 等待状态发生器	58
3.6.1 用 READY 信号产生等待状态	58
3.6.2 用等待状态发生器产生等待状态	58
3.7 外部存储器接口	60
第 4 章 时钟和低功耗模式	62
4.1 锁相环	62
4.2 看门狗定时器时钟	65
4.3 低功耗模式	66
4.3.1 时钟域	66
4.3.2 唤醒低功耗模式	67
4.3.3 FLASH 断电	68
第 5 章 数字输入输出 (I/O)	70
5.1 数字 I/O 端口寄存器概述	70
5.2 I/O 端口复用控制寄存器	71
5.3 数据和方向控制寄存器	74
5.4 数字 I/O 端口配置实例	81
5.5 数字 I/O 应用实例	83

5.5.1 使用数字 I/O 查询输入信号	83
5.5.2 使用数字 I/O 输出信号	85
第 6 章 事件管理器 (EV)	88
6.1 事件管理器(EV)模块基本知识	88
6.1.1 事件管理器结构	88
6.1.2 事件管理器引脚	91
6.1.3 功率驱动保护中断	91
6.1.4 EV 寄存器	92
6.1.5 EV 中断	92
6.2 事件管理寄存器地址	93
6.3 通用定时器	95
6.3.1 通用定时器概述	95
6.3.2 通用定时器计数操作	100
6.3.3 通用定时器比较操作	105
6.3.4 定时器控制寄存器	108
6.3.5 通用定时器的 PWM 输出	112
6.3.6 通用定时器复位	113
6.4 比较单元	113
6.4.1 比较单元概述	113
6.4.2 比较单元寄存器	115
6.4.3 比较单元的中断	120
6.4.4 比较单元的复位	120
6.5 与比较单元相应的脉宽调制电路	120
6.5.1 脉宽调制电路概述	120
6.5.2 PWM 波形发生器的特征	121
6.5.3 可编程的死区单元	121
6.6 用比较单元和 PWM 电路产生 PWM 波形	126
6.6.1 PWM 信号	126
6.6.2 用事件管理器产生 PWM 输出	127
6.6.3 PWM 产生的寄存器设置	127
6.6.4 非对称和对称 PWM 的产生	127
6.7 空间向量 PWM	129
6.7.1 空间向量 PWM 理论概述	129
6.7.2 用 EV 产生空间向量 PWM 波形	131
6.8 捕获单元	133
6.8.1 捕获单元的特点	133
6.8.2 捕获单元的操作	133
6.8.3 捕获单元寄存器	135
6.8.4 捕获单元 FIFO 堆栈	139

6.8.5 捕获中断	139
6.9 正交编码器脉冲电路(QEP)	140
6.9.1 正交编码器脉冲引脚	140
6.9.2 正交编码器脉冲电路时间基准	140
6.9.3 正交编码器脉冲电路的解码	141
6.9.4 正交编码器脉冲电路的计数	141
6.9.5 正交编码器脉冲电路的寄存器设置	142
6.10 事件管理器中断	142
6.10.1 EV 中断请求和服务	144
6.10.2 事件管理器中断寄存器	144
6.11 事件管理器应用实例	151
6.11.1 事件管理器 EVA 的定时器 1 操作	151
6.11.2 事件管理器的捕获单元操作	155
6.11.3 事件管理器的 QEP 功能应用	164
第 7 章 模数转换 (ADC) 模块	166
7.1 模数转换 (ADC) 模块的特性	166
7.2 模数转换 (ADC) 模块概述	167
7.2.1 自动排序器的操作原理	167
7.2.2 不中断的自动排序模式	170
7.2.3 排序器的启动/停止模式	172
7.2.4 输入触发器描述	174
7.2.5 排序转换期间的中断操作	174
7.3 ADC 时钟预定标	176
7.4 ADC 校准	177
7.5 ADC 控制寄存器的位描述	178
7.5.1 ADC 控制寄存器	178
7.5.2 最大转换通道寄存器	185
7.5.3 自动排序状态寄存器	186
7.5.4 ADC 输入通道选择排序控制寄存器	187
7.5.5 ADC 转换结果缓冲寄存器	189
7.6 ADC 转换时钟周期	189
7.7 ADC 模块初始化实例	190
第 8 章 串行通信接口 (SCI)	193
8.1 串行通信接口的结构	193
8.1.1 串行通信接口的物理描述	193
8.1.2 SCI 模块的结构	195
8.1.3 SCI 模块的寄存器地址	195
8.1.4 多处理器 (多机) 异步通信模式	196
8.2 可编程的数据格式	196

8.3	SCI 多处理器通信	197
8.3.1	空闲线多处理器模式	198
8.3.2	地址位多处理器模式	200
8.4	SCI 通信模式	201
8.4.1	通信模式中的接收器信号	201
8.4.2	通信模式中的发送器信号	202
8.5	串行通信接口中断	202
8.6	SCI 波特率计算	203
8.7	SCI 模块寄存器	204
8.8	串行通信实例程序	212
8.8.1	串行通信回环传输实例	212
8.8.2	使用中断执行 SCI 数据的接收	214
第 9 章	串行外设接口 (SPI)	218
9.1	串行外设接口的结构	218
9.1.1	串行外设接口的物理描述	218
9.1.2	SPI 模块的寄存器概述	219
9.2	SPI 操作	221
9.2.1	SPI 操作概述	221
9.2.2	SPI 模块的主/从操作模式	221
9.3	串行外设接口中断	223
9.4	数据格式	224
9.5	SPI 波特率和时钟模式	224
9.5.1	SPI 波特率的确定	224
9.5.2	SPI 时钟模式	225
9.6	SPI 的复位初始化	226
9.7	SPI 的数据传送实例	227
9.8	串行外设接口的控制寄存器	228
9.8.1	SPI 配置控制寄存器 (SPICCR)	228
9.8.2	SPI 操作控制寄存器 (SPICTL)	230
9.8.3	SPI 状态寄存器 (SPISTS)	231
9.8.4	SPI 波特率寄存器 (SPIBRR)	232
9.8.5	SPI 仿真缓冲寄存器 (SPIRXEMU)	232
9.8.6	SPI 串行接收缓冲寄存器 (SPIRXBUF)	233
9.8.7	SPI 串行发送缓冲寄存器 (SPITXBUF)	234
9.8.8	SPI 串行数据寄存器 (SPIDAT)	234
9.8.9	SPI 优先级控制寄存器 (SPIPRI)	235
9.9	SPI 串行通信实例	235
第 10 章	CAN 控制器模块	239
10.1	CAN 总线技术概述	239

10.2	CAN 控制器的结构和内存映射	240
10.2.1	CAN 控制器结构	240
10.2.2	TMS320LF240x/240xA 的 CAN 内存映射	241
10.3	邮箱和信息对象	243
10.3.1	信息对象	243
10.3.2	邮箱操作	244
10.3.3	信息缓冲器	245
10.3.4	写访问邮箱 RAM	246
10.3.5	发送邮箱	246
10.3.6	接收邮箱	246
10.3.7	远程帧的处理	247
10.3.8	邮箱配置	248
10.3.9	CAN 接收滤波器	248
10.4	CAN 控制寄存器	249
10.4.1	邮箱方向/使能寄存器	249
10.4.2	发送控制寄存器 (TCR)	250
10.4.3	接收控制寄存器 (RCR)	252
10.4.4	主控制寄存器 (MCR)	253
10.4.5	位配置寄存器 (BCRn)	255
10.5	CAN 状态寄存器	257
10.5.1	错误状态寄存器 (ESR)	257
10.5.2	全局状态寄存器 (GSR)	258
10.5.3	错误计数寄存器 (CEC)	259
10.6	CAN 中断逻辑	260
10.6.1	CAN 中断标志寄存器 (CAN_IFR)	261
10.6.2	CAN 中断屏蔽寄存器 (CAN_IMR)	262
10.7	CAN 配置模式	263
10.8	低功耗和挂起模式	263
10.8.1	节电 (低功耗) 模式	263
10.8.2	挂起模式	265
10.9	CAN 模块扩展硬件接口	265
10.10	CAN 总线通信实例	267
10.10.1	CAN 模块发送一个远程帧请求	267
10.10.2	CAN 模块自动应答一个远程帧请求	270
第 11 章	看门狗 (WD) 定时器	274
11.1	看门狗定时器概述	274
11.2	看门狗定时器的操作	274
11.2.1	控制看门狗定时器操作的寄存器	274
11.2.2	看门狗定时器的时钟	274

11.2.3 看门狗挂起	275
11.2.4 WD 定时器的操作	276
11.3 看门狗控制寄存器	277
11.3.1 WD 计数器寄存器 (WDCNTR)	278
11.3.2 WD 复位密钥寄存器 (WDKEY)	278
11.3.3 WD 定时器控制寄存器 (WDCR)	279
第 12 章 TMS320F240x/240xA 引导加载 ROM	281
12.1 引导加载 ROM 概述	281
12.2 协议定义	283
12.2.1 SPI 同步传输协议和数据格式	284
12.2.2 SCI 异步传输协议和数据格式	284
第 13 章 应用系统设计	288
13.1 TMS320LF2407A 应用系统概述	288
13.2 TMS320LF2407A 应用板操作	289
13.2.1 TMS320LF2407A 应用板布局	289
13.2.2 TMS320LF2407A 应用板电源设计	290
13.2.3 TMS320LF2407A 存储器扩展接口	291
13.2.4 TMS320LF2407A 应用板指示灯和开关接口电路	296
13.2.5 晶体振荡器接口电路	297
13.2.6 数模转换 (DAC) 模块	298
13.2.7 外部总线扩展接口	302
13.2.8 JTAG 接口	305
13.2.9 SPI 仿真数据传输接口	305
13.2.10 外部 EEPROM 接口	306
13.2.11 异步串行接口 (SCI) 硬件设计	306
13.2.12 CAN 总线接口硬件设计	308
13.2.13 LF2407A 应用板的跳线端子	309
13.2.14 复位电路	312
13.3 GAL16V8 可编程逻辑器件的逻辑程序	313
13.3.1 元件 U17 的译码程序	313
13.3.2 元件 U10 的译码程序	315
附录 A 240xA.h 和 vector.h 程序	318
附录 B TMS3202407A 应用板电路图	327
参考文献	335

第 1 章 TMS320LF240x 系列 DSP 概述

TMS320LF240x 系列 DSP (Digital Signal Processor) 是 TMS320 数字信号处理器 (DSPs) 家族中的一员, LF240x 系列 DSP 是为满足大范围的数字电动机控制 (DMC) 应用而设计的。本章是对当前 TMS320 家族作一个概述, 描述 LF240x DSP 产品的背景和技术优势, 并介绍 TMS320LF240x 系列 DSP。本书除标题外, 其他地方均使用 LF240x DSP 代替 TMS320LF240x 系列 DSP。

1.1 DSP 芯片基本结构

1. 什么是 DSP 芯片

DSP 芯片, 也称数字信号处理器, 是一种具有特殊结构的微处理器。DSP 芯片的内部采用程序和数据分开的哈佛结构, 具有专门的硬件乘法器, 广泛采用流水线操作, 提供特殊的 DSP 指令, 可以用来快速实现各种数字信号处理算法。根据数字信号处理的要求, DSP 芯片一般具有如下的主要特点:

- (1) 在一个指令周期内可完成一次乘法和一次加法。
- (2) 程序和数据空间分开, 可以同时访问指令和数据。
- (3) 片内具有快速 RAM, 通常可通过独立的数据总线在两块芯片中同时访问。
- (4) 具有低开销或无开销循环及跳转的硬件支持。
- (5) 快速的中断处理和硬件 I/O 接口支持。
- (6) 具有在单周期内操作的多个硬件地址产生器。
- (7) 可以并行执行多个操作。
- (8) 支持流水线操作, 使取指、译码和执行等操作可以重叠执行。

2. DSP 芯片的基本结构

DSP 芯片的基本结构包括:

(1) 哈佛结构 哈佛结构的主要特点是将程序和数据存储在不同的存储空间中, 即程序存储器和数据存储器是两个相互独立的存储器, 每个存储器独立编址, 独立访问。与两个存储器相对应的是系统中设置了程序总线和数据总线, 从而使数据的吞吐率提高了一倍。由于程序和数据存储在两个分开的空间中, 因此取指和执行能完全重叠。

(2) 流水线操作 流水线与哈佛结构相关。DSP 芯片广泛采用流水线, 以减少指令执行的时间, 从而增强了处理器的处理能力。处理器可以并行处理 2~4 条指令, 每条指令处于流水线的不同阶段。图 1-1 所示为一个三级流水线操作的例子。

(3) 专用的硬件乘法器 乘法速度越快, DSP 的性能越高。由于具有专用的应用乘法器, 乘法可在一个指令周期内完成。

(4) 特殊的 DSP 指令。

(5) 快速的指令周期 哈佛结构、流水线操作、专用的硬件乘法器、特殊的 DSP 指令

再加上集成电路的优化设计可使 DSP 芯片的指令周期在 50ns 以下，现在高档的 DSP 指令周期可以达到 5ns。

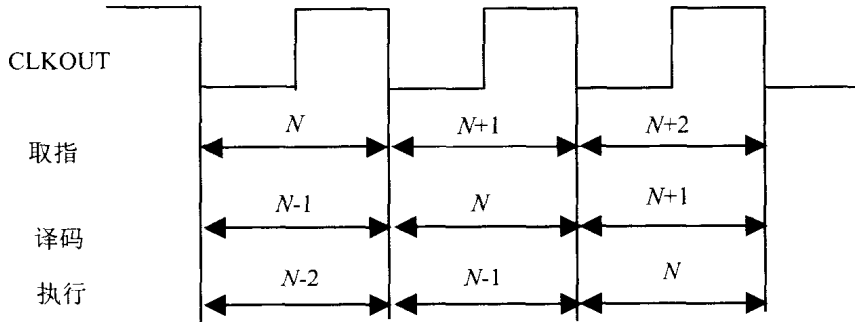


图 1-1 三级流水线操作

1.2 TMS320 系列 DSP 概述

TMS320 系列 DSP 包括：定点、浮点、多处理器 DSP 和定点 DSP 控制器。TMS320 系列 DSP 的体系结构专为实时信号处理而设计，该系列 DSP 控制器将实时处理能力和控制器外设功能集于一身，为控制系统应用提供了一个理想的解决方案。下列特性使 TMS320 系列成为很多信号处理及控制应用的正确选择。

- 非常灵活的指令集；
- 内部操作的灵活性
- 高速运算能力；
- 改进的并行结构；
- 低功耗。

TI 公司在 1982 年成功推出其第一代 TMS32010、TMS32011、TMS320C10/C14/C15/C16/C17 等 DSP 芯片，之后相继推出了第二代 TMS32020、TMS320C25/C26/C28 等 DSP 芯片，第三代 TMS320C30/C31/C32 DSP 芯片，第四代 TMS320C40/C44 DSP 芯片，第五代 TMS320C5x/C54x DSP 芯片，第二代 DSP 芯片的改进型 TMS320C2xx，集多个 DSP 芯片于一体的高性能 DSP 芯片 TMS320C8X，以及目前速度最快的第六代 TMS320C62x/C67x 等 DSP 芯片。TI 公司将常用的 DSP 芯片归纳为三大系列，即：TMS320C2000 系列（包括 TMS320C2x/C2xx）、TMS320C5000 系列（包括 TMS320C5x/C54x/C55x）、TMS320C6000 系列（TMS320C62x/C67x），如图 1-2 所示。

TMS320 家族中同一代的器件有相同的 CPU 结构，但片内存储器和外围配置是不同的。派生的器件使用了新的片内存储器和外设来满足全球电子市场上大范围的应用需要。通过把存储器和外设集成为一个单片器件，TMS320 系列 DSP 降低了系统功耗，并节省了电路板的空间，提高了系统的可靠性。

1.3 TMS320LF240x 系列 DSP 控制器

设计者经常会遇到为了达到更好的性能和减少系统中设备数量，而使用更先进的算法来

重新设计已有的 DMC(Digital Motor Controller)系统的情况。利用 DSP 可以进行下列设计:

- 新一代廉价电动机(交流伺服电动机、直流永磁电动机和开关磁阻电动机等)的鲁棒控制器的设计;

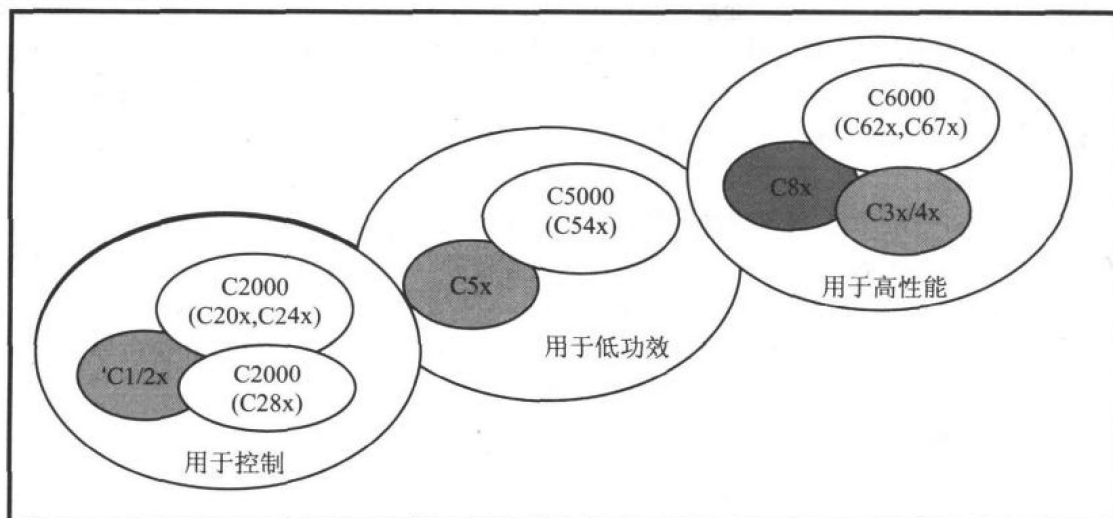


图 1-2 TI DSP 产品系列

- 具有低制造成本和高可靠性的无刷电动机类的全变速控制;
- 采用变速控制中的节能设计, 节能可达到定速控制所用能量的 25%;
- 用于自动电子动力控制 (EPS) 系统中, 可以提高燃料性能, 减少液态流体;
- 在汽车电子制动系统中通过减少液态流体, 可以降低制造和维护的成本;
- 由于转矩纹波的减少, 从而使运行更加有效和安静, 从而实现低功耗、低振动和长寿命;
- 在实时多项式计算中, 内在查表的减少, 可以降低系统成本;
- 使用先进的算法可以降低系统中的传感器数量;
- 与控制算法处理一起完成电源开关转换的控制;
- 多电动机系统的单处理器控制。

1.3.1 基于控制领域的应用

LF240x DSP 是为了满足控制应用而设计的。通过把一个高性能的 DSP 内核和微处理器的片内外设集成为一个芯片的方案, LF240x DSP 成为传统的微控制单元 (MCU) 和昂贵的多片设计的一种廉价的替代产品。每秒 3000 万条指令(30MIPS)的处理速度, 使 LF240x DSP 控制器可以提供远远超过传统的 16 位微控制器和微处理器的性能。

说明: LF240x DSP 的处理速度为 30MIPS, 其新款的 LF240xA DSP 的处理速度为 40MIPS。

LF240x DSP 的 16 位定点 DSP 内核为模拟系统的设计者提供了一个不牺牲系统精度和性能的数字解决方案。实际上, 对那些诸如自适应控制、卡尔曼滤波和状态控制等技术, 通过使用先进的控制算法, 系统的性能会得到提高。LF240x DSP 提供了高可靠性和可编程性。而对于模拟控制系统的硬连线方案, 会因老化、器件失效和漂移等因素降低系统性能。

1.3.2 提高开发效率

高速中央处理单元 (CPU) 可以让数字系统设计者实时处理算法而不是通过查表近似求解。DSP 的指令系统既包括信号处理指令, 也包括通用控制函数, 指令系统通过与 LF240x DSP 的外部开发支持相结合, 可以减少开发时间, 而且提供如使用传统的 8 位和 16 位微处理器一样的方便性。其指令系统也可以允许设计者从其他通用 TMS320 定点 DSP 上移植软件, 以降低软件投资。它在源代码和目标代码级上都与 24x 同代产品兼容, 源代码与 C2x 兼容, 而且与 C5x 向上兼容。

LF240x DSP 的结构可以很好地适应控制信号处理的要求。它利用 16 位的字长和 32 位的寄存器来存储中间结果, 并且有 2 个硬件移位寄存器独立地计数, 这个结合可以减小量化误差和截断误差, 提高附加功能的处理能力。

LF240x DSP 充分利用已有外设, 使德州仪器公司可以很快为不同性能和价位要求或应用优化来配置不同系列的产品。这个有关数字和混合信号的外设包括:

- 事件管理器;
- CAN(Controller Area Network), 即控制器局域网;
- 串行通信接口 (SCI) 和串行外部设备接口 (SPI);
- 模数转换器 (ADC);
- 系统保护, 例如低电压检测和看门狗定时器。

DSP 控制器的外设库时常会有扩充和改变, 以适应将来的嵌入式控制的市场需求。

1.3.3 TMS320LF240x 系列 DSP 的特点和资源

LF240x DSP 具有 TMS320 系列 DSP 的基本功能, 还具有以下一些特点:

- 采用高性能静态 CMOS 技术, 使得供电电压降为 3.3V, 减小了控制器的功耗; 30 MIPS 的执行速度使得指令周期缩短到 33ns (30 MHz), 从而提高了控制器的实时控制能力;

- 基于 TMS320C2xx DSP 的 CPU 核, 保证了 TMS320LF240x 系列 DSP 代码和 TMS320 系列 DSP 代码兼容;

- 片内有高达 32K 字×16 位的 Flash 程序存储器 (EEPROM, 4 扇区); 高达 2.5K 字×16 位的数据 / 程序 RAM; 544 字双端口 RAM (DARAM); 2K 字的单口 RAM (SARAM);

- SCI/SPI 引导 ROM;

- 两个事件管理器模块 EVA 和 EVB, 每个均包括如下资源: 两个 16 位通用定时器; 8 个 16 位的脉宽调制 (PWM) 通道, 可以实现三相反相器控制、PWM 的中心或边缘校正、当外部引脚 $\overline{\text{PDPINT}}_x$ 出现低电平时快速关闭 PWM 通道; 防止击穿故障的可编程的 PWM 死区控制; 对外部事件进行定时捕获的 3 个捕获单元; 片内光电编码器接口电路; 16 通道的同步 A/D 转换器。事件管理器模块适用于控制交流异步电动机、无刷直流电动机、开关磁阻电动机、步进电动机、多级电动机和逆变器;

- 可扩展的外部存储器 (LF2407) 总共具有 192K 字×16 位的空间, 分别为 64K 字程序存储器空间、64K 字的数据存储空间和 64K 字的 I/O 空间;

- 看门狗 (WD) 定时器模块;

- 10 位 ADC 转换器, 其特性为: 最小转换时间为 500 ns、8 个或 16 个多路复用的输入

通道、可选择由两个事件管理器来触发两个 8 通道输入 A/D 转换器或一个 16 通道输入的 A/D 转换器；

- CAN 2.0 B 模块，即控制器局域网模块；
- 串行通信接口（SCI）模块；
- 16 位串行外部设备接口（SPI）模块；
- 基于锁相环(PLL)的时钟发生器；
- 高达 41 个可单独编程或复用的通用输入 / 输出（GPIO）引脚；
- 5 个外部中断（两个驱动保护、复位和两个可屏蔽中断）；
- 电源管理，具有 3 种低功耗模式，能独立地将外围器件转入低功耗工作模式。

本书主要以 TMS320LF2407A 为例来介绍 LF240x 系列 DSP 的应用和开发技术。TMS320LF2407A 的引脚布置如图 1-3 所示。

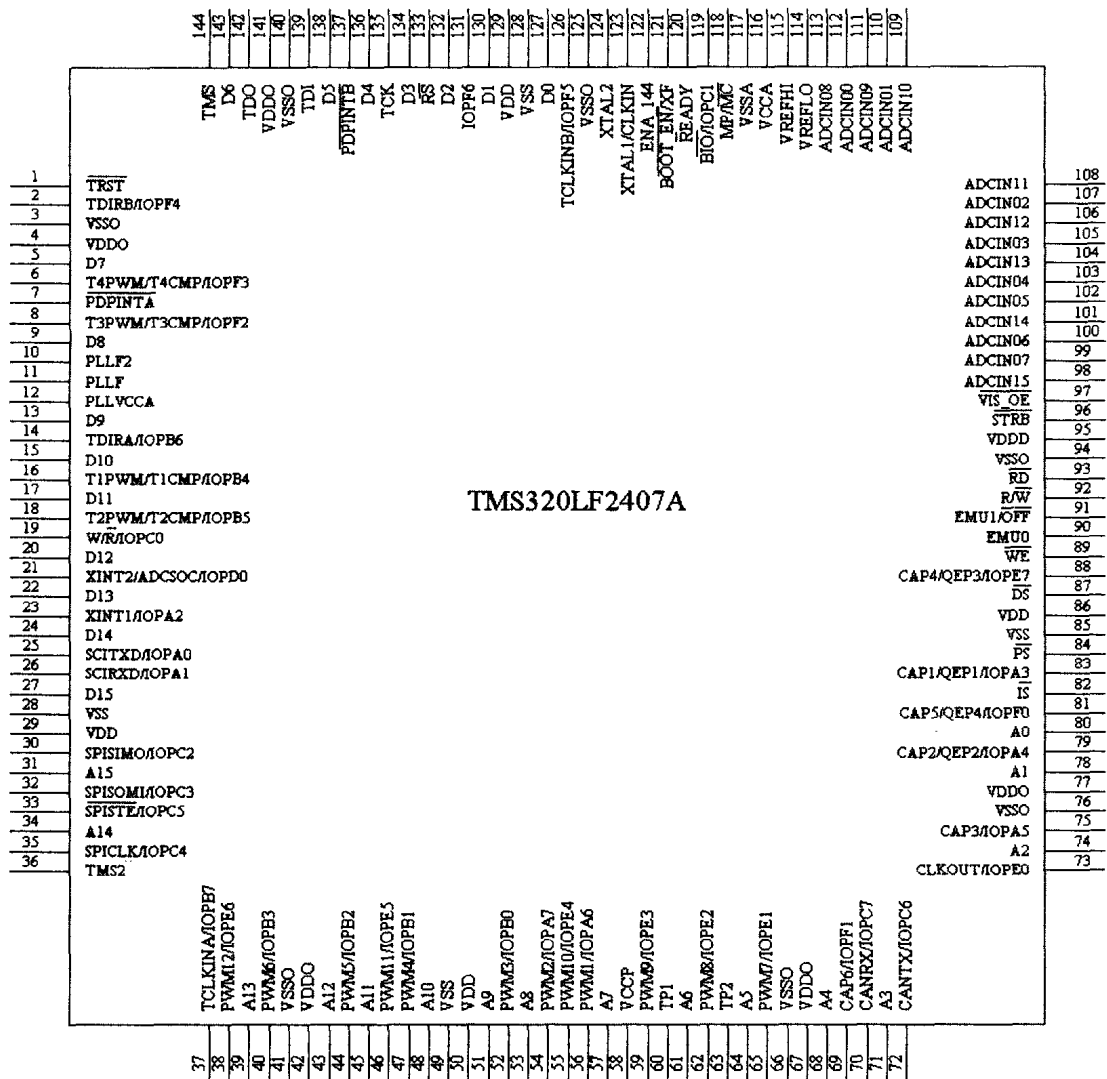


图 1-3 TMS320LF2407A 的引脚布置

1.3.4 TMS320LF2407A 的功能结构

TMS320LF2407A 引脚可以按功能表示为图 1-4 所示的功能结构。

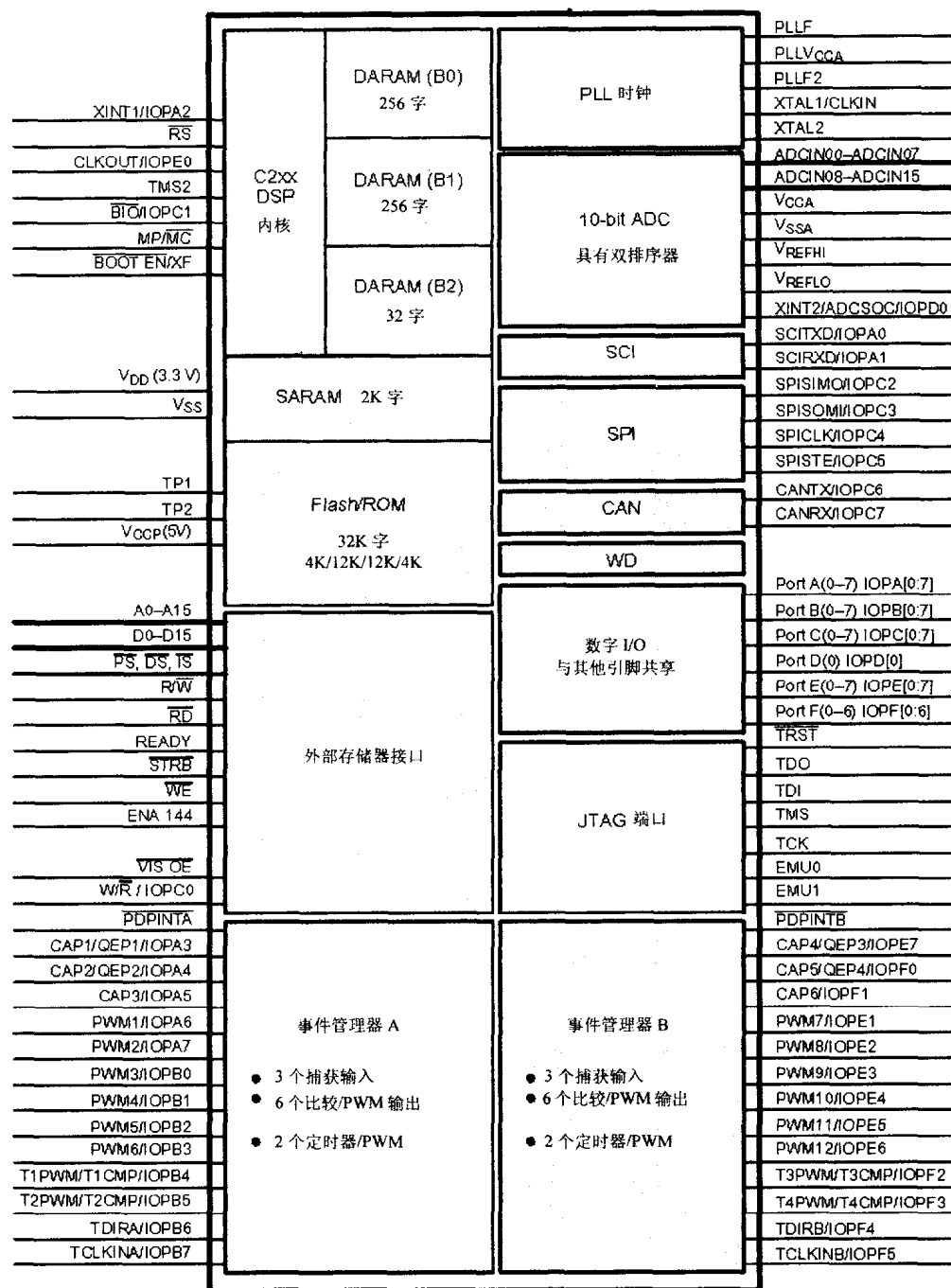


图 1-4 TMS320LF2407A 的功能结构

注：  表示可选的模块。存储空间大小和这些模块的外围器件的选择根据 LF240x DSP 器件的不同而有所不同。