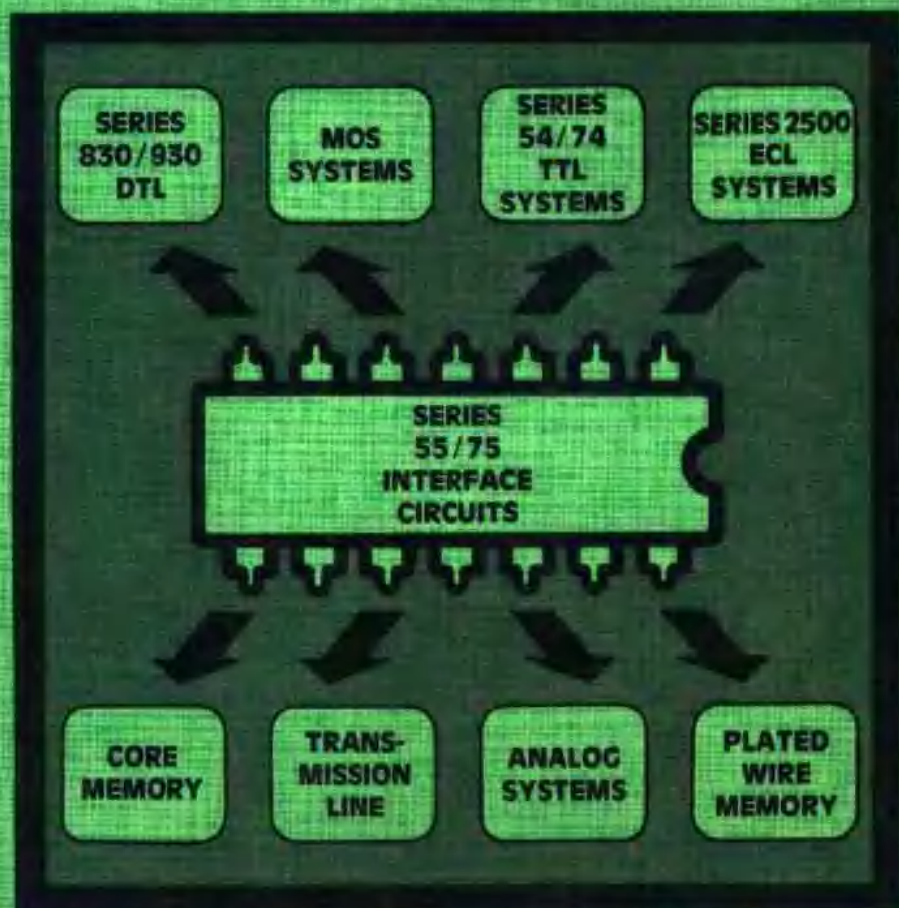
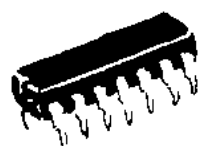


IC應用技術叢書(七)

界面電路特輯

無線電界雜誌社印行





IC應用技術叢書(七)

界面電路特輯

編著者 王政友

IC應用技術叢書(七)

界面電路特輯

中華民國七十一年五月出版

中華民國七十六年十月二版

版權所有 不許翻印

特價新台幣 100元

編著者：王政友

發行者：無線電界雜誌社

地址：台北市八德路2段312巷19號6樓

電話：(02)7112765・7733089

郵政劃撥儲金帳號：0002756-8

登記證：局版台誌字第3325號

印刷所：中美美術印刷廠

前 言

由於電子工業急速的進步與發展，使得各種工業，甚至吾人日常生活均與之脫離不了關係。尤其是近幾年中，各種積體電路之相繼問世，更使電子之應用帶上新的紀元。

有關各種電子電路之原理與電路之分析等，國內已有多種書籍加以介紹。惟大部分多係偏重於理論之解說，易使讀者對於實際之應用產生隔閡。且各製造廠家所推出之各種積體電路，已達數百（或數千）種之多，其中不乏特殊用途之品種，欲將各種積體電路之應用集於一本書中，加以介紹，事實上乃屬不可能。是故本叢書試圖以淺近之方式，將各種 IC 之應用逐一介紹，對某一種電路作一專集，介紹該種電路之應用，期能提供清晰的瞭解與直覺的認識。每一本書均嘗試對某一個主題作較詳細的說明，以提供讀者作應用上的參考。並列舉多種實例，俾使讀者舉一反三，以收應用自如之效。

本叢書資料之收集及稿件之校對，承林源棋與劉俊光兩兄鼎力協助，於此一併誌謝。

本人學識淺陋，書中乖誤之處必多，如有不妥之處，尚祈諸位先進不吝指正。

編著者 謹誌於 林口

中華民國六十六年三月

序

由於各種 IC 急速的普及，而帶動各項電子機器之擴展，其結果更形成 IC 種類之快速增加。在這種 IC 充斥於市場之電子時代，如何善加應用，俾能完成所需特性之電路系統，實為首要之務。其中，尤以如何將各種不同種類之 IC 以及不同電路系統間作適當之連繫，使各自發揮其最大之動作功能，亦即所謂之 Interface 技術更為電路設計良否之關鍵。

本書將針對分離式元件及 IC，以及 IC 與 IC 間之 Interface 方法作一系列之說明，並列舉具體實例，俾使讀者對於 Interface 有一初步之了解。事實上，設計一電路時所遭遇有關 Interface 之問題既多且雜。本叢書將依次推出有關 Interface 之專集，俾供讀者參考。

中華民國七十一年五月

目 錄

第一章	界面電路概論.....	1
1-1	前言.....	1
1-2	電路動作之確實程度與價值.....	2
1-3	雜音混入之路徑.....	6
1-4	電路與耐雜音性.....	9
1-5	電纜與信號傳送.....	16
1-6	Interface 系統之設計.....	21
1-7	Threshold 電壓之性質.....	24
第二章	IC 與分離式元件間之 Interface.....	30
2-1	TTL $\leftrightarrow$ 電晶體間之 Interface.....	30
2-2	TTL 與 Analog Switch 間之連接方式.....	35
2-3	機械接點輸入信號 $\rightarrow$ IC.....	38
2-4	使用 TTL 作電驛之驅動.....	39
2-5	使用 TTL 作 SCR 之驅動.....	41
2-6	C-MOS $\leftrightarrow$ 分離式元件間之 Interface.....	42
第三章	數位 IC 相互間之 Interface.....	61
3-1	TTL 與 DTL 間之 Interface.....	61
3-2	TTL 與 HNIL 間之 Interface.....	65
3-3	TTL 與 ECL 間之 Interface.....	71
3-4	TTL 與線型 IC 間之 Interface.....	81
3-5	線型 IC $\rightarrow$ TTL 間之 Interface.....	87
3-6	TTL $\rightarrow$ MOS IC 間之 Interface.....	90
第四章	演算放大器與數位 IC 間之 Interface.....	100
4-1	演算放大器 $\rightarrow$ DTL.....	100
4-2	演算放大器 $\rightarrow$ TTL.....	109

4-3	演算放大器 $\rightarrow$ HTL	113
4-4	演算放大器 $\rightarrow$ C $\rightarrow$ MOS	119

第一章 界面電路概論

1-1 前言

由於電子工業急速的進步，各種電子機器（系統）已逐漸地順應時代的潮流而走向IC化，尤以各種產業機器或通信機器為然。最近更急速地波及民生用機器的範圍。無論是裝置的經濟性或信賴性方面而言，使用IC之機器絕大多數均較從來分離式元件所構成者更為出色。至於所使用的IC已自SSI發展至MSI、LSI甚或超LSI，因而使整個電路系統的設計更為簡單、便捷。

雖然IC本身是一種信賴度非常高的電路元件（或系統）。但使用這種高信賴性IC所構成的系統並未必是一個高信賴性的系統。其主要原因係在一個電路系統之中，往往因需要的不同而使用多種不同的電路元件或多種不同種類的IC。就以IC而言，不同種類的IC分別具有不同的電氣特性。這些不同種類的IC同時使用於同一系統之際，若未能充分考慮其等之interface問題時，則往往產生許多意想不到的障害，甚或整個電路系統不能動作；縱然電路能動作，但其信賴性低。

如上所述，現今除了digital機器（包括電子計算機，資訊傳送系統，輸入／輸出機器……）之外，各種民生用機器亦已導入各式IC。較早期之機器大致上以使用DTL、TTL等IC為主。現在則除DTL、TTL之外，更有ECL、MOS以及各種線性IC，而且許多情形下，一個系統中便包括了二三種以上之不同種類之IC。圖1-1即表示各種IC在使用上之interface情形。

較早時期，上述之interface多由分離式元件所構成。一般來說，對一系統設計者而言，欲得到充分理想的interface並非易事。近年由

於monolithic技術之發達，已開始推出各種廉價且易於應用之各種 interface IC。就以TI公司來說，專為電子計算機之 interface 專用之 IC（即 SN55/75 系列）已有百種以上，這些 IC 均能與 TTL 以及 DTL 直接連接，充分發揮 TTL 之高速性。

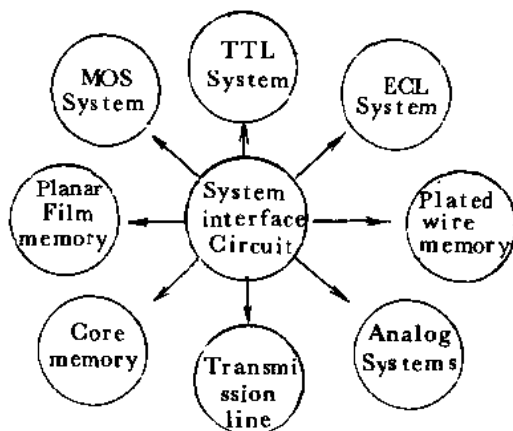


圖 1-1

1-2 電路動作之確實程度與價值

一般的場合，製作一簡單的 digital 電路並非難事，只要將 IC 加上數條連結線即可獲得預期的動作。假使電路稍微複雜，使用的 IC 數增加，或介入較長的信號傳送線路時，則時常會發生誤動作現象。

不能確實動作的電路，究其原因大都係 Interface 方面產生問題所致。今茲以圖 1-2 所示之電路為例作一說明。

圖示之電路僅係一只 TTL 7490 十進計數器之“C”輸出端與一只 TTL Gate 連接而已，現在就這種最簡單的電路仔細分析是否能確實動作。

首先，7490 與 G_1 連接，由於兩者均係 TTL，無論在 Threshold 值

、信號之振幅以及 Fan out 等方面在理論上均無問題，應該能確實動作。但事實上並不盡然。假如圖中 7490 與 Gate G_1 之間距 l 在 25cm 以下，且該配線周圍並無電源線或其他易產生雜音之信號源時，電路方能確實動作。反之，若 l 之距離較長，或兩者之 IC 並非在同一 PC 板上時，則該線段部分遂成為耐雜音性最低之部分，只要周圍有較強的雜音源，電路便有引起誤動作的可能。

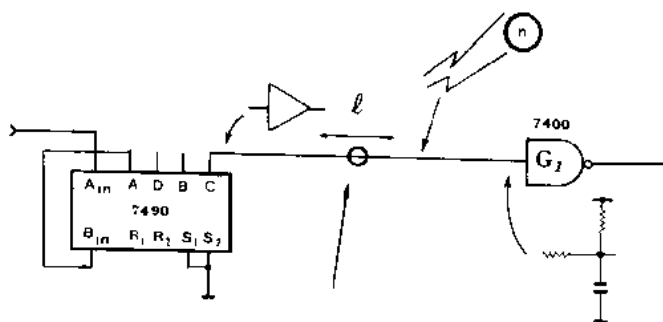


圖 1-2 7490 與一只 Gate 連接的場合

引起誤動作的主要原因之一係 7490 之“C”端為 FF 之輸出端，且該輸出端同時兼作次一 FF 之輸入。在這種連接方式之下，倘若配線附近有較大的釘狀信號（Sprike）雜音如圖 1-3 所示時，則正反器極易反轉其狀態而引起誤動作。在這種場合，宜在 7490 之“C”輸出端追加一只緩衝器然後再與 Gate G_1 連結。

最早期之 digital 電路元件首推電驛。圖 1-4 為一只控制用電驛之輸入—輸出特性例。電驛在動作上的最大優點為具有非常高的耐雜音性。以圖示之特性為例，該一電驛當加上 8V、27mA 之電力時，接點開始動作（圖示的場合為 Close）。

直至電壓下降至 3V 左右時方才使接點開啟。由於該一電驛具有頗大的滯後特性（hysteresis），因此對於雜音的承受力頗高，動作因而甚為確實。



圖 1-3 雜音信號

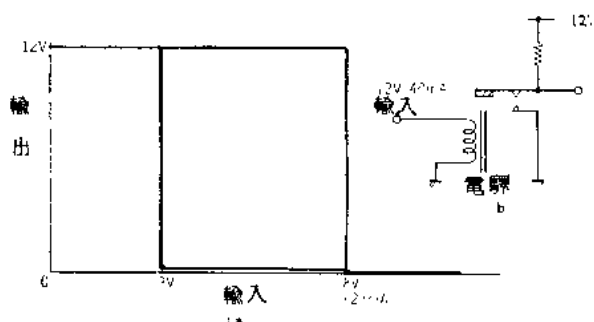


圖1-4 電驛之輸出、輸入特性

若使用一般的電路元件或者 IC 亦可獲得與電驛相似的特性，圖 1-5 (b)為使用 2 只 Gate 所構成的 Schmitt Trigger 電路，其典型的輸入、輸出特性如同圖(a)所示，在實用上可視為與電驛具相同的滯後特性。同圖(c)為使用 7414 所構成之 Schmitt Trigger 電路。依外加之信號予以選擇適當的 R_1 、 R_2 值，換句話說，這種電路除具有與電驛相近的滯後特性外，亦可利用 R_1 與 R_2 之值來選擇其靈敏度。靈敏度愈低則對於雜音之承受力亦愈高，故頗適用於作信號的接受端，諸如與各種開關類之 Sensor 或傳送線結合。

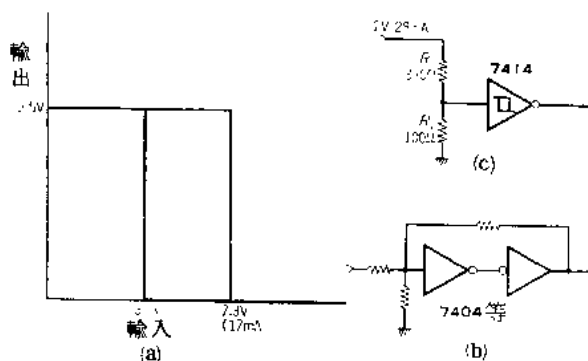


圖 1-5 使用數位 IC 之擬似電驛電路

根據以上所討論的圖 1-2 與圖 1-5 兩電路例，以下茲就圖 1-6 所示之電路作一檢討。在此並非檢討圖 1-6 所示電路之邏輯設計，而係着重於應如何安排方不致於引起誤動作的問題。圖中①～⑥均係與外部連接之輸出入信號。

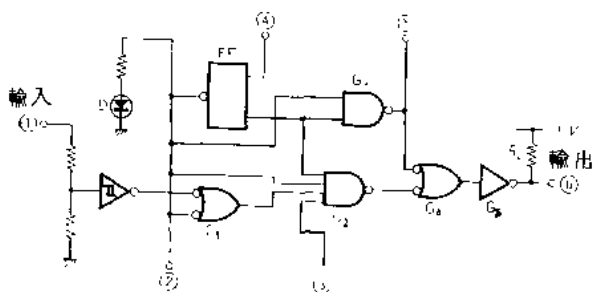


圖 1-6 電路設計例

首先，輸入信號進入端子①，該端子之信號輸至圖 1-5 所示之 Schmitt Trigger，故其雜音的承受力高，只要信號的電壓 level 足夠，則此一部分之電路設計甚為合理。

輸出端子⑥係接自緩衝器 G_3 之輸出，並加上 Pull up 電阻 R_p ，這種電路亦適用於作較長距離之信號傳送，亦即圖示的場合，⑥輸出端之電路部分亦無問題。

②～③各端均係與其他的 IC 或開關連接之信號輸入、輸出端，且經由接線端子或 PC 板之連接器 (Connector) 與外部連接。在②輸入端的場合，該一輸入與四只 IC 連接，同時並加至一只發光二極體。在一長傳送線的終端連接如此重之 Fan out 實乃一不智之舉。端子③似無任何不妥之處。假如該端子經連結線來與其他電路連接時，則極易感受外來雜音信號。端子④為正反器之輸出端，如圖 1-2 所述之情形一樣，在這種場合 FF 易因外來之雜音而反轉狀態，故這種電路方式亦不恰當。端子⑤乍見之下亦似無任何不妥，事實上 G_2 之輸出作為 G_4 之輸入，同時兼經由傳送線輸至外部電路，假如在⑤上介入外來雜

音，則將使G₄受到該雜音的影響而輸出錯誤之脈衝信號。

換句話說，圖 1-6 所示之電路除了①與⑥兩端子之電路在設計上較為謹慎之外，其餘諸端子之處理並不允當。若將以上的討論予以整理，則可得圖 1-7 所示之設計電路時儘量避免之電路例。在做電路規劃之際宜稍加留意。

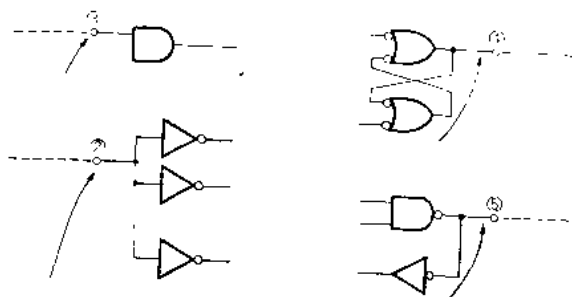


圖 1-7 儘量避免採用之各種數位電路
在長傳送線之前端連接較重之負荷
傳送線與緩衝器兼用

1-3 雜音混入之路程

由於雜音而導致 digital 電路之誤動作為一般最常見且最不易徹底解決的問題之一，關於 digital 或 Analog 方面的各種問題點，本叢書另有專集介紹，本節茲就 digital 電路中的雜音問題稍作說明。

欲防止雜音則應先注意下面兩個問題：

- ①雜音之信號電壓係以那一點做基準點？
- ②雜音信號係由何處介入？

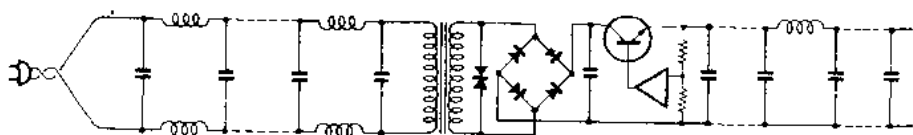


圖 1-8 防止雜音之種種對策

關於第一個問題，先以圖 1-8 所示之電路為例加以介紹。該圖為防止電源側之輸入雜音而作之種種對策後之設計例，諸如多級之 line filter, noise suppressor, 定電壓電路，各種旁路電容，扼流圈以及反交連電容等。這些雜音防止用電路元件之應用，當然能發生預期之效果，阻止任何來自電源線方面的雜音信號進入。但讀者應注意，圖 1-8 所示之電路僅能防止以電源線任一方為基準而呈現於反對側之雜音，換句話說，僅能防止呈現於電源線間之雜音信號。

在一複數之傳送線路中，雜音之型式亦與信號相似，可分為同相成分與差動成分兩種，如圖 1-9 所示，在兩線 L_1 與 L_2 間之雜音成分 n_D 即為差動成分，而兩線與共通點（大地）間之雜音成分則屬同相成分（ n_{c1} , n_{c2} ）。

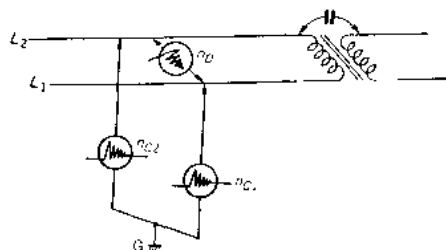


圖 1-9 雜音之型態

但在某些特殊的情況中，例如 L_1 與 G 之阻抗甚低時，則 n_D 幾可視為與 n_{c2} 相等。

今以圖 1-10 之電路為例，電路 A 與 B 分別置於兩處，其中以電線連接，圖示的場合，整個電路系統即容易引起誤動作，這時若分別

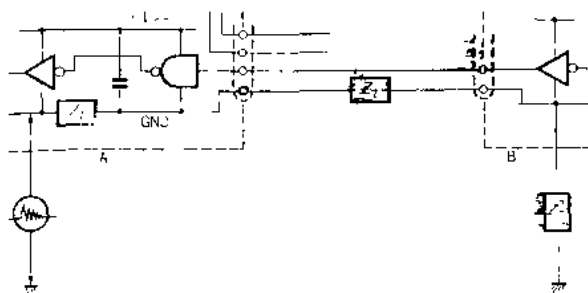


圖 1-10 電路系統與同相雜音

檢查A與B兩部分之電路時，則發現兩部分之電路均極正常，因而造成雜音係由信號線介入之誤解。實際上在圖示的場合，雜音係混入於A電路的全體，但由於檢查者將示波器之接地端與電路A之接地連接，因而在測定A電路時不能發現該一雜音信號之存在之故。

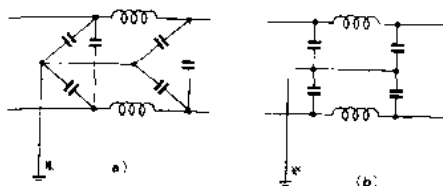


圖 1-11 line filter 更有效之使用方法
* 應與底盤或建築物之鋼筋連接

由上面所述之例可以看出，在一個較大的電路系統，傳送電路的設計，接地電路以及接地阻抗等之設計都是非常重要的問題。同時，有關同相雜音之除去方法，以及在殘留之雜音下，電路系統是否尚能正常動作等亦應一併加以檢討。

關方第二個問題，以前一例而言，若知道雜音係由電源線經由電源變壓器介入差動或同相成分之雜音時，則可改良變壓器，在其一、二次繞組之間加上一層靜電隔離板，並將該一隔離板與附近較大的導體（如建築物之鋼筋或計器筐體）連接，或者使用圖 1-11 所示 Line filter 之連接方式，如此將較圖 1-8 所示者更為有效。

圖 1-12 為易被忽略的不使用輸入端，許多場合下，不使用之輸入端有如天線之作用一般，極易由該端子介入外來雜音，因此宜在該端子加上各種 pull up 電阻或予以接地。

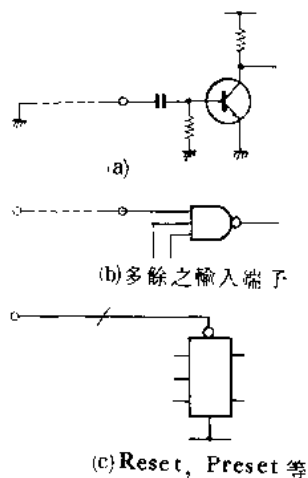


圖 1-12 各種常被遺忘之多餘輸入端

如前所述，FF 之輸出端子引線過分長時，則易因 Spike 信號而導致狀態反轉。因此，在各種較易介入雜音之端子部分應特別留意，預先防止雜音入侵在電路設計上尤為重要（參照圖 1-13）。

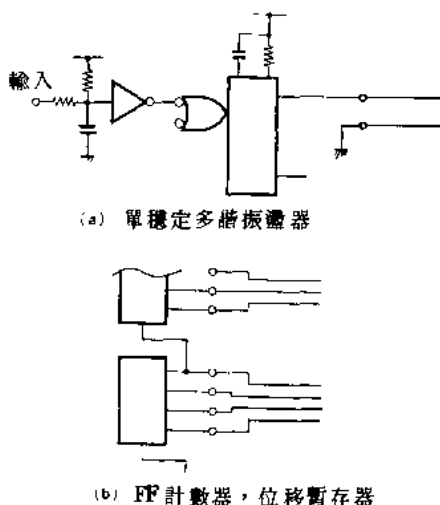


圖 1-13 自輸出端子引入外來雜音

1-4 電路與耐雜音性

1-4-1 信號之 level 與阻抗

假設在設計一電路系統，或者在製作某一電子裝置，如何利用已有的各種元件或線路等，完成一能夠確實動作之電路，乃為設計者之主要任務。在某些場合中，依設計者之不同，某甲可能使用數條同軸電纜，但某乙只需使用單線或者雙線，兩者均能達成確實動作之需求時，當然以乙方之設計為上策。

就事實而言，若欲提高電路之耐雜音性時，最有效的方法為儘可能降低信號源之阻抗，以及增加信號之振幅。

今以圖 1-14 所示之電路為例，Gate G 之輸入側經由信號輸送線利用一只開關切換於“H”或“L”之信號。

假設電池之阻抗甚低，則無論開關切於“H”或“L”任一側，該電路均不易引起誤動作。由於 G 之輸入端達到 V_i 之 $0.8V$ 以上時，在開關 S 接於“L”之位置下，傳送線所引起

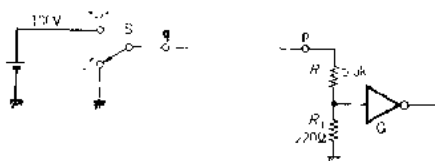


圖 1-14 IC與開關之連接電路

之雜音需在 $20V$ 以上。在一般的情況下，絕少有雜音電壓如此巨大之傳送線。

在此場合，不論 G 之Threshold，或耐雜音性等，均與電路輸入端 P 之特性有關，圖示之電路中可以視為 R_1 與 R_2 之分壓比予以放大。一般而言，與Gate之輸入電阻相較之下，若 R 之值甚小則衰減器前級之Threshold值 V_{TP} 為

$$V_{TP} = \frac{R_1 + R_2}{R_1} V_T \quad \dots\dots\dots (1)$$

其中， V_T 為 G 之Threshold電壓

若Gate G 為一只TTL或DTL的場合， R_1 一般可使用 $100 \sim 220 \Omega$ 之值。

圖 1-14 所示電路之所以具有強烈的耐雜音特性，其理由之一為信號源之阻抗甚低。就以C-MOS而言，其最主要的特徵為具有數 V 之雜音餘裕值，但事實上，具有較高之雜音餘裕並不代表其耐雜音性高。

在雜音侵入電路之各種型態中，以靜電耦合以及接地環路之電流型耦合二種居多。前者之場合如圖 1-15 所示，雜音電壓 V_{nl} ，係經由浮遊電容量（如線間電容量等） Z_w 之耦合而進入電路

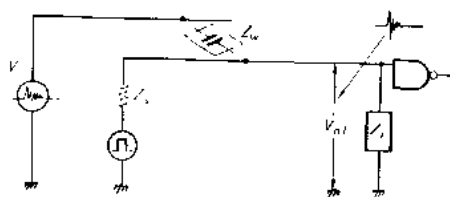


圖 1-15 線路間之雜音型態