

新世纪计算机、电子类高等学校系列教材



现代数字系统设计

侯伯亨 徐君国 刘高平 殷伟风 李国胜 编著

西安电子科技大学出版社

<http://www.xduph.com>



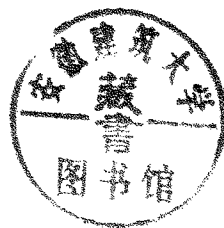
新世纪计算机、电子类高等学校系列教材

现代数字系统设计

侯伯亨 徐君国 刘高平

编著

殷伟凤 李国胜



西安电子科技大学出版社

内 容 简 介

本书是《数字系统设计基础》(由西安电子科技大学出版社出版)的续篇,它从系统角度出发,介绍了利用 EDA 技术,自上而下地设计数字系统的基本方法和技巧。其主要内容包括:第 1 章,数字系统设计概述;第 2 章,数字系统的建模和结构;第 3 章,数字系统的算法描述;第 4 章,数字系统的 VHDL 语言描述;第 5 章,数字系统设计的基本步骤和有关设计技巧;第 6 章,典型 EDA 开发工具介绍;第 7 章,仿真、逻辑综合和下载;第 8 章,数字系统检测与可检测性设计;第 9 章, SOC 和硬件/软件协同设计技术;第 10 章,数字系统设计实例。书中列举了众多实例,从工程实际出发,讨论了许多工程设计中遇到的棘手问题,例如,如何消除冒险现象,降低系统功耗,提高系统速度等。

本书简明扼要,内容新颖,是一本面向 21 世纪的革新教材。它可以作为大学本科和研究生的教科书,也可以作为从事电子电路设计的工程人员的参考书。

图书在版编目(CIP)数据

现代数字系统设计 / 侯伯亨等编著. —西安: 西安电子科技大学出版社, 2004.1

(新世纪计算机、电子类高等学校系列教材)

ISBN 7-5606-1314-4

I. 现… II. 侯… III. 数字系统—系统设计—高等学校—教材 IV. TP271

中国版本图书馆 CIP 数据核字 (2003) 第 095546 号

策 划 陈宇光

责任编辑 戚文艳 陈宇光

出版发行 西安电子科技大学出版社 (西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

<http://www.xduph.com> E-mail: xdupfxb@pub.xaonline.com

经 销 新华书店

印刷单位 陕西画报社印刷厂

版 次 2004 年 1 月第 1 版 2004 年 1 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印张 24

字 数 572 千字

印 数 1~4 000 册

定 价 25.00 元

ISBN 7-5606-1314-4 / TP·0694 (课)

XDUP 1585001-1

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜, 谨防盗版。

前 言

随着计算机技术和微电子技术的发展, ASIC(Application Specific Integrated Circuit)设计或单片系统(System on a Chip)设计已成为当前电子电路设计的重要课题。为适应这一新的技术发展变化,所有从事电子电路设计的工程技术人员,在专业知识上必须上一个新的台阶,即从利用中、小规模集成电路芯片构成系统向单片系统设计过渡;从用人工画电原理图的设计方法向形式化电路描述(用 HDL 语言描述)和电子设计自动化(Electronic Design Automation)设计方法过渡;从自下而上(Bottom Up)设计方法向自上而下(Top Down)设计方法过渡。由于当前的 ASIC 顶层设计已可以做到与底层工艺设计无关,这样,电子电路系统设计就可以从 ASIC 设计技术中分离出来,形成一门相对独立的学科,这门学科就是现代电子设计技术。现代数字系统设计是该学科的一个重要分支,其内容主要包括:逻辑代数;硬件描述语言(Hardware Description Language);组合电路和时序电路设计;数字系统设计方法及相关技术;数字系统硬件/软件协同设计(Hardware/Software Co-design);数字系统的检测等。为顺应这种技术发展的变化,使学生在本科学习期间初步掌握现代数字系统设计的基本方法和技术,我们修改了原“数字逻辑电路”课程的内容,将其扩充成两门课程:“数字系统设计基础”(包括原“数字逻辑电路”课程的内容)和“现代数字系统设计”;也可以扩充成三门课程:“数字逻辑电路”、“硬件描述语言与 EDA 设计”、“现代数字系统设计”。本教材是“现代数字系统设计”的新编教材,它是《数字系统设计基础》的后续教材。

本教材从系统角度出发,介绍了利用现代电子电路设计技术——EDA 技术,自上而下地设计数字系统的方法和技巧,使读者能更好地适应 21 世纪日新月异的电子电路设计发展的要求。

本教材第 1 章、第 2 章、第 9 章由徐君国、殷伟凤编写,第 3 章、第 4 章、第 5 章、第 7 章、第 8 章、第 10 章由侯伯亨、刘高平、殷伟凤编写,第 6 章由刘高平、李国胜编写。本教材在编写过程中引用了诸多学者和专家的著作和论文中的研究成果,在这里向他们表示衷心的感谢。同时得到了浙江万里学院教务处及屠处长的关心和支持,也得到了西安电子科技大学出版社领导、编辑及有关人员的大力支持和帮助。在这里一并向他们表示衷心的感谢。

本教材的编写是面向 21 世纪进行教学内容和教材改革的一次尝试,其中所涉及到的某些观点和内容安排肯定会有不成熟或有待于进一步完善的地方。由于编者水平有限,错误和不当之处在所难免,殷切希望广大读者给予批评指正。

编 者

2003 年 9 月 1 日于浙江万里学院

QJ538/05

目 录

第 1 章 数字系统设计概述	1
1.1 数字系统发展概述	1
1.1.1 数字系统和集成电路技术发展简史	1
1.1.2 数字系统与 SOC 设计技术	4
1.1.3 数字系统设计和 EDA	4
1.2 数字系统设计方法	5
1.2.1 数字系统设计描述	5
1.2.2 设计过程	9
1.2.3 设计方法	13
1.2.4 硬件描述语言的特点	15
第 2 章 数字系统的建模和结构	17
2.1 设计与模型	17
2.2 数字系统的模型	18
2.3 数字系统的结构	25
第 3 章 数字系统的算法描述	32
3.1 数字系统算法流程图描述	32
3.1.1 算法流程图的符号及其描述方法	32
3.1.2 算法流程图描述数字系统实例	34
3.2 状态机及算法状态机图描述	37
3.2.1 状态机分类及其特点	37
3.2.2 算法状态机流程图的符号及其描述方法	39
3.2.3 算法状态机图描述实例	40
3.2.4 算法流程图至状态图的变换方法	42
3.2.5 状态图至算法状态机图的变换方法	44
3.2.6 C 语言流程图至算法状态机图的变换	46
第 4 章 数字系统的 VHDL 语言描述	53
4.1 VHDL 语言描述数字系统的基本方法	53
4.1.1 VHDL 语言描述电路的基本方法	53
4.1.2 常数、变量、信号所描述的对象	59
4.1.3 数据类型	61
4.1.4 运算操作符	69
4.1.5 属性 (ATTRIBUTE) 描述	73
4.2 VHDL 语言的基本设计单元	74
4.2.1 VHDL 语言的基本设计单元构成	75

4.2.2 构造体的子结构描述	77
4.2.3 库、包集合及配置	86
4.3 VHDL 语言构造体的描述方式	91
4.3.1 构造体的行为描述方式	91
4.3.2 构造体的寄存器传输 (RTL) 描述方式	98
4.3.3 构造体的结构描述方式	105
4.4 VHDL 语言的主要描述语句	108
4.4.1 顺序描述语句	108
4.4.2 并发描述语句	125
4.5 基本逻辑电路设计实例	138
4.5.1 组合逻辑电路设计	138
4.5.2 时序电路设计	153
第 5 章 数字系统设计的基本步骤和有关技巧	168
5.1 数字系统设计的一般步骤	168
5.1.1 系统需求分析	168
5.1.2 算法设计	168
5.1.3 算法描述	169
5.1.4 系统结构选择	169
5.1.5 系统具体设计	169
5.1.6 系统仿真与验证	170
5.2 数字系统并发处理的设计	170
5.2.1 并发处理的基本概念	170
5.2.2 并发处理的基本方法	171
5.3 数字系统的算法描述	176
5.3.1 简化 CPU 的功能要求	176
5.3.2 CPU 的行为描述	177
5.3.3 CPU 的状态机描述	181
5.3.4 CPU 的 VHDL 语言描述 (RTL 描述)	182
5.4 系统结构的选择和设计	192
5.4.1 数字系统的基本结构	193
5.4.2 数字系统模块划分的原则	194
5.4.3 系统模块之间的连接	195
5.4.4 系统模块之间的通信	198
5.4.5 数字系统结构的选择	201
5.5 数字系统优化的基本方法	201
5.5.1 相同电路的处理	202
5.5.2 改变运算顺序优化电路	203
5.5.3 尽量进行常数运算	204
5.5.4 使用相同的运算电路	204

5.5.5 优化的必要性及其工程实际意义	208
5.6 数字系统设计中的几个工程实际问题	208
5.6.1 提高系统工作速度的方法	208
5.6.2 缩小电路规模和降低功耗的方法	216
5.6.3 系统误操作成因及其消除方法	223
5.6.4 非同步信号的控制方法	232
5.6.5 典型状态机状态编码的选择	237
第 6 章 典型 EDA 开发工具介绍	243
6.1 简介	243
6.2 MAX+Plus II 使用说明	244
6.2.1 MAX+Plus II 概况	244
6.2.2 建立和编辑一个 VHDL 语言的工程文件	247
6.2.3 VHDL 语言程序的编译	250
6.2.4 VHDL 语言程序的仿真	253
6.3 Active-HDL 使用说明	259
6.3.1 Active-HDL 概况	259
6.3.2 建立一个新的设计项目	264
6.3.3 文件的编译及结构管理	269
6.3.4 设计文件波形仿真	271
6.3.5 生成测试平台并单步跟踪文件	276
第 7 章 仿真、逻辑综合和下载	282
7.1 数字系统的仿真	282
7.1.1 仿真输入信息的产生	282
7.1.2 仿真模块的编写	284
7.1.3 仿真 Δ	286
7.1.4 不同级别的仿真要求	287
7.2 数字系统的逻辑综合	288
7.2.1 RTL 描述至未优化的布尔描述的转换	289
7.2.2 布尔优化描述	289
7.2.3 门级映射	290
7.3 数字系统的下载	290
7.3.1 下载前的准备	290
7.3.2 配置	291
第 8 章 数字系统检测与可检测性设计	293
8.1 组合逻辑检测	293
8.2 时序电路检测	295
8.3 扫描检测	296
8.4 边界扫描	298
8.5 内置自测试	300

第 9 章 SOC 和硬件/软件协同设计技术	301
9.1 硬件/软件(HW/SW)协同设计概述	301
9.1.1 硬件/软件协同设计方法学	301
9.1.2 数字系统的设计流程	303
9.2 SOC 的开发应用及 IP 技术	313
9.2.1 SOC 的开发应用	313
9.2.2 IP 核的开发应用	315
9.2.3 SOC 的设计方法	317
9.3 可编程单片系统(SOPC)及其设计工具	319
9.3.1 SOPC 概述	319
9.3.2 Altera 的 SOPC 解决方案	321
9.3.3 Quartus II 设计软件	323
9.3.4 Sopc Builder 自动设计工具	324
第 10 章 数字系统设计实例	328
10.1 UART 串行接口芯片设计实例	328
10.1.1 UART 引脚及内部结构	328
10.1.2 串行数据传送格式及控制字和状态字	329
10.1.3 UART 芯片功能算法流程图描述	331
10.1.4 UART 芯片的算法状态机图描述	333
10.1.5 UART 芯片的 VHDL 语言描述	335
10.1.6 UART 芯片的仿真	346
10.2 洗衣机洗涤控制电路设计实例	349
10.2.1 洗衣机洗涤控制电路的性能要求	349
10.2.2 洗衣机洗涤控制电路的结构	350
10.2.3 洗衣机洗涤控制电路的算法状态机图描述	351
10.2.4 洗衣机洗涤控制电路的 VHDL 语言描述	356
习题与思考题	369
参考文献	376

第 1 章 数字系统设计概述

在当今信息时代，集成电路产业已成为电子信息技术发展的核心和基础，它也是衡量一个国家综合国力的重要标志。

数字化时代的各种各样数字系统(如通信产品、数字和信息家电以及计算机网络产品等)都对 IC 产品提出了更高要求。集成电路、电子产品及数字系统都必须满足五个简单而又基本的条件：一是经济性，即很便宜，让更多的人能买得起；二是小型化，可在移动中方便携带；三是可靠性，在一定的环境条件下正常运行；四是高速度，能够迅速地完成任务或数据传输等任务；五是智能性，便于人们使用，实现人类各种自身功能的延伸。只有满足这五个基本要求的产品，才能在竞争激烈的市场中找到立足之地，而要做到这一点的关键在于集成电路的设计和制造工艺的水平。我们可以认为市场需求是推动数字系统和集成电路技术发展的原动力，而集成电路的制造或工艺技术和设计技术是满足市场需求的前提条件和保证。

1.1 数字系统发展概述

1.1.1 数字系统和集成电路技术发展简史

自 20 世纪 60 年代中期集成电路产业形成以来，集成电路技术的发展一直遵循著名的摩尔定律，即每 18 个月芯片集成度大致增长一倍。集成电路技术的发展，使集成电路产品从传统的板上系统(System-on-Board)发展到今天的单片系统(System-on-a-Chip)。其间集成电路产业结构经历了三次大的变革，并导致了独立的集成电路设计业的形成。

第一次变革发生在以加工制造为主导的 IC 产业发展的初级阶段。20 世纪 70 年代，集成电路的主流产品是微处理器、存储器以及标准通用逻辑电路。在这一时期，IC 制造商(IDM)在 IC 市场中充当主要角色，IC 设计只作为附属部门而存在。这时的 IC 设计和半导体工艺密切相关。IC 设计主要以人工为主，CAD 系统仅作为数据处理和图形编程之用。整个 IC 产业处在以生产为导向的初级阶段。20 世纪 70 年代后期，以美国为代表的半导体厂商为了降低成本，将所需劳动力较多而技术含量又较低的封装与测试工序分离出来，并转移到远离本土的欠发达国家或地区(如韩国、台湾地区)生产加工，集成电路产业开始逐步形成封装业单独分列的局面。

第二次变革的标志是代加工(Fabry)公司与 IC 设计公司的崛起。20 世纪 80 年代，集成电路的主流产品为微处理器(MPU)、微控制器(MCU)及专用 IC(ASIC)。这一时期，无生

产线的 IC 设计公司(Fabless)与拥有生产线的代加工公司相结合的方式开始成为集成电路产业发展的新模式。

这一时期，随着微处理器和 PC 机的广泛应用和普及，IC 产业开始进入以客户为导向的阶段。一方面标准化的 IC 产品已难以满足整机客户对系统成本、可靠性等要求，更难以满足整机客户不断增加 IC 集成度、提高保密性、降低成本、提高产品的性能价格比，从而增强产品的竞争力等一系列要求；另一方面，由于 IC 微细加工技术的进步，软件的硬件化已成为可能，各种硬件结构的专用集成电路如可编程逻辑器件(FPGA)、标准单元、全定制电路等应运而生；此外，随着 EDA 工具的发展，PCB 设计方法被引入 IC 设计之中，设计开始进入抽象化阶段，整个设计过程可以独立于生产工艺而存在。有远见的整机厂商和创业者包括风险投资基金纷纷开始成立专业设计公司和 IC 设计部门，使无生产线的集成电路设计公司或设计部门得到了迅速的发展，同时也带动了 Foundry 的崛起。

第三次变革导致了 IC 产业的四业分离。20 世纪 90 年代，随着 Internet 的兴起，IC 产业跨入以竞争为导向的高级阶段，国际竞争由原来的资源竞争、价格竞争转向人才知识竞争、密集资本竞争。以 DRAM 为中心来扩大设备投资的竞争方式已成为过去，如 1990 年以 Intel 为代表的美国厂商，面对日本 DRAM 厂商的攻势，主动放弃 DRAM 市场，集中精力转向 CPU 的开发，对半导体工业作了重大结构调整，又重新夺回了世界半导体的霸主地位。人们认识到，IC 产业发展，只有分才能精，整合才成优势。于是 IC 产业结构向高度专业化转化成为一种趋势，开始形成了设计业、制造业、封装业、测试业独立成行的局面。

集成电路技术的发展一直遵循摩尔定律，尽管受到光学光刻极限的限制，而摩尔定律指出的规律在今后 10 年中仍将有效。集成电路的工艺水平通常用最小线宽来衡量。目前，集成电路的主流技术为 8 英寸(指硅圆片的直径)0.25 μm ，12 英寸 0.18 μm 技术已经成熟，而 0.15 μm 、0.13 μm 产品已开始投产，0.10 μm 工艺也正向实用化迈进，其前进速度比预计的还要快。预计，不久的将来最小线宽可突破 0.035 μm (即 35 nm)，而且这一技术将在 2010~2012 年间成熟。

从 1995 年到 2010 年世界超大规模集成电路技术发展趋势见表 1-1。

表 1-1 超大规模集成电路技术发展趋势(1995~2010 年)

参数	单位	年份					
		1995 年	1998 年	2001 年	2004 年	2007 年	2010 年
最小线宽	μm	0.35	0.25	0.18	0.13	0.1	0.07
逻辑晶体管数/ cm^2	门	4M	7M	13M	25M	50M	90M
成本/晶体管	毫美分	1	0.5	0.2	0.1	0.05	0.02
最多互连线层数	层	4~5	5	5~6	6	6~7	7~8
电学缺陷数/ m^2	个	240	160	140	120	100	25
最少掩膜数	个	18	20	20	22	22	24
ASIC 芯片尺寸	mm^2	450	660	750	900	1100	1400
电源电压(台式机)	V	3.3	2.5	1.8	1.5	1.2	0.9
芯片 I/O 数	个	900	1350	2000	2600	3600	4800
芯片/板的性能	MHz	150	500	700	1000	1500	3000

自世界上第一家专业化的集成电路设计公司——美国 LSILOGIC 公司成立以来，集成电路设计公司便以其经营模式灵活、注重创新设计和与应用市场结合紧密而达到了超常发展。从集成电路设计公司的分布情况看，目前世界集成电路设计业最发达的地区是美国硅谷，它已有 100 家专业设计公司上市，其次是我国的台湾地区，至今上市者已有 8 家。

20 世纪 90 年代以来，我国集成电路设计业得到了长足发展，2001 年中国大陆不包括外资企业在内的 IC 设计企业约 300 家，产业化规模已初步形成，但具备一定规模的不到 15 家，总的营业额在 15~20 亿元人民币之间，相当于 2 亿多美金。其中前五名(中国华大、杭州士兰、大唐微电子、无锡矽科、华虹集成电路)就占全国设计业产值的 21%。从总体上看，集成电路设计业在我国仍是幼稚产业，目前面临的主要问题是产业规模小、开发能力差、科研投入不足，发展仍需要有一定的过程。根据信息产业部有关部门的预测，2000 年国内集成电路市场需求额达到近 1000 亿元人民币，约占世界集成电路市场份额的 7%；预计到 2005 年，国内市场需求将接近 3000 亿元人民币，约占世界集成电路世界市场份额 13%左右；到 2010 年，国内集成电路的市场需求将达到 9824 亿元人民币，约占世界份额的 19%~20%。而我国 1999 年集成电路的产值仅只有 89 亿元。如此广阔的市场需求为我国集成电路产业提供了难得的发展机遇。

当前集成电路产品的种类繁多，按应用和设计模式可以分类如图 1-1 所示。

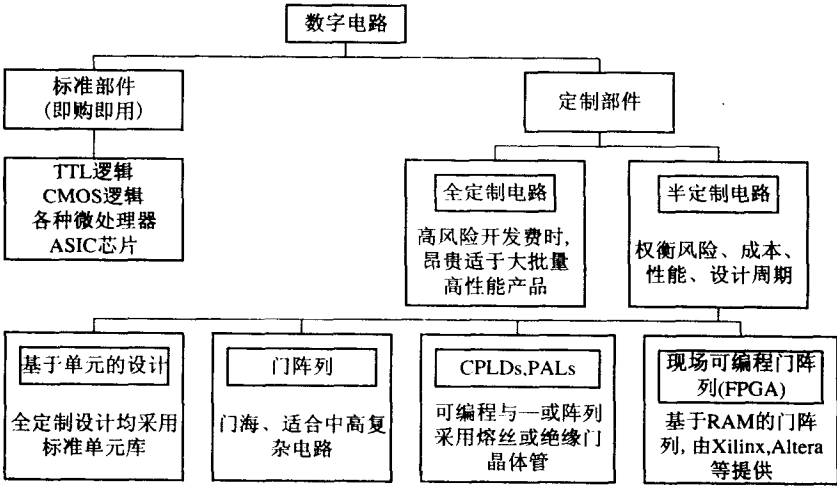


图 1-1 集成电路分类

在图 1-1 中，标准部件包括 TTL、CMOS 逻辑，各种微处理器，ASIC 芯片等。

定制部件又分为全定制和半定制两类。全定制集成电路中所有的逻辑单元和掩膜版都是按客户要求定制的；这类产品的特点是设计、生产的风险高、耗时长，适宜于大批量生产，产品的性能也比较高。在半定制集成电路中所有的逻辑单元都是预先设计的，但其功能是程序可编的。半定制集成电路又可以分为以下几类：

- 门阵列：门海，适宜于中高复杂度电路。
- 基于标准单元设计：以单元库的形式提供，全定制集成电路也使用。
- CPLD, PAL：可编程与一或阵列，采用熔丝或绝缘门晶体管。
- FPGA：由 Xilinx, Altera 等提供的基于 RAM 的阵列。

1.1.2 数字系统与 SOC 设计技术

VLSI 工艺技术的发展,使器件特征尺寸越来越小,数百万门级的电路可以集成在一个芯片上。而多种兼容工艺技术的开发,则可以将差别很大的不同类型的器件集成在同一个芯片上。这些都为系统集成开辟了广阔的工艺技术途径,导致了单片系统(SOC)的出现。单片系统不仅只是把功能复杂的若干个数字逻辑电路放在同一个芯片上,做成一个完整的单芯片数字系统,而且在芯片上可能还集成有其他类型器件(如模拟器件、专用存储器、射频器件、MEMS 等)。通常单片系统上常混合有数字系统和模拟器件。由于单片系统芯片在速度、功耗、成本上比多芯片系统有很大的优势,因此 SOC 设计技术变得越来越重要。本节中将概括说明系统级芯片的特点,其设计技术将在后面说明。

单片系统具有规模大、结构复杂,速度高、时序关系严密等特点,一般都采用深亚微米工艺生产。这些特点给设计带来不少新的问题。

单片系统具有数百万门的设计规模,电路结构往往还包括 MPU、SRAM、DRAM、EPROM、闪存、ADC、DAC 以及一些模拟和射频电路。为了缩短产品投放市场时间,要求的设计起点也比普通 ASIC 高。因此不能依靠基本逻辑、电路单元作为设计的基础单元,必须采用被称为 IP 的更大的部件或模块。在验证方法上则要采用数字和模拟电路在一起的混合信号验证方法。为了对各模块特别是 IP 能进行有效的测试,还需进行可测性设计。

单片系统上高达数百兆的系统时钟频率、各模块内和模块间错综复杂的时序关系,给设计带来了一系列相关的问题,如时序验证、低功耗设计、信号完整性和电磁干扰、信号串扰等高频效应。

采用深亚微米工艺时,布线延迟和门延迟相比变得不可忽视,并成为设计时要考虑的重要因素。单片系统复杂的时序关系,增加了电路中时序匹配的困难;深亚微米工艺的线间距和层间距极小,使线间和层间的信号耦合作用增强,加上极高的系统工作频率使电磁干扰、信号串扰现象加剧,这些给设计和验证带来了新的困难。

1.1.3 数字系统设计和 EDA

ASIC 和系统集成的迅速发展与电子设计自动化(Electronic Design Automation, EDA)设计技术与工具的进步是分不开的,实际上,纵观 EDA 技术的发展历程,我们就可以看到,ASIC 和 EDA 技术两者是相辅相成,共同发展的。EDA 使 ASIC 设计得以革新,而 ASIC 设计的要求始终是改进 EDA 工具的原动力。在当今电子产品日益复杂和希望尽快将产品投放市场的要求下,电子系统的设计更加依赖于 EDA 工具的支持。

EDA 的发展可分为三个阶段:CAD(计算机辅助设计)、CAE(计算机辅助工程)和 ESDA(电子系统设计自动化)。

20 世纪 70 年代,是 EDA 发展的早期,电子系统 CAD 工具的功能基本上是辅助制图,设计人员借助 CAD 工具完成大量重复性劳动(如布局布线等),但此时的 CAD 工具无法完成高度复杂性的任务。EDA 工具的第一次突破以仿真和自动布局布线为核心的软件工具的出现为标志。利用这类工具,在产品制作前设计师就能预知产品的功能和性能。这类工具的诞生促成了以半定制为特征的专用集成电路(ASIC)的出现。这时的 CAD 工具可以支持设

计师做规模为几千门的电路设计，但是设计周期仍难以控制。

20 世纪 80 年代后期，以自动逻辑综合器为代表的第二代 EDA(CAE)工具为设计师从被动地对设计结果进行分析验证转向主动地选择最佳设计方案提供了一个基本手段。CAE 不但使设计师能用硬件描述语言写出设计的线路图和设计方案，而且能够代替设计师在满足一定约束条件下比较各种方案，并从中选出最佳方案。在 CAE 支持下，设计师可以在可预期的时间内，完成 10 万门级的复杂电路设计，使产品设计的效率成倍增加。

20 世纪 90 年代之后，新一代的设计工具出现，在设计前期就可以利用设计工具完成高层次设计，这是更高一级的设计手段。设计师可在电路设计前，先将产品的各种要求转化成技术设计规范，并在拥有大量工程知识和专家经验的设计软件辅助下，综合权衡可利用设计资源与理想设计目标之间的关系。设计师可以在比较抽象的较高层次上，通过系统级行为和算法级描述、系统级功能验证、系统级综合优化、自动插入可测试性设计的结构等方式，实现系统级设计师和 ASIC 工艺师之间双向交流的自动化设计环境。第三代 EDA(ESDA)可以支持几百万门、甚至几千万门电路的复杂电路设计，并且在器件内部可以嵌入 CPU 核、DSP 核、RAM、ROM 等部件。这一时期出现的现场可编程器件(FPGA)给 ASIC 和系统集成提供了一种崭新的设计方法和手段，而设计工具则为设计人员提供了更加优越的设计环境，可以更好地满足 ASIC 设计的复杂性和时限性要求。

在设计工具不断进步的同时，ASIC 的设计方式也在不断变化。早期的 ASIC 电路设计以物理级方式为出发点，设计师在电路设计的前期就需要确定产品类别、工艺参数和生产厂家，系统级优化和物理级优化都难以充分进行。由于不同厂家提供的库具有不同的功能和性能，故 EDA 设计工具也必然要面对具体生产厂家。如果需要调换生产厂家，整个 ASIC 电路设计工作可能需要重新进行。

20 世纪 90 年代初，在各半导体厂家共同努力下，设计工作的标准化得到广泛支持，进行了一系列标准化工作，如制定了硬件描述语言 VHDL、网表格式 EDIF 等；从此形成了设计工作独立于半导体厂家以及制作工艺的设计理念，从而使得人们可以自由地实现最佳设计。设计师在进行功能模拟或仿真时，可以撇开器件生产家的工艺参数，利用一种通用库完成器件的功能仿真。只在器件进行逻辑综合时，才需用到器件厂家提供的与工艺参数有关的库单元。这样，设计就比较容易从一个生产厂家转向另一个生产厂家，这期间要做的工作只是利用新厂家提供的与工艺参数有关的库，重新做一次逻辑综合即可。在标准化的支持下，电路设计师可以不需要知道电路的版图及其制作规则就可以设计电路，版图设计师可以不需要知道电路设计具体内容就可以完成版图制作，电路设计可以很好地从一个设计环境转向另一个设计环境，环境变迁后，不必重新进行电路设计，重新进行功能模拟，只需在新的设计环境下复用原有数据即可。

1.2 数字系统设计方法

1.2.1 数字系统设计描述

认识论告诉我们：人们认识事物总是从具体到抽象，又从抽象到具体，反复循环，逐

步深化；经过抽象以后形成的概念，可以更好把握和反映事物的本质。人们在观察、分析、处理一个复杂系统时，常常采用分层次的方法，大量的实践已证明这是一种行之有效的办法，这是因为：

- 分层次的方法反映了事物内在的联系：可将大化小，使复杂变简单；
- 有助于控制复杂度：可以把一些细节隐藏起来，减少每次处理事物的数量；
- 可以使设计模块化：便于对系统进行划分，简化系统的实现和调试。

在数字系统设计中，系统设计描述、系统设计过程和设计方法是三个相互紧密联系的方面。其中，系统设计描述是设计的出发点。

数字系统设计信息的描述可以根据抽象层次划分为行为域、结构域和物理域，如图 1-2 所示。图 1-2 也就是已得到广泛公认的 Y 图。

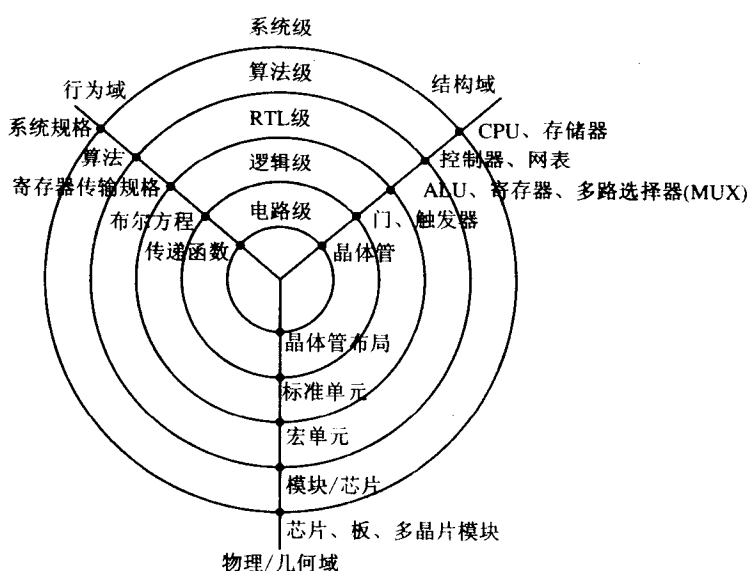


图 1-2 Y 图

行为域描述强调的是行为，它说明电路的功能，即电路的输入—输出的关系，但与该行为的实现无关，也可以说如何实现在该域中被隐蔽起来了；结构域描述说明组成电路的各部件及部件间的拓扑连接关系，即互连功能部件的层次关系；物理域描述说明生产和制造物理实体所需要的信息(如几何布局或拓扑约束等)，即空间的物理布局和物理特性，这里没有任何功能部件的概念。行为、结构、物理域描述又有不同的抽象层次。抽象层次一般由结构描述的粒度来区分，可以从低至高分为五级：晶体管级、门级、寄存器级、硬件模块级和处理机级。实际应用时，可根据系统的复杂程度及具体实施的设计方法作适当取舍。

(1) 晶体管级。晶体管级是最底层，其主要构件是晶体管、电阻等。该层的结构描述说明晶体管和电阻元件的符号定义及其拓扑连接关系；该层的功能通常用微分方程或电流电压关系方程来描述；该层的物理描述则说明由晶体管及物理连线几何图形构成的掩膜版图。晶体管级的描述是 VLSI 粒度最小、描述最详细、数据量最大的一层，在该层上进行的设计

又称为版图设计或电路设计。版图设计是既费时费力又十分关键的工作。利用计算机来进行版图设计, 实际上是利用计算机对图形的调用、移动、旋转、缩放、修改、重复等操作能力, 快速精确地绘制出满足精度要求的版图, 并在经过进一步的检查和调整后, 形成适合于制版需要的版图数据文件。

(2) 门级。门级的主要构件是门、触发器等。该层的结构描述说明各种类型门单元和触发器单元的符号定义及其拓扑连接关系; 该层的功能通常用布尔表达式和时序状态方程来描述; 该层的物理描述说明由门单元和触发器几何图形及物理连线几何图形构成的 VLSI 几何布局。随着计算机软件技术的进步, 通过各种模拟软件特别是自动布局布线工具, 已经可以直接从门级进行设计, 即在门级给出电路描述, 通过功能和时序仿真, 然后利用自动布局布线工具实现版图。门级设计的关键是版图综合。

(3) 寄存器级。寄存器级的主要构件是算术/逻辑单元、寄存器等。该层的结构描述说明算术/逻辑单元、寄存器等符号定义及其结构连接关系; 该层的功能通常用时序状态图、RTL 语句和布尔表达式方程来描述; 该层的物理描述说明算术/逻辑单元、寄存器等几何图形及其物理连线几何图形构成的 VLSI 几何布局。随着设计规模变大, 复杂性不断提高, 门级设计方法变得越来越不能适应, 于是 RTL 设计方法应运而生。RTL 设计首先是用 RTL 硬件描述语言描述所要设计的电路, 然后通过 RTL 仿真, 利用逻辑综合工具将 RTL 级描述转化为门级网表, 再利用自动布局布线工具来实现最终所需要的版图。RTL 设计的关键是逻辑综合。

(4) 硬件模块级。硬件模块级的主要构件是由寄存器级单元构成的乘法器、加法器等硬件功能模块。该层的功能通常用算法过程描述; 该层的结构描述说明乘法器、加法器等硬件功能模块的符号定义及其结构连接关系; 该层的物理描述说明硬件功能模块的几何图形及其物理连线构成的 VLSI 单元集合的几何布局。

(5) 处理机级。处理机级是最高抽象层, 主要构件有 CPU、存储器、I/O 接口等。该层的结构描述说明 CPU、存储器、I/O 接口等的符号定义及其结构连接关系; 该层的物理描述说明由 CPU、存储器、I/O 接口等硬件功能模块构成的 VLSI 版图的物理划分。

集成电路设计技术的发展是通过不断提高设计抽象层次, 来达到提高设计效率的目的, 每个阶段的变换都使设计业经历了一次革命。

信息描述的行为域、结构域和物理域之间存在内在的关系, 这些关系(如图 1-3(a), (b) 所示)可归纳如下:

- 综合(Synthesis)与分析(Analysis)。综合实际上是一个设计过程, 是从行为域向结构域的转换或映射过程, 分析则是与综合相反的过程。

- 抽象(Abstraction)与细化(Refinement)。抽象是从物理域向行为域的转换或映射过程, 细化是与抽象相反的过程。

- 生成(Generation)与提取(Extraction)。生成是从行为域向物理域的转换或映射过程, 提取是与生成相反的过程。

设计的抽象层次与其复杂度的关系呈金字塔状, 随着抽象层次(从晶体管级到系统级)的增高, 构成的部件数目呈减少趋势; 设计的抽象层次与精度则呈相反方向关系, 如图 1-4 所示。图 1-5 是给出了一个系统在行为域、结构域和物理域描述的简单例子。

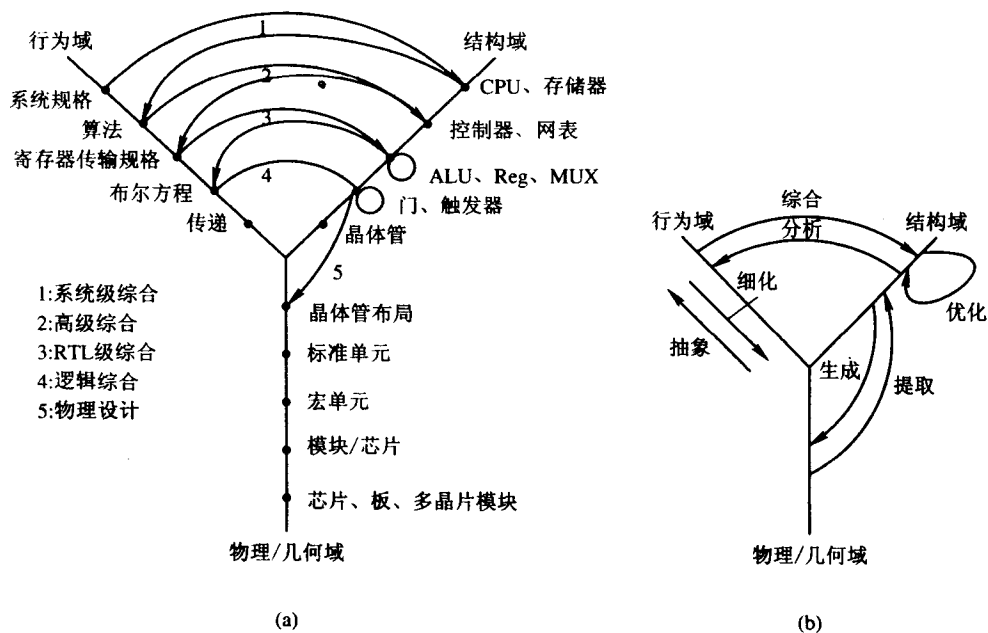


图 1-3 用 Y 图表示自上而下的综合和设计过程

(a) 用 Y 图表示自上而下的综合; (b) Y 图和设计过程

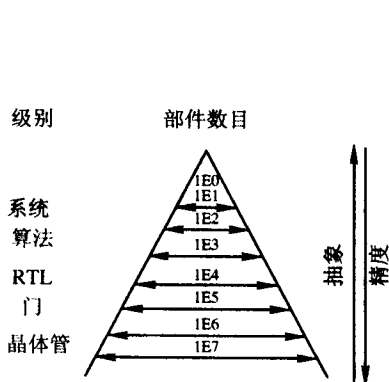


图 1-4 抽象程度与复杂度的关系

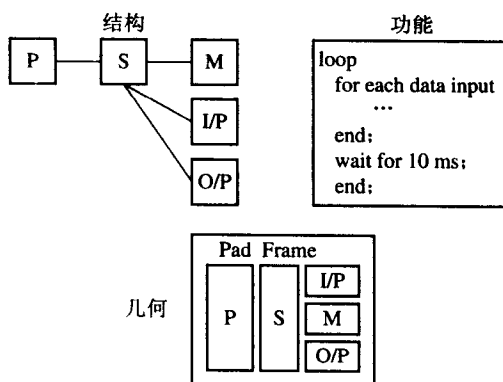


图 1-5 系统描述的例子

复杂系统的设计可以在不同的层次上进行, 表 1-2, 表 1-3 分别说明了不同的层次的行为域、结构域和物理域描述及与设计描述、基本部件和相关理论技术的关系。

表 1-2 设计中行为域、结构域、物理域的关系

级别	行为域	结构域	物理域
工程管理(系统)	通信处理器	处理器、存储器	机箱、电缆
指令集(算法)	输入—输出	存储器、端口、处理器	板、版图
寄存器传输	寄存器传输	ALU、寄存器、多工器、总线	IC、宏单元
逻辑	逻辑方程	门、触发器	标准单元布局
电路	网络方程	晶体管、连接	晶体管布局

表 1-3 设计描述、基本部件、相关理论技术之间的关系

设计级	设计描述	基本部件	理论技术
系统算法	规格、高级语言、数学方程	功能块、“黑箱”	信号处理理论、控制理论、排序算法
功能	VHDL、Verilog、FSM、C/Pascal	寄存器、计数器、ALU	自动机理论、时序分析
逻辑	布尔方程、真值表、时序图	逻辑门、触发器	布尔代数、K 图、布尔最小化
电路	电路方程、晶体管网表	晶体管、无源部件	线性/非线性方程、傅立叶分析

1.2.2 设计过程

设计的过程实际上就是从概念到制造的过程，即把高层次的抽象描述逐级向下进行综合和实现，细化为接近物理实现的低层次描述。在设计中应包括一系列设计任务和相应的 CAD 和 EDA 工具，其设计过程必须明确规定如下内容：

- 输入和输出描述的语法和语义；
- 一整套将输入描述转换为输出描述的技术；
- 一整套用于设计实现的部件；
- 设计约束条件的定义和范围；
- 选择部件和结构风格(模式)的机制；
- 设计空间探索策略(包括任务、参数、次序)。

典型的系统设计方法如图 1-6 所示。

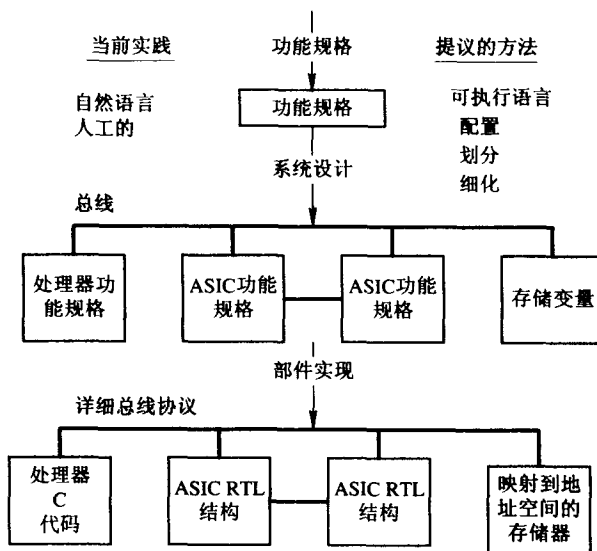


图 1-6 系统设计方法

数字系统的设计过程实际上是分阶段的过程，这个设计过程一般由三个阶段：设计输