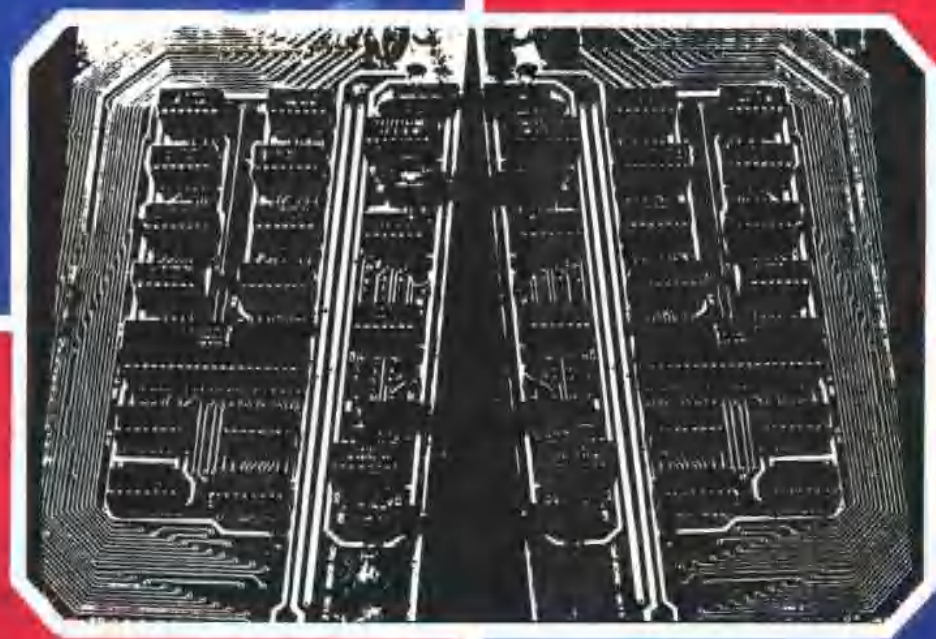


8-BIT 微處理器 實用系統硬體設計

李逸文 編譯

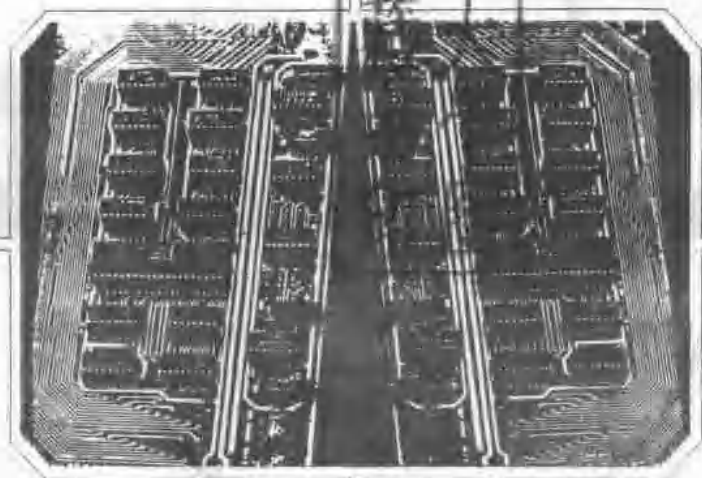


全華科技圖書公司印行

8-BIT 微處理器 實用系統硬體設計

李逸文 編譯

福州
圖書館
藏



全華科技圖書公司印行



全華圖書 版權所有 翻印必究

局版台業字第0223號 法律顧問：陳培豪律師

**8-BIT 微處理器
實用系統硬體設計**

李逸文 編譯

出版者 全華科技圖書股份有限公司

北市龍江路76巷20-2號

電話：581-1300 • 541-5342

581-1362 • 581-1347

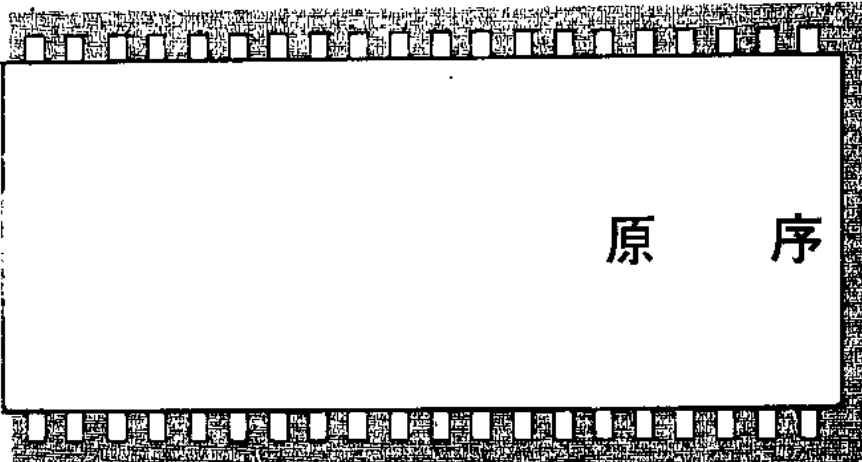
郵撥帳號 100836

發行人 陳 本 源

印刷者 建太彩色印刷廠

定價 新臺幣 160 元

初版 中華民國72年 7月



原 序

一般而言一位學生當他完成了微處理的初級課程後還是存著許許多多的問題待回答。而事實上有許多問題是須要花費許多時間去學習經驗才得以應對，若在初級課程完成後，一位初學者對於一個系統如何去操作以及軟體硬體如何交互作用能有很好的概念，那麼這個初級課程是成功的。

本書涵蓋了一個微處理系統如何操作的細節，這些細節在一般課程經常提到，但很少深入討論，本書討論包括一個微處理器的實際系統結構。當我們檢查一個系統時，我們要正確地討論每個組件其相互關係。

我們討論的焦點是在同樣的基礎系統，但它的中心却使用四種不同的微處理器，所使用的微處理器是 8080、8085、Z80 及 6800。系統隨不同微處理器須加以修改以適合各微處理器之需要使用。雖然這些基本的功能一點沒改變，但却可在各不同的微處理器間就其相同點與不同點作一明確的比較。

本書主要重點在瞭解硬體，也討論一些軟體，但只有在最直接及經濟的方法可允許軟體去控制硬體時才說明。至於軟體的詳細情形因係屬於軟

體課程故不再詳細說明。

本書之主要目的是提供足夠資料使讀者能使用這四個微處理器去建立及修設一個完整系統的硬體。

本書中所討論的系統都是實際做過及被測試過，均能工作，所使用的積體電路都是現行商業標準的，這可保證欲照電路製作的人能順利完成測試以使正常操作、使用。

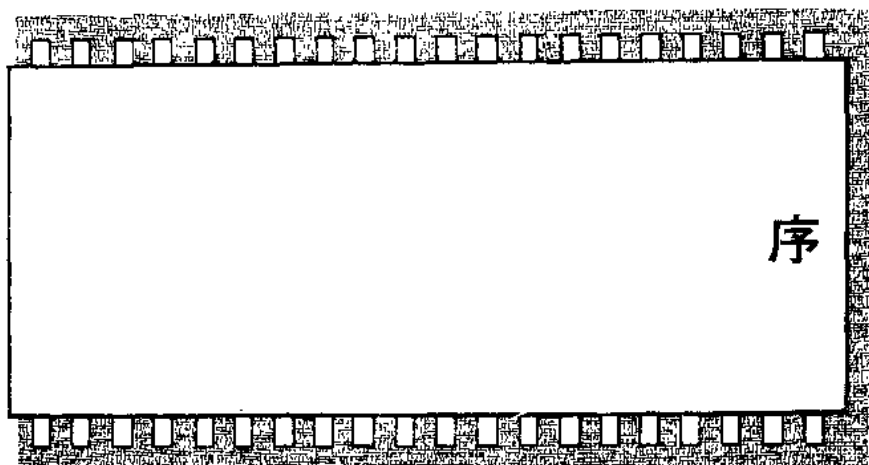
有時在討論不同微處理器系統之除錯及故障排除，這是須要的，因為我們必須知道硬體是否能依我們的設計實際去執行。一個檢查硬體的方法叫做“靜態激發測試”是應用為主要故障排除的技巧。我們另外也討論了一些簡單的故障排除技巧及工具，這些均能應用至大部份系統。

不同電路的 IC 資料可很容易地從製造廠商的資料書籍中找到。希望在電路中沒有地方須留待讀者去解決的。所有的電路及零件值均為正確，每個 IC 的接腳均有標名且每個電路均詳細說明。

本書中選出作為討論之各電路是經過計算可提供讀者瞭解如何去使用一個微處理器及讓初學者瞭解在系統中如何以執行有用的功能之方法去使用一個微處理器。在這之後只有創造想像力及設計者、專家或工程師們的機智應變去控制微處理器的使用方法。

未來的幾年我們將會見到微處理器許多新奇的使用方法，這些方法今人我們尚無法想像得到，讓我們隨時注意迎接新時代的來臨！

JAMES W. COFFRON



1970年吾即從事計算機（ Calculator ）之修護工作。是時計算機全由標準TTL IC組合，記憶工作藉延遲線或磁環完成，微處理器尚未問世，約於1974年初次見到4 bits微處理器應用於計算機中，未幾8 bits微處理器問市。近十年來，這方面進步之急速令每一位電子從業者感到既興奮又惶恐，而無法排拒微處理器所帶來的衝擊。

初學者欲進入微處理器領域，以從微處理器學習機著手較適當，如較早期的EDU-80、AIM-65及最近的小教授等。此等學習機可說是最小的完整微處理系統之一，有關此類系統之操作及軟體說明，書籍頗多，而對實際硬體的說明及設計大都簡化之，鮮有詳細說明系統硬體結構者。有鑒於此，特譯本書以與同好共享。

本書之特點在於詳述系統硬體結構、小型系統之製作及硬體除錯的方法，每一章節均極具可讀性，對於熟悉組合語言及小型系統操作者尤為適合。

編譯中有些說明：(1)文中盡量保持原意，唯為求瞭解起見亦有改寫者

。(2)專有名詞均加原文。(3)原著偶有之錯誤已更正。

本書乃譯者利用平日課餘時間完成，爲求及早送達讀者手中，難免倉促而有所疏漏，加之學識經驗淺薄，不妥之處，尙祈先進同好，不吝指正，毋任感激。

李逸文 謹識

民國七十二年元月

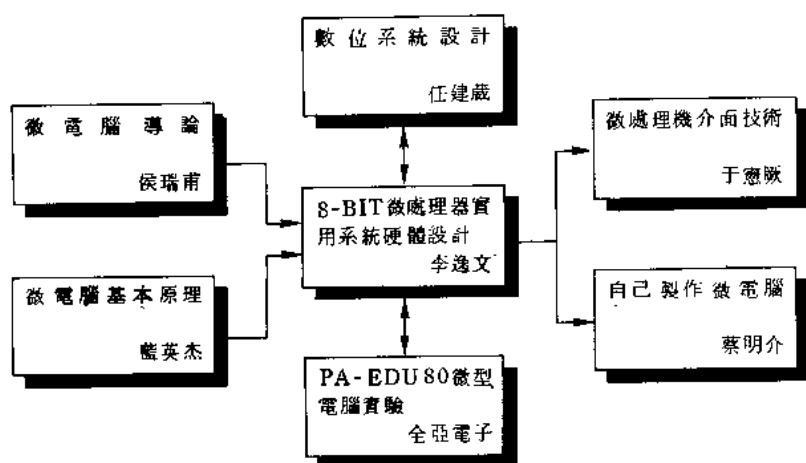
編輯部序

「系統編輯」是我們的編輯方針，我們所將提供給您的，絕不只是一本書，而是關於這門學問的所有知識，它們由淺入深，循序漸進。

現在，我們將這本「8-BIT 微處理器實用系統硬體設計」呈獻給您。本書譯自「practical hardware details for 8080, 8085, Z80 and 6800 microprocessor system」一書，書中詳述微處理器系統硬體結構，同時對整個系統如何操作的細節，都有深入討論，這是一般相關書籍所不能企及的。最後並以一個EPROM燒寫器作為一個硬體設計的實例，詳細研討設計一個微處理系統所須的步驟，對一位微處理器從業人員而言，從第一章至第十章，每章均具極高之可讀性，看完本書後相信必能讓讀者們對微處理系統有一完整的瞭解。

同時，為了使您能有系統且循序漸進研習微處理機方面的叢書，我們以流程圖方式，列出各有關圖書的閱讀順序，以減少您研習此門學問的摸索時間，並能對這門學問有完整的知識。若您在這方面有任何問題，歡迎來函連繫，我們將竭誠為您服務。

流程圖：



目 錄

第一章 三匯流排結構簡介.....	1
1-1 三匯流排系統結構.....	2
1-2 系統地址匯流排.....	3
1-3 系統資料匯流排.....	3
1-4 系統控制匯流排.....	4
1-5 使用三匯流排結構.....	5
1-6 資料寫入記憶體.....	5
1-7 自記憶體讀取資料.....	7
1-8 寫資料至輸出裝置.....	8
1-9 自輸入裝置讀取資料.....	10
1-10 內部暫存器之操作.....	11
1-11 三匯流排指令之執行.....	12
1-12 系統時序控制.....	12
1-13 摘 要.....	13

第二章 使用8080, 8085, Z80及6800去認識三匯流排結構..... 15

2-1 地址匯流排之說明.....	15
2-2 選擇正確的地址緩衝器.....	19
2-3 8080地址匯流排.....	20
2-4 使用地址緩衝器.....	21
2-5 Z80地址匯流排.....	24
2-6 6800地址匯流排.....	26
2-7 8085地址匯流排.....	28
2-8 系統資料匯流排.....	31
2-9 8080緩衝資料匯流排.....	33
2-10 Z80緩衝資料匯流排.....	36
2-11 6800緩衝資料匯流排.....	37
2-12 8085緩衝資料匯流排.....	38
2-13 系統控制匯流排.....	39
2-14 8080系統控制匯流排.....	39
2-15 8080狀態門鎖.....	40
2-16 Z80系統控制匯流排.....	42
2-17 8080控制匯流排.....	43
2-18 6800系統控制匯流排.....	44
2-19 記憶體分配.....	44
2-20 摘要.....	47

第三章 系統時脈之產生及系統記憶體至三匯流排間介面結構..... 53

3-1 8080系統時脈.....	53
3-2 8085系統時脈.....	56

3-3	Z 80 系統時脈	57
3-4	6800 系統時脈	59
3-5	系統時脈摘要	60
3-6	記憶體與三匯流排結構間之介面	61
3-7	系統 ROM	62
3-8	系統 RAM 界面	66
3-9	自系統 RAM 讀取資料	70
3-10	寫資料至系統 RAM	70
3-11	共用輸出入 RAM 界面	73
3-12	以微處理器作為系統控制器	76
3-13	8080 系統控制器	76
3-14	8080 之復置	76
3-15	8085 系統控制器	79
3-16	Z 80 系統控制器	80
3-17	Z 80 之復置	80
3-18	6800 系統控制器	81
3-19	6800 之復置	82
3-20	摘 要	84

第四章 輸出入裝置與三匯流排結構之界面 86

4-1	軟體鍵盤	86
4-2	硬體要求	88
4-3	橫向激發	91
4-4	鍵盤縱向輸出監督	93
4-5	鍵盤輸出入電路摘要	95
4-6	輸出顯示裝置	95
4-7	鍵盤軟體控制	97
4-8	以軟體產生橫向輸入	97

4-9 以軟體測試縱向輸入線.....	102
4-10 計算鍵值.....	105
4-11 以軟體去除鍵盤彈跳.....	108
4-12 起動程式.....	114
4-13 摘 要.....	115

第五章 使用靜態激發測試器作硬體除錯..... 129

5-1 靜態激發測試觀念.....	129
5-2 靜態激發測試器之硬體.....	131
5-3 地址線.....	132
5-4 控制信號.....	133
5-5 資料匯流排線.....	134
5-6 使用靜態激發測試器.....	141
5-7 選擇一個起始點作除錯.....	141
5-8 核對地址匯流排.....	142
5-9 核對控制匯流排.....	145
5-10 核對每一記憶體之晶片選擇與寫入致能信號.....	146
5-11 從輸出入裝置讀寫資料.....	148
5-12 使用 SST 檢查鍵盤電路之操作.....	149
5-13 摘 要.....	150

第六章 8080, 8085, 6800及Z80微處理器之中斷，等待 及直接存取記憶體操作..... 153

6-1 中斷之註譯.....	153
6-2 8080微處理器之中斷.....	155
6-3 中斷8085微處理器.....	166
6-4 中斷Z80微處理器.....	169
6-5 中斷6800微處理器.....	171

6-6	等待技巧之說明	173
6-7	以 8080、8085 及 Z80 微處理器產生一個等待狀態	174
6-8	產生一個 6800 微處理器之等待狀態	179
6-9	8080、Z80、8085 及 6800 微處理器之直接記憶體存取	181
6-10	8080 微處理器直接記憶體存取	182
6-11	8085 微處理器之直接記憶體存取	184
6-12	Z80 微處理器之直接記憶體存取	184
6-13	6800 微處理器之直接記憶體存取	185
6-14	摘要	185

第七章 規劃一個 EPROM 187

7-1	EPROM 概觀	187
7-2	清洗一個 EPROM	188
7-3	規劃一個 2708 EPROM	190
7-4	2708 之規劃脈波	193
7-5	摘要	195

第八章 PROM 規劃器硬體詳述 197

8-1	系統之整體觀	197
8-2	系統之特殊功能	198
8-3	硬體要求	199
8-4	鍵盤輸入及輸出裝置	201
8-5	顯示器硬體	203
8-6	系統僅讀記憶體	203
8-7	系統隨意讀取記憶體	203
8-8	規劃 2708 之界面	205
8-9	資料輸入及輸出硬體	206
8-10	規劃脈波硬體電路	208

8-11	$\overline{CS}/WE$ 電壓控制硬體	210
8-12	2708 EPROM 之電源供應	211
8-13	連接規劃插座至系統	211
8-14	以 6800 作為控制微處理器	213
8-15	硬體摘要	218
第九章	設計軟體以控制微處理器系統	219
9-1	起動	219
9-2	軟體概觀	224
9-3	鍵盤輸入軟體	225
9-4	主程式	233
9-5	設定地址功能之軟體	238
9-6	清除 RAM 功能之軟體	243
9-7	規劃功能之軟體	244
9-8	鑑定功能之軟體	248
9-9	複製功能之軟體	250
9-10	軟體摘要	252
第十章	系統硬體之除錯	265
10-1	靜態激發測試	265
10-2	8085 靜態激發測試器	267
10-3	系統硬體除錯說明	273
10-4	系統地址匯流排之除錯	275
10-5	系統控制匯流排之除錯	278
10-6	系統資料匯流排之除錯	280
10-7	檢查記憶體選擇解碼電路	283
10-8	檢查系統 ROM 介面	284
10-9	檢查系統 RAM 介面電路	287

10-10	鍵盤界面之除錯.....	291
10-11	顯示器介面之除錯.....	291
10-12	EPROM連接至系統之除錯.....	292
10-13	檢查規劃脈波之硬體.....	299
10-14	檢查晶片選擇寫入致能之硬體操作.....	300
10-15	本章摘要.....	303

1

三匯流排結構簡介 (INTRODUCTION TO 3-BUS ARCHITECTURE)

本章係討論一般微處理器 (microprocessor) 系統之結構，故對於初學者而言，本章所討論之有系統之概念是極有價值的。於瞭解一般微處理器系統結構後，我們再使用 8085、8080、Z80 及 6800 四種不同的微處理器來說明其實際的系統結構。

一般而言，當某種工藝技能之發展趨於成熟後，則該項特殊技能就會有些標準的方法以便我們設計、製造、測試及應用這些技能來製作成品，例如微處理器就是其中之一項目，雖然微處理器尚在發展的初期，各種產品及系統急速地成長，但它却已採取了許多標準化的反應來討論其結構、組織、資料處理的方式、邏輯電位之高低、錯誤之分析及輸出輸入界面之裝置。因為它們具有許多共同的特性，所以我們能在同一本書裏同時討論 8080、8085、Z80 及 6800 四種不同的裝置，在本章，我們以各微處理器共有性質來討論三匯流排結構。

要瞭解不同微處理器的實際電路，我們會利用一些專為某一微處理器所設計的 IC 以幫我們瞭解整個系統，但可能的話還是用通用的 IC 為佳