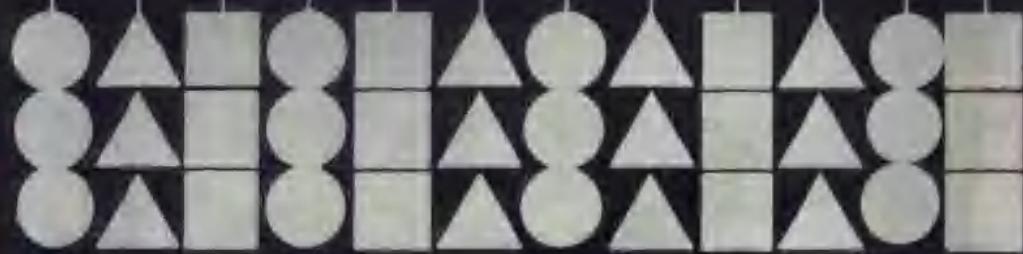
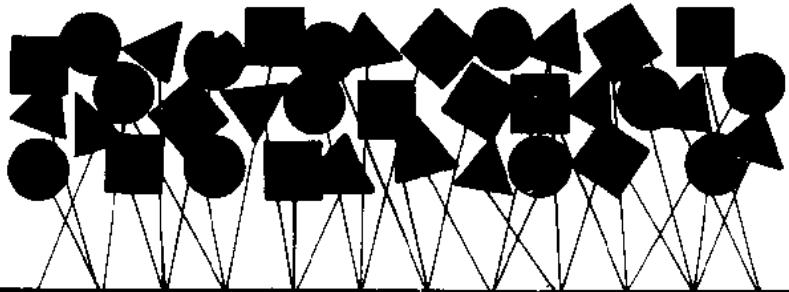


# 數位積體電子學（上）

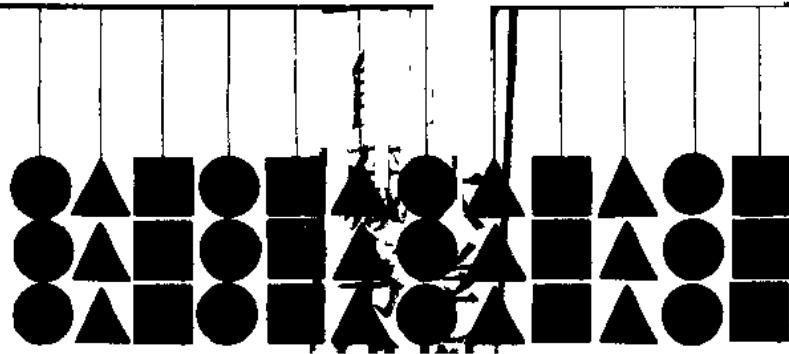
陳龍英 編著



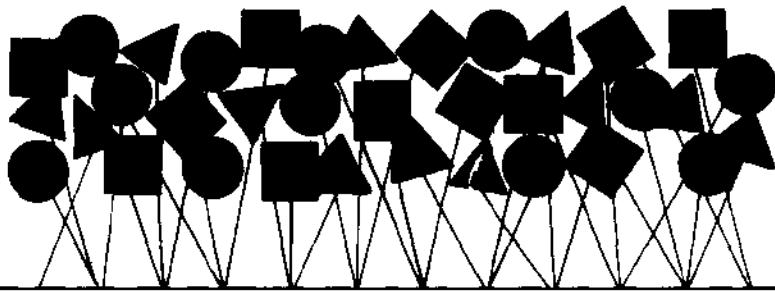
全華科技圖書公司印行



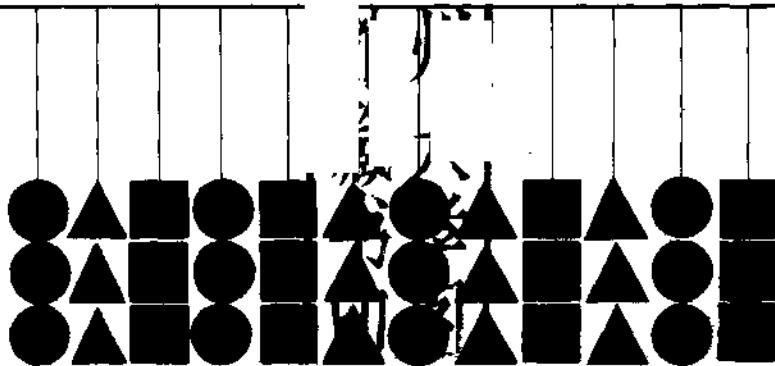
# 數位積體電子學（上）



全華科技圖書公司印行



# 數位積體電子學(下)



全華科技圖書公司印行



全華圖書 版權所有 翻印必究  
局版台業字第0223號 法律顧問：陳培豪律師

## 數位積體電子學(上)

陳龍英 編譯

出版者 全華科技圖書股份有限公司  
北市龍江路76巷20-2號  
電話：581-1300・541-5342  
581-1362・581-1347  
郵摺帳號：100836  
發行者 陳本源  
印刷者 佳怡彩色印刷廠  
定 價 新臺幣 150 元  
再 版 中華民國72年12月



全華圖書 版權所有 翻印必究  
局版台業字第0223號 法律顧問：陳培豪律師

## 數位積體電子學(下)

陳龍英 編譯

出版者 全華科技圖書股份有限公司  
北市龍江路76巷20-2號  
電話 581-1300 • 541-5342  
581-1362 • 581-1347  
郵局帳號 100836

發行者 陳本源  
印刷者 遠大彩色印刷廠  
定 價 新臺幣 150 元  
再 版 中華民國72年9月

# 原序

在 1965 年間 Mc Graw - Hill Book Company 出版了一本教科書 “ Pulse and Digital Circuits ”。作者 J. Millman 和 H. Taub 兩位先生在這本書內涵蓋了數位電子電路全部的領域，但是此書所用的基本元件是以真空管為主。因為當時半導元件及電路還只是在萌芽階段，作者在出書前夕，才臨時附加了以半導體元件為內容的最後一章。十年後，半導體元件終於在數位電路方面完全取代了真空管。兩位作者有感於此，於 1965 年再度出版了 “ Pulse Digital and Switching Waveforms ” 一書，以取代先前所出版者。在這冊書裏，作者加強了半導體的份量，而真空管電路僅偶而被提到。現在又經過了大約十個年頭，由於積體電路技術的進步，促成了本書的問世以延續，而非取代，上述 1965 年的版本。在這本書內我們以最新的題材，用最明白淺顯的方式，深入，完整的描述，分析了構成數位電路與系統的基本積體電路元件。因此我們不但希望在課堂上它是一本好書，而且希望對有志進修者能夠提供數位電路方面最新的資料。

本書內容曾為 City College of New York 電機系三、四年級採用為兩學期的教本，同時也用在兩個研究所的課程上。這些題材也被 Bell Laboratories 及位於 Lock Head 的 NASA 採用為內部研究人員兩期的進修課程，而且 George Washington University 亦採為短期在職進修的教本。

本書假設讀者業已有半導體裝置和電路的基礎。然而在第一章裏頭我們依然給讀者溫習了半導體在某些特殊狀況下的轉換模態（ Switching Mode ）的運作情形。因為半導體的電壓與電流間具有非常複雜的非線性

關係，因此對半導體電路做完全正確的分析，在數學上將極其複雜。很幸運的，在第 1 章內我們依然可以用許多較方便，較簡化的方法得到近似的結果。

第 2 章的第一部份首先提到的是運算放大器，此種線性放大器並非工作在我們所關心的轉換模態。但是在不少的例子中，運算放大器仍然是數位電路不可或缺的元件。況且由自然的延伸、發展，運算放大器構成的比較器（ Comparator ）在轉換裝置更佔有一席重要的地位，因此在第 2 章裏頭我們提到了運算放大器，更提到了比較器，並做詳細的討論。

第 3 章我們介紹了邏輯變數（ Logical Variables ），布林代數（ Boolean Algebra ）和各種邏輯閘所構成的電路的分析方法，同時我們也提出了卡諾圖（ Karnaugh Map ）的觀念和應用。在這一章裏頭我們假設讀者並不具備這些主題的知識，詳細的解釋了分析與設計邏輯電路的所有原理，以便做為了解此書的良好基礎。如果讀者對這些題材業有基礎，跳過此章直接進入第 4 章也未嘗不可。

第 4 章開始了邏輯閘電路構造的介紹。第一部我們所介紹的是電阻器—電晶體邏輯（ Resistor - Transistor Logic , RTL ），第二部份則介紹了新近發展成功的積體—注入邏輯（ Integrated - Injection Logic , IIL ）。我們有充分的理由去對 RTL 做詳細的介紹。第一，在目前使用中的 IC 邏輯依然有大量的 RTL 。第二，由 RTL 我們可以很自然引入邏輯閘電路的許多基本觀念和重要原理。第三，從 RTL 發展、改進，我們做出了具有相當多優點的 IIL 。第 5 章我們介紹了二極體—電晶體邏輯（ Diode - Transistor Logic , DTL ）和適用於高雜訊環境下的高臨限邏輯（ High-Threshold Logic , HTL ）。

第 6, 7 章我們分別討論的是電晶體—電晶體邏輯（ Transistor - Transistor Logic , TTL ）和射極耦合邏輯（ Emitter - Coupled Logic , ECL ）。目前 TTL 和 ECL 分別是應用的最廣泛的飽和與非飽和邏輯族。因此在這兩章裏頭我們非常深入的探討了這兩種邏輯的性質。對 ECL 而言，傳輸線上的信號傳輸特性是相當重要的。如果讀者並未具備

這一方面的知識，我們建議讀者認真的詳讀附錄 A。我們相信附錄 A 應該可以給讀者非常足夠的介紹。若是讀者對這方面有興趣，那麼 J. Millman 和 H. Taub 兩位先生所著的 “Pulse Digital and Switching Waveforms” 第 3 章可以給讀者更充實的資料，更詳細的討論。至於第 8 章我們所要介紹的是金屬一氧化半導體（MOS，Metal - Oxide Semiconductor）（簡稱金一氧一半）邏輯和互補一對稱（Complementary - Symmetry，CMOS）邏輯。

從第 4 章到第 8 章我們討論了各式各樣的邏輯閘，在第 9 章我們則開始考慮由這些閘所組合成的基本數位結構。在第 9 章我們以各種正反器（Flip - Flop）的詳細工作原理為討論的重點。除此之外，我們也討論了數個具有代表性的商用電路的電氣特性。我們花費了很大的篇幅以便讀者能深刻了解如何利用正反器解決同步系統的計時問題。第 10 章我們討論的是記錄器和計時器。本章講述了各種同步與紋波計時器的設計方法，以及如何利用記錄器去產生假隨機（Pseudorandom），同時也提到了各種序列產生器。

第 11 章我們介紹了算術邏輯運算電路。本章著重於加法和減法的運算，因為通常乘法和除法可以由加、減的運算求得。它的方法如下，首先對欲運算兩數取對數，經過加、減處理，再取反對數則所求即得。事實上減法的運算也是由加法而來，因此我們詳細的討論了！—互補數和 2—互補數的記號，以及負數目的表示法。我們也提到了微處理機（Microprocessor）的主要部份 ALU 的運算情形——加法方面飽和邏輯在溢位偵測的應用。第 12 章我們介紹了半導體記憶單元。在此我們不討論磁心記憶，因為在半導體系統內磁心記憶在可見的將來將為半導體記憶所取代。本章提到了序列記憶，靜態與動態 RAM 和 ROM，而組成這些記憶單元的基本元件，諸如場效電晶體，CCD，雙極接面電晶體也都給了詳細的描述。

第 13，14 章我們考慮了數位與類比信號的介面連接問題。第 13 章提到了類比閘，類比多工器，抽樣保持電路，積分與傾斜電路等。第 14

章討論了數位到類比轉換系統和類比到數位系統。在此所討論的各種類比到數位系統都是目前被廣泛使用中具有代表性的系統。最後在第 15 章討論了計時電路的單穩態和非穩態體積等效電路。

在本書內所提的各種電路都是在數位電路方面最典型的例子，而且我們也提供 400 多個習題，這些習題包含了最通常的練習到需要技巧性的設計問題。出版者正提供有教師用習題解答，以及學生用答案目錄。作者也非常高興能為有需要實驗者提供 CCNY 新近關於本書所使用的實驗器材。

我們感謝同事們以及同學們給我們的鼓勵。尤其要感謝 T. Apelewicz 先生為我們準備了習題解答，J. Garodnick 博士為本書提供校對以及諸多的批評和建議，還有 Edward Tynan 先生，Ronald Schilling 博士慷慨允諾本書引用 Motorola 公司所出版的技術性報告。最後我們要對 Joy Rubin 太太給原稿辛苦的打字表示由衷感激。

HERBERT TAUB

DONALD SCHILLING

## 譯 者 序

譯者數年來擔任有關電子學方面的課程，鑑於電子科技的進展日新月異，教學取材必需時予更新配合，深感要選擇一本合適的教科書，並非易事。自從 J. Millman 及 C. C. Halkias 合著的“ Integrated Electronics ”於 1972 年出版之後，立即廣被採用，深受歡迎。但是，對於脈衝與數位電路方面，在 J. Millman 及 H. Taub 於 1965 年推出“ Pulse, Digital, and Switching Waveforms ”以取代原於 1956 年所著的“ Pulse and Digital Circuits ”之後，即未見有更新或更合適的版本問世。近年來，由於積體電路製做技術的進步，促成了數位電子的蓬勃發展，因此，一本收集了最新題材，以深入淺出的方式，對數位積體電子學加以完整的介紹的書，不論做為教科書，或是自修之用，實在是極為迫切需要的。

直到最近一、兩年，一般在學校講授的有關“數位”方面的課程，大體上仍僅止於介紹各種邏輯閘，有些課則以邏輯設計為主，而在講授邏輯設計時，又常將有關的電子裝置及電路等硬體部份略而不提。因此，對於欲從事電子工程的人員而言，這樣的課程安排是不夠的。

譯者於今 (66) 年春，在國立交通大學工學院，為三年級學生開了一門數位積體電子學的課程，修讀者極多，包括了三、四年級學生，甚至電子研究所的研究生，可見這門課程所受的重視。開課初期，曾為無適當的教科書所苦，直到四月初本書的英文版出書之後，始獲解決。

本書原作者 H. Taub 及 D. Schilling 兩位教授，著書極多，且廣被採用為教科書。本書因係今年剛出版，許多極新的材料均被納入，例如積注邏輯 ( IIL ) 以及用於半導體記憶器的電荷耦合元件 ( CCD )，即被以

極為明白淺顯的方式，加以分析與描述。本書取材新穎、實用且完整，說理深入淺出，不但可做為一本好的教科書，也極適合自修之用。

譯者於今年暑假在台灣省高工電子科教師暑期研習會，以及經濟部北區專業人員研究中心電子儀器研究班所擔任的課程，均以本書為教材，效果極佳。今年秋，國立台灣工農技術學院電子工程技術系的高級電子電路課程，部份教材亦採自本書。

為了使本書的翻譯工作能順利進行，同時為了爭取時效以保持本書之新穎性，譯者於今年暑假組成了一個翻譯本書的工作小組。除譯者本人外，成員都是國立交通大學電子研究所二年級的研究生，以及電子工程系四年級的學生。他們上學期剛修過譯者所開的數位積體電子學課程，正是記憶猶新，且文筆通暢（均經甄選），具有工作熱誠，是協助翻譯的理想人選。他們犧牲了暑假，冒着大熱天揮汗工作，才能使本書得以順利譯畢。他們是林永華（第一章），廖慶安（第二、九、十章），林豐裕（第三、十三章），王進德（第四、五、八章及原序），林志仁（第六、七章），羅榮文（第十一章），鄭有岩（第十二章），劉文日（第十四章一至四節，十五章），楊建林（第十四章五至二十節），及何重義（第十四章二十一、二十二節，附錄）。

本書翻譯名詞，以教育部公布者為依據。如未見於公布者，則儘可能參照目前一般所採用之譯名，每章第一次出現之專有名詞，均附有原文於其後，以便於讀者研讀。

陳 龍 英  
66年9月於新竹

# 目 錄

<b>第一章 電子原件</b>	<b>1</b>
1.1 理想的半導體二極體	1
1.2 二極體隨溫度變化的特性	5
1.3 二極體過渡電容	6
1.4 稽納二極體	9
1.5 積體電路中的二極體	7
1.6 電晶體當作開關使用	10
1.7 電晶體特性的解析式子	12
1.8 截止時的電晶體	16
1.9 飽和狀態時的電晶體開關	18
1.10 依伯一莫耳方程式應用於飽和狀態	20
1.11 場效應電晶體	27
1.12 金一氫一半導體場效應電晶體	33
1.13 MOS開關	37
1.14 MOSFET 開關的輸入—輸出特性	39
1.15 互補對稱MOSFET	40
1.16 輸入防護	44
1.17 二極管的開關速率	45
1.18 儲存時間及過渡時間	47
1.19 肖特基二極體	48

1.20 雙極電晶體的開關速率.....	49
1.21 FET 元件的開關速率 .....	53
1.22 上升及下降時間和延遲.....	54
參考資料 .....	56
習 題.....	56
<b>第二章 運算放大器與比較器 .....</b>	<b>63</b>
2.1 運算放大器.....	63
2.2 虛接地.....	64
2.3 運 算.....	65
2.4 輸出阻抗.....	68
2.5 運算放大器之電子學.....	69
2.6 整體放大器.....	72
2.7 利用一個運算放大器之非反相放大.....	72
2.8 非反相放大器之阻抗.....	73
2.9 實用之討論.....	75
2.10 補 償.....	75
2.11 共模斥拒比.....	76
2.12 運算放大器之特性.....	77
2.13 比較器.....	79
2.14 積體電路比較器.....	80
2.15 積體電路比較器之計算.....	81
2.16 比較器之特性.....	87
2.17 史密特觸發電路.....	88
2.18 史密特觸發器之例子.....	92
參考資料 .....	94
習 題.....	95

## 第三章 邏輯線路 ..... 101

3.1 引言 .....	101
3.2 單一二值變數的函數 .....	102
3.3 兩個二值變數的函數 .....	103
3.4 OR函數 .....	105
3.5 NAND運算及 NOR運算 .....	106
3.6 互斥或運算 .....	109
3.7 其他的變數 .....	111
3.8 邏輯變數 .....	111
3.9 0, 1之符號 .....	114
3.10 必要及充分的運算 .....	115
3.11 布林代數的定理 .....	117
3.12 例題 .....	121
3.13 二進位數系統 .....	123
3.14 格式反射二進碼 .....	125
3.15 邏輯函數的標準形式—乘積和 .....	127
3.16 標準形式—和項之積 .....	130
3.17 邏輯函數最小項及最大項之證明 .....	132
3.18 邏輯函數的卡諾圖形表示法 .....	134
3.19 兩個,三個,四個變數的卡諾圖表示法 .....	137
3.20 用卡諾圖來化簡邏輯式子 .....	139
3.21 K圖上更多項的合併 .....	142
3.22 五個及六個變數的卡諾圖 .....	144
3.23 K圖之用法 .....	146
3.24 函數不表成最小項時之圖示法 .....	151
3.25 用NAND或NOR閘之合成 .....	153
3.26 未完全述明的函數 .....	155

習題	157
<b>第四章 電阻器—電晶體邏輯 (RTL) 和積體 —注入邏輯 (IIL)</b>	163
4.1 電阻器—電晶體邏輯	163
4.2 直接一耦合電晶體邏輯 (DCTL) 閘	164
4.3 DCTL 閘的電流貪取	168
4.4 電阻器—電晶體邏輯 (RTL)	168
4.5 扇出	171
4.6 串接 RTL 閘的輸入—輸出電壓特性	177
4.7 RTL 緩衝器	182
4.8 RTL 的互斥—或閘	186
4.9 廠商規格	187
4.10 並聯 RTL 閘	189
4.11 工作電壓規格	192
4.12 傳播延遲時間	193
4.13 積體—注入邏輯	196
4.14 IIL 的實際規劃	201
4.15 IIL 解磁器	205
4.16 電流和電壓埠位	206
參考資料	207
習題	207
<b>第五章 二極體—電晶體邏輯</b>	213
5.1 二極體—電晶體 (DTL) 閘	213
5.2 扇出	217
5.3 積體電路 DTL 閘	219
5.4 輸入—輸出特性	222
5.5 DTL 閘的廠商規格	225

5.6	線邏輯—AND 接線 .....	228
5.7	高臨限邏輯 ( HTL ) .....	231
5.8	HTL 閘的輸入—輸出特性 .....	232
5.9	廠商規格 .....	234
	參考資料 .....	235
	習 題 .....	235

## **第六章 電晶體—電晶體邏輯.....241**

6.1	電晶體電晶體邏輯.....	241
6.2	TTL 和 DTL 的比較.....	243
6.3	輸入電晶體.....	243
6.4	主動牽起.....	245
6.5	輸入輸出特性曲線——在忽略輸入電晶體的情形下.....	247
6.6	輸入電晶體的輸入輸出特性曲線.....	254
6.7	多射極電晶體.....	257
6.8	TTL 閘輸入電晶體的電壓電流特性曲線 .....	258
6.9	TTL 閘的輸出特性曲線 .....	260
6.10	廠商的數據或規格 .....	263
6.11	供應電壓所流出的電流 .....	267
6.12	TTL 閘的類型 .....	268
6.13	肖特基 TTL 閘 .....	273
6.14	TTL 閘的其他邏輯 .....	274
	參考資料 .....	275
	習 題 .....	275

## **第七章 射極耦合邏輯.....281**

7.1	引 言 .....	281
7.2	ECL 閘 .....	282

7.3 ECL 電晶體的電壓 .....	283
7.4 轉換特性曲線：OR 端之輸出 .....	284
7.5 NOR 端的輸出 .....	288
7.6 廠商的規格——轉換特性曲線 .....	289
7.7 扇 出 .....	290
7.8 工作的速度 .....	292
7.9 偏壓的溫度補償 .....	294
7.10 ECL 閘的邏輯轉用 .....	297
7.11 負供應電壓 .....	297
7.12 電位轉移 .....	300
7.13 ECL 閘的連接 .....	302
參考資料 .....	309
習 題 .....	310

## 第八章 金屬—氧化—半導體閘.....315

8.1 解析MOSFETS 的方程式 .....	315
8.2 溫度效應 .....	318
8.3 MOS 反相器 .....	319
8.4 CMOS 反相器 .....	321
8.5 CMOS 反相器轉移特性的計算 .....	321
8.6 MOS 閘 .....	324
8.7 MOS 閘的上升時間 .....	326
8.8 下降時間 .....	328
8.9 CMOS 閘 .....	330
8.10 CMOS 閘的上升和下降時間 .....	331
8.11 廠商規格 .....	332
8.12 BJT 閘和CMOS 閘之間的介面連接 .....	334
參考資料 .....	337