

全国高职高专规划教材

数字电路与 逻辑设计

Logic Design
of Digital Circuits

杨爱琴 主 编
余根墀 高志宏 副主编

 科学出版社
www.sciencep.com

全国
高职
高专
规划
教材

全国高职高专规划教材

数字电路与逻辑设计

杨爱琴 主编
余根墀 高志宏 副主编

科学出版社

北京

内 容 简 介

本书共 8 章, 内容包括数字电路基础、组合逻辑电路、常用组合逻辑模块及其应用、时序逻辑电路、常用时序逻辑模块及其应用、脉冲产生电路及集成定时器、集成数/模和模/数转换器及其应用、可编程逻辑电路简介等。

本书按照高职高专培养应用性、实用性人才的要求, 省略了集成电路的内部组成、结构和工作原理, 重点介绍集成电路的外部特性、参数及其应用, 叙述简明扼要, 通俗易懂, 可作为高职高专计算机类、信息类、电子类和自动化类专业的教材, 也可供有关工程技术人员参考使用。

图书在版编目 (CIP) 数据

数字电路与逻辑设计 / 杨爱琴主编. —北京: 科学出版社, 2003
(全国高职高专规划教材)
ISBN 7-03-012227-5

I. 数 II. 杨... III. 数字电路—逻辑设计—高等学校: 技术学校—教材
IV. TN79

中国版本图书馆 CIP 数据核字 (2003) 第 084096 号

策划编辑: 李振格 / 责任编辑: 熊盛新

责任印制: 吕春珉 / 封面制作: 东方人华平面设计部

科学出版社 出版

北京东黄城根北街16号

邮政编码:100717

<http://www.sciencep.com>

双青印刷厂 印刷

科学出版社发行 各地新华书店经销

*

2003年9月第一版 开本: 787×1092 1/16

2003年9月第一次印刷 印张: 13

印数: 1—5 000 字数: 292 000

定价: 18.00 元

(如有印装质量问题, 我社负责调换〈路通〉)

全国高职高专规划教材编委会名单

主任 俞瑞钊

副主任 陈庆章 蒋联海 周必水 刘加海

委员 (以姓氏笔画为序)

王雷 王筱慧 方 程 方锦明 卢菊洪 代绍庆

吕何新 朱 炜 刘向荣 江爱民 江锦祥 孙光弟

李天真 李永平 李良财 李明钧 李益明 余根墀

汪志达 沈凤池 沈安衢 张 元 张学辉 张锦祥

张德发 陈月波 陈晓燕 邵应珍 范剑波 欧阳江林

周国民 周建阳 赵小明 胡海影 秦学礼 徐文杰

凌 彦 曹哲新 戚海燕 龚祥国 章剑林 蒋黎红

董方武 鲁俊生 谢 川 谢晓飞 楼 丰 楼程伟

鞠洪尧

秘书长 熊盛新

本书编写人员名单

主 编 杨爱琴

副 主 编 余根墀 高志宏

编写人员 杨爱琴 余根墀 高志宏 陈 勇 吕 乐 白 杨

前 言

数字电路与逻辑设计是计算机类、信息类、电子类和自动化类专业学生的一门主要专业基础课。本书根据教学基本内容和基本要求，在总结高职高专教学经验与教改实践的基础上，按理论够用、应用为主的思路，大量删减了集成电路的内部结构、电路组成以及与电子技术发展不相适应的内容，压缩了小规模集成电路的内容，加强了中大规模集成电路的内容，努力增强应用性和实用性，培养学生的逻辑思维能力、设计能力和实际动手能力。

本书共分 8 章。第 1 章讲述了数字电路基础；第 2 章讲述了组合逻辑电路；第 3 章讲述了常用组合逻辑模块及其应用；第 4 章讲述了时序逻辑电路；第 5 章讲述了常用时序逻辑模块及其应用；第 6 章讲述了脉冲产生电路及集成定时器；第 7 章讲述了集成数/模和模/数转换器及其应用；第 8 章介绍了可编程逻辑电路。

本书由杨爱琴主编，6 人参编。按编写内容多少及工作量大小排序，参编者及编写内容如下：

杨爱琴编写第 6 章、第 7 章，并负责全书统稿和定稿；余根墀编写第 5 章、第 8 章；高志宏编写第 3 章；陈勇编写第 4 章；吕乐编写第 2 章；白杨编写第 1 章。

本书在编写过程中，得到了温州大学信息科学与工程学院领导和老师的大力支持，在此一并致谢。

由于编者水平有限，书中难免有不少错误和不妥之处，恳请读者批评指正。

编 者

2003 年 8 月

目 录

第 1 章 数字电路基础.....	1
1.1 数字电子技术概述.....	1
1.1.1 数字电子技术的基本概念.....	1
1.1.2 数字集成电路的发展趋势.....	1
1.2 数制与编码.....	2
1.2.1 计数体制.....	2
1.2.2 数制转换.....	3
1.2.3 常用编码.....	5
1.3 逻辑代数运算.....	6
1.3.1 逻辑代数的基本运算.....	6
1.3.2 逻辑代数的基本公式和运算规则.....	8
1.3.3 复合逻辑运算与常用逻辑门.....	10
1.3.4 正逻辑与负逻辑.....	13
1.4 逻辑函数的描述.....	13
1.4.1 真值表描述.....	13
1.4.2 代数表达式描述.....	14
1.4.3 卡诺图描述.....	15
1.5 逻辑函数的化简.....	16
1.5.1 公式化简法.....	16
1.5.2 卡诺图化简法.....	16
1.5.3 带无关项的逻辑函数化简.....	19
习题.....	20
第 2 章 组合逻辑电路.....	22
2.1 集成逻辑门.....	22
2.1.1 TTL 逻辑门.....	23
2.1.2 CMOS 逻辑门.....	27
2.2 集成逻辑门电路的使用.....	29
2.2.1 集成逻辑门系列简介.....	29
2.2.2 TTL 逻辑门使用中应注意的问题.....	33
2.2.3 CMOS 逻辑门使用中应注意的问题.....	34
2.2.4 数字集成电路的接口及电平转换.....	36
2.3 组合逻辑电路的分析.....	37

2.3.1	组合逻辑电路的分析步骤	38
2.3.2	组合逻辑电路分析实例	38
2.4	组合逻辑电路的设计	40
2.4.1	组合逻辑电路的设计步骤	40
2.4.2	组合逻辑电路的设计实例	41
2.5	组合逻辑电路中的竞争与冒险现象	46
2.5.1	组合逻辑电路中的竞争与冒险现象的判断与识别	46
2.5.2	组合逻辑电路中的竞争与冒险现象的消除	49
	习题	51
第3章	常用组合逻辑模块及其应用	53
3.1	加法器	53
3.1.1	半加器和全加器原理	53
3.1.2	加法器典型模块及其应用	55
3.2	数据比较器	56
3.2.1	数据比较器工作原理	56
3.2.2	数据比较器典型模块	57
3.2.3	数据比较器的应用	58
3.3	编码器与译码器	60
3.3.1	编码器原理	60
3.3.2	变量译码器原理	61
3.3.3	码制变换译码器原理	62
3.3.4	显示译码器原理	63
3.3.5	编码器与译码器典型模块	64
3.3.6	编码器与译码器的应用	68
3.4	数据选择器和数据分配器	71
3.4.1	数据选择器	71
3.4.2	数据选择器典型模块	72
3.4.3	数据选择器的应用	74
3.4.4	数据分配器模块及其应用	77
3.5	奇偶检测电路	78
3.5.1	奇偶检测原理	78
3.5.2	奇偶检测电路及应用	79
3.6	用中规模集成电路实现组合电路的设计	81
	习题	86
第4章	时序逻辑电路	89
4.1	时序逻辑电路基础	89
4.1.1	时序逻辑电路一般模型	89
4.1.2	时序逻辑电路的表示方法	90

4.1.3 时序逻辑电路一般分类	90
4.2 触发器	91
4.2.1 概述	91
4.2.2 基本 RS 触发器	92
4.2.3 同步 RS 触发器	94
4.2.4 集成触发器 (D 触发器、JK 触发器、T 触发器)	96
4.2.5 集成触发器系列简介及使用说明	102
4.3 同步时序逻辑电路的分析	105
4.3.1 同步时序逻辑电路的分析步骤	105
4.3.2 同步时序逻辑电路的分析实例	106
4.4 同步时序逻辑电路的设计	110
4.4.1 同步时序逻辑电路的设计步骤	110
4.4.2 同步时序逻辑电路的设计实例	111
4.5 异步时序逻辑电路	115
习题	116
第 5 章 常用时序逻辑模块及其应用	120
5.1 计数器	120
5.1.1 二进制计数器和十进制计数器	121
5.1.2 典型计数器模块	128
5.1.3 用计数器模块构成任意 N 进制计数器	130
5.1.4 计数器模块的应用	135
5.2 寄存器	137
5.2.1 基本寄存器	137
5.2.2 移位寄存器	139
5.2.3 寄存器集成模块的应用	141
习题	144
第 6 章 脉冲产生电路及集成定时器	148
6.1 多谐振荡器	148
6.1.1 TTL 门电路构成的多谐振荡器	148
6.1.2 CMOS 门电路构成的多谐振荡器	152
6.2 单稳态触发电路	153
6.2.1 门电路和 D 触发器构成的单稳态电路	153
6.2.2 集成化的单稳态电路	155
6.3 施密特触发电路	156
6.3.1 运算放大器构成的施密特触发电路	156
6.3.2 集成化的施密特触发器及应用	157
6.4 集成 555 定时器及其应用	159
6.4.1 7555 集成定时器的工作原理	159

6.4.2	7555 集成定时器的典型应用	160
	习题	162
第 7 章	数/模转换器与模/数转换器	166
7.1	数/模转换	167
7.1.1	D/A 转换的基本原理	167
7.1.2	D/A 转换器的主要性能参数	169
7.1.3	典型的集成 D/A 转换器及应用	170
7.2	模/数转换	172
7.2.1	A/D 转换的基本原理	172
7.2.2	A/D 转换的常用技术	174
7.2.3	A/D 转换器的技术指标	177
7.2.4	常用集成 A/D 转换器及其应用	178
	习题	182
第 8 章	可编程逻辑器件简介	184
8.1	可编程逻辑器件概述	184
8.1.1	PLD 器件的结构特点和分类	184
8.1.2	PLD 器件电路的表示方法	185
8.2	存储器	186
8.2.1	只读存储器 ROM	186
8.2.2	随机读/写存储器 RAM	190
8.3	可编程逻辑器件	192
8.3.1	PLA 器件	192
8.3.2	PAL 器件	193
8.3.3	FPGA 器件	194
	习题	196
	主要参考文献	197

第 1 章 数字电路基础

本章提要

本章主要介绍数字电子技术的基本概念以及国内外数字集成电路的发展趋势、数字与编码以及逻辑代数的运算规则、公式和逻辑函数的描述方法以及逻辑函数化简等。

本章难点

- 逻辑代数的运算规则。
- 逻辑函数的卡诺图描述方法。
- 逻辑函数的化简。

1.1 数字电子技术概述

1.1.1 数字电子技术的基本概念

数字电子技术与模拟电子技术共同组成了电子技术学科的专业基础。两者的区别主要是所处理信号的不同。模拟电子技术处理的是模拟信号，数字电子技术处理的是数字信号。

模拟信号是指在时间、数值上都是连续变化的信号，如温度、速度、压力等信号。传输和处理模拟信号的电路称为模拟电路。

数字信号也称为逻辑信号或离散信号，是指在时间和数值上都是不连续的（离散的）信号，如电子表的秒信号等。对数字信号进行传输和处理的电路称为数字电路。

数字电路按结构不同，可分为分立元件电路和集成电路；按所完成的逻辑功能的不同可分为组合逻辑电路和时序逻辑电路；按所用器件的制作工艺不同，可分为双极型（TTL 型）和单极型（MOS 型）。

1.1.2 数字集成电路的发展趋势

数字电路的发展主要经历了从电子管、半导体分立元件到集成电路等几个重要的阶段。同时数字电路的发展与计算机微处理器的发展有着密不可分的关系。与计算机微处理器一样，数字集成电路也历经了 20 世纪 70 年代分立元件集成时代（集成度为数千晶体管）、20 世纪 80 年代功能电路及模块集成时代（集成度达到数十万晶体管）、20 世纪 90 年代进入以片上系统 SOC（System-On-Chip）为代表的包括软件、硬件许多功能全部集成在一个芯片内的系统芯片时代（单片集成度达数百万晶体管以上）。

在国际上，集成电路的发展十分迅速，集成电路的技术进步也日新月异。目前，世界上集成电路大生产的主流技术正从 $2.032 \times 10^3 \mu\text{m}$ 、 $0.25 \mu\text{m}$ 向 $3.048 \times 10^3 \mu\text{m}$ 、 $0.18 \mu\text{m}$ 过渡。据预测，集成电路的技术进步还将继续遵循摩尔定律：即每 18 个月集成度

提高一倍，而成本降低一半。系统集成芯片技术、微电子机械技术、真空微电子技术、神经网络芯片和生物芯片技术等都有可能成为新的技术发展领域。

在我国，集成电路发展始于 20 世纪 60 年代，经过 40 多年，目前已经发展到了一定的水平，但与欧美等发达国家相比，还有很大差距。另一方面，世界前三大集成电路代加工公司却都在亚洲（我国台湾的 TSMC 和 UNC，新加坡的 CSM），美国等发达国家的公司都使用这些代加工公司的产品，成本却并不高。面对今后的发展，我国内地应把主要精力集中在集成电路的设计方面，生产加工就由这些代加工的公司来完成，这样可以取长补短，快速发展我国的集成电路产业。

1.2 数制与编码

1.2.1 计数体制

人们在日常生活中随时用到数字，我们平时习惯上使用的是十进制数，但在数字系统中特别是计算机中，多采用二进制、十六进制，有时也采用八进制的计数方式。本节主要介绍几种常用的计数体制。在每一种计数体制中，任何一个数都是由整数和小数两部分组成的。

1. 十进制数

十进制数 (Decimal) 特点如下：

- ① 由 10 个不同的数码 0、1、2、…、9 和一个小数点组成。
- ② 采用“逢十进一、借一当十”的运算规则。

例如：十进制数 213.71，小数点左边第 1 位为个位，代表实际数值为 3；小数点左边第二位的 1 代表十位，它的数值为 $1 \times 10^1 = 10$ ；小数点左边第三位的 2 代表百位，它的数值为 $2 \times 10^2 = 200$ ；小数点右边的第一位 7 代表十分位，它的数值为 $7 \times 10^{-1} = 0.7$ ；小数点右边第二位代表百分位，它的数值为 $1 \times 10^{-2} = 0.01$ 。这里 10^2 、 10^1 、 10^0 、 10^{-1} 、 10^{-2} 称为权或位权，10 为其计数基数，即：

$$(213.71)_{10} = 2 \times 10^2 + 1 \times 10^1 + 3 \times 10^0 + 7 \times 10^{-1} + 1 \times 10^{-2}$$

在实际的数字电路中采用十进制十分不便，因为十进制有十个数码，要想严格的区分开必须有十个不同的电路状态与之相对应，这在技术上实现起来比较困难。因此在实际的数字电路中一般是不直接采用十进制的。

2. 二进制

二进制 (Binary) 特点如下：

- ① 由两个不同的数码 0、1 和一个小数点组成。
- ② 采用“逢二进一、借一当二”的运算规则。

$$\begin{aligned} \text{例如：} (101.01)_2 &= 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} \\ &= (5.25)_{10} \end{aligned}$$

其中 2^2 、 2^1 、 2^0 、 2^{-1} 、 2^{-2} 为权，2 为其计数基数。

尽管一个数用二进制表示要比用十进制表示位数多得多，但因二进制数只有 0、1

两个数码，适合数字电路状态的表示，实现起来比较容易。

另外为了表示和书写方便，数字电路中还经常采用八进制和十六进制。

3. 八进制

八进制 (Octal) 特点如下：

- ① 由 8 个不同的数码 0、1、2、3、4、5、6、7 和一个小数点组成。
- ② 采用“逢八进一、借一当八”的运算规则。

八进制的计数基数为 8，每位的权是 8 的幂次方。

例如： $(107.4)_8 = 1 \times 8^2 + 0 \times 8^1 + 7 \times 8^0 + 4 \times 8^{-1} = (71.5)_{10}$

4. 十六进制

十六进制 (Hexadecimal) 特点如下：

① 由 16 个不同的数码 0、1、2、…、9、A、B、C、D、E、F 和一个小数点组成，其中 A~F 分别代表十进制数的 10~15。

- ② 采用“逢十六进一、借一当十六”的运算规则。

例如： $(BA3.C)_{16} = B \times 16^2 + A \times 16^1 + 3 \times 16^0 + C \times 16^{-1}$
 $= 11 \times 16^2 + 10 \times 16^1 + 3 \times 16^0 + 12 \times 16^{-1}$
 $= 2816 + 160 + 3 + 0.75$
 $= (2979.75)_{10}$

1.2.2 数制转换

虽然十进制数符合人们的计数习惯且表示数字的位数较少，但二进制适合计算机和数字系统表示和处理信号。因此在实际工作中，经常会遇到各种计数体制之间的转换问题。

1. 二进制与十进制之间的转换

(1) 二进制转换为十进制

二进制转换为十进制时只要写出二进制的按权展开式，然后将各项数值按十进制相加，就可得到等值的十进制数。

例 1.1 将二进制数 $(1011.01)_2$ 转换为十进制数

解： $(1011.01)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$
 $= 8 + 2 + 1 + 0.25$
 $= (11.25)_{10}$

(2) 十进制转换为二进制

十进制转换为二进制分为整数部分转换和小数部分转换，转换后再合并。

例如：将十进制数 $(47.325)_{10}$ 转换成二进制数。

- ① 小数部分转换——乘 2 取整法。

基本思路：将小数部分不断的乘 2 取整数，直到达到一定的精确度。

将十进制的小数转换为二进制的小数可表示如下：

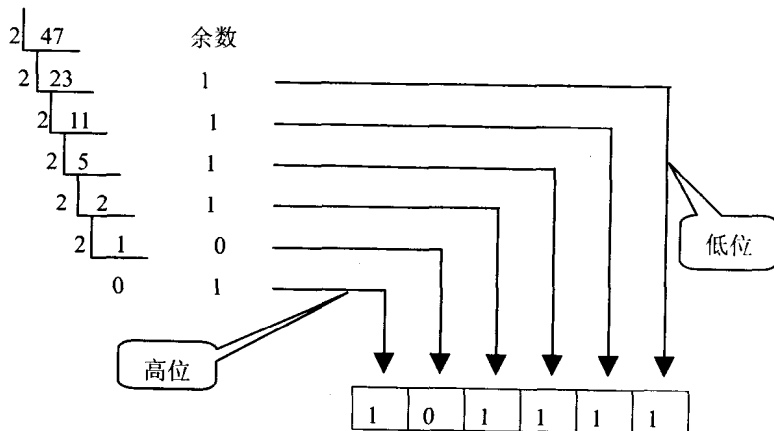
	整数	高位
$0.325 \times 2 = 0.65$	0	
$0.65 \times 2 = 1.30$	1	↓
$0.3 \times 2 = 0.6$	0	↓
$0.6 \times 2 = 1.2$	1	↓
		低位

可见小数部分乘 2 取整的过程不一定使最后的乘积为 0，这时可以按一定的精度要求求近似值。本题中精确到小数点后四位，则 $(0.325)_{10} = (0.0101)_2$

② 整数部分转换——除 2 取余法。

基本思路：将整数部分不断的除 2 取余数，直到商为 0。

将十进制整数转换为二进制整数可表示如下：



则： $(47)_{10} = (101111)_2$

最后结果为： $(47.325)_{10} = (101111.0101)_2$

2. 二进制与十六进制之间的转换

由表 1.1 可以看出，1 位十六进制数的 16 个数码和 4 位二进制数的 16 种不同的组合一一对应，即二进制与十六进制有如下简单的对应关系：

二进制	0000	0001	0010	1111
十六进制	0	1	2	F

表 1.1 几种进制的对应关系

十进制数	二进制数	十六进制数
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7

续表

十进制数	二进制数	十六进制数
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

二进制转换成十六进制数的方法是从小数点开始，分别向左、向右将二进制数按每四位一组分组（不足四位的补0），然后写出每一组等值的十六进制数。

例 1.2 将 $(11001.110101)_2$ 转换为十六进制数。

解：

$$0001=0\times 2^3+0\times 2^2+0\times 2^1+1\times 2^0=1$$

$$1001=1\times 2^3+0\times 2^2+0\times 2^1+1\times 2^0=9$$

$$1101=1\times 2^3+1\times 2^2+0\times 2^1+1\times 2^0=D$$

$$0100=0\times 2^3+1\times 2^2+0\times 2^1+0\times 2^0=4$$

$$\text{即, } (11001.110101)_2=(19.D4)_{16}$$

类似的方法可以进行二进制与八进制之间的相互转换。

1.2.3 常用编码

在数字系统中，由于系统只能识别 0 和 1 两种不同的状态，而实际上我们常常要传递和处理的信息很复杂，因此为了能使二进制数码表示更多、更复杂的信息，我们把 0、1 按一定的规律编制在一起表示信息，这个过程称为编码。

最常见的编码有二进制编码。二进制编码是用四位二进制数表示 0~9 的十个十进制数，也称 BCD 码 (Binary_Coded_Decimal)。常见的 BCD 码有 8421 码、格雷 (Gray) 码、余 3 码、5421 码、2421 码等编码。其中 8421 码、5421 码和 2421 码为有权码，其余为无权码。

1. 8421BCD 码

8421BCD 码是最常用的 BCD 码，为有权码，各位的权从左到右为 8、4、2、1。在 8421BCD 码中利用 4 位二进制数的 16 种组合 0000~1111 中的前 10 种组合 0000~1001 代表十进制数的 0~9，后 6 种组合 1010~1111 为无效码，如表 1.2 所示。

例 1.3 把十进制数 78 表示为 8421BCD 码的形式。

$$\text{解: } (78)_{10}=(0111\ 1000)_{8421}$$

在二进制编码中，5421BCD 码、2421BCD 码与 8421BCD 码的编码方式类似，只是前两种 BCD 码中每位所代表的权值有所区别。

$$\text{例如 } (78)_{10}=(1010\ 1011)_{5421}$$

$$(78)_{10} = (1101\ 1110)_{2421}$$

2. 格雷码 (Gray)

格雷码最基本的特性是任何相邻的代码间仅有一位数码不同。在信息传输过程中,若计数电路按格雷码计数时,每次状态更新仅有一位发生变化,因此减少了出错的可能性。格雷码为无权码,如表 1.2 所示,格雷码与十进制数之间不存在规律性的对应关系。

表 1.2 几种编码之间的关系

十进制数	8421BCD 码	5421BCD 码	2421BCD 码	格雷码	余 3 码
0	0000	0000	0000	0000	0011
1	0001	0001	0001	0001	0100
2	0010	0010	0010	0011	0101
3	0011	0011	0011	0010	0110
4	0100	0100	0100	0110	0111
5	0101	1000	1011	1110	1000
6	0110	1001	1100	1010	1001
7	0111	1010	1101	1011	1010
8	1000	1011	1110	1001	1011
9	1001	1100	1111	1000	1100

3. 余 3 码

因余 3 码是将 8421BCD 码的每组加上 0011 (即十进制数 3) 即比它所代表的十进制数多 3, 因此称为余 3 码。余 3 码的另一特性是 0 与 9、1 和 8 等互为反码, 如表 1.2 所示。

1.3 逻辑代数运算

逻辑代数是 19 世纪中叶由英国数学家乔治·布尔创立, 也称为布尔代数。逻辑代数和普通代数一样, 用字母 A 、 B 、 C 或 x 、 y 、 z 等代表变量, 称为逻辑变量。但两种代数中变量的含义有本质的区别。逻辑代数中的变量只有两种取值 0 或 1。0 和 1 不能看作是数值, 它们之间不存在数量上的大小关系, 而是表示两种不同的状态, 即“是”与“非”、“开”与“关”、“真”与“假”、“高”与“低”等。

1.3.1 逻辑代数的基本运算

逻辑代数有三种最基本的运算: “与”运算、“或”运算和“非”运算。

1. “与”运算

只有当决定某一事件的所有条件全部具备时, 这一事件才会发生, 这样的逻辑关系称为“与”逻辑。

在图 1.1 中只有开关 A 和 B 都闭合时灯 F 才会亮；开关 A 和 B 只要有一个不闭合灯 F 就不亮。所以开关 A 、 B 闭合与灯亮 F 之间构成了“与”关系。表达式为：

$$F = A \cdot B \text{ 或 } F = A \cap B$$

因式中与逻辑运算用到乘法符号“ \cdot ”表示，因此也把与逻辑运算称为逻辑乘，也可把“ \cdot ”省略，写为 $F = AB$ 。

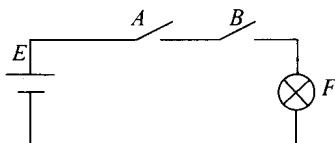


图 1.1 “与”运算电路

如果设开关 A 、 B 开为 0、关为 1，灯亮 F 为 1、灭为 0，则两个开关可能的组合为四种不同状态，这四种状态会产生四种结果，如表 1.3 所示，此表称为与逻辑真值表。

表 1.3 与逻辑真值表

A	B	$F = AB$
0	0	0
0	1	0
1	0	0
1	1	1

根据真值表可得出与逻辑运算的运算法则为：

$$0 \cdot 0 = 0 \quad 1 \cdot 1 = 1 \quad 0 \cdot 1 = 0 \quad 1 \cdot 0 = 0$$

2. “或”运算

当决定某一事件的所有条件中，只要一个或一个以上的条件具备时，这一事件就发生，这样的逻辑关系称为“或”逻辑。

在图 1.2 中，开关 A 、 B 只要有一个开关闭合，灯 F 就会亮。开关 A 、 B 闭合与灯亮 F 之间的这种或逻辑关系可以表示为：

$$F = A + B \text{ 或 } F = A \cup B$$

因式中“+”表示或逻辑运算，因此或逻辑运算也称为逻辑加。

如果设开关 A 、 B 开为 0、关为 1，灯亮 F 为 1、灭为 0，则两个开关可能的组合为四种不同状态，这四种状态会产生四种结果，如表 1.4 所示，此表称为或逻辑真值表。

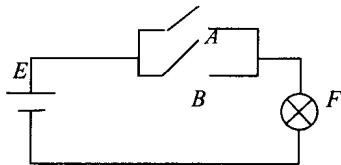


图 1.2 “或”运算电路