

国外电子与通信教材系列

# 低压低功耗 CMOS/BiCMOS 超大规模集成电路

## CMOS/BiCMOS ULSI: Low Voltage, Low Power

Kiat-Seng Yeo

[新加坡] Samir S. Rofail 著

Wang-Ling Goh

周元兴 张志龙 等译



电子工业出版社

Publishing House of Electronics Industry

<http://www.phei.com.cn>

国外电子与通信教材系列

低压低功耗  
CMOS/BiCMOS  
超大规模集成电路

CMOS/BiCMOS ULSI:  
Low Voltage, Low Power

电子工业出版社  
Publishing House of Electronics Industry  
北京·BEIJING

## 内 容 简 介

本书深入探讨了CMOS/BiCMOS技术中的低功耗设计问题,并且介绍了该领域的最新发展动态。全书共分为5章,首先详细讨论了低压低功耗设计中的各种限制因素,然后介绍了几种重要的BiCMOS加工技术,以及设计高性能BiCMOS器件需要考虑的各种问题。书中阐述了MOSFET和BJT的基本原理和主要模型;讲解了亚半微米级MOS器件的概念和实验特性,pMOSFET中的横向pnp型BJT器件的模型构造方法,以及混合模式下规模化pMOSFET加工中各种器件/加工参数的变化趋势和一般特性;并且对新一代CMOS/BiCMOS电路技术进行了深入分析。最后,本书对同步和异步时序逻辑电路系统中常用的锁存器和触发器进行了介绍。全书内容丰富,层次分明,并辅以大量的图示,能够帮助读者逐步掌握及应用CMOS/BiCOMS等相关技术。

本书适合于在便携式集成电子技术领域学习和工作的学生、教师、工程师,而且对于集成电路爱好者也是一本很有价值的参考书。

Simplified Chinese edition Copyright © 2003 by PEARSON EDUCATION ASIA LIMITED and Publishing House of Electronics Industry.

CMOS/BiCMOS ULSI: Low Voltage, Low Power, ISBN: 0130321621 by Kiat-Seng Yeo, Samir S. Rofail, Wang-Ling Goh Copyright © 2002.

All Rights Reserved.

Published by arrangement with the original publisher, Pearson Education, Inc., publishing as Prentice Hall PTR.

This edition is authorized for sale only in the People's Republic of China (excluding the Special Administrative Region of Hong Kong and Macau).

本书中文简体字翻译版由电子工业出版社和Pearson Education培生教育出版亚洲有限公司合作出版。未经出版者预先书面许可,不得以任何方式复制或抄袭本书的任何部分。

本书封面贴有Pearson Education培生教育出版集团激光防伪标签,无标签者不得销售。

版权贸易合同登记号:图字:01-2002-1385

### 图书在版编目(CIP)数据

低压低功耗CMOS/BiCMOS超大规模集成电路/(新加坡)叶(Yeo, K.)等著;周元兴等译.

-北京:电子工业出版社,2003.7

(国外电子与通信教材系列)

书名原文:CMOS/BiCMOS ULSI: Low Voltage, Low Power

ISBN 7-5053-8712-X

I. 低... II. ①叶... ②周... III. 互补MOS集成电路-高等学校-教材 IV. TN432

中国版本图书馆CIP数据核字(2003)第055691号

责任编辑:冯小贝

印刷者:北京兴华印刷厂

出版发行:电子工业出版社 <http://www.phei.com.cn>

北京市海淀区万寿路173信箱 邮编:100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:29.75 字数:762千字

版 次:2003年7月第1版 2003年7月第1次印刷

定 价:49.00元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。

联系电话:(010)68279077

## 序

2001年7月间,电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师,商量引进国外教材问题。与会同志对出版社提出的计划十分赞同,大家认为,这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材,意味着开设了一门好的课程,甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书,对近代电子学科、特别是对雷达技术的推动作用,就是一个很好的例子。

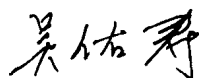
我国领导部门对教材建设一直非常重视。20世纪80年代,在原教委教材编审委员会的领导下,汇集了高等院校几百位富有教学经验的专家,编写、出版了一大批教材;很多院校还根据学校的特点和需要,陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来,随着教学改革不断深入和科学技术的飞速进步,有的教材内容已比较陈旧、落后,难以适应教学的要求,特别是在电子学和通信技术发展神速、可以讲是日新月异的今天,如何适应这种情况,更是一个必须认真考虑的问题。解决这个问题,除了依靠高校的老师 and 专家撰写新的符合要求的教科书外,引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,是会有好处的。

一年多来,电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组,选派了富有经验的业务骨干负责有关工作,收集了230余种通信教材和参考书的详细资料,调来了100余种原版教材样书,依靠由20余位专家组成的出版委员会,从中精选了40多种,内容丰富,覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面,既可作为通信专业本科生和研究生的教学用书,也可作为有关专业人员的参考材料。此外,这批教材,有的翻译为中文,还有部分教材直接影印出版,以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里,我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度,充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步,对高校教学工作会不断提出新的要求和希望。我想,无论如何,要做好引进国外教材的工作,一定要联系我国的实际。教材和学术专著不同,既要注意科学性、学术性,也要重视可读性,要深入浅出,便于读者自学;引进的教材要适应高校教学改革的需要,针对目前一些教材内容较为陈旧的问题,有目的地引进一些先进的和正在发展中的交叉学科的参考书;要与国内出版的教材相配套,安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求,希望它们能放在学生们的课桌上,发挥一定的作用。

最后,预祝“国外电子与通信教材系列”项目取得成功,为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题,提出意见和建议,以便再版时更正。



中国工程院院士、清华大学教授  
“国外电子与通信教材系列”出版委员会主任

## 出版说明

进入 21 世纪以来,我国信息产业在生产和科研方面都大大加快了发展速度,并已成为国民经济发展的支柱产业之一。但是,与世界上其他信息产业发达的国家相比,我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入 WTO 后的今天,我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社,我们始终关注着全球电子信息技术的发展方向,始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在 2000 年至 2001 年间,我社先后从世界著名出版公司引进出版了 40 余种教材,形成了一套“国外计算机科学教材系列”,在全国高校以及科研单位中受到了欢迎和好评,得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,将有助于我国信息产业培养具有国际竞争能力的技术人才,也将有助于我国国内在电子与通信教学中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见,我们决定引进“国外电子与通信教材系列”,并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商,其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等,其中既有本科专业课程教材,也有研究生课程教材,以适应不同院系、不同专业、不同层次的师生对教材的需求,广大师生可自由选择 and 自由组合使用。我们还将与国外出版商一起,陆续推出一些教材的教学支持资料,为授课教师提供帮助。

此外,“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助,其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核,并得到教育部高等教育司的批准,纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为作好该系列教材的翻译工作,我们聘请了清华大学、北京大学、北京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望,具有丰富的教学经验,他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严谨与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外,对于编辑的选择,我们达到了专业对口;对于从英文原书中发现的错误,我们通过与作者联络、从网上下载勘误表等方式,逐一进行了修订;同时,我们对审校、排版、印制质量进行了严格把关。

今后,我们将进一步加强同各高校教师的密切关系,努力引进更多的国外优秀教材和教学参考书,为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足,在选题、翻译、出版等方面的工作中还有许多需要改进的地方,恳请广大师生和读者提出批评及建议。

电子工业出版社

## 教材出版委员会

- |     |            |  |
|-----|------------|--|
| 主任  | 吴佑寿        | 中国工程院院士、清华大学教授   |
| 副主任 | 林金桐<br>杨千里 | 北京邮电大学校长、教授、博士生导师<br>总参通信部副部长、中国电子学会会士、副理事长<br>中国通信学会常务理事    |
| 委员  | 林孝康        | 清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长<br>教育部电子信息科学与工程类专业教学指导委员会委员 |
|     | 徐安士        | 北京大学教授、博士生导师、电子学系副主任<br>教育部电子信息与电气学科教学指导委员会委员                |
|     | 樊昌信        | 西安电子科技大学教授、博士生导师<br>中国通信学会理事、IEEE 会士                         |
|     | 程时昕        | 东南大学教授、博士生导师<br>移动通信国家重点实验室主任                                |
|     | 郁道银        | 天津大学副校长、教授、博士生导师<br>教育部电子信息科学与工程类专业教学指导委员会委员                 |
|     | 阮秋琦        | 北方交通大学教授、博士生导师<br>计算机与信息技术学院院长、信息科学研究所所长                     |
|     | 张晓林        | 北京航空航天大学教授、博士生导师、电子工程系主任<br>教育部电子信息科学与电气信息类基础课程教学指导委员会委员     |
|     | 郑宝玉        | 南京邮电学院副院长、教授、博士生导师<br>教育部电子信息与电气学科教学指导委员会委员                  |
|     | 朱世华        | 西安交通大学教授、博士生导师、电子与信息工程学院院长<br>教育部电子信息科学与工程类专业教学指导委员会委员       |
|     | 彭启琮        | 电子科技大学教授、博士生导师、通信与信息工程学院院长<br>教育部电子信息科学与电气信息类基础课程教学指导委员会委员   |
|     | 毛军发        | 上海交通大学教授、博士生导师、电子信息学院副院长<br>教育部电子信息与电气学科教学指导委员会委员            |
|     | 赵尔沅        | 北京邮电大学教授、教材建设委员会主任   |
|     | 钟允若        | 原邮电科学研究院副院长、总工程师   |
|     | 刘彩         | 中国通信学会副理事长、秘书长   |
|     | 杜振民        | 电子工业出版社副社长   |

## 译 者 序

本书深入探讨了 CMOS/BiCMOS 技术中的低功耗设计问题，并介绍了该领域的最新发展动态。与以前出版的书籍不同的是，本书从多个角度讨论了低压低功耗电路设计的问题，包括工艺集成、器件建模、特征描述等，并且介绍了几十年来半导体器件的发展和演变历程。

本书的第1章全面讨论了低压低功耗设计中的各种限制因素，第2章着重讲述了几种重要的 BiCMOS 加工技术，以及设计高性能 BiCMOS 器件需要考虑的各种问题。第3章首先阐述了 MOSFET 和 BJT 的基本原理，然后详细介绍了两种器件的主要模型，并且专门讲解了亚微米级 MOS 器件的概念和实验特性，pMOSFET 中的横向 *pn*p 型 BJT 器件的模型构造方法，以及混合模式下规模化 pMOSFET 加工中各种器件/加工参数的变化趋势和一般特性。第4章对新一代 CMOS/BiCMOS 电路技术进行了深入的分析，第5章则对同步和异步时序逻辑电路中常用的锁存器和触发器进行了介绍。本书的内容适合于在便携式集成电子技术领域学习和工作的学生、教师、工程师，而且对于每一位从事电路设计的专业人员，这是一本很好的学习 CMOS/BiCMOS ULSI 和 GSI 的入门教材。

全书主要由周元兴、张志龙两人合作翻译，并且由周元兴、张志龙两人负责统稿。参加翻译和译稿审阅的还有司功闪、王士练、李波、孙敏琪、杜小勇、乔士东、彭程、钱彦琮、叶芳、余芬等。

由于译者的水平有限，错误与不妥之处在所难免，恳请读者批评指正。

## 前 言

随着超大规模集成电路(ULSI)技术近年来突飞猛进的发展,如今的这一产业几乎已经进入到逻辑集成电路(IC)技术的巅峰,在一块集成芯片上便集成了数以亿计的三极管,其器件特征尺寸甚至比可见光的波长还要小得多,这不能不让人惊叹。伴随着人们对最快速度和最小功耗永无止境的追求,互补金属氧化物半导体(CMOS)和双极型互补金属氧化物半导体(BiCMOS)工艺一跃登上了逻辑集成电路飞速发展的技术舞台,在数字、模拟以及射频 IC 设计领域发挥出越来越突出的作用,并且赢得了人们的深切关注。如此的发展趋势使得众多商界精英和市场观察家做出了这样的预测,即在更新的技术问世之前,这一趋势仍将伴随我们相当长的一段时间。

本书的开篇将介绍这几十年来半导体器件及其演化的发展历程,并着眼于讲述低功耗设计所具有的重要性,及其在超大规模集成电路(VLSI)和千兆规模集成电路(GSI)工程设计中对便携性、可靠性、成本乃至环境产生的影响。第 1 章全面地对低压低功耗设计中相关的限制因素(包括电源电压、阈值电压、比例缩放和互连线路等)进行了讨论。该章的小结部分指出了未来电子器件和电路设计人员将会面临的、由于器件尺寸不断缩小和集成电路复杂性从未间断过的快速增长而造成的种种挑战。

第 2 章在介绍了 BiCMOS 器件有关基础知识的基础之上,着重讲述了几种不同的关键性 BiCMOS 加工技术,同时还讨论了为实现 BiCMOS 器件的高性能而在设计过程中需要考虑的因素。本章还将对几种不同的绝缘技术进行回顾,并详细介绍了一些新出现的应用于浅沟槽隔离(STI)结构的平面化设计方法,同时对锁定效应也将进行较为详尽的论述。此外,本章还提出了一种较新的用于 $0.18\ \mu\text{m}$ 超浅 STI  $\text{CoSi}_2$  CMOS 测试结构的特征描述方法。多晶硅发射极 BiCMOS 结构、低电容双极/BiCMOS 器件、硅绝缘体(SOI)CMOS/BiCMOS VLSI、深亚微米 SOI CMOS/BiCMOS 结构中的铜互连线路以及低压低功耗 CMOS/BiCMOS 结构,它们在实现过程中所采用的深亚微米加工工艺在本章中也将会得到深入的介绍。在本章的最后,还对 CMOS/BiCMOS 加工工艺未来的发展趋势和方向进行了展望。

在介绍 MOSFET 器件和双极型晶体管(BJT)的主要模型之前,第 3 章首先对 MOSFET 和 BJT 的基本原理进行了阐述。本章对开发这些模型过程中所做的一些假设,以及在技术规模化环境中模型的性能都进行了充分的强调和详细的说明,其中还专门有一节用来分析亚半微米级 MOS 器件及其实验特性,并介绍了 pMOSFET 结构中横向 *npn* 型 BJT 器件的模型构造方法,以及混合模式环境下规模化 pMOSFET 加工中各种器件/加工参数的变化趋势和一般特性。一种在给定晶片内建立器件模型的方法将会在本章的最后部分提出,这种方法采用了基于成功获取实验数据的器件特征描述工具。该章的小结部分还将对所有介绍的模型进行回顾,这些模型包括 MOSFET SPICE 模型,其中有 LEVEL1、LEVEL2 和 LEVEL3 模型;BSIM1、BSIM2 和 BSIM3 模型;HSPICE Level 50(Philips MOS9)模型;EKV MOSFET 模型;双极 SPICE 模型;Ebers-Moll 模型;Gummel-Poon 模型,改进的 Gummel-Poon 模型;MEXTRAM 模型;HICUM 和 VBIC 模型。



第4章对适应当前和未来 VLSI 和 GSI 需要的新一代 CMOS/BiCMOS 电路技术进行了深入的分析,并介绍了其发展状况。本章还详细地解释了多种不同的电路设计概念、思想和技术为什么能够改善电路的性能(速度和/或功耗),或是平衡各项存在冲突的约束条件以实现所需的特性。在超低压设计中,逻辑门电路的输出电压漂移无法进行折衷处理,因此将这一章的重点放到了全摆幅 CMOS/BiCMOS 电路,以及类似自举技术和瞬时饱和这样一些已较为成熟的技术上。同时对熔合 CMOS、多漏极/多集电极互补 CMOS/BiCMOS、准互补 BiCMOS、反馈型 BiCMOS、肖特基型 BiCMOS/BiNMOS、高 $\beta$ 型 BiCMOS、瞬时饱和型 BiCMOS 和自举型 CMOS/BiCMOS 电路也都进行了较为深入的阐述。此外,本章还对各种不同的 CMOS/BiCMOS 电路进行了性能比较,介绍了在低压低功耗环境下如何应用这些电路。

尽管第4章涉及了不少适用于低压低功耗 IC 设计的逻辑门电路,但掌握了基本的单元设计还远远不够,进一步对全电路的设计进行了解是非常有必要的。因此,第5章对同步和异步时序逻辑电路系统中常用的锁存器和触发器进行了介绍。本章的开始部分介绍性地解释了之所以需要低压锁存器和触发器的原因,同时提供的还有关于锁存器和触发器的一些基本知识,包括它们的功能、类型、应用、设计样式以及近些年的发展状况。由于锁存器和触发器的功能是存储逻辑值,那些传统采用的尺寸、速度和功耗衡量方法已经不够具体,并且不足以描述它们的品质,因此迫切需要一套全面地对设计决策各方面内容进行评价的品质衡量方案。本章所提出的品质衡量方案由四个主要的衡量因素——性能、功耗、尺寸规模和对电压/技术调整的敏感性组成。最后,本章总结了多种不同的电路设计样式,包括单边沿触发型触发器和双边沿触发型触发器中所采用的动态、静态和半静态这样的一些电路样式。

总而言之,本书对 CMOS/BiCMOS 技术中的低功耗设计领域进行了深入的探讨,同时介绍了该领域的最新发展动态。本书所讲述的内容非常适合于已经工作在或即将进入到便携式集成电子技术这一重要技术领域内的学生、教师、电路设计师、工程师等相关人员,同时极具参考价值。

# 目 录

第 1 章 概论 .....	1
1.1 低功耗设计:概述 .....	2
1.2 低电压、低功耗设计的限制因素 .....	4
1.2.1 电源电压 .....	4
1.2.2 阈值电压 .....	5
1.2.3 比例调节 .....	5
1.2.4 互连线路 .....	6
1.3 硅绝缘体技术(SOI) .....	7
1.4 从元件到电路 .....	8
1.4.1 锁存器和触发器 .....	10
1.5 参考文献 .....	10
第 2 章 MOS/BiCMOS 工艺技术与集成 .....	14
2.1 简介 .....	14
2.2 BiCMOS 工艺的实现 .....	14
2.2.1 低成本、中速、5-V 数字 BiCMOS 工艺 .....	15
2.2.2 高性能、高成本数字 BiCMOS 工艺 .....	16
2.3 BiCMOS 制造和集成时的考虑因素 .....	17
2.3.1 考虑 CMOS 器件结构 .....	17
2.3.2 考虑双极型晶体管的工艺 .....	27
2.4 BiCMOS 中的隔离 .....	33
2.4.1 双极型晶体管的隔离 .....	34
2.4.2 MOS 晶体管中的隔离 .....	37
2.4.3 先进的隔离技术 .....	59
2.5 集成模拟/数字 BiCMOS 工艺 .....	62
2.5.1 工艺集成的考虑因素 .....	62
2.5.2 典型的模拟/数字 BiCMOS 工艺 .....	64
2.6 深亚微米工艺 .....	68
2.6.1 多晶硅发射极高性能 BiCMOS 结构 .....	68
2.6.2 低电容双极型/BiCMOS 工艺 .....	76
2.6.3 SOI CMOS/BiCMOS VLSI .....	80
2.6.4 深亚微米 CMOS/BiCMOS 结构中的铜互连 .....	81
2.7 低压/低功耗 CMOS/BiCMOS 工艺 .....	92
2.7.1 低压/低功耗 SOI CMOS .....	92

2.7.2	SOI上的低压/低功耗横向 BJT	96
2.7.3	通过多晶外形工艺技术来实现高性能 LVLP CMOS 晶体管	98
2.8	CMOS/BiCMOS 工艺未来的发展趋势与方向	103
2.8.1	工艺技术	103
2.8.2	双极型器件结构的改进	103
2.8.3	CMOS 器件未来可能的技术提高	105
2.9	小结	111
2.10	参考文献	112
<b>第 3 章</b>	<b>器件工作特性与建模</b>	<b>130</b>
3.1	概述	130
3.2	MOS(FET)晶体管	131
3.2.1	MOS 晶体管概述	131
3.2.2	静态特性	133
3.2.3	动态特性	137
3.2.4	次要的 MOSFET 工作特性	140
3.3	双极型(结)晶体管	145
3.3.1	双极型结晶体管概述	145
3.3.2	静态特性	147
3.3.3	动态特性	152
3.3.4	次要的双极型晶体管工作特性	155
3.4	MOSFET SPICE 模型	158
3.4.1	LEVEL1 模型	160
3.4.2	LEVEL2 模型	160
3.4.3	LEVEL3 模型	162
3.4.4	LEVEL4(BSIM)模型	164
3.4.5	BSIM2 模型	165
3.4.6	BSIM3 模型	165
3.5	高级 MOSFET 模型	169
3.5.1	HSPICE Level 50(Philips MOS9)模型	169
3.5.2	EKV MOSFET 模型	183
3.5.3	MOS 器件特性的局限性	196
3.6	双极型 SPICE 模型	196
3.6.1	Ebers-Moll 模型	197
3.6.2	Gummel-Poon 模型	200
3.6.3	改进的 Gummel-Poon 模型	202
3.6.4	MEXTRAM 模型	203
3.6.5	HICUM 模型	205
3.6.6	VBIC95 模型	228
3.7	处于混合模式环境中的 MOSFET	238

3.7.1	亚半微米器件的表面 $p$ 沟道	238
3.7.2	器件制造	241
3.7.3	模型参数获取	241
3.7.4	亚半微米直流模型公式	242
3.8	小结	261
3.9	参考文献	262
<b>第 4 章</b>	<b>低压低功耗逻辑电路</b>	<b>269</b>
4.1	概述	269
4.2	传统的 CMOS 逻辑门电路	271
4.2.1	CMOS 技术中的功耗	271
4.2.2	互补 MOS 反相器	272
4.2.3	基本异或(NOR)门	272
4.2.4	基本与非(NAND)门	273
4.3	传统 BiCMOS 逻辑门电路	274
4.3.1	基本驱动电路的结构	275
4.3.2	通过分流器件实现全摆幅输出电压漂移	276
4.3.3	全摆幅互补 MOS/双极型逻辑电路	278
4.3.4	具有反馈的 FS-CMBL	279
4.3.5	高性能互补耦合 BiCMOS 电路	280
4.4	在 $p$ MOS 结构中采用横向 $npn$ BJT 的 BiCMOS 电路	282
4.4.1	概述	282
4.4.2	电路描述和工作方式	284
4.4.3	性能评估和比较	292
4.5	组合式 BiCMOS 数字电路	293
4.5.1	概述	293
4.5.2	电路结构和分析	294
4.5.3	性能评估和比较	295
4.5.4	实验结果和讨论	296
4.5.5	模拟结果和讨论	297
4.5.6	全电压摆幅 MBiCMOS 逻辑门电路	298
4.6	全摆幅多漏极/多集电极互补 BiCMOS 缓冲器	299
4.6.1	概述	299
4.6.2	传统多漏极互补 BiCMOS(CBiCMOS)缓冲器	300
4.6.3	全摆幅多漏极/多集电极 CBiCMOS 缓冲器的电路实现结构和工作情况	301
4.7	准互补 BiCMOS 数字电路	305
4.7.1	概述	305
4.7.2	基本概念与工作方式	305
4.7.3	电路性能与评估比较	307
4.7.4	实验分析	311

4.8	采用肖特基二极管的全摆幅 BiCMOS/BiNMOS 数字电路 .....	312
4.8.1	概述 .....	312
4.8.2	电路工作方式和结构 .....	312
4.8.3	电路性能的比较和评估 .....	314
4.9	反馈型 BiCMOS 数字电路 .....	319
4.9.1	概述 .....	319
4.9.2	R+N 型和反馈型 BiCMOS 逻辑电路 .....	320
4.9.3	正电容耦合反馈型 BiCMOS 电路 .....	321
4.9.4	互补反馈 BiCMOS 数字门电路 .....	323
4.10	高 $\beta$ 型 BiCMOS 数字电路 .....	327
4.10.1	概述 .....	327
4.10.2	基本概念和工作情况 .....	327
4.10.3	性能分析 .....	330
4.10.4	集成电荷泵的 H $\beta$ -BiCMOS 电路 .....	330
4.11	瞬时饱和全摆幅 BiCMOS 数字电路 .....	332
4.11.1	概述 .....	332
4.11.2	电路概念和工作状况 .....	333
4.11.3	性能评估和比较 .....	333
4.12	自举型 BiCMOS 数字电路 .....	338
4.12.1	概述 .....	338
4.12.2	1.5 V 自举型 BiCMOS 逻辑门电路 .....	339
4.12.3	自举型全摆幅 BiCMOS/BiNMOS 反相器 .....	340
4.12.4	双自举型 BiCMOS 逻辑门电路 .....	350
4.12.5	自举全摆幅 CMOS 大电容负载驱动电路 .....	355
4.12.6	双电容 BiNMOS 逻辑门电路 .....	358
4.12.7	正反馈基极自举 BiNMOS 电路 .....	364
4.12.8	采用单阱 CMOS 工艺的自举型 CMOS 驱动电路 .....	368
4.13	高速静电释放 BiCMOS 数字电路 .....	372
4.13.1	概述 .....	372
4.13.2	电路的工作情况 .....	373
4.13.3	性能评估比较 .....	373
4.14	小结 .....	375
4.15	参考文献 .....	375
<b>第 5 章</b>	<b>低功耗锁存器和触发器 .....</b>	<b>380</b>
5.1	介绍 .....	380
5.1.1	基础知识 .....	380
5.1.2	对低功耗锁存器和触发器的需求 .....	381
5.1.3	锁存器和触发器的主要用途 .....	381
5.2	锁存器和触发器的发展过程 .....	382

5.2.1	功能主题 .....	383
5.2.2	同步主题 .....	384
5.2.3	优化主题 .....	385
5.2.4	性能主题 .....	386
5.2.5	流水线主题 .....	389
5.2.6	高性能和低功耗的主题 .....	391
5.3	锁存器和触发器的质量测量 .....	393
5.3.1	性能指标 .....	393
5.3.2	功耗度量 .....	399
5.3.3	面积度量 .....	402
5.3.4	对电压和工艺技术进行比例缩减的敏感性 .....	403
5.4	锁存器和触发器:设计前景 .....	403
5.4.1	单边沿触发型触发器 .....	403
5.4.2	双边沿触发型触发器 .....	415
5.5	参考文献 .....	422
附录 A	基本公式 .....	425
附录 B	模型公式 .....	434
附录 C	双曲线(HYP)函数 .....	438
附录 D	JUNCAP 模型 .....	440
专用符号	.....	444

# 第 1 章 概 论

半导体元件的发展历史可以追溯到 20 世纪 30 年代,当时由两位研究人员 Lilienfeld 和 Heil[1,2] 率先提出了金属氧化物半导体(Metal Oxide Semiconductor, MOS)场效应晶体管(Field-Effect Transistor, FET)的概念。然而,直到三十年之后,这一思想才被真正运用到一些应用设备的功能元件之中[3]。此后,到了 20 世纪 70 年代末期,双极型(bipolar)晶体管技术已成为了领导潮流的数字电子技术。在 1980 年前后,通过多年的奋起直追,MOS 技术才终于扭转了这一局势,并且当时在双极型晶体管技术和 MOS 共用技术之间存在着交叉的现象。随后科学家们发现,互补金属氧化物半导体(Complementary-MOS, CMOS)以其低功耗、高集成度和设计简便等众多优良特性而拥有更为广阔的应用前景。因此,到了 1990 年,CMOS 元件在所有 MOS 元件的销售中已经占到 90% 以上的份额,而 MOS 元件与双极型元件的销售比例则达到了 2:1。

在数字电路设备中,CMOS 元件和双极型逻辑元件的性能之间存在着显著差距。正如图 1.1 所表现出来的那样,这一性能差距的存在意味着无论是 CMOS 元件还是双极型元件,都不具备完全覆盖延迟功率空间所要求达到的适应性。双极型 CMOS(BiCMOS)技术的问世终于满足了这一适应性要求,该技术所要追求的目标就是将双极型晶体管技术与 CMOS 技术完美地结合起来,从而实现将电路级与系统级两者所具有的优良特性集于一身。

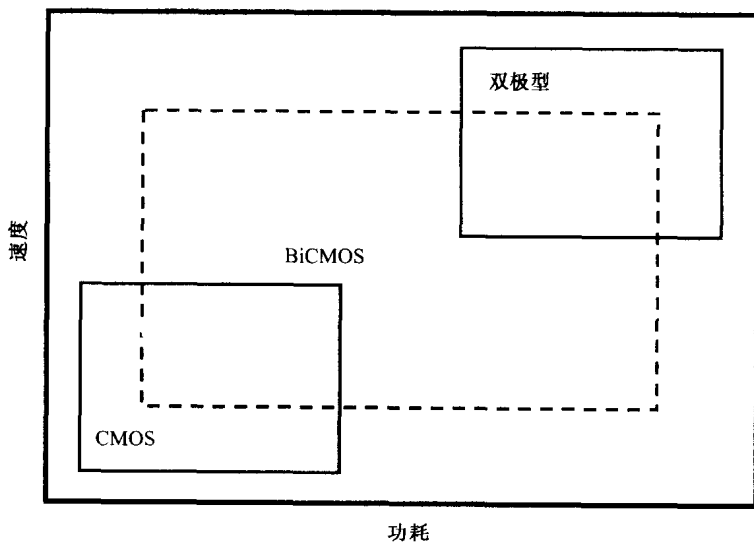


图 1.1 CMOS、双极型晶体管和 BiCMOS 在速度和功耗方面的比较

1983 年,一项基于 CMOS 技术的双极兼容加工工艺的研究项目正式启动,该项目主要针对将 MOS 元件和双极型晶体管元件集成到同一块芯片中的 BiCMOS 技术进行开发研究[4~6]。早期主要的 BiCMOS 电路大多采用图 1.2 中的 BiCMOS 推拉输出电路门结构[7]。这种电路结构由 Lin 等人率先提出,而且它也是最早投入实际使用的 BiCMOS 电路结构之一,现在一般将

这种电路称为传统 BiCMOS 电路。自 1985 年起, BiCMOS 技术结束了最初的实验室研究阶段, 并成为了一种广为采用的生产工艺。在目前的工艺水平下, 最为先进的双极型和 CMOS 晶体管结构终于能够很好地融为一体。时至今日, BiCMOS 技术已经当之无愧地成为高速、低功耗、超强功能的超大规模集成电路 (Very-Large-Scale-Integration, VLSI) 制造中所采用的主导技术之一 [8~11], 尤其是 BiCMOS 的制作工艺得到极大改进之后, 无需任何额外的步骤即可将其结合到 CMOS 制作流程中 [12]。由于 CMOS 元件和双极型半导体元件的加工流程基本类似, 因此能够在这些步骤中同时完成对它们的加工。

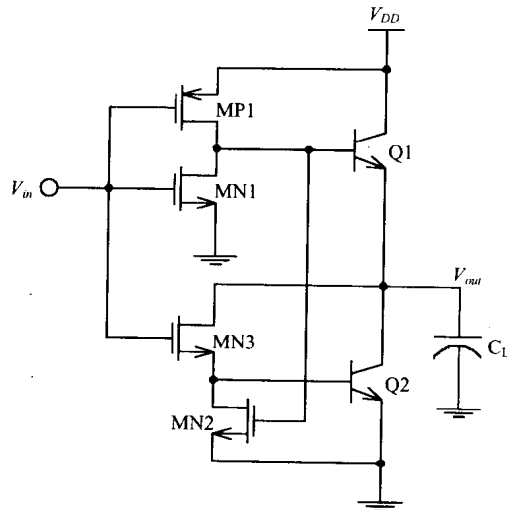


图 1.2 传统 BiCMOS 反相器的电路结构图

自 20 世纪 70 年代初期开始, 功耗开始成为数字电路设计过程中所关注的主题之一。然而, 当时的设计思路主要还是侧重于使电路能够提供高速运算并尽可能使占用面积最小, 因此所采用的设计工具都是为以上两个目标的最终实现而服务的。从 20 世纪 90 年代初起, 在个人电子消费品市场上, 半导体工业经历了便携式系统前所未有的供需增长。各种类型的高性能便携式产品, 从寻呼机、蜂窝电话这样的个人手持通信设备, 直至那些体形稍大、设计更为复杂且支持多媒体应用的电子产品 (典型的如膝上和掌上电脑), 无一例外受到了广大消费者的空前青睐, 因此创造了相当辉煌的销售业绩。实际上可以预见, 在不久的将来, 个人电子消费品市场上接近半数的市场份额将会由便携式设备牢牢占据。尽管产品的性能、所支持的功能以及价格仍是消费者在选购便携式电子产品时所着重关注的, 但是其可便携性无疑是用户做出购买决定时所考虑的关键因素。

## 1.1 低功耗设计: 概述

过去, 无论是考虑到极度复杂的制作工艺, 还是加工所需的高昂成本, 都使得采用 CMOS 和 BiCMOS 技术的低功耗电路设计及其应用, 只能局限在电子表、袖珍计算器、起搏器以及某些集成传感器这样的对低功耗要求极为苛刻的产品中。然而时至今日, 低功耗设计已经成为所有高性能电子设备所必须遵循的规范, 因为功耗算得上是影响设计的最为重要的一个因素。尽管设计人员依据所要设计的电子产品, 可以提出各种需要降低功耗的理由, 但是追求系统总



功耗最小化已成为他们需要优先考虑的问题。

之所以出现这样的趋势,最为重要的一个原因就是便携式电子设备的问世。随着“随时随地,伴君同行”的时代已经到来,可便携性自然成为了与非电子产品进行交互的电子设备所必不可少的特性,高效率的能量使用方式也随之成为了需要着重考虑的主要设计指标。

如此注重可便携性的原因,还取决于对多种因素的综合考虑。首先,电池组的尺寸和重量就是一个非常基本的限制性因素。一台便携式电子设备如果配备了相当笨重的电池组,那么其设计合理性便会受到质疑,实际可用性也会因此而大打折扣;而且经一次充电所能储备的电能容量将因其体积而受到限制。其次,便携式设备的使用是否具备方便灵活性在相当程度上取决于每次充电的时间间隔,如果某台设备进行充电的次数过于频繁,便会给用户增加许多不必要的麻烦,毫无疑问也就降低了用户对它的使用满意度。

电池技术在过去几年中取得了长足的进步,尽管如此,在最近的30年内,电池容量作为决定性因素的地位并未发生大的改变;与此同时,数字集成电路的计算能力已经增长了四个数量级。为了形象地表明低功耗设计所具有的重要性,或者说明在便携式系统中如何急需低功耗设计,我们以未来的便携式多媒体终端作为例子,这种终端将能够支持高带宽无线通信、双向视频传输、高品质音频、语音和手写输入以及文本/图片等多项功能。这样的一台终端设备,如果采用并非为低功耗而专门设计的非定制组件来进行组装,那么其功率将会达到40 W左右。而如果运用现在的镍镉(NiCd)电池技术,该技术能够提供20 W-h/lb(hour/pound)的电能容量,那么一块20磅(1公斤=2.2046磅)重的电池块有望使进行充电的时间间隔延长到10小时。即使采用一些最新的电池技术,比如可重复充电的锂电池或聚合物电池,那么在最近的五年内,电池容量也无法出现超过30%到40%的提升。因此,由于缺乏低功耗设计技术的运用,未来的便携式电子产品仍将使用不合适的笨重电池块,或是一些寿命极短的充电电池。

功耗问题还包含了可靠性和生产非便携式高端应用设备的成本等诸方面的问题。微处理器飞速提高的集成密度、时钟频率及计算能力不可避免地导致了功耗的增加。微处理器功耗的这一发展趋势显示出,在过去的这些年里,功耗几乎随面积频率(area-frequency)产品一同呈线性增长。以DEC21164芯片为例,这种芯片具有3 cm<sup>2</sup>的死区面积和300 MHz的运行时钟频率,其功耗差不多是50 W。假定没有足够的降温措施,将会导致极高的工作温度,从而加剧多种芯片错误机制的发生概率。因此,如此高的功耗需要非常昂贵的封装和降温技术。为了保持产品的可靠性,并且尽量避免采用高昂的封装和降温技术,众多生产厂家如今面临着降低或控制产品功耗的巨大压力。

最后,随着现代办公环境中计算和通信设备对电能的使用程度与日俱增,低功耗设计也与日益提高的全球性环境保护意识直接联系起来。因此,功耗也就成为集成电路最为重要的设计和性能参数之一。仅仅在几年前,电路的功耗相对于性能和尺寸等设计要素而言,其重要性还居于次要的地位。在通常情况下,数字设备的性能是由给定时间内所能执行的指令数目(即输入输出总和)来衡量的。电路实现所需的面积大小同样十分重要,因为它与芯片的加工成本紧密相关。死区过大会导致过高的封装成本和加工收益的降低,这两种影响都会直接转变为更高的生产成本。由于电子设备性能的提高是以降低芯片的尺寸为代价的,所以过去对于集成芯片(IC)设计人员,他们主要的研究课题就是在这两个经常发生冲突的设计目标之间实现最为理想的平衡。而现在,随着功耗因素重要性的显著提升,仅仅考虑以上的平衡已经远远不够了。当今的IC设计人员必须设计出低功耗的电路,与此同时又不能以严重牺牲电路的性能为代价。