

航天情报研究报告

HQ-S91003

砷化镓元器件的工艺及材料技术

GaAs Devices Manufacture
and Material Technology



航空航天工业部第七〇七研究所

砷化镓元器件的工艺及材料技术

GaAs Devices Manufacture and Material Technology

(1990年11月)

魏雅东 Wei Yadong

摘要: 本文阐述了 GaAs 元器件的制造工艺及所用单晶材料的有关问题。对技术现状及发展作了介绍与分析, 提出了发展该技术的建议。

主题词: 砷化镓材料、单片微波集成电路、制造工艺。

1. 前言

GaAs 技术是当前半导体界的热门话题, 这一技术在七十年代已取得了大的进步。利用分子束外延技术、金属有机化合物化学汽相淀积和离子注入技术制出缓冲场效应管逻辑、肖特基二极管场效应管逻辑和 MMIC 放大器, 并在分立器件研制的前沿推出了微波异质结晶体管和渗透基极晶体管。八十年代以来, GaAs 技术有了实质性突破。其主要标志是大直径半绝缘 GaAs 单晶生长技术解决了分立器件和集成电路对衬底的要求, 从而给批量生产提供了重要保证; 另一个标志是硅 VLSI 的经验成功地延用到 GaAs 技术中; 第三个标志是高迁移率晶体管的出现使 GaAs 技术又向前迈进一步。

目前世界市场一半以上的砷化镓场效应管销售量被日本几大公司垄断, 而美国一直保持 GaAs MMIC 的领先地位, 至于数字电路方面美国与日本竞争激烈。现在的 GaAs 产品总销售中的大部分还是分立器件, 九十年代模拟集成电路将占主要地位。

GaAs 技术从材料、器件到集成电路的发展经历了三十年的过程, 由于化合物材料的复杂性和特殊难度, 前期的发展不算快。粗略估计 GaAs 技术的现状与七十年代初的硅技术相当, 从综合的效果比较, GaAs 比 Si 落后 10~15 年。

这一技术已引起广泛关注。美国每年有好几个大型国际会议专门讨论 GaAs 技术, 有关 GaAs 的文章比重也越来越大。美日各大公司及政府有关部门也积极投资从事技术研究活动。

工艺技术的开发与完善是当前这一技术的主要任务。

本文着重对 GaAs 材料及工艺方面的问题进行讨论。

2. GaAs材料

2.1 材料特性及要求

GaAs材料与Ge、Si相比具有许多的优异特性:

- 电子迁移率高, 300K时约为 $8500\text{cm}^2/\text{V}\cdot\text{S}$ (Ge: $3900\text{cm}^2/\text{V}\cdot\text{S}$, Si: $1500\text{cm}^2/\text{V}\cdot\text{S}$), 适合制作高速器件。
- 禁带宽度大, 适合制作高温、大功率器件。
- 能带结构为直接跃迁型, 光电转换率高。
- 能谷间跃迁产生负电导特性, 可在微波频率范围作振荡或放大用。
- 最大电阻率高, 电阻率可高达 $4 \times 10^8 \Omega \cdot \text{cm}$, 在半绝缘衬底上制作集成电路时容易进行隔离并有利于加大集成度且器件之间布线联结的寄生参量小。

要实现高可靠的器件性能, 进一步提高成品率并实现大规模的生产能力, 作为衬底材料的GaAs应该是大直径、缺陷少、高纯和预掺杂及均匀性好、成本低晶体。GaAs器件和电路技术对材料的一般要求列于表1中。

表1 GaAs器件和电路对衬底的一般要求

要求项目		要求规格
外形	形状 尺寸 控制精度	圆形 7.62cm (3in) 7.62cm (3in) $\pm 0.75\text{mm}$
缺陷	位错密度 杂质条纹 微缺陷	$> 1 \times 10^3 \text{cm}^{-2}$ 无 无
SI特性	电阻率 热稳定性	$> 10^8 \Omega \cdot \text{cm}$ 850°C H ₂ 中退火无变化
	残余杂质 均匀性 重复性 成本	$< 1 \times 10^{15} \text{cm}^{-3}$ $< 5\%$ 有 Si片的3~5倍

在具体的器件及电路制造中, 还要进一步据所要求的器件性能选择材料。

2.2 GaAs材料的生长

GaAs材料在缺陷密度、纯度及大直径均匀性控制方面均比Si差得多。据估计GaAs单晶比Si单晶在技术上要落后10~20年^[5], 这主要是由于GaAs单晶生长技术比Si困难的缘故。表现在如下几个方面:

· GaAs由Ga和As两种元素组成。晶体内部Ga和As的配比容易失调, 由此造成的空位和间隙原子可与杂质结合构成复合体, 在晶体内生长形成缺陷; GaAs晶体的临界屈服应力小, 只是Si的1/3, 易于产生位错; GaAs除共价键外还显示出离子晶体的性质, 产生异向性问题, 使晶体结构变得比较复杂。

· As 是活性元素, 受炉内材料、环境气体及液封剂等的影 响严重, 难以实现高纯度。

· 由于 As 有挥发性, 因此用直接法生长晶体时, 必须严格控制其组分的挥发, 通常采取熔体液封剂和使环境气氛保持高压两项技术, 这使得工艺困难。

与生长技术有关的 GaAs 单晶与 Si 的比较情况列于表 2。

表 2 GaAs 与 Si 生长技术有关情况比较

名 称	Ga As	Si	名 称	Ga As	Si
构成元素	Ga, As	Si	气氛压力	7~70atm	<1atm
熔点蒸气压	0.9atm	10^{-7} atm	液封剂	有	无
临界屈服应力	0.58×10^7 dyn/cm ²	1.85×10^7 dyn/cm ²	坩 锅	石英或PBN	石英
解理面	(110) 强	(111) 弱	热环境要求	严格	不严格
体制备方法	LEC、HB	CZ			

现有的 GaAs 材料生长技术归结于表 3。

表 3 GaAs 单晶生长技术

体生长
水平布里支曼法 (HP)
液封直接法 (LEC)
外延技术
液相外延技术 (LPE)
气相外延技术 (VPE)
金属有机化合物气相沉积 (MOCVD)
分子束外延 (MBE)
金属有机化合物分子束外延 (MOMBE)

2.2.1 体生长技术

a. 水平布里支曼方法 (Horizontal Bridgeman)

该方法简称 HB 法, 是根据 Ga 和 As 的蒸气压相差悬殊, 分子态的 GaAs 又极难蒸发的原理而设计的。早期采用的二温区 HB 法现已少用。七十年代发展了三温区 HB 法, 系统中增加了温度较高的第三温区 (1050~1220℃), 使反应系统中有较高的 Ga₂O 含量, 防止熔体对石英舟的进一步浸蚀, 减小了 Si 的沾污。在三温区 HB 法的基础上又发展了加 O₂ 法、加 As₂O₃ 法、加 Ga₂O₃ 法等, 都能达到进一步降低 Si 沾污的目的。目前这种方法的残余杂质浓度可降到 $10^{15} \sim 10^{16} \text{ cm}^{-3}$ 范围。

在 HB 生长法中, 主要影响位错密度 (EPD) 的因素是熔体与舟的粘附、热应力、化学配比的失调。用石英编织物覆盖舟或喷砂的方法可减少熔体与舟壁的接触。热应力与轴向和径向的温度梯度有关。通过精确控制 As 可以达到理想配比的要求。现在用三温区 HB 法生长的 GaAs 晶体的 EPD 大约在 10^4 cm^{-2} 左右。由于热应力随晶体直径的加大而增加。因此, 用 HB 法生长的 GaAs 单晶的直径一般在 5~7.6cm (2~3in) 以内。

与常规液封直拉 (LEC) 法相比, HB 法可得到较低的 EPD。然而 HB 法受生长容器所

限只能长出 D 型片；另一方面由于杂质分凝造成的浓度差还会影响晶片的均匀性。而且，在 HB 法中来自石英舟，石英管壁的杂质沾污也不可避免，故难以生长高纯非掺杂的半绝缘 (SI) GaAs 晶体。现已公认这种方法不能满足 GaAs LSI 对衬底材料的要求。

b. 常规液封直拉法 (LEC)

LEC 法是工业生产上生长 GaAs 单晶的最重要的方法，以切克劳斯基 (CZ) 法为基础。需要用液封剂覆盖熔体，并使炉内惰性气体的压力大于熔体的离解压，以防止挥发性组元的损失。对液封剂的要求为：

- 比熔体密度小，透明性好，
- 与熔体、坩埚沾润但不与之反应，且与熔体不相混。
- 在低于 GaAs 的熔点下能很好熔解，在 GaAs 的熔点下具有低的蒸气压。
- 高纯。

目前常用的液封剂是 B_2O_3 。

液封直拉法又可分为高压和低压两种情况。1) 高压液封直接法 (H-LEC) 单晶炉内压力通常为 15~70atm，采用高纯 Ga 和 As 作原料先直接合成 GaAs，然后进行原位拉晶，采用 PBN 坩埚，能有效降低 Si 含量，在 7.62 厘米 (3 英寸) 直径时 EPD 常在 $10^4 \sim 10^5 \text{ cm}^{-2}$ 范围之内。2) 低压液封直拉法 (L-LEC) 其优点是工艺操作时间缩短，坩埚的最高温度较低，热环境有利于实现低位错生长，熔体容量较大，容易精密地控制熔体的化学配比。

c. 磁场或微重力环境下材料生长

LEC 单晶是目前用于 GaAs 器件和电路制造的主要材料。但仍存在位错密度高，均匀性差的问题。虽能通过单晶炉的热场设计降低位错密度，但与硅相比仍很高。此外，大多数 GaAs 晶锭的电阻率、迁移率在纵向及径向均有变化，杂质分布不均匀。

这些不均匀性与生长界面的温度波动程度有很大关系。在重力场条件下，由于温度梯度及组分变化引起的密度梯度会在生长界面产生熔体对流和温度波动，这种不稳定性会产生微观生长速率的变化，并且使杂质分布不均匀。

利用横向磁场方法进行单晶生长可减小熔体温度的波动及由此引起的熔体湍流，由此改善晶体的性能。目前的磁场晶体衬底材料是 In 掺杂的单晶，但是这种材料对 FETs 特性的真正改善尚不明显^[3]。

在微重力条件下可消除对流引起的湍流对晶体质量的影响。因为这时杂质的分离仅受扩散的控制，从而提高杂质的纵向均匀性。

这两种生长技术仍处于广泛的研究中，以达到增加均匀性和减少位错密度这个 GaAs 材料生长领域的主要目标。

2.2.2 外延生长技术

a. 化学气相淀积 (CVD)

有两种不同的淀积方法：1) 氯化物气相外延，在一般的氯化物 VPE 中，气相中的镓源 GaCl 由氢气携带面与衬底上的砷反应。在实际的晶体生长过程中温度为 700~800℃。

2) 氢化物气相外延，这一技术是氯化物 VPE 技术的改进，由镓与氯化氢气体直接反应来生成晶体生长所需的镓源 GaCl，以改善生长速率的控制问题。

b. 金属有机化合物气相淀积 (MOCVD)

这种方法是制备半导体特殊薄膜结构材料的有效手段。其原因是：1) MOCVD综合了分子束外延(MBE)和液相外延(LPE)二者的优点，可以淀积单晶、多晶和无定形等多层和薄层的特殊结构材料；2) 可以制备出各种化合物半导体；3) 具有均匀性、批量生产性好的优点，可大规模、低价格地研制和生产各种新型化合物材料。

目前，对这一方法的研究主要集中在：1) 高纯原料的研究，探索新型原料及其提纯方法，以获得毒性小、不易燃、操作简便并能降低生长温度及提高材料质量的高纯原料。2) 新装置及新工艺的研究，研究适用于大面积、低价格、原子级薄层和特殊结构材料制备的新装置和新工艺。3) 新型材料的研究，结合量子阱和超晶格及其多元多层异质材料开展元素化合物材料研究。

MOCVD新方法有：1) 光学MOCVD法 用特定波长的光有选择地分解特定的有机金属化合物，通过光扫描控制外延选择、成份调整及导电性，或者在减压的情况下利用光使吸附的有机金属化合物分解后逐层生长，即开发所谓的单原子层生长技术。2) 等离子MOCVD法 激励有机金属原料的方法是等离子控制生长参数。

c. 分子束外延生长(MBE)

MBE生长GaAs半导体材料是在六十年代中后期的事。MBE系统主要由生长室、实时分析室、衬底装入与衬底处理室和计算机控制及读数显示装置所组成。

它实质上是超高真空的蒸发过程。使固态源产生蒸气，通过冷却平板上的成束小孔，射到加热的衬底上形成薄膜，由控制分子束流量来控制薄膜的生长。MBE非常适合于生长高质量的半导体膜、突变异质结、超晶格。但也有不足之处：其系统价格昂贵，不适于大批量的生产；不能同时进行多片生长。

d. 化学束外延(CMB)

化学束外延又称为金属有机化合物分子束外延(MOMBE)，它结合了MBE的束特性和MOCVD采用全汽相源的特点；在CBE中束特性使得它可以制备半导体异质结构，其单层之间的陡变分布和厚度控制可以做得象MBE那样好，而汽相源的采用则明显地有利于实现多片生长并且能在瞬时精确而可重复地控制流量。用CBE生长GaAs及AlGaAs的装置示于图1中。

各种外延技术的有关情况归纳于表4中。

2.2.3 GaAs材料测试技术

对于MMIC用的GaAs材料主要需测量的参数为掺杂及迁移率曲线，深杂质浓度和能级，组分分析及杂质检定。

a. CV法

除常规的CV方法外，还有液态电解质CV自由电子浓度曲线(POP)^[3]，可用于离子注入、

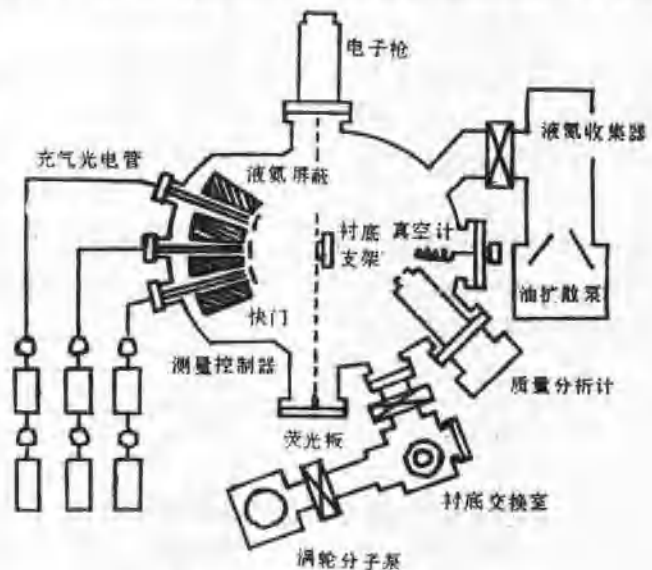


图1 用CBE生长GaAs及AlGaAs的装置

表4 现有外延技术的情况比较

外延技术	厚度均匀性(单片系统)	主要应用	用于外延生产的潜力
LPE	差(±20%)	·高纯GaInAs生长 ·主要用于光电器件生产	差(除简单的器件结构外)
氢化物VPE	±10%(5.08cm的圆片)	·能成功生长 GaInAs 探测器及 GaAsMESFET所需的结构; 生长AlGaAs很困难	差, 生长速率与温度有很大关系, 均匀生长的区域小
卤化物VPE	±1%(5.08cm的圆片、旋转)	·用于GaAs MESFETs的高纯材料, AlGaAs生长困难	差, 问题与氢化物VPE一样
MOCVD	±1%(5.08圆片、旋转)	·应用灵活, 已用于Ⅲ-V族化合物及光器件、微波器件的结构生长	好, 但流体力学问题及气相耗尽仍是多圆片系统要解决的问题
MBE	±1%(5.84cm圆片、旋转)	·生产出最好的HEMTs	适中, 材料源的寿命有限, 每次运行的重复性待提高
CBE	将与 MOCVD 和 MBE 有相当的	·已能制得好的 GaInAs/InP 量子阱DH和 QW 激光器、GaAs MESFETs	很好, 有超过所有其它外延技术的潜力

VPE 和 MBE 材料工艺, 其优点是在一阶近似上它所能达到的材料深度与 n_s 及欧姆金属膜的厚度无关, 可对有 n^+ 接触区及高导电缓冲层的结构进行分析而不受到大的漏电及肖特基反向击穿的限制。但此方法是一种破坏性的方法, 占有相对大的圆片面积, 因而空间分辨率低。该方法也可测量异质结的带宽。

b. 霍尔测量

体霍尔测量只能很好地用于均匀掺杂的薄膜材料。新开发了一种自动差分霍尔测量设备。在常规的霍尔测量后用湿法化学腐蚀去掉一层, 再进行测量, 直到所有的导电材料完全去掉为止, 这样可得到自由载流子浓度的纵向分布及载流子迁移率曲线。

c. 深能级瞬态谱仪 (DLST)

补偿深受主与施主能级可方便地用 DLST 方法测量。但对于半绝缘的衬底不存在固有的导电性, 可采用 DLST 的变化形式——光感应瞬态谱仪 (PITS)。在目前的 FET 器件研制中很有用途的另一个方法是电导 DLST 方法。

d. 光致发光方法

当补偿中心能级低于 100meV 时, 深能级时间常数很小使得实际上不能用 DLST 测量。一个更可靠但非定量的方法是光致发光方法。在能级大于 100meV 时则要同时采用 DLST 和光致发光方法作互相补充。

3. MMIC电路的设计

3.1 MMIC设计应考虑的问题及设计过程

设计者要处理的一些相关的问题包括:

- 微波电路设计

- 有源及无源组件设计
- 版图及互耦耦合效应
- 微波测量
- 材料及制造的限制
- 生产成本

图 2 为典型的 MMIC 设计过程。设计包括：系统、子系统定义；进一步划分成电路模块；然后进行电路合成、系统合成；再进行线性及非线性优化、版图形成，冗错及灵敏度考虑、设计规则检查；试制，从有关数据修正制造工艺及设计过程。

因为 MMIC 工作频率高，寄生效应的影响严重，所以，电路设计主要依赖于 CAD 技术。

3.2 MMIC 设计 CAD 工作站的要求

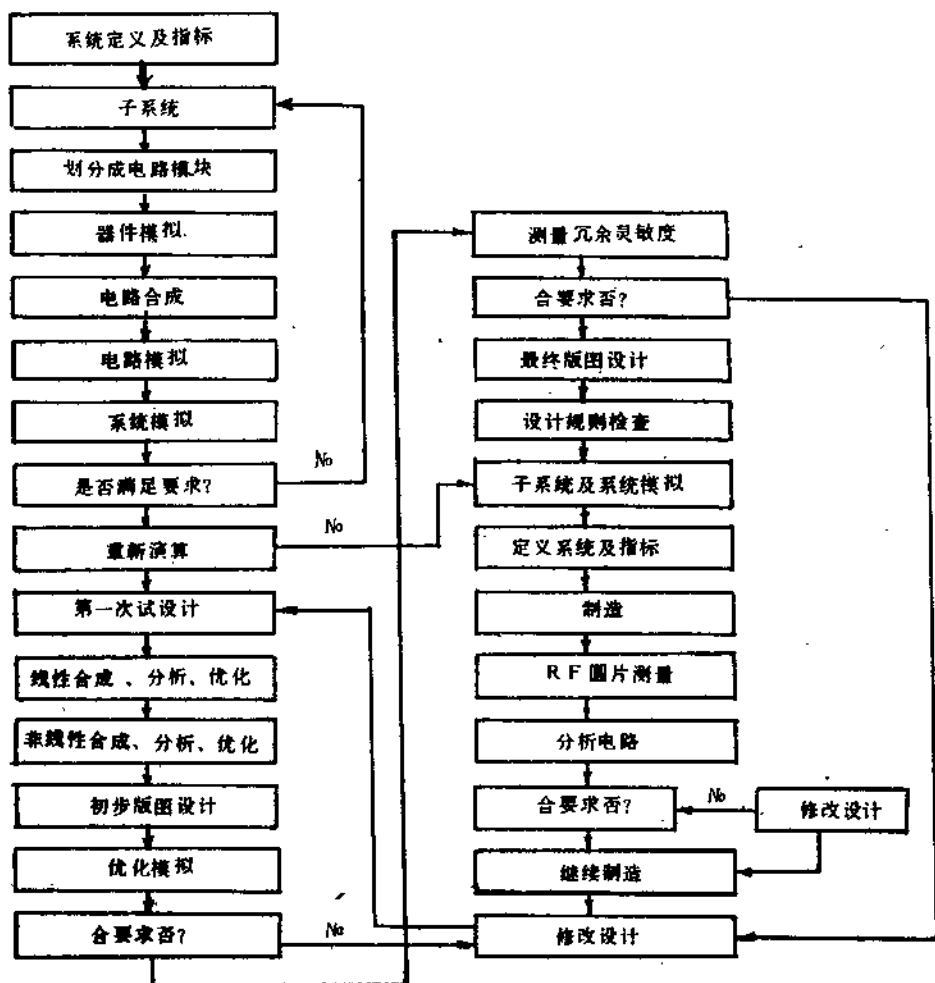


图 2 MMIC 设计过程

CAD 技术在 MMIC 领域中有重要的地位。在构成一个 MMIC 工作站时应考虑两个重要

因素，1) MMIC 设计流程决定对软件的要求。由一些对有源和无源器件的精确的合成 (Synthesis) 过程 (包括增益匹配和噪声匹配) 取代原有的试验 (trail and error) 设计方法，再进行线性及非线性分析，然后进行性能及生产率优化。2) 必须方便使用，具有进一步深入计算的能力。

设计站的框图示于图 3 中，其核心部分是数据库、原理图收集 (schematic capture)、文件编辑及版图发生器。功能块为：

- 线性与非线性模拟器
- 合成模块
- 版图效应 (包括耦合结构) 模型
- 非连续 (discontinuities) 及用户定义模型
- 参量组件、工艺及生产率分析
- 优化
- 热分析
- 子系统分析
- 包括生产厂资料的半导体资料库

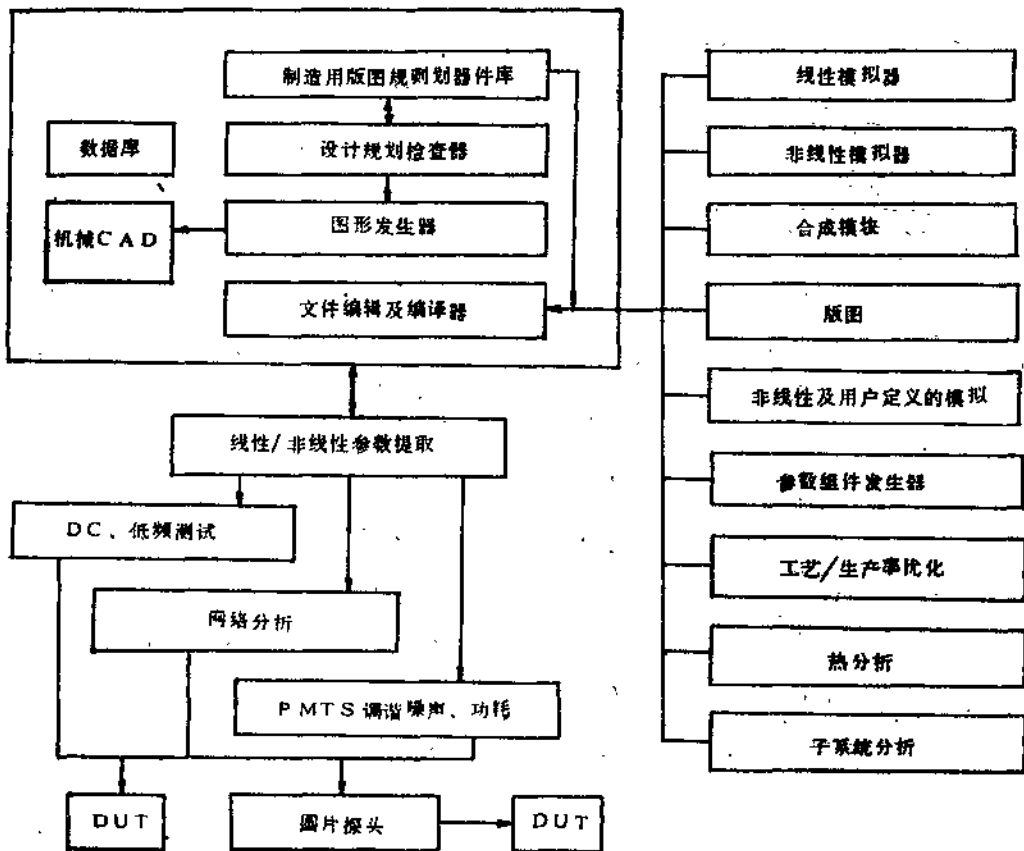


图3 MMIC工作站框图

4. GaAs器件制造工艺

GaAs MMIC工艺可以分为离子注入平面工艺和汽相外延台面或准平面工艺两类，如图4。在实际的元器件制造中，根据设备及设计要求要对工艺进行具体化的改进。

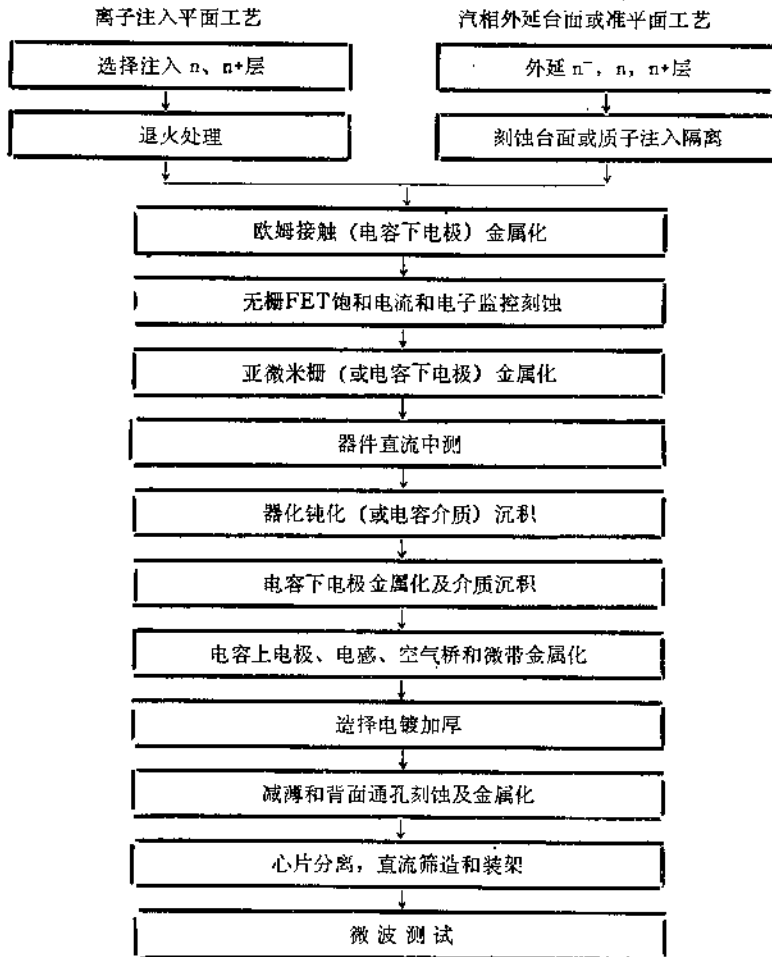


图4 GaAs MMIC工艺流程图

4.1 GaAs元件制造的单项主要技术

4.1.1 离子注入

器件中的有源层主要用离子注入及外延生长的办法形成，其中离子注入技术用得较多、较为成熟和广泛。

离子注入中常用的掺杂剂及该工艺的优缺点归纳于表5及表6中。

离子注入技术的早期多采用均匀离子注入方法，现已不常使用。新开发和应用的是选择离子注入技术 (SAII)，其工艺过程为：

- 1) 均匀的 Si_3N_4 膜淀积

表5 常用的离子注入掺杂剂

元素族号	元素律	离子质量 (m/e)	作用
II	硼、镁	8, 24	受主
IV	硅、锗、锡	29, 73, 119	施主
VI	硫、硒、碲	32, 80, 127	施主

表6 离子注入的优点及缺点

优点	缺点	优点	缺点
均匀 有可重复性 有大批量生产能力	有限的注入深度 不能形成突变的杂质分布 无形成异质结的能力	可注入不同杂质和剂量 平面结构	要求高质量的 GaAs 衬底 为防止化学配比的变化要有复杂的退火过程 注入后要退火

- 2) 涂光刻胶并烘干
- 3) 光刻胶曝光形成深、浅及无离子注入的区域
- 4) 光刻胶显影
- 5) 选择地去除Si₃N₄
- 6) 去除剩余的光刻胶
- 7) 涂上用于保护衬底半绝缘区的光刻胶
- 8) 光刻胶曝光
- 9) 光刻胶显影
- 10) 选择地去除光刻胶
- 11) 离子注入
- 12) 去除光刻胶
- 13) 退火

除用于形成均匀和选择性的电活性区外，离子注入技术还可通过与离子注入相关的损伤来对电活性区进行隔离。

4.1.2 光刻

光刻包括曝光及刻蚀两大方面。

曝光方式有多种：圆片调节式 (Wafer steppers)、接触式、远紫外线、电子束、x射线及离子束式。其中近、中紫外线 (分别为400nm、300nm) 接触方式在GaAs微波电路中应用较普遍，圆片调节式与接触式方法的比较情况列于表7中。

对于亚微米的工艺要采用的曝光方式是远紫外线、电子束、x射线和离子束。这几种方法的比较列于表8中。其中电子束技术是目前较为广泛应用的一种，x射线技术的问题主要是掩膜难于制得以及不易得到均匀的光源，这些问题现已得到解决，已可能将它转换成生产操作；离子束技术尚处于实验阶段，它可能提供的最小特征尺寸还不是目前这一代器件所要求的。

刻蚀技术有两大类：湿法刻蚀和干法刻蚀。

表7 图片调节与接触式的比较

	图片调节式	接触式		图片调节式	接触式
最小特征尺寸	1 μ m	0.5 μ m	偏差问题 (runout)	无	有
掩膜寿命	好	坏	成本	10~20	1
产量	高	高	用于GaAs模拟电路的可能性	无	有(用于R & D及试生产)
标准精度	0.5 μ m	0.5 μ m			

表8 亚微米光刻技术比较

	远紫外线	电子束	x射线	离子束
是否要掩膜片	有	无	有	无
自对准精度 (μ m)	0.5	0.1	0.2	0.1
产量 (throughput)	高	有限	高	有限
是否已形成技术	未形成	已形成	未形成	未形成
分辨率 (μ m)	0.3	0.1	0.2	<0.1
0.3 μ m生产率 (yield)	低	高	潜在地高	潜在地高

湿法刻蚀比干法刻蚀简单, 但均匀性及对刻蚀的控制性不好, 并且最小特征尺寸也受限制。所用的刻蚀剂由氧化剂和去除所形成的氧化物的试剂构成, 如: $H_2SO_4:H_2O_2:H_2O$, 其配比的变化可使刻蚀具有同向性或异向性。

衬底的湿润问题, 刻蚀孔中刻蚀剂耗尽及氢气泡的产生均会影响刻蚀的均匀性, 这些问题可分别采用加湿润剂、搅拌、超声的方法来降低其影响。在刻蚀200 μ m的深孔及制作对NW积 (N是活性区掺杂浓度, W是栅下活性区厚度) 要求严格的器件时, 也可采用气泡刻蚀技术 (bubble etch) 和雪崩阳极氧化法 (avalanche anodization)^[17]。

干法刻蚀可以解决湿法刻中的一些问题, 可应用于:

- 高温退火时晶片表面复盖层形成,
- MESFET栅槽刻蚀,
- 台面形成及器件隔离,
- 晶片减薄,
- 通孔的形成,
- 等离子划片。

干法刻蚀的方法有: 等离子刻蚀, 反应离子刻蚀, 反应离子束刻蚀, 溅射刻蚀, 离子束刻蚀 (Ion beam milling), 化学离子束刻蚀。

4.1.3 亚微米栅制备

亚微米栅制备是一道至关重要的工艺。目前还要有以下几种改善措施:

1) 应用电子束和离子束等进行曝光, 实现亚微米乃至几百埃的细线条, 已用电子束制备了0.2~0.25 μ m的栅条。但电子束曝光的一个缺点是加工周期长。

2) 改进制版技术, 提高设备分辨和光刻掩膜的质量, 使亚微米整条透光度高, 均匀性好。

3) 采用凹槽斜蒸技术, 能有效地缩短器件栅度, 减小源串联电阻Rs。

4) 减小栅阻。除了采用多栅指关联结构外,还可采取措施增加栅金属化层厚度。蘑菇栅和电镀空气桥是两种比较有用的方法。如图5所示。

4.1.4 无源器件工艺

a. MIM电容

在GaAs MMIC中,电容量小于1pF的电容一般采用叉指结构,电容量较大的电容必须用MIM结构。关键的是解决单位面积电容量大、耐压高、且与其它工艺相容的介质膜。常用介质膜的特性列于表9中。

b. 金属膜电阻

电阻可利用有源电阻和金属膜电阻来实现。由于有源层电阻离散性大,难以精确控制电阻值,所以在一些对电阻精度要求高的地方,采用金属膜电阻,其制作材料列于表10中。

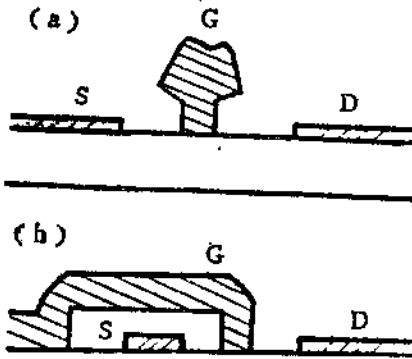


图5 减小栅阻的栅结构a.蘑菇栅b.电镀空气桥

表9 MIM电容介质膜特性

材 料	方块电阻 RO	稳定性	温度系数 T_{CR} (ppm/°C)	粘附性(与CrAs)	生长方法
Cr	10~1000	中	-1000~+1000	优	蒸发、溅射
Ti	5~2000	优良	-1000~+1000	优	蒸发、溅射
Ta	5~100	优	-100~+100	易氧化	溅射
NiCr	40~400	优良	200~+1000	300°C退火优良	蒸发、溅射
TaN	280	良	-180~-300	优(无氧化)	溅射
Ta ₄ N	300	优	-50~-110	易氧化	溅射
Cr-SiO	600	良	-50~-200	良	蒸发

表10 单片金属膜电阻材料性能

介 质	介电常数 ϵ_r	温度系数 T_{CR} (ppm/t)	单位面积电容 C/A (pF/mm ²)	$(C/A) \cdot Q_d$	$(C/A) \cdot V_R$	生长方法
SiO	4.5~6.8	100~500	300	低	中	蒸发
SiO ₂	4~5	50	200	中	中	蒸发、CVD溅射
Si ₃ N ₄	5~7	25~35	200~300	高	高	溅射、CVD
Al ₂ O ₃	6~9	300~500	400	高	高	CVD、阳氧化、溅射
Ta ₂ O ₅	20~25	0~200	1100	中	高	溅射、阳极氧化
聚酰亚胺	3~4.5	~500	35	高	—	涂敷

c. 空气桥

空气桥制备方法可采用不同的工艺实现。其结构如图6所示。它已被广泛地用于以下几个方面:

- MESFET
- MIM电容上、下电极交迭
- 螺圈电感的内电极引出
- 微带线的跨接

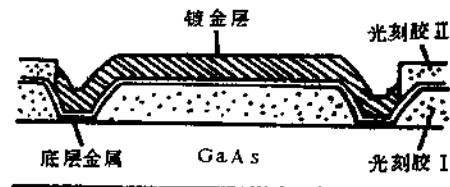


图6 空气桥结构图

d. 接地通孔

其不仅可减小接地电感，而且使电路结构灵活，容易实现多功能化。目前，采用三种方法制备通孔：1) 激光打孔，2) 离子铣刻蚀、3) 化学湿法腐蚀，这种方法又可分成一次腐蚀和二次腐蚀形成两类，如图7所示。

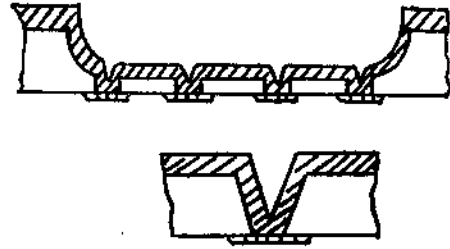


图7 一次和二次化学腐蚀形成通孔

此外，工艺技术还包括欧姆接触、钝化保护技术及选择电镀等。

4.2 GaAs MMIC 的三种典型的工艺体系

对 MMIC 电路制作，已分别以 MESFET、肖特基二极管、PIN 二极管为基础建立了三种类型的工艺体系。MESFET MMIC 工艺是从分离器件工艺发展而来，受下述技术发展的制约：

- GaAs 半绝缘衬底的制备，主要的限制因素是缺陷、热转换及高纯度。
- 利用离子注入或外延生成有源区，掺杂及厚度的均匀性是关键。
- 圆片上图形的形成，包括光刻及刻蚀技术，其亚微米特征尺寸的重复性及刻蚀控制很重要。
- 分步工艺控制以达到高的重复性水平。在制作混频器、相移器及开关电路方面，肖特基二极管、PIN 二极管工艺可得到更好的性能。

表11 MESFET、PIN及肖特基二极管工艺比较

工 艺 步 骤	MESFET	PIN	肖特基二极管
材料制备	片VPE/II	VPE	II
F+扩散	无	有	无
器件区域形成	-	台面	-
欧姆接触	-	N ⁺ (Au/Ge/Ni)	-
器件隔离	台面	台面	质子 (proton)
欧姆接触	涂一层 Au/Ge-Ni	-	N ⁺ Au/Ge-Ni
电阻调整	有	有	有
栅及第一层电容金属	Ti/Au	Ti/Au	Ti/Au
钝化及介质淀积	Si ₃ N ₄ PECVD	Si ₃ N ₄ PECVD	Si ₃ N ₄ PECVD
空气桥保护	有	有	有
镀层基体金属淀积	Ti-Au-Ti	Ti-Au-Ti	Ti-Au-Ti
传输线及第二层电容金属	有	有	有
镀 层	5μm	2μm	5μm
衬底减薄	200μm (研磨)	200μm (研磨)	200μm (研磨)
通 孔	湿法或RIE	湿法或RIE	湿法或RIE
背面金属化	Ti/Au	Ti/Au	Ti/Au
划 片	锯开或网格腐蚀	锯开	锯开

三种工艺体系的比较列于表11中。目前，正在逐步使三种工艺相互兼容以使在一块芯片能同时集成较大、混频、开关等射频功能。以平面选择离子注入工艺为基础，已将MESFET

及肖特基二极管工艺结合在一起，并正以选择外延技术对PIN工艺进行改进。

5. GaAs器件测试与封装

测试与封装成本在MMIC及数字电路生产成本中占有较大的比例。另外，要制造空间及军用的高质量电路必须考虑封装方法的性能及可靠性。

目前对模拟GaAs MMIC的测量技术比对数字电路的先进。主要原因是MMIC与现在一些器件相似，可利用现存的设备，而且，MMIC工艺是从MESFET变化而来的，因此，一些工艺测量设备可直接应用。数字电路的逻辑速度很高，是以前从未有的，同时，它的测量要综合微波及数字两方面的技术。无论对MMIC还是数字电路，大多数的公司都要求对器件进行DC测量，以及早去除那些不能工作的芯片、降低成本。

在MMIC电路形成以后要进行划片、用网络分析仪或矢量分析仪对电路芯片进行RF测量。直到近期，对GaAs MMIC的RF测量尚停在这种芯片/载体水平。但现在已开发出自动的探针（probe）测量系统（ATE）、它能使制造者及用户在圆片水平上就可了解器件的RF性能、降低成本、减小其它测量附加设备的干扰影响。普遍认为这种交流对于MMIC制造是不可少的，其框图示于图8中。

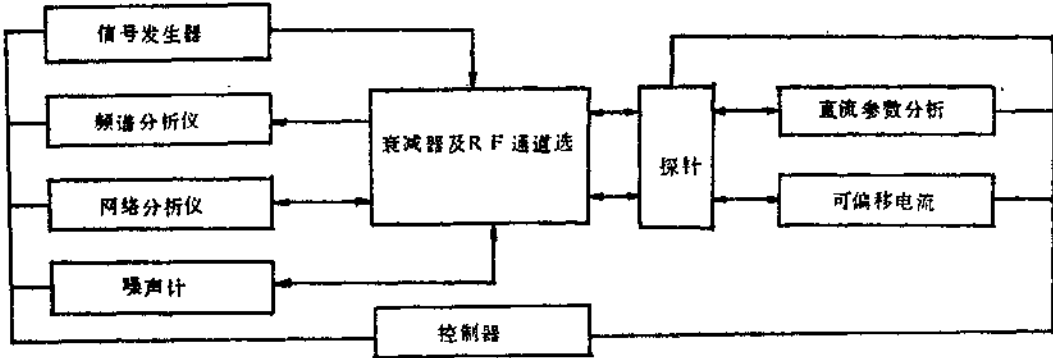


图8 MMIC自动测量系统

数字电路的测量设备的研究也有很大进步。一般采用如图10的堆积式计算机和综合测试系统。这种系统与图8所示的很相近。为了更好地测量芯片中门电路的真实平均延时，还在研究新的测量系统。1) 光电取样测试系统：由一束具有一定偏振特性的光照在GaAs电路基片上，由于其中电压与电场的变化使反射出的光的特性随着GaAs基片上的电场变化而变化，通过分析接收到的光信号来分析电路的瞬态特性，这样就有效地消除了分析参数的影响，而且可详细检测每个器件的特性，如图9所示。2) 电子束取样测试系统：与光电取样方法相似。利用芯片上反射的二次电子进行分析试测。

封装也是极为重要的一环。频率低的封装和微级封装的要求不同。前者侧重于减小体积、重量和成本，而微波封装则还重点要求性能和可靠性。因为，高频下沿平行线传输的信

号会相互影响；因阻抗不匹配而产生反射；长的引线产生的延迟会比门延迟还大，所有这些因素将大大损坏器件性能，就要求对封装进行新的设计。

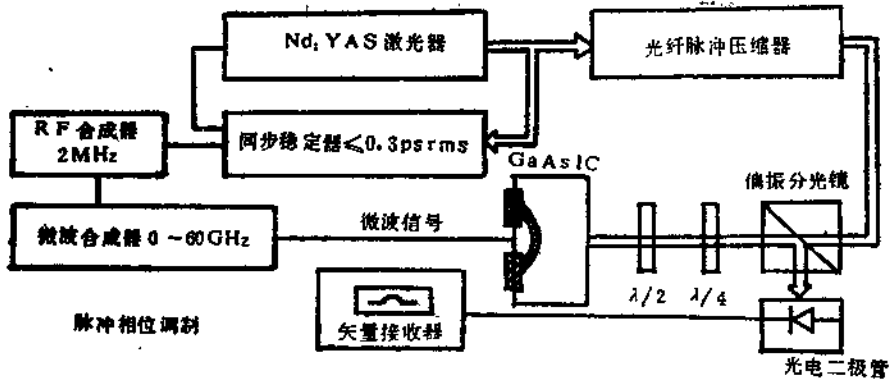


图9 光电取样测试系统

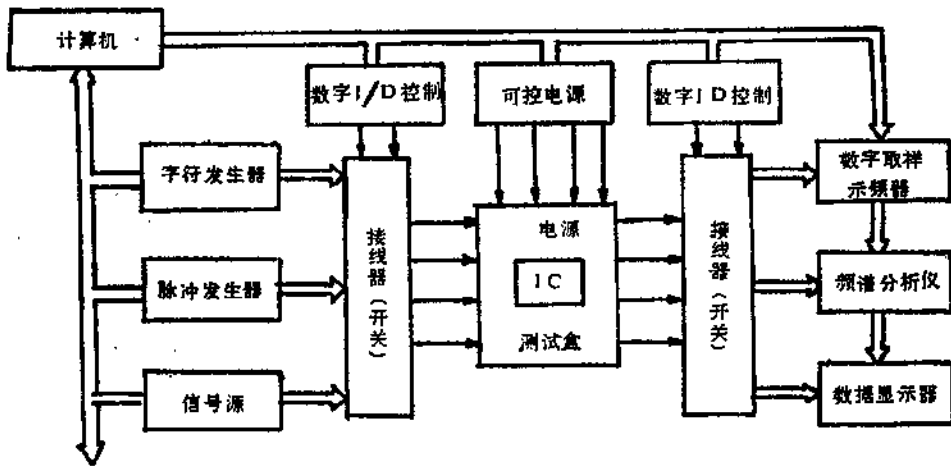


图10 用于数字电路的综合测试系统

现已有很多公司开发出了商用产品，并向子系统及系统封装方向发展，并也在着手于制定有关封装标准。

6. 结论

综上所述，GaAs技术的发展及特点主要表现在下面几个方面：

- 异质结技术 在体生产材料中所进行的研究工作主要包括大直径、均匀性、重复性的控制，降低残余杂质浓度，降低成本。由于新型的器件结构（如HEMT、HBT）的出现使对异质结生长技术要求增加，越来越成为制作高速器件的主体技术。

· 亚微米技术 对GaAs技术速度是人们所关心的,所以缩短栅长是必需的,目前大都采用亚微米栅技术,并在大力开发电子束、x射线、离子束技术以尽可能获得细的线条。

· CAD GaAs集成电路多工作在微波频段。速度高,所以电路的复杂性大,耦合等因素影响强,从而使电路设计出现的问题多,计算量大,因而CAD成为GaAs电路设计必不可少的手段。

· 自动测量 目前GaAs元器件的性能价格比很高,及时分辨出无效管芯就显得很重要;另外,微波寄生效应影响多。所以,快速及自动化程度高的自动测试方法成为GaAs技术的一个特点及发展方向。

· 封装 微波封装与低频封装要求有很大差别,要重点考虑性能及可靠性。

· 研究费用高 由于GaAs技术的研究手段高,因而要求的投资大。

现在GaAs技术研究路线主要表现为:1)降低成本;2)在电路中采用HEMT及HBT结构。

我国在GaAs技术方面的成果虽令人鼓舞,但不值得乐观。某些单项指标也许还能与国外比一比,但没有一项成果能转入生产。技术设备也落后。缺乏基本的检测手段,配套设备也跟不上。总之问题不少。

据我国的情况,提出如下几点参考建议:

· 由于我们技术设备落后,资金又少,所以首先必须打破部门框框,以充分利用现有的资源。

· 有计划地引进先进的关键设备和技术,尽早形成自己的科研能力,并且重要的是消化这种设备及技术。

· 集成优势 从技术的角度出发,确定有技术优势的部门或部门联合体负责一项关键技术领域,重点投资、重点攻关。应该强调的是技术分工是确定重点部门的唯一标准。

· 加强交流 积极进行与国际上同行的交流,同时在国内各单位加强联系和交流,使技术共享,少走重复的路。

· 人材的培养 虽然GaAs技术可以采用很多的Si技术,但两者的差别依然很大,应加强新的技术人材培养,同时更新原有人员的技术知识。

· 搞好技术配套 元器件的材料、制造、测试及封装必须同时考虑,不可偏向任何一方。

参 考 文 献

- [1] Military Microwave 88'July 1988 p280.
- [2] AVIATION WEEK & SPACE TECHNOLOGY September 1989,p87
- [3] GEC JOURNAL OF RESEARCH V.4 N.2 1986 p72
- [4] Proc.6th European Symp.on material under microgravity condition, December 1986 p525
- [5] 《半导体情报》1.85.p.1
- [6] MICROWAVES & RF July 1987 p.91
- [7] MICROWAVE JOURNAL 1989 STATE OF THE ART REFERENCE p51
- [8] MICROWAVE JOURNAL NOVEMBER 1986 p26