



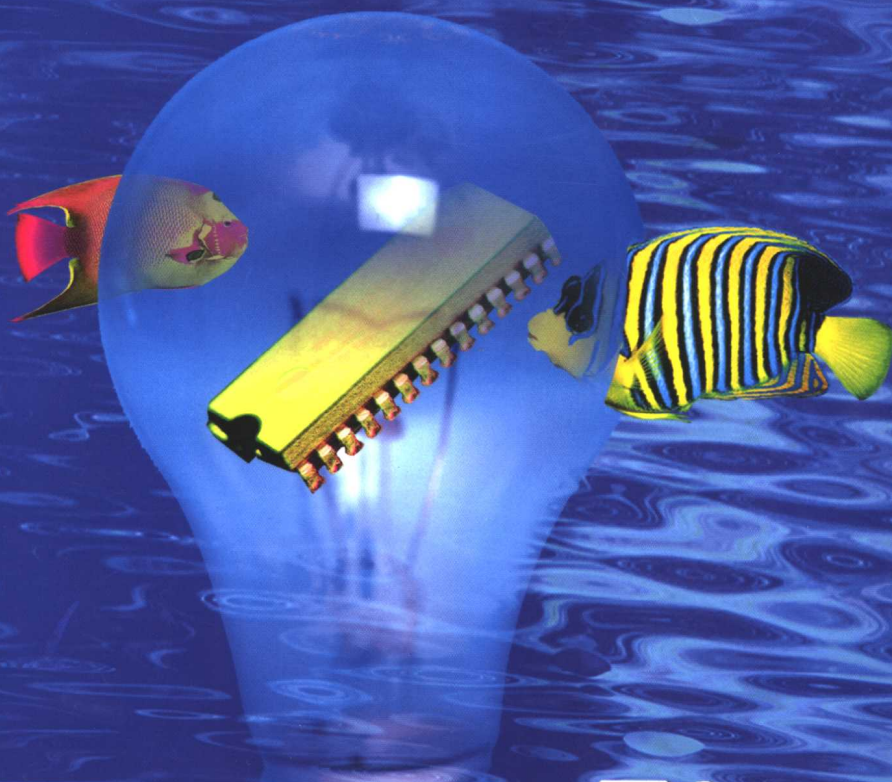
单片机与嵌入式系统丛书

Broadview[®]
WWW.BROADVIEW.COM.CN

<http://www.phei.com.cn>

增强核闪存80C51教程

• 梁合庆 编著



3.1



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

单片机与嵌入式系统丛书

增强核闪存 80C51 教程

梁合庆 编著

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书按层次化、增量化的方法组织教材。层次化体现新技术的进阶,增量简化教学内容。基础原理分两个层次:MCS-51 核和 80C51 增强核。前者,忠实于现今仍使用的原理基础;后者,是截至 21 世纪初对前者的更新和补充,由它构成新产品的共同原理基础。

本书不是“人云亦云”的书,也不是简单地照搬厂家技术手册的书,而是对于传统 MCS-51 的原理和 80C51 最新产品手册进行融会贯通,在许多内容的讲授方法上做了新的大胆尝试,具有简明扼要、深入浅出、“一针见血”的特点。

本书可作为大、专院校,中等技术学校及培训班的教材,或广大技术人员的自学读本,也可作为科技、控制工程人员的参考工具书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

增强核闪存 80C51 教程/梁合庆编著. —北京:电子工业出版社,2003.11
(单片机与嵌入式系统丛书)
ISBN 7-5053-9208-5

I. 增… II. 梁… III. 单片微型计算机,80C51 系列—教材 IV. TP368.1
中国版本图书馆 CIP 数据核字(2003)第 088715 号

责任编辑:朱沐红 毕 宁

印 刷:北京增富印刷有限公司

出版发行:电子工业出版社 <http://www.phei.com.cn>

北京市海淀区万寿路 173 信箱 邮编 100036

经 销:各地新华书店

开 本:787×980 1/16 印张:18 字数:280 千字

版 次:2003 年 11 月第 1 版 2003 年 11 月第 1 次印刷

印 数:6 000 册 定价:29.00 元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。联系电话:(010)68279077。质量投诉请发邮件至 zlts@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

序

这本书的出版纯属偶然。

1980年回国,适逢单位请来 Intel 培训部主任主讲《8086 与 186》、《RMX86 实时多任务操作系统》和《MCS-51 原理与开发》等三门课程,由我翻译,后江苏省 Intel 用户协会邀我在省内多处推广 MCS-51,曾将我的讲稿内部铅印,成为国内最早的 8051 资料之一。因它融入 Intel 培训教材,忠于手册内容不打折扣,简要全面介绍 Intel 开发装置与工具软件等,而受到全国不少单位赞许,他们反映遇到的疑难问题多可由此书得到解决。Philips 公司在继承和发展 Intel 8051 方面堪称突出,在国内影响较大,故 2001 年初有好友邀我重写一本全面反映当前 80C51 技术的新书。我因 8051 的书已是“汗牛充栋”,加之 Philips 的 80C51 品种太多,难以归纳,未敢承诺。后另一好友不断相劝,指出现 80C51 兼容厂家众多,大量的新产品只有针对性的数据手册,需要有一本既简明扼要,又能普遍适应众多兼容产品的换代新书。经过调研,2001 年 5 月曾在 4 人的范围内,仔细研讨过一份提纲,后来又做了修订。是年年底,发现 Philips 公司竟也在梳理自己庞大的产品群。一道线划开了产品型的 LPC(少片脚)系列与通用型系列群,再一道线划出通用型系列群的共性部分,定义为 80C51 增强核。增强核基本上是以 Intel 8052 为基础,加上 Philips 的增强 UART、双 DPTR、ALE 停运和指令提速等新的改进而成。Philips 的调整无疑既利于生产者又惠及使用者。但对本书的作者却是灾难,随着 Philips 的变化曾三毁书稿重新构建,庆幸的是,出书之前得以改写,幸免了对读者的影响!

本书在写法上因有许多革新之处,生怕谬误流传,于 2002 年 7 月完稿后立即组织过一次真刀真枪的教学实践,归纳意见后做了全面改写,直到 2003 年初才正式脱稿。从 2001 年 5 月开始历时两年零三个月,花费数倍于以往的成书时间。参与本书的编写者除梁合庆外,前后还有周立功、刘强、邢中柱、李奇刚、王秋霞、叶金华、聂明、聂勇、于峰、卫淑华、梁韧、姚红宇等人,特别是周立功先生的最初动议和多方面的重要支持使本书得以和读者见面。本书实际上是集四本书的内容于一体,加大了图、表的内容和难度,前后各

章连环相扣，大同而又小异，在客观上和实践上，都给出版社增加了数倍的负担。他们不厌其烦、极为细致地默默工作着，在页面的设计上考虑到读者感官的醒目，为提高读者学习效果和节约学习时间做出了许多可贵的贡献，在此一并表示衷心的感谢。

作 者

2003-7-21

前 言

微控制器的教学，根据经验有两个重点。

一是特殊功能寄存器（SFR）。微控制器的片上资源，除去 CPU 和存储器外，就是外部设备了。外设的操作均表现为对 SFR 的读写。所以，各种外设的硬件原理和操作，如果结合它们的 SFR 一同讲解，定会“事半功倍”。

二是指令系统。微控制器的应用全部表现为用指令去读写存储器，和用指令去读写 SFR。会用指令不是靠学，而是靠用。有两类例子对于学习指令是有用的：一是简单例，助你入门使用；二是范例，助你入门后升华之用。至于软件重用，那是另一个范畴。API（应用编程接口）专为软件重用所写。它保证基于 API 编写的应用程序能够随 API 的升级而自然升级，应用程序不必更动。目前 API 尚未流行于 16 位以下的 MCU。低一层的重用是调用商用的库函数。它只保证当前的重用。库函数的升级与原应用程序无缘，应用程序要想搭上库函数升级的车，通常是应用程序必须重写，最少也得重新汇编。一般书上的应用实例只能说是有参考价值，距离重用或套用差得很远。随着实例程序的加长，参考价值将衰减，依赖多了弊大于利，浪费时间事小，泯灭智慧事大，须知“家珍”需从自家流出。

本书针对上述两个重点做了如下的改进：

（1）硬件原理与 SFR 合并。将它们放在一张图中同步介绍，图中进一步补足编时所需用的全部信息，变图为编程的充要资料。学习时，软硬件互为参照印证，容易理解深透。复习时，想到见到，思路具体明确，印象深刻。更重要的是，开发时的编程能够真正实现“随用随查”。看着图编程直观省力，有效避免多写、漏写程序的隐患。

（2）汇编指令的操作数与机器指令的代码并列、指令字节数与周期数并列，两个并列再集于一图。学习复习、编程调试时“随用随查”。初学指令，先要跑面，重在识其全貌。指令不是学会而是用会的。编程时带上问题进入场景，一遍遍地翻查找出最有效的指令，长期实践定会流出“家珍”。指令部分有意安插的一些范例是为入门后顿悟用的。

上述两点，在拙著《MCS-96 系列十六位单片微机实用手册》（电子工业出版社）中曾部分地试用过，很多读者已经感悟，纷纷找我要书。

本书的讲法和插图冒着标新立异固有的不成熟不周全的风险，虽然一改再改，毕竟井蛙洞天，顾此失彼，偏颇拗误在所难免，恭望批评指正。

作 者

2002-10-26

目 录

第 1 章 绪论	1
1.1 嵌入式第二次浪潮	1
1.2 传统微控制器（8 位/16 位）的更新	2
1.3 今日嵌入式（32 位/16 位）	5
1.4 本书定位	6
1.5 本书编写特点	10
1.6 本书建议的授课时数	12
第 2 章 MCS-51 核	13
2.1 简介	13
2.2 CPU（中央处理单元）	14
2.2.1 ALU（算术逻辑单元）	15
2.2.2 指令寄存器与定时-控制电路	16
2.2.3 片内振荡器	17
2.2.4 节电工作模式	18
2.3 存储器结构	19
2.3.1 哈佛结构	20
2.3.2 SFR（特殊功能寄存器）	22
2.3.3 各存储空间及其访问指令	24
2.4 4×8 位 I/O 口结构与操作	25
2.4.1 I/O 口结构	27
2.4.2 读-改-写指令	28
2.4.3 片外程序存储器/数据存储器扩展技术	28
2.5 MCS-51 指令系统	31
2.5.1 概述	31
2.5.2 数据传送类指令	32

2.5.3	算述运算类指令	38
2.5.4	逻辑运算类指令	47
2.5.5	控制转移类指令	52
2.5.6	布尔处理类指令	59
2.5.7	汇编器入门	66
2.5.8	MCS-51 指令编程技巧	75
2.6	定时/计数器	91
2.6.1	定时/计数器工作原理	91
2.6.2	初始化定时/计数器 T0、T1	93
2.6.3	T0、T1 模式 0 和模式 1	95
2.6.4	T0、T1 模式 2	96
2.6.5	T0 模式 3	96
※2.6.6	定时/计数器的飞读技巧	97
2.7	中断系统	97
2.7.1	5 源 2 优先级中断	97
2.7.2	中断操作	98
2.7.3	中断向量地址与向量空间	100
2.7.4	中断响应时间	100
2.7.5	中断时对现场的保护和恢复	102
2.7.6	初始化中断系统	103
※2.7.7	精确定时技巧 (补偿中断延时等的影响)	104
2.8	串行口	106
2.8.1	全双工串行口	106
2.8.2	串行口 4 种工作模式	106
2.8.3	初始化串行口	114
2.8.4	串行口应用	115
2.8.5	串行口软件	118
2.9	复位	124
2.9.1	复位时序	124
2.9.2	SFR 的复位状态	124
2.9.3	上电复位	127

▶ 2.10 本章回味与思考	127
第 3 章 80C51 增强核 (80C51 核+)	130
▶ 3.1 简介	130
▶ 3.2 CPU (中央处理单元)	132
▶ 3.3 存储器结构	138
▶ 3.4 4×8 位 I/O 口结构与操作	138
▶ 3.5 80C51 增强核指令系统	138
▶ 3.6 定时/计数器	139
3.6.1 T0、T1 定时/计数器	139
3.6.2 T2 定时/计数器	140
▶ 3.7 中断系统	148
3.7.1 6 源 4 优先级	148
3.7.2 中断操作	148
3.7.3 中断向量地址与向量空间	151
3.7.4 中断响应时间	151
▶ 3.8 增强型全双工 UART 串行口	151
3.8.1 简介	151
3.8.2 增强型 UART	153
▶ 3.9 80C51+增强核使用 SFR 一览表	156
▶ 3.10 本章回味与思考	158
第 4 章 P89C51/52/54/58X2 及 P89C60/61X2 系列	159
▶ 4.1 前言	159
▶ 4.2 P89C5xX2, P89C60/61X2 与 80C51 增强核的异同	161
▶ 4.3 本章回味与思考	166
第 5 章 P89C51RA2/RB2/ RC2/RD2 系列	168
▶ 5.1 前言	168
▶ 5.2 P89C51Rx2 总体概况	170
5.2.1 P89C51Rx2 的存储器	170
5.2.2 P89C51Rx2 的片上资源	170

5.2.3	P89C51Rx2 芯片的片腿功能和封装	173
5.2.4	P89C51Rx2 芯片的片腿定义	174
▶ 5.3	PCA (可编程计数器阵列)	176
5.3.1	PCA 捕捉模式	178
5.3.2	PCA 16 位软定时器模式	180
5.3.3	PCA 高速输出模式	181
5.3.4	PCA 的 PWM (脉宽调制) 模式	182
5.3.5	PCA 模块 4 看家狗定时器模式	184
▶ 5.4	7 源 4 优先级中断系统	185
5.4.1	中断操作	186
▶ 5.5	数据存储器	188
5.5.1	内部数据存储器	188
5.5.2	外部数据存储器	189
▶ 5.6	程序存储器——FLASH (闪存)	190
▶ 5.7	复位后代码引导与 ROM 固件	192
▶ 5.8	在系统烧录 (ISP)	194
▶ 5.9	在应用烧录 (IAP)	201
▶ 5.10	P89C51Rx2 片内硬件看门狗定时器	209
▶ 5.11	CPU 和外设的时钟	210
▶ 5.12	本章回味与思考	210
第 6 章	P89C660/662/664/668 系列	212
▶ 6.1	前言	212
▶ 6.2	P89C660/662/664/668 总体概况	214
6.2.1	P89C66x 存储器	214
6.2.2	P89C66x 片上资源	214
6.2.3	P89C66x 芯片的片腿功能和封装	218
6.2.4	P89C66x 芯片片腿定义	218
▶ 6.3	P89C66x PCA (可编程计数器阵列)	220
▶ 6.4	8 源 4 优先级中断系统	221
▶ 6.5	数据存储器	225
▶ 6.6	程序存储器	225

■ 6.7 串行 I/O 口	226
6.7.1 概述	226
6.7.2 预备知识	228
6.7.3 I ² C 总线工作原理	229
6.7.4 SIO1 的片上硬件逻辑	232
6.7.5 SIO1 各模式操作过程	239
6.7.6 操作 SIO1 的软件说明	248
6.7.7 I ² C 自动串口传输程序框架	256
■ 6.8 本章回味与思考	265
附录 A ASCII 码表	267
附录 B 十六进制数变十进制数转换表	269
附录 C 增强核 80C51 闪存系列仿真器及实验仪	271

第1章 绪 论

1.1 嵌入式第二次浪潮

20 世纪 90 年代后期，是后 PC 时代的前夜，兴起了嵌入式的第二次浪潮。随着手机的铺天盖地，惊醒了国内的单片机专家和广大技术人员，引发了一场单片机与嵌入式的讨论。无论讨论是否有最终一致的认识，讨论总是有益的。能取得一致的认识当然好，若不能，则留待时间的长河去判断。

单片机的叫法本没有错，它从构成的侧面强调在单芯片上集成了必备成分的小计算机。当初，人们以计算为目的而研制计算机，后来才发现，用计算机的逻辑功能解决简单的控制问题比以往来得更容易，而且应用十分广泛，于是又改称微控制器。对于复杂的控制课题，微控制器一时应付不了，就改用微处理器构建单板机系统，乃至小型机来控制。嵌入式，即嵌入式计算机，是为概括各种以控制为目的的计算机而使用的泛称。嵌入式计算机不是为表现自己，而是为智能地完成其所在宿主的设备功能。

单片机的叫法稍有偏颇之处在于：一是未体现它控制的初衷，二是未能代表嵌入式的总体，尽管单片的结构展示着嵌入式的终极目标。单片机是 Intel 初期的命名，Intel 随后又改口使用微控制器，并把它归类于 Intel 的嵌入式器件手册之中。东方人喜欢宏观的东西。单片机虽然不大，但是它的组成全面，所以一叫也就过去了 20 多年。今天二次浪潮来到又旧话重提，嵌入式与微控制器如何摆法，谁大谁小？还是并列？

实际上，两者的观察侧面不同。若统一从功能侧面论，把单片机正名为微控制器为顺。那么，现在可能是改名的适宜时机。但是，微控制器顺意不顺口，不如单片机朗朗上口。暂且把这个问题放下，抬头往前看。

大家都会同意 SoC (System on Chip) 是嵌入式的终极结构，可是它的中译名也有争议。先叫片上系统，又叫系统芯片、芯片系统。可是问题的症结

并不在译文，而在洋文的命名犯了当年 Single Chip Computer（单片机）以结构定名的错误。比照当年的将单片机改为 Microcontroller，那么今天的 System on Chip 似应改为 Macrocontroller 就全顺了。但是，也有不尽人意之处，Micro 与 Macro 从音和形上都太容易混淆了。其实，名非体，仅为用，别太钻牛角尖儿，从国际之众，便于交流就可以了。那么 SoC 如何译？在下愚见叫“单片系统”或“硅片系统”。洋文之中也有叫 System-on-a-Chip 的。只是单片机与单片系统语义甚是相近，故不如干脆就把单片机叫微控制器而把单片系统叫硅片系统。

1976 年，首例 4 位的 8048 微控制器问世，1980 年，首例 8 位 MCS-51 微控制器问世，掀动第一次嵌入式浪潮，各个微电子公司竞相研制自己的微控制器。

20 年后，经过 20 世纪 90 年代 PC 技术大发展的孕育，掀起了第二次嵌入式的浪潮。这次浪潮的明显特点是肢解 PC 两大块最新的成熟技术：互联网和多媒体，做成嵌入式的网络产品、移动语音和手持数据、音视频和数字图像等消费类产品。第一个热点产品——手机已经在我们日常生活中迅速成为普及的时尚。可视电话、MP3、MPEG4、数码相机、数码摄像机已在我们身边，无线局域网、无线家居网不用多久就会进军市场。

如果第一次嵌入式浪潮的主力器件是 8 位的微控制器，那么第二次嵌入式浪潮的主力器件已经让位于 32 位的 RISC-DSP 双核结构微处理器。不然就不能满足互联网和多媒体嵌入式产品的高速性和实时编解码的复杂技术需要，以及这类移动手持消费类产品的非常节能和尽量廉价的苛刻要求。为了叙述方便，我们可以把第一次嵌入式浪潮时流行的 8 位/16 位微控制器称为传统微控制器，而把 32 位的 RISC-DSP 双核结构微处理器叫做今日的嵌入式。下面分述传统微控制器近年的发展和今日嵌入式的概况。

1.2 传统微控制器（8 位/16 位）的更新

下面讨论一下这 20 年来传统微控制器（8 位/16 位）的更新。归纳而言，有下列几个方面。

1. 微控制器的 CPU 核仍以 CISC 为主，但向 RISC 演化

在传统微控制器领域内还是以当初 Intel 确立的哈佛结构（程序和数据存储器相分立的体系）和复杂指令集系统（CISC）为主。只有少数厂家生产精简指令集计算机，但仍保留了哈佛的分立存储器结构，并没有采用冯·诺依曼的程序、数据相合并的存储结构。少数生产 RISC 的计算机厂家有 Microchip 的 8 位 PIC12/16/17/18Fxxx 微控制器、Atmel 的 8 位 AVR 微控制器、SCENIX 的 8 位 SX18/20/28AC 和 SX48/52BD 微控制器。这 3 个厂家都使用了快闪存储器（FLASH）存放程序。

而 Vautomation Co. 的 VUSB 芯片是在 8 位 RISC MCU V8 的基础上，增加了 USB 核，由其上的固件支撑 USB 的工作。V8 MCU 和 USB 核共占用 10 000 个门。USB 核可用于主机端或设备端。USB 命令可用 C 语言、API 以及硬件描述语言 VHDL 进行修改。在不必改动硬件的条件下就可改变 USB 的包长和缓冲器长。若要改动硬件，只需联系 Vautomation 厂家，便可通过 Internet 提供实现代码。

2. 提升指令执行速度

提高 8 位的振荡器频率或减少每机器周期包含的振荡器周期数都可以提高指令的执行速度。如 Philips 公司把 12MHz 的 80C51 从每机器周期所含振荡器周期数由 12 改为 6，获得 2 倍速，Winband 公司由 12 改为 3，获得 4 倍速。目前，8 位微控制器的频率一般可以高至 33MHz~40MHz，所以，可以比较容易地从原来的 1MIPS 提高到 10MIPS。但是，目前指令执行速度提高到 50MIPS~100MIPS 的都是 RISC 指令的 8 位微控制器。

提升 8 位微控制器工作频率已经受到普遍的重视。Hitachi 半导体厂，1988 年设计其 8 位 H8 微控制器时，设定的目标是要集成更多的外设和支持 C 语言，追求高性能而不以廉价为目的。片上提供 0.5MB 的 FLASH 存储器。最近还增加了 USB 和 Bluetooth 通信接口，也考虑生产带有 Ethernet 接口的芯片，还计划将通常 32 位机上的应用（如 TCP/IP、语音识别和合成）技术下移到 H8。但是，便携型设备的屏蔽措施较少，又是塑料外壳，噪声成为问题。将其频率提高到 33MHz，可得 20MIPS 的性能，但很难通过家用电器 B 类 FCC 的条款规定，几经改进设计方法，最后才把内部噪声降下来且很好地抑制了外部噪声。

3. 集成大容量片上 FLASH 存储器, 实现 ISP、IAP

近几年, 8 位微控制器竞相采用 FLASH 存储器, 这已成趋势。因为它集成密度高、价格便宜、技术先进, 可以取代 PROM、EPROM、OTP 和 EEPROM 等。Silicon Storage Technology 公司用 SuperFlash 技术生产了兼容于 8051 的 FlashFlex51 系列芯片。其中, SST89C54/58 芯片内分别具有 20KB 和 36KB 的 FLASH, 并利用 FLASH 可高速读/写的特点实现在系统烧录程序 (ISP) 和在应用中烧录程序 (IAP)。

ISP 技术是在焊接成板极系统上, 直接对微控制器进行擦除和程序烧录的先进技术。SST 的 IAP 技术, 是从结构上将 FLASH 存储器映像为两个存储体, 当运行在一个存储体上的用户程序时, 在后台对另一个存储体实时烧录更新的程序, 之后再将控制转向更新的程序上执行。

Philips 兼容于 8051 的 P89C51RC2/RD2 是具有 32KB/64KB FLASH 的芯片。由于片上集成了 1KB 的引导和擦除/烧录用 ROM 固件, 所以能够更好地支持 ISP 和 IAP。顺便指出, P89C51RC2/RD2 还增加了片上 RAM, 最多到 8KB。

4. 普遍使用混合信号 (数字-模拟相混合) 集成技术

用 CMOS 工艺将数字和模拟电路集成于同一个片上的技术已经成熟, 有力地削减了片外的附加器件, 提高了性能和缩短了产品上市时间。如片上集成 12 位 A/D、上电复位/掉电检测、捕捉/比较/PWM、锁相环、 8×8 硬件乘, 以及 USB、CAN 总线接口等。

5. 增加可联网的外设接口

要求将内嵌 8 位微控制器的设备接入 Internet 的呼声渐高。虽然联网的主流应用多是使用 32 位的高档微处理器, 但是, 如果能生产高速率的 8 位微控制器实现某些针对性的专用设备上网, 未尝不是一条蹊径。目前使用 MCS-51 系列的 83C51KB 生产独立键盘、小型硬驱和掌上电脑的不少。但是, 83C51KB 缺少与 Internet 的连接部分。许多厂家已经看到给 8 位微控制器配上 Bluetooth、Ethernet 和 Internet 网络接口的需要, 众多方案正在涌现。

6. 追求低电压、低功耗、低价位、LPC (少腿芯片)

降低工作电压无疑可以成平方地降低功耗。所以开始出现多电压供电的

微控制器, CPU 部分工作于 1.5V~2.5V, 而 I/O 口工作于 3.3V~5V。为实现低功耗, 应尽可能多地将片外器件集成于同一个片上, 这样便于一同暂停、一同休眠或部分运行。如 NEC 设计了可配置成部分全速运行、部分暂停, 使用户对功率的管理更加方便灵活、有效。瑞典 Xemic 公司为其 8 位低功耗 XE8000 系列微控制器中增加了通用型高速低电压芯片 XE8301, 它的工作电压十分宽广, 为 1.2V~5.5V。指令速度为 1MIPS 时电流仅为 200 μ A, 在待机模式下, 维持实时钟的运行仅用 1 μ A 电流。XE8000 系列微控制器的内核用的是该公司 8 位 CoolRISC MCU, 指令位宽 22 位。

LPC 是少片腿封装的芯片, 已经风行。它可有效地降低成本和减少印制板的尺寸。

1.3 今日嵌入式 (32 位/16 位)

今日第二次浪潮所言的嵌入式应用主要集中在有关网络和多媒体的消费类产品, 关于工业控制等方面的谈论较少。下面简要介绍一点第二次嵌入式浪潮的主流情况。

(1) DSP 与 MPU 相结合, 协助解决网络与多媒体所需实时处理的高速运算问题, DSP 进入今日嵌入式的芯核, 与 MPU 构成芯核的左右脑。

(2) 今日嵌入式芯核的 MPU 多是 RISC 结构, 取其特有的高速度、低能耗、小尺寸、低价位的特点。

(3) 32 位的 RISC-DSP 双核结构成为今日嵌入式芯片的主流形式。

(4) TriCore 是 32 位 MPU-MCU-DSP 三核结构的芯核。TC10GP 是第一款以 TriCore 为芯核的 32 位微控制器。下面简要介绍一下它的特点, 以便大体上了解今日嵌入式芯片的一般内容。

- 采用 LOAD/STORE 指令的 RISC-DSP 结构, 双 16 $\times$ 16MAC, 超标量 3 流水线, 4GB 寻址范围, 高速环境切换, 66MHz~80MHz 钟频。

- 内存: 8KB 指令 SRAM, 8/16KB 指令高速缓存; 32/16KB 数据 SRAM, 0/16KB 数据高速缓存。

- 定时器: 2 $\times$ GPT (通用定时器) 单元+3 $\times$ 可配置 32 位定时器, WDT (看家狗), 系统定时器。

- 串口: 2 UART, 1 SSC (同步串行通信)。