



高等学校教材

专科适用

数字集成电路

南京电力高等专科学校 杨志忠 主编



TN431.2-999

高等学校教材

————— 专 科 适 用 —————

数字集成电路

南京电力高等专科学校 杨志忠 主编

水利电力出版社

(京)新登字115号

内 容 提 要

本书是根据高等工程专科电子类和通信类教学大纲的要求编写的,全书共分三篇。第一篇为基本技能篇,包括逻辑门电路、逻辑代数基础、集成触发器、脉冲的产生与整形;第二篇为综合技能篇,包括组合逻辑电路、时序逻辑电路、数/模和模/数转换器、大规模集成电路;第三篇为工程技能篇,包括数字系统的设计、电磁干扰的抑制、数字系统的调试和故障诊断。每节都有自查题,各章有练习题、技能题和技能训练。上述三篇互相衔接、紧密联系,突出了知识的应用性和针对性,使能力培养贯穿于教学全过程。具有一定的专科特色。

本书可作为高等工程专科学校电子类、计算机、通信、自控类和电力类等各专业的教材,并可供有关工程技术人员参考。

高等学校教材

(专科适用)

数字集成电路

南京电力高等专科学校 杨志忠 主编

水利电力出版社出版

(北京三里河路6号)

新华书店北京发行所发行·各地新华书店经售

北京市京东印刷厂印刷

787×1092毫米 16开本 22.25印张 504千字

1995年6月第一版 1995年6月北京第一次印刷

印数 0001—2200册

ISBN 7-120-02326-8/TM·603

定价 12.55元

前 言

《数字集成电路》是一门应用性很强的技术基础课。随着集成电路制造技术的迅猛发展，中、大规模数字集成电路已被广泛应用。为了能适应电力建设事业迅速发展的需要和提高《数字集成电路》课程的教学质量，在调查研究的基础上，根据高等工程专科电子类和通信类教学大纲的要求，以培养学生能力为出发点编写了这本教材。

本教材由基本技能篇、综合技能篇和工程技能篇三部分组成。基本技能篇包括逻辑门电路、逻辑代数基础、集成触发器、脉冲的产生与整形以及与各部分配合使用的基本技能训练等内容，除介绍基本数字器件的原理、逻辑功能及其使用外，还注意培养学生运用所学知识进行简单的逻辑设计、正确使用仪表进行测试以及初步了解排除实验故障的方法。综合技能篇包括组合逻辑电路、时序逻辑电路、数/模和模/数转换器、大规模集成电路以及与之配合使用的综合技能训练等内容，主要介绍数字部件的逻辑功能及其扩展运用，综合技能训练侧重于培养学生综合运用已学部分的内容进行逻辑设计和解决较复杂问题的能力。工程技能篇包括数字系统的设计和安装调试中一些实际问题的处理，主要介绍数字系统的设计方法、电磁干扰的抑制以及数字系统的调试方法和故障诊断的一般方法，以培养学生灵活运用本课程所学知识设计并完成特定功能的数字式仪表、设备中的一些控制电路等方面的能力。上述三篇互相衔接、紧密联系、不可分割，形成能力培养的整体。每章还有一定数量的技能题，以开发学有余力的学生的聪明才智，除完成书面作业外，还可到实验室搭试验证。

为了能充分调动学生学习本课程的主动性和积极性，迅速提高他们的实验水平，因此，本书考虑了以下几点：①技能训练自始至终贯穿了“逻辑设计—选择器件—安装调试—排除故障”的训练方法。技能训练由简单到复杂，以综合性的、设计性的课题为主，以验证性的为辅。②技能训练题简明扼要，只给出训练目的、训练内容、训练要求和供学生选用的集成电路，而实验电路、实验步骤、测试调整方法、所需的仪表和集成电路则由学生自行拟定和选用。③考虑到学生普遍感到排除数字系统故障的困难，在课程设计中增加了数字系统故障诊断的内容和训练。

使用本教材时，应将理论知识的讲解与技能训练有机结合、融为一体，使能力培养贯穿于整个教学过程，以获得能力培养的最佳效果。

本教材在编写过程中力求深入浅出、突出重点、理论与实践相结合、注重应用性和针对性。

参加本教材编写的有北京电力高等专科学校的孙杰（第三、八章和附录A中的第四部分），南京电力高等专科学校的郭顺华（第七、九章和附录A中的第一、二、三部分）、高锡秋（第十、十一章和附录B、C、D、E、F）和杨志忠（概述、第一、二、四、五、六章）。由杨志忠担任主编，并负责组织和定稿。

本书由沈阳电力高等专科学校的陈才贤副教授担任主审，对全书提出了许多宝贵的修改意见，编者在此致以诚挚的谢意。

由于编者学识水平有限，书中错误和不妥之处在所难免，肯请读者，特别是使用本书的教师和同学提出批评和改进意见。

编者

1994年7月

目 录

前 言

概述	1
----	---

第一篇 基本技能篇

第一章 逻辑门电路	8
第一节 分立元件门电路	8
第二节 TTL集成逻辑门电路	18
第三节 CMOS集成逻辑门电路	33
第四节 数字集成电路的几个接口问题	41
练习题	43
技能题	46
基本技能训练	48
训练一 分立元件门电路的功能测试	48
训练二 TTL与非门逻辑功能和电压传输特性的测试	50
训练三 用TTL与非门组成其它基本逻辑门电路	51
训练四 OC门和TSL门的应用	52
训练五 CMOS门电路的逻辑功能变换	53
第二章 逻辑代数基础	55
第一节 逻辑函数	55
第二节 逻辑代数的基本定律和重要规则	61
第三节 逻辑函数的代数化简法	65
第四节 逻辑函数的卡诺图化简法	67
练习题	78
技能题	80
基本技能训练	81
训练一 门电路的逻辑变换	81
训练二 逻辑设计(一)	81
训练三 逻辑设计(二)	82
第三章 集成触发器	83
第一节 触发器的基本形式	83
第二节 边沿触发器	88
第三节 主从触发器	96
练习题	99
技能题	103
基本技能训练	103
训练一 基本RS触发器逻辑功能的测试和应用	103

训练二 边沿触发器逻辑功能的测试	104
训练三 触发器的应用	104
第四章 脉冲波形的产生与整形	106
第一节 单稳态触发器	106
第二节 多谐振荡器	110
第三节 施密特触发器	113
第四节 555定时器及其应用	118
练习题	123
技能题	125
基本技能训练	125
训练一 单稳态触发器的设计与调试	125
训练二 用与非门电路构成多谐振荡器的设计和调试	126
训练三 用集成施密特触发器设计单稳态触发器和多谐振荡器	126
训练四 用555定时器组成单稳态触发器和多谐振荡器	126

第二篇 综合技能篇

第五章 组合逻辑电路	128
第一节 组合逻辑电路的分析方法和设计方法	128
第二节 编码器	140
第三节 译码器和数码显示器	143
第四节 数据选择器和多路分配器	157
第五节 数值比较器	162
第六节 用中规模集成电路设计组合逻辑电路	165
练习题	168
技能题	170
综合技能训练	170
训练一 用集成逻辑门设计组合逻辑电路	170
训练二 组合逻辑电路冒险现象的观察与排除	171
训练三 用译码器实现多种逻辑功能	172
训练四 用数据选择器实现多种逻辑功能	172
第六章 时序逻辑电路	173
第一节 时序逻辑电路的分析方法	173
第二节 计数器	178
第三节 寄存器和移位寄存器	198
第四节 顺序脉冲发生器	206
第五节 同步时序逻辑电路的设计方法	209
练习题	213
技能题	215
综合技能训练	215
训练一 异步二进制计数器及其级联	215
训练二 计数器、译码器和显示器	216
训练三 设计一个脉冲周期的测量电路	216
训练四 双向移位寄存器及其应用	217

第七章 数/模和模/数转换器	218
第一节 D/A转换器	218
第二节 A/D转换器	225
练习题	235
技能题	236
综合技能训练	237
训练一 集成D/A转换器的应用	237
训练二 集成A/D转换器及其应用	238
第八章 大规模集成电路	239
第一节 随机存取存储器	239
第二节 只读存储器	247
第三节 可编程逻辑器件	253
练习题	262
技能题	263
综合技能训练	263
训练一 RAM的应用	263
训练二 用EPROM设计组合逻辑电路	264

第三篇 工程技能篇

第九章 数字系统的设计	265
第一节 小型数字系统设计	265
第二节 课程设计课题	272
第十章 数字系统电磁干扰的抑制和安装	276
第一节 数字集成电路的使用规则	276
第二节 电磁干扰的抑制	278
第三节 数字电路安装中实际问题的处理	289
第四节 焊接技术	292
第五节 印制电路板的制作	296
第十一章 数字系统的调试和故障诊断	300
第一节 小型数字系统的调试方法	300
第二节 数字系统故障的检查和诊断	303
附录A 分立元件脉冲电路	313
附录B 技能训练方法和故障的检查	324
附录C 国家标准逻辑图形符号	330
附录D 半导体集成电路型号命名方法和部分集成电路外引脚图	334
附录E 电阻器型号命名及色标表示法	342
附录F 电容器型号命名与标志方法	344
参考文献	347

概 述

一、数字电路的分类和特点

(一) 数字集成电路的研究内容

数字集成电路是近代电子技术中一门重要的基础技术，应用十分广泛。它普遍用于数字微波通信、电力载波通信、程控交换、继电保护、自动控制、计算技术、无线电定位、测量技术和电视等方面。可以说，它已渗透到国民经济和人民生活等各个领域，并在许多方面引起了根本性的变革。目前，数字集成电路正在迅速发展，新的功能器件不断涌现，中规模、大规模和超大规模数字集成电路已得到了广泛的应用。

在数字集成电路中，我们主要讨论逻辑代数基础、逻辑单元电路、组合逻辑电路、时序逻辑电路、脉冲波形的产生与整形、数-模与模-数转换器、大规模集成电路、数字系统的设计、电磁干扰的抑制方法、数字系统故障的诊断等。

(二) 数字信号和数字电路

数字信号和模拟信号不同，它在时间上和幅度上都是离散的（即断续的），即为不连续的阶跃信号，如图0-1所示。其高电平和低电平分别用“1”和“0”两个状态来表示。

工作在数字信号下的电子电路称为数字电路。它主要研究电路的输入与输出信号之间的逻辑关系，其主要分析工具是逻辑代数。

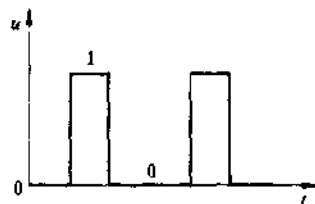


图 0-1 数字信号

数字电路主要有如下特点：

(1) 工作稳定性好，可靠性高。数字电路中的半导体器件通常作为开关使用，工作在饱和状态与截止状态。因而电路的工作稳定性好、可靠性高、抗干扰能力强。

(2) 数字信号便于处理和存储。

(3) 数字电路简单、便于集成化，成本低、体积小。

(三) 数字电路分类

数字电路有分立元件电路和集成电路两种。将晶体管、电阻、电容和电感等元件分别焊接在线路板上的电路，称为分立元件电路；如将晶体管、电阻、小电容及导线都做在一块半导体硅片上，封装在管壳内而成为一个互相不可分割的整体电路时，则称为集成电路。用于进行数字运算、逻辑状态判断及运算的集成电路，称为数字集成电路。由于工艺上的原因，集成电路中的三极管、二极管比较容易制造，成本低，而高值电阻、电容却很难制造，成本又高。因此，在集成电路中，一般都避免使用高值电阻和电容，而晶体管却用的很多，且多为直接耦合，其原因就在于此。

根据数字集成电路的复杂程度可分为小规模、中规模、大规模和超大规模集成电路，

如表0-1所示。

表 0-1 数字集成电路分类

集成电路分类	集成度	电路规模与范围
小规模集成电路SSI	1~10个门/片或 10~100个元件/片	逻辑单元电路 包括: 逻辑门电路、集成触发器等
中规模集成电路MSI	10~100个门/片或 100~1000个元件/片	逻辑功能部件 包括: 计数器、译码器、编码器、选择器、寄存器、算术运算器、比较器、D/A和A/D转换器等
大规模集成电路LSI	100~1000个门/片或 1000~10000个元件/片	数字逻辑系统 包括: 中央控制器(CPU)、存储器(ROM和RAM)、串行并行接口电路等
超大规模集成电路VLSI	大于1000个门/片或 大于10万个元件/片	高集成度的数字逻辑系统 例如: 在一块硅片上集成一个完整的微型计算机

按电路的导电类型可分为双极型电路和单极型电路。

按电路的逻辑功能可分为组合逻辑电路和时序逻辑电路。

(四) 中规模数字集成电路的特点

- (1) 具有通用性。一个功能集成块可实现多种功能。
- (2) 能自扩展。将多个功能集成块进行适当连接后, 能扩展成位数更多更复杂的部件。
- (3) 具有兼容性。便于不同品种和功能的电路混合使用。
- (4) 功耗小。内部电路采用了简化结构, 降低了功耗, 提高了电路工作的可靠性。
- (5) 输入负载轻。采用了缓冲级。
- (6) 速度快。内部各单元间的连线很短。

二、本课程的特点和能力培养要求

本课程以全面培养学生的能力为宗旨, 力求做到理论传授和实践技能训练紧密结合、融为一体。根据《数字集成电路》的特点和能力培养要求, 其教学内容分成基本技能、综合技能和工程技能等3篇, 包括应用技术的知识体系和专业应用能力的训练体系, 目的在于培养学生应用知识的能力、实践动手能力和独立工作能力。因此, 在教学内容上突出了“针对性”和“应用性”。

通过本课程的学习, 应达到以下几方面的能力:

- (1) 掌握《数字集成电路》的基本理论知识和数字集成器件的逻辑功能与应用。
- (2) 根据集成电路手册正确选择和使用数字集成器件。
- (3) 应用本课程学习的理论知识设计逻辑图和安装接线图。
- (4) 能独立安装接线, 正确使用仪表进行测试调整, 并能查寻和排除故障。
- (5) 能综合和撰写总结报告。

三、常用进制数的表示

(一) 十进制数的表示

众所周知, 在十进制数中, 用0, 1, 2, 3, 4, 5, 6, 7, 8, 9 等10个不同的数码来表示十进制

数，其加法规则是逢十进一，即 $9 + 1 = 10$ ， $10 = 1 \times 10^1 + 0 \times 10^0$ 。因此，十进制数是以10为基数的计数体制，这也是十进制的来历。每个数码在数中的位置不同时，数值也不同。如有一组十进制数为“5874”，则可写成

$$5874 = 5 \times 10^3 + 8 \times 10^2 + 7 \times 10^1 + 4 \times 10^0$$

式中： 10^3 （千位）、 10^2 （百位）、 10^1 （十位）、 10^0 （个位）代表每一位数的权，即各位的权为10的幂。由上述十进制数的表示式中可看出：每个数码所处的位置不同有不同的含义。某位数（如5）乘上该位的权（如 10^3 ）便得到该位数的大小，如 $5 \times 10^3 = 5000$ 。常把这乘积称作加权系数。可见，十进制数就是以10为基数的计数体制。

（二）二进制数的表示

二进制数它只有“0”和“1”两个数码，它的加法规则是逢二进一，即 $0 + 0 = 0$ ， $0 + 1 = 1$ ， $1 + 1 = 10$ （读壹零）， $10 + 1 = 11$ ， $11 + 1 = 100 \dots \dots$ 。这就是说，每当遇到本位是1，又要加1时，应使本位变成“0”，同时向高位进位，使高位加“1”。根据这个规律，我们可用二进制数来表示十进制数，见表0-2。

表 0-2 十—二进制数对照表

十 进 制	二 进 制	十 进 制	二 进 制
$0 + 0 = 0$	$0000 + 0 = 0000$	$8 + 1 = 9$	$1000 + 1 = 1001$
$0 + 1 = 1$	$0000 + 1 = 0001$	$9 + 1 = 10$	$1001 + 1 = 1010$
$1 + 1 = 2$	$0001 + 1 = 0010$	$10 + 1 = 11$	$1010 + 1 = 1011$
$2 + 1 = 3$	$0010 + 1 = 0011$	$11 + 1 = 12$	$1011 + 1 = 1100$
$3 + 1 = 4$	$0011 + 1 = 0100$	$12 + 1 = 13$	$1100 + 1 = 1101$
$4 + 1 = 5$	$0100 + 1 = 0101$	$13 + 1 = 14$	$1101 + 1 = 1110$
$5 + 1 = 6$	$0101 + 1 = 0110$	$14 + 1 = 15$	$1110 + 1 = 1111$
$6 + 1 = 7$	$0110 + 1 = 0111$	$15 + 1 = 16$	$1111 + 1 = 10000$
$7 + 1 = 8$	$0111 + 1 = 1000$		

从表中可看出每一位二进制数的变化规律：第一位是每计一次数，状态变化（由0变1或由1变0）一次。因此，第一位“1”代表十进制数的1，可用 2^0 表示；第二位“1”代表十进制数2，用 2^1 表示；第三位“1”代表十进制数4，用 2^2 表示；第四位“1”代表十进制数8，用 2^3 表示；其余类推。

根据上述规律，可写出任一组二进制数所对应的十进制数。例如二进制数码 $(N)_2 = (1101)_2$ ，它由4位二进制数组成，其对应的十进制数可写成下面的表示形式

$$(N)_2 = (1101)_2 = (1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0)_{10} = (13)_{10}$$

第
四
位

第
三
位

第
二
位

第
一
位

可见，二进制数1101对应的十进制数为13。和十进制数一样，式中 2^3 、 2^2 、 2^1 、 2^0 分别代表二进制数各位的“权”，即为2的幂。因此，二进制数是以2为基数的计数体制，这也是二进制的来历。

（三）八进制数的表示

八进制数有0, 1, 2, 3, 4, 5, 6, 7 等8个不同数码，它的加法规则是逢八进一，各位的权

为 8 的幂。如八进制数 $(N)_8 = (256)_8$ ，其对应的十进制数为

$$(N)_8 = (256)_8 = (2 \times 8^2 + 5 \times 8^1 + 6 \times 8^0)_{10} = (174)_{10}$$

(四) 十六进制数的表示

在十六进制数中，有 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A(10), B(11), C(12), D(13), E(14), F(15) 等 16 个不同的数码，它的加法规则是逢十六进一。各位的权为 16 的幂。如十六进制数 $(N)_{16} = (3BF)_{16}$ ，其对应的十进制数为

$$(3BF)_{16} = (3 \times 16^2 + 11 \times 16^1 + 15 \times 16^0)_{10} = (959)_{10}$$

由此可写出十进制数、二进制数、八进制数和十六进制数的对照表，见表 0-3。

表 0-3 十进制数、二进制数、八进制数和十六进制数的对照表

十进制	二进制	八进制	十六进制	十进制	二进制	八进制	十六进制
0	0000	0	0	8	1000	10	8
1	0001	1	1	9	1001	11	9
2	0010	2	2	10	1010	12	A
3	0011	3	3	11	1011	13	B
4	0100	4	4	12	1100	14	C
5	0101	5	5	13	1101	15	D
6	0110	6	6	14	1110	16	E
7	0111	7	7	15	1111	17	F

四、不同进制数之间的转换

(一) 二进制数、八进制数和十六进制数转换成十进制数

1. 二进制数转换成十进制数

由前面讨论可知，要将二进制数转换成十进制数，只要将二进制数按权展开，各位加权系数相加便得到了相应的十进制数。如

$$(11010)_2 = (1 \times 2^4 + 1 \times 2^3 + 1 \times 2^1)_{10} = (26)_{10}$$

2. 八进制数和十六进制数转换成十进制数

这两种进制数同样可按权展开，各位加权系数相加即得相应的十进制数。如

$$(247)_8 = (2 \times 8^2 + 4 \times 8^1 + 7 \times 8^0)_{10} = (167)_{10}$$

$$(2BD)_{16} = (2 \times 16^2 + 11 \times 16^1 + 13 \times 16^0)_{10} = (701)_{10}$$

(二) 十进制数转换成二进制数

要把十进制数转换成二进制数，只要将十进制数被 2 辗转相除，直至商为 0 时为止，将每次所得的余数从下向上、自左向右排列，即为转换后的二进制数。如

$$\begin{array}{r} 2 \overline{) 25} \cdots \cdots \text{余 } 1 \cdots \cdots K_0 \\ 2 \overline{) 12} \cdots \cdots \text{余 } 0 \cdots \cdots K_1 \\ 2 \overline{) 6} \cdots \cdots \text{余 } 0 \cdots \cdots K_2 \\ 2 \overline{) 3} \cdots \cdots \text{余 } 1 \cdots \cdots K_3 \\ 1 \cdots \cdots \text{余 } 1 \cdots \cdots K_4 \end{array}$$

所以 $(25)_{10} = (K_4 K_3 K_2 K_1 K_0)_2 = (11001)_2$

(三) 二进制数和八进制数、十六进制数的相互转换

因为8和16都是2的整次幂，所以，二进制数和八进制数、十六进制数之间的相互转换十分方便。

1. 二进制数和八进制数之间的相互转换

(1) 二进制数转换为八进制数。由于 $2^3 = 8$ ，所以1位八进制数应用3位二进制数来表示。转换时，从低位开始，每3位一组（如最后一组不足3位时，应在高位加0补足3位后再转换），然后把每组二进制数用相应的八进制数来表示，并按原顺序排列就得到了相应的八进制数。例如，将二进制数 $(11101110011)_2$ 转换为八进制数，其方法如下

$$\begin{array}{cccc} 011, & 101, & 110, & 011 \\ | & | & | & | \\ 3 & 5 & 6 & 3 \end{array}$$

所以 $(11101110011)_2 = (3563)_8$

(2) 八进制数转换为二进制数。每位八进制数用3位二进制数来表示，再按原来的顺序排列起来就得到了相应的二进制数。例如，将八进制数 $(572)_8$ 转换为二进制数，其方法如下

$$\begin{array}{ccc} 5 & 7 & 2 \\ | & | & | \\ 101, & 111, & 010 \end{array}$$

所以 $(572)_8 = (101111010)_2$

2. 二进制数和十六进制数之间的相互转换

(1) 二进制数转换为十六进制数。由于 $2^4 = 16$ ，所以1位十六进制数可用4位二进制数来表示。转换时，从低位开始，每4位二进制数一组（如最后一组不足4位时，可在高位加0补足4位），然后将4位二进制数转换成相应的十六进制数，于是便得到了相应的十六进制数。例如，将二进制数 $(11011101101)_2$ 转换为十六进制数，其方法如下

$$\begin{array}{ccc} 0110, & 1110, & 1101 \\ | & | & | \\ 6 & E & D \end{array}$$

所以 $(11011101101)_2 = (6ED)_{16}$

(2) 十六进制数转换为二进制数。每位十六进制数用四位二进制数来表示，按原来的顺序排列，便得到了相应的二进制数。例如，将十六进制数 $(3EC)_{16}$ 转换为二进制数，其方法如下

$$\begin{array}{ccc} 3 & E & C \\ | & | & | \\ 0011, & 1110, & 1100 \end{array}$$

所以 $(3EC)_{16} = (1111101100)_2$

五、常用二-十进制码

在数字电路中，常用4位二进制码来表示一位十进制数。这种用4位二进制码来表示

1 位十进制数的代码，称为二-十进制码，或称BCD码。BCD码分为有权码和无权码两大类。

4 位二进制码共有16种组合，而每位十进制数只取其中的10种。因此，需去掉其余的6种，这可有多种方案，表0-4中列出了几种常用的BCD码。

表 0-4 常用二-十进制码

十进制数	有 权 码				无 权 码		
	8421码	5421码	2421(A)码	2421(B)码	余3码	余3循环码	格雷码
0	0000	0000	0000	0000	0011	0010	0000
1	0001	0001	0001	0001	0100	0110	0001
2	0010	0010	0010	0010	0101	0111	0011
3	0011	0011	0011	0011	0110	0101	0010
4	0100	0100	0100	0100	0111	0100	0110
5	0101	1000	0101	1011	1000	1100	0111
6	0110	1001	0110	1100	1001	1101	0101
7	0111	1010	0111	1101	1010	1111	0100
8	1000	1011	1110	1110	1011	1110	1100
9	1001	1100	1111	1111	1100	1010	1101

1. 8421码

这是一种使用最多的BCD码，它只取了4位二进制码的前10种组合，即0000(0)~1001(9)，去掉了后6种。每位代码的权是恒定不变的，为恒权代码。二进制数每位代码加权系数之和等于它所代表的十进制数。

2. 2421码和5421码

这也是恒权码。每位代码加权系数之和等于它所代表的十进制数。2421码的编码顺序有两种：2421(A)码和2421(B)码。2421(B)码具有互补性，由表0-4可看出：0和9、1和8、2和7、3和6、4和5互为反码。

3. 余3码

代码中每一位“1”没有固定的权，是一种无权码。它是由8421码加0011得来的，也即用0011~1100来表示0~9十个数。它比用8421码的0000~1001来表示0~9多3，所以称余3码。这种代码也具有互补性。用余3码进行加减运算比8421BCD码方便。

4. 余3循环码和格雷码

和余3码一样，这两种码也是无权码，又称循环码。这种代码的两组相邻数码之间只有一位代码取值不同，利用这个特性，可避免计数过程中出现瞬态模糊状态，常用于高分辨率的设备中。

自 查 题

1. 数字信号和模拟信号各有什么特点？

2. 数字电路有哪些特点?
3. 中规模数字集成电路有哪些特点?
4. 你如何实现本课程能力培养的要求?
5. 在 6 位二进制数所能表示的数中, 用十进制数求出其最大值。
6. 在数字系统中为什么要用二进制, 如何用二进制码表示十进制数?
7. 若用二进制数表示 100 种信息时, 至少需几位数?
8. 将下列十进制数转换为二进制数:
26、51、154、272、384、516
9. 将下列二进制数转换为十进制数:
1011、11101、1001101、1110010
10. 将下列数进行数制转换:
 - (1) 二进制数转换为八进制数、十进制数和十六进制数:
(110101001001)₂、(1111011)₂、(11001111)₂
 - (2) 十六进制数转换为二进制数:
(78)₁₆、(3BD)₁₆、(4EF)₁₆
 - (3) 十进制数转换为十六进制数:
(318)₁₀、(255)₁₀、(3125)₁₀

第一篇 基本技能篇

本篇主要包括基本理论知识和基本技能训练两部分。基本理论知识主要介绍逻辑代数基础和基本数字器件的原理、逻辑功能及其使用方法与使用注意事项。而基本技能训练则是通过多种实践教学方式进行技能训练，侧重于理论的验证、基本理论知识的应用、简单逻辑电路的设计、实际操作技能和初步排除实验故障能力的培养，它除用于巩固基本理论知识、掌握本课程常用仪表的操作方法外，还在于使学生认识现象、掌握基本技能训练方法、训练技巧和测试技术等，使学生由在老师指导下进行技能训练逐步过渡到独立进行技能训练。

第一章 逻辑门电路

用以实现基本逻辑关系的电子电路通称为门电路。它一般具有多个输入端、一个输出端，其输入和输出只有高电平和低电平两个状态。用“1”表示高电平、用“0”表示低电平的情况称为正逻辑；反之，用“1”表示低电平、用“0”表示高电平的情况称为负逻辑。在以后讨论各种逻辑关系时，如未加说明，则一律采用正逻辑。

最基本的逻辑门电路有与门、或门和非门。它们可组成各种复合门，如与非、或非、与或非、异或、同或等逻辑门电路。在集成逻辑门电路中，为使电路标准化、减少门电路的种类，基本逻辑门电路在TTL集成门中，以与非门最多；在CMOS集成门中，以或非门最多。本章介绍的二极管门电路和三极管门电路，主要是为学习集成逻辑门电路打基础的。

第一节 分立元件门电路

一、二极管的开关特性

一个理想开关接通时，其接触电阻应为零，在开关上不产生任何压降；而当开关断开时，其电阻应为无穷大，没有电流流过。而且要求在开关速度非常高时，仍能保持上述特性。那么二极管作开关使用时，其由导通变为截止的瞬间能否象理想开关那样呢？为说明这个问题，先做一个实验，电路如图1-1-1(a)所示。设在静态时，开关S处在位置1，二极管 V_D 加了正向电压 E_F ，二极管导通，其正向电阻为 R_f ，且 $R \gg R_f$ 。当 E_F 远大于二极管的正向压降 U_D （硅二极管约为0.7V，锗二极管约为0.3V）时，则 $i_D = I_F \approx E_F / R$ ，这时二极管相当于开关接通。在开关S处于位置2时，二极管加了反向电压 E_R ，二极管截止，反

向电阻 R 极大, 故 $i'_D = I_R = I_0 \approx 0$ (I_0 为二极管的反向饱和电流), $U_D = -E_R$, 这时二极管相当于开关断开。

如在时间 $t = t_1$ 瞬间, 开关 S 突然由位置 1 投到位置 2 时, 即输入 u_i 由 E_F 跃变到 $-E_R$ [见图 1-1-1(b)], 如二极管是个理想的开关, 流过负载的电流波形应如图 1-1-1(c) 所示, 然而实际电流波形却如图 1-1-1(d) 所示。在输入信号负跃变瞬间, 二极管并不能立刻截止, 相反, 却出现了相当大的反向电流 $i_D = I_R \approx -E_R/R$, 经时间 t_s 后, 反向电流开始减小, 再经过时间 t_r 后才趋向饱和电流 I_0 , 约为 $0.1 I_R$, 这时可认为二极管已转入截止。我们把从输入负跃变开始到反向电流恢复到 $0.1 I_R$ 所需的时间, 称为二极管的反向恢复时间, 用 t_{re} 表示。显然 $t_{re} = t_s + t_r$ 。

在二极管开关电路中, 二极管的开关速度主要受到反向恢复时间的限制。

下面讨论二极管产生反向恢复时间的原因。

我们知道, 二极管加正向电压时, P 区多数载流子——空穴克服了内电场的阻力向 N 区扩散, 到达 N 区后并不能立刻与 N 区中的多数载流子——电子复合掉, 而是在 N 区内继续向前扩散一段路程 L_p (为空穴的扩散长度) 并不断与电子复合而消失的。这样, 在 N 区的 L_p 范围内就存储了一定数量的空穴, 并建立了一定的空穴浓度分布, 近结处浓度大, 离结越远浓度越小, 如图 1-1-2(a) 所示。正向电流越大, N 区中存储的空穴越多。同样, N 区中的多数载流子——电子扩散到 P 区后, 在 P 区 L_n 范围内也存储了一定数量的电子, 并建立了一定的电子浓度分布。图 1-1-2(b) 所示为 P 区和 N 区中电子、空穴电荷浓度分布曲线。

当输入电压 u_i 由 $+E_F$ 跃变到 $-E_R$ 时, 这些存储电荷不会突然消失, 在外界反向电压作用下, 将迫使 N 区中存储的空穴向 P 区漂移, 同时也迫使 P 区中存储的电子向 N 区漂移, 见图 1-1-3。在这些存储电荷消失前, 空间电荷区仍然很窄, 二极管呈现低阻, 它比 R 小很多, 所以, 反向电流 $I_R \approx -E_R/R$ 是很大的, 但这时电路已为二极管创造了向截止转化的条件。反向电流 I_R 使存储电荷逐渐减少, 经 t_s 时间后, 存储电荷减少到一定程度,

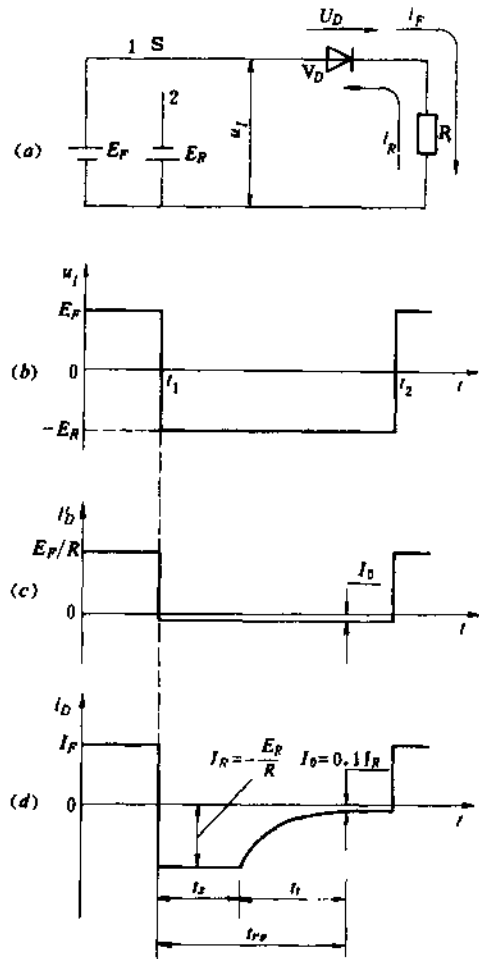


图 1-1-1 二极管的开关特性
(a) 电路图; (b) 输入电压波形; (c) 理想电流波形;
(d) 实际电流波形