

国防科技大学出版社

VLSI与

数字信号处理系统设计

周良柱 编著

前 言

本书是作为《VLSI与数字信号处理系统设计》研究生课教材，经两期教学试用，多方征求意见；又经过认真修改和充实后定稿出版的。

近十年来，VLSI技术和计算机技术对于数字信号处理的理论、技术和数字信号处理系统的设计和实现带来了巨大的影响，在八十年代中期产生了VLSI信号处理这样一门包括了VLSI技术、计算机技术和信号处理理论与技术的新的边缘学科。作者编写本书的目的，就是试图反映出这一新兴学科中的一些基本概念、原理和方法，特别是VLSI技术和计算机技术对于数字信号处理系统的设计与实现所带来的影响，采用VLSI技术实现进行数字信号处理系统设计的方法和技术，以及一些具有典型代表性的VLSI信号处理芯片。对于数字信号处理的理论、技术和算法，除必要涉及的之外，本书没有加以讨论。

全书的内容包括绪论以及VLSI与VLSI系统设计，VLSI与数字信号处理系统；信号处理系统的设计，信号处理器的设计，单片可编程信号处理器等五章。本书假设读者具备了一定的数字系统设计、计算机原理和数字信号处理的基本知识。

本书的出版得到了国防科技大学电子技术系、信息处理显示识别教研室的领导和同志们的大力支持与帮助；华中理工大学葛果行教授、上海交通大学沈志广教授对本教材的试用讲义提出了宝贵的修改意见；本书编辑钟平同志为本书的出版也做了大量的工作，在此一并表示感谢。

由于本书所涉及的是一个较新而又发展极快的领域，同时，限于作者的学识，错误和不当之处在所难免，敬请批评指正。

周良柱
一九九〇年四月

目 录

绪 论

第一章 VLSI与VLSI系统设计方法

1.1 VLSI技术简介	5
1.1.1 VLSI器件的生产过程	5
1.1.2 VLSI器件生产过程中的几个问题	12
1.1.3 各种逻辑系列及其比较	15
1.2 VLSI系统的设计方法	24
1.2.1 采用SSI和MSI器件的系统设计	25
1.2.2 全定制设计方法	26
1.2.3 门阵列(Gate Arrays)设计方法	28
1.2.4 标准单元法	32
1.2.5 可编程逻辑器件(PLDs)	36
1.2.6 各种设计方法的比较、设计实例介绍	39
1.2.7 微处理器和位片式器件	42
1.3 VLSI电路的计算机辅助设计	42
1.3.1 逻辑设计阶段的CAD技术	43
1.3.2 电路设计阶段的CAD	46
1.3.3 版图设计阶段的CAD	47
1.4 VLSI技术的发展展望	51

第二章 VLSI与数字信号处理系统

2.1 信号处理与信号处理算法	57
2.1.1 信号处理:从理论到实现	58
2.1.2 信号处理算法	66
2.2 信号处理系统的结构	71
2.2.1 流水处理与并行处理	72
2.2.2 信号处理系统的结构	79
2.3 VLSI阵列处理机	96
2.3.1 脉动阵列机	96
2.3.2 波前阵列机	102
2.3.3 多速率脉动阵列机和独立数据流波前阵列机	106

第三章 信号处理系统的设计

3.1 系统设计方法概述	110
3.1.1 系统的层次结构描述模式和设计过程划分	110
3.1.2 设计方法的结构特征	112
3.1.3 多层次系统设计:一种通用的设计方法	116
3.2 系统设计过程	120

3.2.1	要求分析和系统特性	120
3.2.2	系统的逻辑设计	123
3.3	设计实例: 有源声呐信号处理系统的设计	139
3.3.1	有源声呐系统的工作原理及设计要求	140
3.3.2	系统的设计	143
第四章 信号处理器的设计和实现		
4.1	信号处理器设计概述	152
4.1.1	信号处理器的基本模块单元	152
4.1.2	信号处理器的基本性能要求	154
4.2	运算单元的设计	157
4.2.1	常规运算单元的设计	158
4.2.2	余数运算单元设计	167
4.3	微程序控制和处理器控制单元的设计	174
4.3.1	微程序设计概念	175
4.3.2	微程序定序逻辑电路	180
4.3.3	微指令设计	184
4.3.4	微程序设计	193
4.4	存贮单元的设计	198
第五章 单片可编程信号处理器 (DSP)		
5.1	DSP概述	202
5.1.1	DSP的发展概况	202
5.1.2	DSP芯片的性能评价及其应用特点	207
5.1.3	DSP的发展趋势	208
5.2	TMS320C 25信号处理器	212
5.2.1	TMS320C25 的结构	212
5.2.2	TMS320C25 的指令系统	219
5.2.3	TMS320C25 在多机系统中的应用	232
5.3	几种处理器芯片简介	236
5.3.1	Transputer	236
5.3.2	PBI: 一种具有复数运算能力的信号处理器芯片	241
5.3.3	μ PD7281: 一种流水线数据流信号处理器	244

绪 论

1958年9月12日,美国TI公司的工程师 Jack S. Kilby 成功地演示了一个集成在玻璃载片上的包含有五个电子元件的移相振荡器,它宣布了世界上第一块集成电路(CI: Integrated Circuits)的诞生。这个奇迹式的芯片,给电子工业带来了划时代的革命性突破,从此电子工业开始了一个突飞猛进的新时代。

三十年来,集成电路技术先后经历了小规模集成(SSI: Small-Scale Integration),中规模集成(MSI: Medium-Scale Integration),大规模集成(LSI: Large-Scale Integration)等几个发展阶段,从七十年代中期开始进入了超大规模集成(VLSI: Very-Large-Scale Integration)阶段。VLSI技术的出现,标志着集成电路技术开始了一个以“系统集成”为特征的全新的时代。目前,VLSI技术仍在以惊人的速度继续向前发展:半导体存储器的容量以每年约70%的速度增长,16Mbit的RAM芯片已于1987年推出;单位面积的门电路数目的年增长速度约为25%;单个芯片的面积每年约增长20%;而功耗-延迟因子乘积每年以因子2的速度下降。集成电路技术正在向着甚大规模集成(Ultra-Large-Scale Integration)和晶片集成(Wafer-Scale Integration)的水平迅速迈进。如果说在三十年前,集成电路刚刚诞生的时候,人们完全没有预见到今天集成技术的发展水平,那么在各种新材料、新工艺新技术、新设备和新的设计与工具不断涌现的情形下,人们今天仍然很难预测十年、二十年之后集成电路技术将达到何种水平。下面列举一个简单的对比,在一定程度上可以说明一些问题:三十年前的第一块集成电路仅包含五个电子元件;今天的集成规模已达到上百万个晶体管的水平,如美国Intel公司的80486微处理器芯片;该公司计划于2000年推出的80786芯片,其集成规模将达到一亿只晶体管。

LSI/VLSI技术的发展,对于各个技术领域均带来了不可估量的影响,计算机技术领域就是一个具有代表性的例子。世界上的第一台电子计算机,是一具重达30吨、体积为170立方米、功耗为50 000瓦的庞然大物,但其功能仅相当于一个七十年代末生产的重量不到300克、功耗只有0.5瓦的便携式计算器(HO-67)。当今采用VLSI器件制造的巨型机Cray-I,其主机体积只和一台洗衣机相似。在一定程度来说,计算机技术之所以能够发展到今天这样高的水平,能够得到如此广泛的应用,是由于VLSI技术的发展,使得计算机系统在尺寸、功耗、速度、价格等性能指标上,均获得了极大的改进,为计算机技术的应用和发展创造了必要的条件,微型计算机的出现与发展就是一个很好的例证。

在VLSI技术和计算机技术发展的双重影响下,以数字处理为特征的现代信号处理领域也发生了巨大的变化。以VLSI器件为基础并具有高性能系统结构的专用计算机系统,使得以大数据量、大运算量 and 高速实时处理要求为特征的各种现代信号处理技术的

实现成为可能，并促进了这些信号处理技术在各个领域中的应用。正是在这种背景下，在八十年代中期，产生了一门包括 VLSI 技术、计算机技术和信号处理理论的综合性学科——VLSI 信号处理。这是一门专门研究如何采用 VLSI 设计方法，来实现具有高性能，尤其是并行与实时处理性能的体系结构的信号处理系统，以解决各种信号处理任务需要的新学科。图0-1给出了一个描述在VLSI信号处理中，信号处理技术、系统体系结构和VLSI系统设计三者之间相互联系的Y形树图，它形象地说明了这三者之间以及它们各个层次之间的联系与对应关系。它表明算法、结构与器件技术在VLSI信号处理中已形成了一个有机的整体。值得指出的是，在图0-1中，实现由算法到系统结构自动交换的阵列编译器，以及实现系统结构到芯片设计的硅编译器仍是当今VLSI系统设计中CAD技术和AD技术的两个重要的研究领域。当前，VLSI信号处理已成为现代信号处理中一个十分活跃的研究领域，其地位日趋重要，引起了人们广泛的关注和重视。其原因在于，离开了以VLSI技术为基础的高性能信号处理系统，各种现代信号处理任务是根本无法完成的。

作为一本关于VLSI信号处理的引导性课程教材，本书将讨论和介绍与VLSI技术，尤其是VLSI系统设计方法，以及有关信号处理系统的结构和设计的一些基本概念和基本知识。其目的在于阐明VLSI技术对于现代信号处理系统的结构与设计的影响以及如何如何进行信号处理系统和处理单元的设计。全书的内容可分为三个部分。

第一部分为第一章：VLSI和VLSI系统设计，包括VLSI技术简介、VLSI系统的设计方法、VLSI电路的计算机辅助设计和VLSI技术的发展趋势四节。作为全书的基础，它提供了有关VLSI技术，尤其是有关VLSI系统设计的必要内容。这些内容属于图0-1所描述的VLSI信号处理的Y形树中的垂直分枝，它们是为后续章节中展开的讨论作必要的准备。

本书的第二部分包括第二章和第三章。它们对应于图0-1中的Y形树的左上分枝“系统的结构描述”所涉及的内容。第二章“VLSI与数字信号处理系统”在分析了VLSI技术对于信号处理系统的算法与结构的各种影响之后，介绍了各种处理系统结构形式，尤其是与VLSI技术关系密切的VLSI阵列处理机结构。本章的目的主要在于阐明系统结构形式在系统实现中的重要地位。第三章“信号处理系统的设计”讨论了处理系统设计中的一些基本概念，设计过程的划分及各阶段的主要任务和实施方法，并通过一个具体的例子加以说明。这一章的讨论主要是在系统逻辑设计这一层上进行的。

在采用VLSI技术实现信号处理系统时，有两种基本的途径：第一，根据设计要求

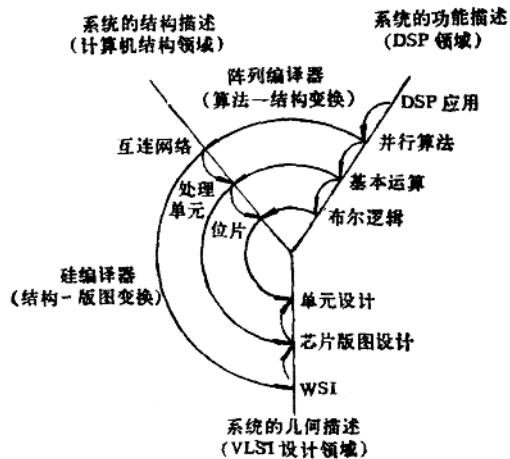


图 0-1 VLSI 信号处理的 Y 形树描述

设计和制造专用的VLSI芯片；第二，利用各种现有的通用VLSI器件来完成系统的设计。由第四、第五两章所组成的本书第三部分，主要是从第二种途径出发来讨论信号处理系统的核心单元信号处理器的设计。第四章“信号处理器的设计”，着重讨论了和信号处理器的运算单元、控制单元的设计有关的各种运算系统和微程序控制原理，并介绍了一些典型的VLSI器件及其在处理器设计中的应用。第五章“单片可编程数字信号处理器”，以TMS320C25为例，讨论了这类在近年来得到了广泛应用的专用处理器芯片在结构和系统设计应用中的一些特点。在这一章中，还简要地介绍了其它的一些具有典型代表性的处理器芯片，如Transputer和 μ PD7281等。

作为一门涉及到VLSI技术、计算机技术和数字信号处理理论和技术等多学科内容的边缘学科，VLSI信号处理所包含的内容是十分丰富的。同时，随着理论与技术的发展，其内容的发展与更新的速度也将十分迅速。本书作为一门导引性课程的教材，所介绍的仅仅是一些基本的概念和知识。另外，由于本书的目的主要在于讨论一般的信号处理课程中涉及较少的硬件问题，即系统的结构、设计和实现方面的内容，对于信号处理的理论、技术和算法方面的讨论则尽可能地简略。希望进一步了解有关内容的读者，可以参阅有关的参考文献。

第一章 VLSI与VLSI系统设计方法

数字集成电路的集成度，通常是按单个芯片上所集成的逻辑门的数目来划分的。一种常用的划分标准为：

小规模集成 (SSI)：单个芯片上的逻辑门数目少于10个 (或少于20个)。

中规模集成 (MSI)：单个芯片上的逻辑门数目在10到100个之间 (或20到100个之间)。

大规模集成 (LSI)：单个芯片逻辑门数目在100到100,000个之间 (或为100到1,000个之间)。

超大规模集成 (VLSI)：单个芯片上的逻辑门数目大于100,000 (或大于1,000)。

但是，VLSI技术与其余的IC技术之间的差别，并不仅仅是简单地反映在芯片上所包括的门电路的数目的多少，而是在于由此所引起的其他更具有深刻意义的方面。从系统设计的观点来看，VLSI技术具有如下几个特点：

(1) VLSI是系统一级的集成。按芯片所具有的功能来分析，SSI电路属于基本的门电路和触发器电路；MSI电路则通常是一些具有一定基本逻辑功能的单元电路，如加法器、计数器等；它们的设计反映了器件的设计和电路设计的结合。LSI电路是一些子系统或相对简单的完整的数字系统，它的设计反映了逻辑设计和器件设计的结合。而VLSI电路的设计则是相对复杂的、完整的数字系统的设计，它包括了从系统的结构设计、逻辑设计、电路设计、器件设计一直到版图的设计这一整个的设计过程，并且把系统的设计、制造、测试变成了一个不可分割的整体。换句话说来说，VLSI代表了多种知识的集成。

(2) 多种多样的设计方法。由于一个VLSI芯片即为一个完整的数字系统，因而其功能也就有一定的限制。在采用VLSI芯片时，用户常常不能找到现成的产品，必须要求生产厂家或自己设计所需要的芯片。这就促使了所谓的用户专用集成电路 (ASIC: Application-Specific Integrated Circuits) 的出现。随之而产生了许多便于设计这类芯片的定制设计方法——(Custom-Design Approaches)。

(3) 计算机技术的广泛应用。VLSI电路设计的复杂性和巨大的设计工作量，促使人们采用各种计算机辅助设计技术和自动设计技术，以完成由人工难以完成的设计任务。在制造与测试过程也存在着同样的问题。因此计算机技术的广泛应用，已成为VLSI技术中的一个特点；同时，亦正是由于这些技术的应用才使VLSI技术得到了飞速的发展。

基于上述原因，一个系统设计者在应用VLSI器件进行系统设计的时候，除了掌握必需的有系统设计的知识之外，也必须对VLSI器件的生产过程，各种可能的VLSI系统设计方法以及CAD技术等均有一定的了解。本章的目的，就是对上述三方面的内容作

一个简要的介绍。

1.1 VLSI技术简介

1.1.1 VLSI器件的生产过程

VLSI器件的生产过程可以划分为三个阶段：设计、制造和封装测试。设计阶段的任务是从系统的功能特性要求出发，通过几个不同的设计阶段，最后给出用于芯片制造所需要的版图；制造阶段的任务是利用设计阶段提供的版图信息，进行掩模制造、晶片处理，在已制备好的晶片上集成出所需要的芯片；封装测试阶段是对已处理好的晶片进行分割、封装与测试，最终得到合格的集成电路块。与中小规模集成电路的生产过程相比较，VLSI器件生产过程中的这几个环节是紧密联系的。

1. VLSI芯片的设计过程

根据设计目的和设计对象的不同，VLSI芯片的设计过程可以划分为如下几个设计步骤：

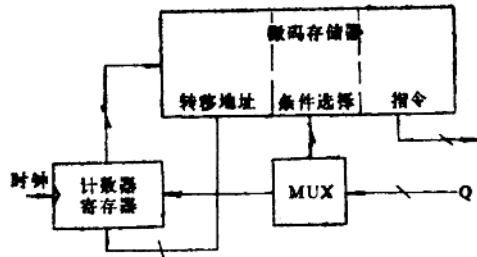
(1) 结构设计：一个数字系统中所需要的信息可包括数据信息、控制信息和定时信息。因此，系统中的不同单元可以根据其功能划分成三大部分：由实现数据运算的运算单元，实现数据存贮的存贮单元和完成数据传输的接口电路组成的数据通道部分；用以生成各种控制信号的控制单元部分；以及用以提供保证前二者正常工作所需的各种时钟信号的时钟电路。结构设计阶段的任务，就是根据系统的功能要求，把一些基本的功能单元（如算术逻辑运算单元、存贮单元、时序控制器等），按一定的结构形式（如随机逻辑结构、规则模块结构、总线结构）连接起来，使得由它们组成的系统能实现预定的各项功能。

(2) 逻辑设计：逻辑设计阶段的任务，是采用基本的逻辑电路（如基本的门电路、触发器），组成各种各样的组合和时序逻辑电路（如寄存器、计数器、ALU等），以实现在结构设计阶段所确定的各个功能单元电路。

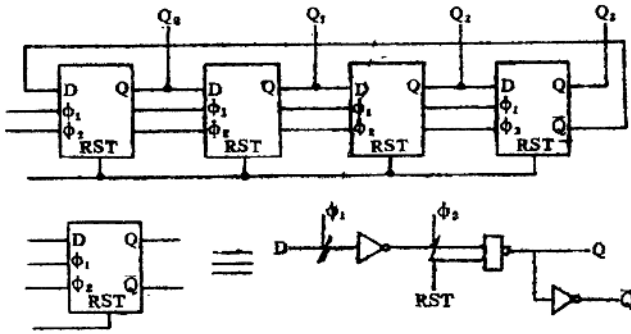
(3) 电路设计：电路设计的目的是确定能使逻辑设计阶段所选定的各种基本逻辑电路具有所希望的电气性能（如速度、功耗、驱动能力）的电路结构和元件参数。它是在元件一级上（即晶体管、电阻、电容）来实现各个逻辑单元。当采用一种新的工艺技术时，还需要增加一级元件设计，即根据工艺规定，确定不同参数的不同元件所应具有的各种几何尺寸，例如，MOS晶体管的沟道长度等。

(4) 版图设计：这是设计阶段的最后一步。它的任务在于确定各个元件在芯片上的位置、尺寸大小、连线的走向、宽度等等，也就是器件的布局 and 连接线的布线这两个问题。换句话说，通过版图设计，人们把对于一个系统的电性能描述，转换为一组图形的几何尺寸与参数的描述。版图在经过数字化处理之后所得到的作为设计结果的几何数据被称为中间形式的设计文件，它包含了整个芯片结构的全部信息，是半导体器件生产厂家创造掩模和芯片的依据。

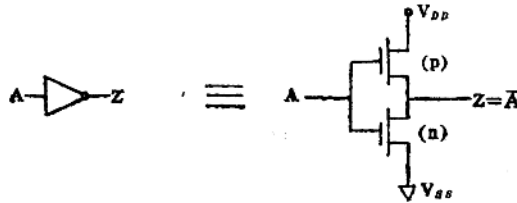
图1.1-1描述了一个采用微码控制方式的控制单元的各个设计过程。



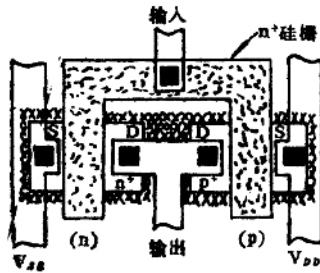
(a) 结构级设计



(b) 逻辑级设计



(c) 电路级设计



(d) 版图设计级

图 1.1-1 VLSI 芯片设计过程

(a) p型硅晶片通过氧化, 形成一层厚约 $0.1\mu\text{m}\sim 0.6\mu\text{m}$ 的绝缘层 (SiO_2), 在图中以阴影区表示。

(b) 通过光刻开窗, 有选择地除去一部分绝缘层以形成栅极窗口和其他连接通道。

(c) 再次氧化生成一个具有一定厚度的栅极绝缘层, 其厚度是一个重要的参数, 因为它决定了晶体管的门限电压值。

(d) 通过沉积掺杂, 形成 n^+ 型的多晶硅栅极。这正是称之为硅栅晶体管的原因; 同时也可以生成其余的多晶硅连线通道。

(e) 再次氧化, 生成绝缘层。

(f) 二次光刻开窗, 形成源极和漏极扩散窗口。

(g) 扩散掺杂, 形成 n^+ 型的源极区与漏极区。

(h) 再次沉积氧化, 形成绝缘层并开窗形成接触点窗口。

(i) 通过金属沉积 (通常采用铝) 及开窗形成电极及金属连线 (图中用黑影区表示)。最后进行钝化, 形成一层保护层, 用以防止机械擦伤和化学腐蚀。

综上所述, 我们可以看出, 在硅平面工艺中, 芯片的制造过程可以分为氧化 (有热氧化和气相沉积等方式)、开窗、掺杂 (早期采用扩散技术, 现多采用离子注入技术)、金属薄膜形成 (有蒸发方式和溅射方式) 和掺杂沉积 (多晶硅生成) 等几个主要的基本过程。实际上的生产过程要复杂得多, 需要经过 100 多个不同的步骤。双极性器件的生产过程比 MOS 器件要更复杂, 因为它要在同一衬底上形成多种不同的掺杂区。既有杂质类型不同的区别 (如 p 区和 n 区), 也有掺杂浓度不同的区别。

(3) 制版: VLSI 芯片制造过程中, 一个重要的环节, 就是把电路的细节 (版图) 定义在掩模上, 以及随后利用掩模把版图复制到晶片上的制版过程。目前广泛应用的制版技术就是前面提到的光刻技术, 它的处理过程类似于摄影胶卷的曝光与冲洗过程。图 1.1-3 描述了一个采用光刻技术在绝缘层上开窗的过程。它包括如下几个步骤:

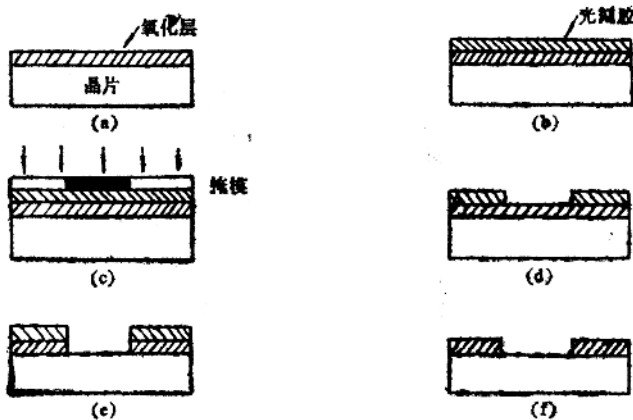


图 1.1-3 光刻开窗过程

(a) 表面形成一层氧化绝缘层的硅晶片。

(b) 在氧化层表面涂上一层光刻胶薄层, 这是一种能在紫外线照射下形成聚合物的

有机化合物。

(c) 将一个金属掩模加到涂有光刻胶的晶片上，它的不透明的部分对应于晶片上要去除的绝缘层，然后采用紫外线曝光。

(d) 除去未曝光的光刻胶，对保留的曝光后的光刻胶进行加热固化。

(e) 用腐蚀方法除去不受光刻胶保护的绝缘层，形成窗口。

(f) 再除去全部光刻胶，清洁后即得到开窗后的晶片。

上述的光刻工艺过程所使用的光刻胶，又称为负性光刻胶，曝光后所得到的图形与光刻掩模图型相反。另有一种采用正性光刻胶的工艺，其感光后的部分能被溶液除去，而保留未感光部分，所得图形与版图相同。这种工艺具有较高的分辨率（ $1\mu\text{m}$ ，甚至更小），因此，在金属薄膜开窗和高分辨图形开窗中，多采用正性光刻胶。

光刻过程中所需要的掩模，是根据设计阶段所得到的芯片版图制造来的。一个芯片制造过程中所需的掩模数量，与所采用的工艺有关。如 $2\mu\text{m}$ 的nMOS工艺需要8个掩模，而 $2\mu\text{m}$ 的CMOS工艺则需要10个掩模。传统的掩模制造包括如下几个步骤：①根据原始版图（或由原始版图得到的数据），制造一个掩模原版，它相当于一个芯片的版图，比例为10:1，即相当于原图的十倍。②通过光学方法由原模分步复制出主模。不过，主模并不是原模的简单复制，它的图形尺寸比例为1:1，即等于实际芯片上的尺寸；同时主模上的图形是许多个缩小后的原版图形的重复排列，它所包括的版图个数就相当于晶片上所要制造的芯片的个数。③最后，人们根据主模制造出作为加工样本的副主模再根据副主模制造出最终用于光刻处理的工作掩模。除了采用光学方法制造掩模以外，人们还采用电子束曝光技术来制造掩模。

利用掩模进行光刻的早期做法，是将掩模直接覆盖在晶片上。它的优点在于能获得较好的清晰度。但是由于晶片与掩模的相互接触，既易于损坏掩模（这就是为什么需要许多工作掩模的原因），也容易对晶片造成机械损伤。另外，当晶片不平整时，这种方法还会受到衍射效应的影响。改进的方法是不使掩模与晶片直接接触，而通过光学系统用投影方式进行曝光的1:1投影曝光方法。随着集成度的提高，元件尺寸不断减小，采用具有多个芯片版图的掩模进行投影曝光还会遇到新的困难。这些困难主要包括多次曝光时的掩模精确定位问题，和整个晶片上的图形准确聚焦的问题。因而，在 $1\mu\text{m}\sim 2\mu\text{m}$ 的范围之内，人们常采用光学晶片步进机，利用单个芯片的图形原版，在晶片上实行步进式曝光处理。即每次对一个芯片实现曝光后，把原版移到另一个芯片位置上，进行第二次曝光，直到整个晶片上的芯片版图全部曝光完毕。采用这种方法，虽然对设备要求较高和比较费时，但它有几个很重要的优点：①由于采用缩小投影曝光，因而可以提高分辨率；②大比例的，（一般为10:1或5:1）原版不仅制造方便而且缩影后可减少原板上缺陷的影响；③最重要的一点，步进曝光可以实现多次光刻过程中的高精度套刻和精确聚焦。这种方法目前已成为VLSI芯片制造中的通用方法。

对于 $1\mu\text{m}$ 以下的工艺，由于线条尺寸与通常的光源波长（紫外光）十分接近，采用常规的方法已无法达到分辨率的要求。解决这个问题方法之一，是采用电子束曝光技术制造掩模，而后采用x-射线进行投影曝光。其二是直接对晶片进行电子束曝光处理。它的好处在于人们可以采用计算机来控制电子束进行扫描曝光，完全不再需要掩模，因而

避免了由于掩模而引起的所有问题；同时，采用这种方法，人们可以十分方便地在同一个晶片上制造出不同的芯片来，这对于实现 ASIC 和晶片集成技术是十分吸引人的。这种方法的主要缺点是需要昂贵的设备。图1.1-4给出了前述的各种制版技术以及它们所适用的分辨范围。

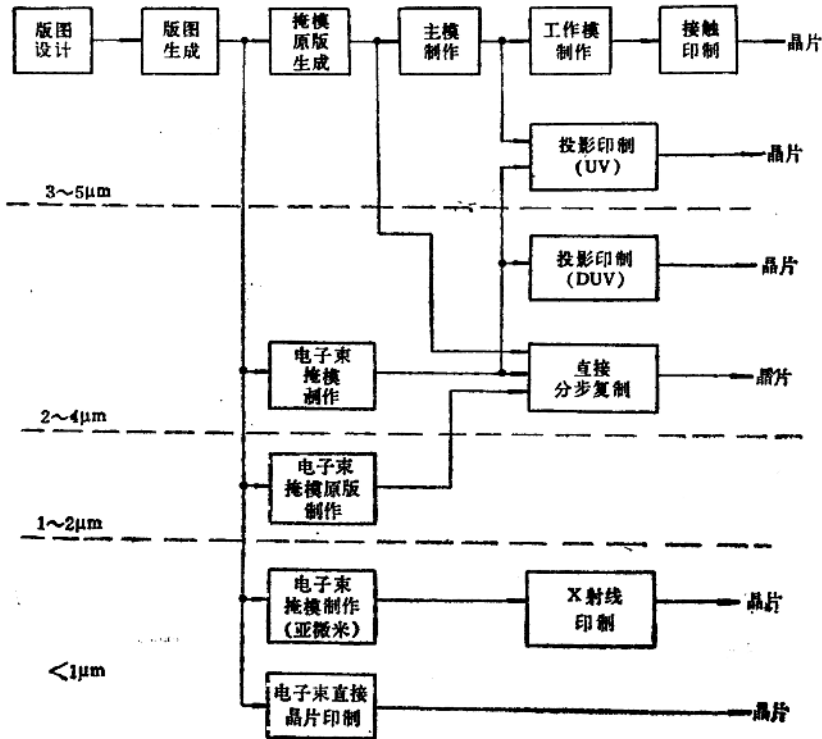


图 1.1-4 各种不同的制版技术

3. 芯片的测试与封装

晶片加工处理完毕后，还需要经过测试、组装才能获得最终的 VLSI 器件。测试的第一步是在晶片上对各个芯片进行探针检测，对有缺陷的芯片做上标记。然后再把整个晶片切割成单个的芯片，剔除有缺陷的芯片后，把合格的芯片组装在衬底材料上，并完成焊接、密封等封装工艺。最后对封装后的集成电路块再进行测试、老化、筛选等一系列检测工作，淘汰掉不合格的集成电路块，得到最终的 VLSI 产品。

随着集成度的不断提高，集成在 VLSI 芯片上的数字系统的复杂性也越来越高，这使得测试工作在整个产品的制造过程中的地位也变得日益重要。这除了要求采用更加专门化的、复杂的测试设备和计算机辅助测试 CAT 技术以外，还要求在芯片的设计过程中就必须认真地考虑测试问题。目前，人们一方面要求系统的设计要具有可测性，即在系统设计中要考虑到今后如何进行测试和尽可能地便于测试；另一方面人们开始越来越多地采用内部自测试技术 BIST，即把相应的测试电路附加在芯片上，由它代替外部测试设备来完成相应的测试任务。这种方法，可以大大降低对测试设备的要求，不需要专

门的测试设备，同时还节省时间。对于专用集成电路（ASIC），BIST 技术显得更为重要。这是因为这类器件产量不大，因此一般不允许为其制造专用的测试设备。采用这种技术的缺点，除了BIST系统本身设计上的困难之外，主要是附加的测试电路需要占用一定的芯片面积，并对系统的时间特性有所影响。图1.1-5给出了一个采用BIST技术的RAM芯片的结构图。当RAM容量较大时，附加电路所需的芯片面积相对来讲是不大的（对于64K的RAM，约为5%）。

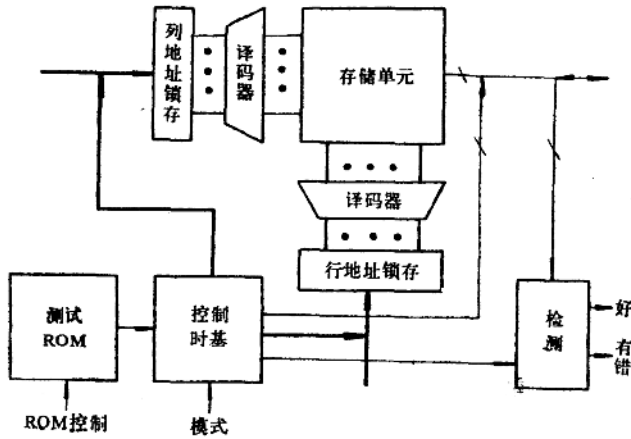


图 1.1-6 采用微码BIST技术的RAM结构

集成度的不断提高，对于封装工作所提出的新问题主要反映在下述问题上：如何解决更大功率情况下芯片的热耗散问题（单个ECL VLSI芯片功耗可达4~5瓦）；如何减少引线间的分布电容与互感以提高器件的工作频率；以及多达一百条以上的引线的配置问题。因此，一种能有效解决上述问题的优良的封装技术对于提高VLSI电路的性能将大有好处。例如，在传统的封装技术中，芯片上的引出线焊点是分布在芯片四周的边缘上，通过金属线的键合与封装体的引脚相连。这种方法一方面使引出线的数目受到芯片尺寸的限制，因而影响到芯片的输入输出能力；另一方面由于所有的引出点必须安置

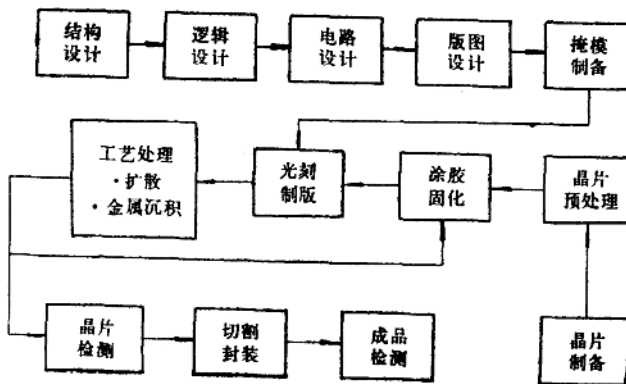


图 1.1-6 VLSI器件生产流程流程图

在芯片边缘，这对系统的设计（主要是版图的设计）也带来一定的困难。IBM公司所推出的焊球与多层陶瓷载体技术在增加引出线数目方面取得了很大的成功。这种技术允许人们在芯片上的任何位置设置引出点，然后利用很小的焊球及多达33层的具有内部连接的陶瓷载体来完成引出点与封装体引脚之间的连接，因而使系统具有更强、更灵活的输入/输出能力。这种方法还同时具有减少引线长度和提高冷却效果的优点。

最后，作为本节的小结，图1.1-6中给出了VLSI器件生产过程的流程图，它概括地说明了VLSI器件制造中的设计、掩模制备、光刻、工艺处理、检测与封装等主要的过程。

1.1.2 VLSI器件生产过程中的几个问题

在采用中、小规模集成电路进行数字系统的设计时，设计工作与器件的制造过程是完全没有关系的，系统设计者可以完全不考虑有关器件本身的制造过程中的有关问题。但是，在VLSI系统设计中，系统的设计与器件的制造过程有着密切的联系。系统设计者除了应对系统的性能加以认真考虑之外，还必须对器件的生产成本、设计时间、产品数量、设计灵活性等多种因素进行综合分析考虑，以决定采用何种适当的设计方法与制造工艺。事实上，VLSI技术中的集成概念，不仅仅是意味着把更多的元、器件集成在一个芯片上，而同时也意味着设计者应该同时拥有多种知识的集成。这些知识除了包括各种设计方法、制造工艺、检测改错等以外，也应该包括成本分析方面的知识。这是因为，集成电路的成本往往是设计方法与集成度选择的基础。下面，我们简要地讨论有关VLSI的成本分析，以及与它相关的成品率及设计时间要求问题。

1. VLSI的成本分析

VLSI器件的生产成本大致可以划分为两大部分：初始投资和集成块制造成本。所谓初始投资是指在集成电路正式投产之前的设计、试制费用。它包括人员工资、计算机时费及原型实验的材料成本费等。当设计者决定开发一个新的VLSI芯片时，他们必须花费许多的时间进行结构设计、逻辑设计、电路设计和版图设计等等，然后进行原型试制以确定设计的正确性。按照八十年代初的水平，开发一个微处理器，典型的情况是五个设计者、三个绘图员工作二年的时间。如果芯片更复杂一些，所需的设计人年很容易成数倍地增长（HP公司的一种32位微处理器芯片的设计，花了65人年；Intel的80386花了50人年）。

集成电路的制造成本主要包括芯片的制造、装配封装和检测等项成本。对于VLSI器件来讲，芯片的制造成本是主要部分（约占70%），而对于MSI和SSI电路来讲，芯片制造成本相应占45%和20%左右。

综合以上两项因素，单个集成电路块的生产成本 C_{IC} 为

$$C_{IC} = A/V + B \quad (1.1-1)$$

式中： A ——初始投资；

B ——单个集成电路的制造成本；

V ——集成电路的生产数量。

在式(1.1-1)中， A 这一项随着集成度的增加而迅速增加。对于VLSI电路设计来

讲, A 的数目是相当可观的(可达数百万美元甚至更高)。但是, 如果所设计的电路的生产数量很大时, A/V 与 B 这一项相比, 仍有可能变得足够小, 从而使每个集成块的生产成本近似于等于集成块的制造成本。按照这种分析, V 应该越大越好。然而, 一般说来, 当器件的集成度增加以后, 产量会相应减少。这是因为除非所设计的产品是十分通用的器件(例如通用微处理器, 存储器), 否则它的用途总会受到其功能的限制。当产量 V 过低时, 单个集成块的成本就会惊人的高, 以致于厂家根本无法生产。这个问题就是在VLSI设计中常谈到的由初始投资大而需要的“大批量生产”和由于集成度提高而导致的“系统功能限制”之间的矛盾。解决这个矛盾的途径在于改进设计方法以降低初始投资, 和尽可能地增加产品的数量。这方面的种种努力, 就形成了VLSI系统设计的多种不同设计方法。例如, 采用预先设计好的各种单元电路版图来实现系统设计的标准单元法, 根据系统设计来最终完成半成品芯片制作的门阵列法, 以及由用户对成品芯片通过编程来最终确定系统功能的可编程器件方法。

2. 芯片的制造成本和合格率

对于VLSI而言, 式(1.1-1)中的 B , 即单个集成电路的制造成本主要取决于芯片的制造成本(占70%以上)。通常, 每个晶片的制造成本是相对固定的。单个芯片的成本取决于一个晶片上的合格芯片的数目。例如, 假设一个晶片的制造成本为150美元, 如果只有10个合格芯片, 则每个芯片的成本就为15美元; 假若有1000个合格芯片, 则成本就降至15美分了。由一个晶片上所能得到的合格芯片数目 y , 取决于两个因素: 芯片合格率 p 和单个芯片面积 a , 它们与单个芯片的制造成本 C 的关系是:

$$y \propto p/a \quad (1.1-2)$$

和

$$C \propto y^{-1} \quad (1.1-3)$$

为简化问题起见, 我们假设芯片的合格与否仅取决于它是否含有晶片本身所具有的及加工中造成的缺陷和损伤, 同时这些缺陷和损伤的分布特性服从泊松规律。在这样的假设下, 芯片的合格率为

$$p = e^{-a/k} \quad (1.1-4)$$

式中 k 是一个取决于工艺过程的常数。它随着线的宽度的增加而增加(近似于平方关系), 随着工艺处理步骤数目和晶片缺陷密度的减少而减少。当 k 相对大时, 式(1.1-4)可写成

$$p \approx 1/(1+a/k) \quad (1.1-5)$$

由此, 我们得到单个芯片成本与芯片面积 a 和工艺常数 k 的关系为

$$C \propto a/p \propto a(1+a/k) \quad (1.1-6)$$

由上式可以看出, 芯片的面积越大, 其合格率越低, 单个芯片的成本就越高。因此, 单纯靠增大芯片面积来提高集成度并不是可取的方法; 应该在增加集成度(单个芯片上的元件总数)的同时, 努力提高集成密度(单位芯片面积上的元件数目), 以尽可能地减小芯片面积, 提高芯片合格率, 降低芯片成本。除了经济上的效益外, 芯片面积的减小还会带来许多性能上的改善。例如速度的提高(芯片尺寸减少10%, 能导致速度增加20%左右)、功耗的降低等等。因此, 在VLSI技术中, 人们总是在不断地努力提