

orcad

a Cadence product family

电子CAD实用教程

——基于OrCAD9.2

主 编 李国洪

副主编 曹白杨 陈 刚



电子 CAD 实用教程

——基于 OrCAD 9.2

主 编 李国洪

副主编 曹白杨 陈 刚

参 编 胡 辉 张增良 崔瑞雪



机 械 工 业 出 版 社

本书定位于电子工程计算机辅助设计（ECAD）技术，以 Cadence 公司 OrCAD 9.2 为目标载体，在阐述 ECAD 技术基本概念的基础上，重点介绍了 ECAD 整个过程的实现方法，包括电子线路原理图的绘制、电路模拟分析与优化设计、逻辑仿真和 PCB 设计等。在内容上力求做到结合实例，深入浅出，注重实践，使未接受过 CAD 训练的电类专业学生、工程技术人员使用本书迅速进入 ECAD 领域，掌握从事电子技术工作所必备的基本能力和技能。书后附有 Cadence 公司 OrCAD9.2 Lite Edition 软件包试用版光盘一张。

本书可作为高等学校电气信息类、仪器仪表类、电子信息类、自动化类及其它相近专业本、专科生电子 CAD 课程教材和教学参考书，更可作为相关专业的工程技术人员学习电子 CAD 技术的参考书，也可供各种电子 CAD 培训班使用。

图书在版编目（CIP）数据

电子 CAD 实用教程：基于 OrCAD 9.2 / 李国洪主编。
—北京：机械工业出版社，2003.6

ISBN 7-111-12367-0

I . 电... II . 李... III . 计算机辅助设计 - 应用软件,
AutoCAD-教材 IV . TP391.72

中国版本图书馆 CIP 数据核字（2003）第 044912 号

机械工业出版社（北京市百万庄大街 22 号 邮政编码 100037）

策 划：边 萌 责任编辑：边 萌

封面设计：饶 薇 责任印制：闫 焱

北京交通印务实业公司印刷·新华书店北京发行所发行

2003 年 6 月第 1 版第 1 次印刷

787mm×1092mm 1/16 • 19.25 印张 • 476 千字

0 001—5000 册

定价：36.00 元 （附 1CD）

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

本社购书热线电话（010）68993821、88379646

封面无防伪标均为盗版



授 权 书

兹同意机械工业出版社出版 Cadence 公司的 Capture、PSpice A/D 及 Layout Plus 系列产品中文使用参考书，并授权华北航天工业学院李国洪副教授编写。本书需引用 Capture、PSpice A/D 及 Layout Plus 中的荧幕画面、专有名词、命令功能、使用方法及程序，并附本公司所提供的软件试用版光碟。

有关 Cadence 公司所规定的注册商标及专用名词的声明，必须叙述于所出版之中文书内。为保障消费者权益，Cadence 公司产品若有重大版本更新，本公司将通知机械工业出版社或作者更新中文版本。

本授权书须依规定装订于上述中文参考书内，授权方得以生效。

此致

敬礼！

授权方： Cadence China Ltd

代表人：

12/11/2002

前　　言

现代电子产品正在以前所未有的发展速度，向着功能多样化、体积最小化、功耗最低化的方向迅速发展，在其发展过程中，电子工程计算机辅助设计（Electronics Computer Aided Design，ECAD，简称电子 CAD）技术的应用起到关键的作用。CAD 技术伴随着计算机技术的迅速发展，渗透到电子线路设计的各个领域，包括电路图生成、逻辑仿真、电路模拟分析与优化设计、最坏情况分析、印制板电路设计及其板级仿真等，ECAD 应运而生。特别是在 20 世纪 80 年代中期，随着微机的迅速普及，以及可用于微机系统的 ECAD 软件的相继推出，为 ECAD 技术的推广、应用创造了良好的条件。为保证电子线路和系统设计的速度和质量，适应“第一时间推出产品”的设计要求，ECAD 技术正逐渐成为不可缺少的重要工具。国内从事电子设计和教育的研究所、工厂以及大专院校已出现一股“ECAD 热”。现在完全可以说，离开 ECAD 技术，很难圆满地完成一个电路和系统的设计任务。

针对这一情况，国内许多高等院校（包括高职高专）都先后开设了相关电子 CAD 课程，使学生在了解 CAD 基本概念的基础上，掌握一些基本的 ECAD 软件的使用方法。我们于 1997 年开设电子 CAD 课程，并取得较好的教学效果。由于当时教学采用的是非集成化的各类 ECAD 软件，在系统的完整性和实践性方面还存在一些令人遗憾的地方。在最近几年中，ECAD 领域发生了很大的变化，ECAD 技术也得到了进一步发展。OrCAD 公司与开发 PSpice 软件的 Microsim 公司实现了联合。在电子设计领域得到广泛应用的 OrCAD 软件包和 PSpice 软件也随之集成在一起，构成了一个在微机 Windows 环境下运行的 ECAD 软件系统。现在该套软件系统已成为闻名全球的 CAD 软件公司 Cadence 的一个产品系列，目前最新的是 2000 年推出的 9.2 版本，在电路性能分析、优化设计以及特性数据库等诸多方面均有了很大的扩展。在 Cadence 公司的支持下，我们及时引进了 OrCAD 9.2 软件包。目前，关于 OrCAD 9.2 的中文资料较少，且大都面向使用该软件的电路设计人员，对软件各种功能的使用和操作方法介绍得比较详细，类似于工具书或用户手册，不太适于作教材。为此，我们编写出版了《电子 CAD 实用教程——基于 OrCAD 9.2》。

本书在内容的组织和编写风格上具有下述 3 个特点。

1. 本书在阐述 ECAD 技术基本概念的基础上，介绍了 OrCAD 软件基本功能和使用方法。在内容上力求做到结合实例，深入浅出，注重实践，使未接受过 CAD 训练的电路设计人员使用本书时，可以迅速进入 ECAD 领域，掌握 OrCAD 软件的使用。
2. 在介绍软件的使用方法时，从基本概念入手，根据电路设计任务，分类介绍了相关命令菜单，结合具体实例说明了主要命令的使用步骤和应用技巧，并注意结合初学者难以理解的概念和容易出现的问题，尽量给予比较详细的说明。
3. 为了方便读者上机实践，书后附有 Cadence 公司中国代理北京迪浩公司提供的 OrCAD 9.2 Lite Edition 软件包试用版光盘一张。附录 A 中详细介绍了该套软件的安装方法和功能特点。

本书共分 9 章。按其内容特点可分为 4 个部分。

第 1 章简要介绍了电子 CAD 技术的基本概念和 OrCAD 软件系统的结构组成与功能特点，使读者对 OrCAD 9.2 软件的功能和发展情况有比较全面的了解。

第 2 章从电路图的绘制和后处理两方面介绍了 OrCAD/Capture 9.2 软件的基本功能和使用方法。

第 3 章到第 6 章介绍了电路仿真软件 OrCAD/PSpice 9.2 的主要功能和使用方法。其中第 3 章集中介绍了 PSpice 9.2 软件对模拟电路的基本特性分析功能。第 4 章介绍了 PSpice 9.2 软件中波形显示模块 Probe 的功能和使用方法。第 5 章介绍了 PSpice 9.2 软件中电路优化设计 Optimizer 模块的功能和方法。第 6 章介绍了数字电路的逻辑仿真技术，包括进行逻辑仿真和数模混合仿真的具体方法。

第 7 章到第 9 章介绍了 PCB 设计软件 OrCAD/Layout 的使用。其中第 7 章介绍了 PCB 设计的具体方法。第 8 章介绍了 PCB 设计结果的后处理。第 9 章简要介绍了该软件的运行环境设置方法。

本教材由李国洪主编，曹白杨、陈刚任副主编。第 1 章、第 2 章和附录 A 由李国洪编写，第 3 章、第 6 章由崔瑞雪、陈刚编写，第 4 章、第 5 章由张增良编写，第 7 章到第 9 章由胡辉、曹白杨编写。全书由李国洪、曹白杨、陈刚统稿。

由于 OrCAD 软件的功能很多，涉及面广，实用性强，加之编者时间仓促，水平有限，书中难免有疏漏及错误之处，敬请广大读者批评指正。

李国洪（Email: Ligh@nciae.edu.cn）

目 录

第 1 章 电子 CAD 与 OrCAD 9.2 概述	1
1.1 电子 CAD 技术概述	1
1.1.1 电子 CAD 和 EDA	1
1.1.2 EDA 技术的发展历程	1
1.1.3 现代电子 CAD 技术要点	2
1.2 微机级 EDA 软件 OrCAD	5
1.2.1 OrCAD 软件的结构	5
1.2.2 运行要求	8
1.2.3 本书中与操作有关的约定	8
第 2 章 电路图绘制与电路图的后处理	10
2.1 原理图设计软件 OrCAD/Capture CIS	10
2.1.1 Capture CIS 软件的构成和电路图结构绘制方式	10
2.1.2 基本名词术语	12
2.1.3 Capture CIS 中的主要窗口界面	13
2.2 电路图编辑器 Page Editor	16
2.2.1 电路图绘制的基本过程	16
2.2.2 Page Editor 窗口结构状态栏	18
2.2.3 命令系统	19
2.2.4 工具按钮	24
2.3 电路图的绘制	26
2.3.1 绘制电路图的基本步骤	26
2.3.2 元器件的绘制 (Place/Part)	27
2.3.3 特殊电路符号的绘制	32
2.3.4 图纸标题栏的绘制 (Place/Title Block)	34
2.3.5 互连线与电连接结点的绘制 (Place/Wire 和 Place/Junction)	35
2.3.6 网络节点别名的设置 (Place/Net Alias)	37
2.3.7 总线的绘制 (Place/Bus)	38
2.3.8 总线引入线的绘制 (Place/Bus Entry)	39
2.3.9 书签的绘制 (Place/Bookmark)	40
2.4 电路图的编辑修改	40
2.4.1 电路元素的选中和去除选中	40
2.4.2 电路元素的移动 (Moving Objects)	42

2.4.3 电路元素的删除（Delete）和复制（Copy）	43
2.4.4 对“操作”的撤销、恢复和重复执行(Undo、Redo 和 Repeat)	44
2.5 电路元素属性参数的编辑修改.....	45
2.5.1 属性参数的概念和编辑修改方法.....	45
2.5.2 属性参数编辑器（Property Editor）	46
2.5.3 不同类型基本电路元素属性参数的编辑修改.....	49
2.5.4 属性参数修改对话框（Dialog Box）	52
2.5.5 电路图在屏幕上的显示	52
2.6 电路图的打印输出.....	56
2.6.1 打印机的设置.....	57
2.6.2 打印参数的设置	57
2.6.3 输出预览与打印输出的步骤	58
2.7 电路图的后处理.....	59
2.7.1 电路设计的后处理流程及命令菜单	60
2.7.2 元器件编号的更新（Annotate）	61
2.7.3 设计规则检验（DRC）	63
2.7.4 电连接网络表文件的生成（Netlist）	67
2.7.5 元器件报表的生成（Cross Reference）	68
2.7.6 元器件统计报表的生成（Bill of Materials）	70
2.8 OrCAD/Capture 与 OrCAD/Layout、PSpice 之间的联系.....	74
2.8.1 为 OrCAD/Layout 生成电路设计的步骤	74
2.8.2 Layout 格式属性参数的设置	75
2.8.3 Capture 与 Layout 之间的交互作用	77
2.8.4 供 PSpice 和 Layout 调用的电路设计功能	79
第3章 电路特性仿真软件 OrCAD/PSpice	81
3.1 OrCAD/PSpice 软件.....	81
3.1.1 PSpice 软件的构成	81
3.1.2 PSpice A/D 分析的电路特性和支持的元器件类型	83
3.1.3 电路仿真的基本过程	83
3.1.4 PSpice 中的数字、单位和运算式	84
3.1.5 电路图中的节点编号和输出变量表达式	85
3.1.6 模拟电路分析计算的基本过程	86
3.2 基本电路特性的仿真分析计算.....	89
3.2.1 直流工作点分析（Bias Point Detail）	89
3.2.2 直流灵敏度分析（DC Sensitivity）	90
3.2.3 直流传输特性分析（Transfer Function）	91
3.2.4 直流特性扫描分析（DC Sweep）	92
3.2.5 交流小信号频率特性分析（AC Sweep）	94

3.2.6 噪声分析	95
3.2.7 瞬态特性分析 (Transient Analysis)	96
3.2.8 傅里叶分析 (Fourier Analysis)	101
3.3 输入激励信号波形的设置	102
3.3.1 模拟信号激励源符号图形	102
3.3.2 模拟信号源波形的参数设置方法	103
3.4 参数扫描分析与统计分析	103
3.4.1 温度分析 (Temperature Analysis)	103
3.4.2 参数扫描分析 (Parametric Analysis)	104
3.4.3 蒙托卡诺 (Monte Carlo) 分析	107
3.4.4 最坏情况分析 (Worst-Case Analysis)	114
3.5 输出文件 (.out 文件)	117
3.5.1 输出文件的基本内容	117
3.5.2 输出标识符 (Print Points)	118
3.5.3 电路特性分析监测符号 (Watch1)	119
3.6 初始偏置条件的设置	120
3.6.1 概述	120
3.6.2 电路符号库中 IC 和 NODESET 符号	121
第 4 章 波形显示与分析模块 Probe	126
4.1 Probe 的功能和调用	126
4.1.1 Probe 的功能	126
4.1.2 Probe 的调用	128
4.1.3 Probe 运行过程中任选项的设置	132
4.2 Probe 的窗口界面和命令系统	133
4.2.1 Probe 窗口的基本界面	133
4.2.2 Probe 模块的命令系统	134
4.2.3 Probe 模块的工具按钮和快捷键	140
4.3 信号波形的显示	143
4.3.1 波形显示的实例	143
4.3.2 显示信号波形的步骤	144
4.3.3 信号波形的编辑修改	145
4.3.4 多批仿真分析结果的波形显示	147
4.4 多信号波形的显示	148
4.4.1 添加 Y 轴	148
4.4.2 添加波形显示区	149
4.4.3 添加波形显示窗口	150
4.5 显示波形的分析处理	154
4.5.1 利用游标 (Cursor) 获取数据信息	154

4.5.2 电路特性参数的提取	156
4.5.3 电路性能分析 (Performance Analysis)	160
4.5.4 直方图的绘制	166
4.6 信号波形的打印	171
4.6.1 页面设置	171
4.6.2 打印预览	174
4.6.3 打印信号波形曲线的基本步骤	174
第5章 电路优化设计 (Optimizer)	176
5.1 概述	176
5.1.1 电路优化设计的基本概念	176
5.1.2 PSpice Optimizer 模块	176
5.1.3 电路优化设计的步骤	177
5.2 PSpice Optimizer 模块的启动及其命令系统	177
5.2.1 PSpice Optimizer 的启动	177
5.2.2 PSpice Optimizer 的窗口结构	178
5.2.3 PSpice Optimizer 的命令系统	180
5.3 待调整元器件参数及优化指标的设置	181
5.3.1 待调整元器件参数的设置	181
5.3.2 目标参数和约束条件的设置	183
5.4 优化过程的启动与结果的显示分析	185
5.4.1 电路的优化设计过程	186
5.4.2 优化结果的显示和处理	186
5.5 优化设计实例	188
第6章 逻辑仿真和数模混合仿真	190
6.1 逻辑仿真的基本步骤	190
6.1.1 逻辑仿真的基本概念	190
6.1.2 逻辑仿真的基本步骤	192
6.2 数字电路原理图的生成	192
6.2.1 数字电路原理图	192
6.2.2 逻辑仿真中的激励信号源	192
6.2.3 时钟信号源 DIGCLOCK 波形的设置	193
6.3 逻辑仿真和仿真结果的显示	194
6.3.1 逻辑仿真参数的设置	194
6.3.2 逻辑仿真过程的启动	194
6.3.3 逻辑仿真结果波形的显示和分析	195
6.4 数模混合仿真	196
6.4.1 数模接口等效电路	196

6.4.2 数模混合仿真的步骤	197
第7章 PCB版图设计软件Layout Plus	199
7.1 印制电路板及其设计要求	199
7.1.1 印制电路板	199
7.1.2 印制电路板的分类	199
7.1.3 PCB的元器件封装技术	200
7.1.4 PCB中的版图类型	200
7.1.5 PCB的工艺制造等级和版图的设计要求	201
7.2 Layout Plus软件的基本操作	202
7.2.1 印制电路板的设计流程	202
7.2.2 PCB中的名词解释	202
7.2.3 Layout Plus管理窗口	203
7.2.4 Layout Plus编辑前的准备	205
7.3 Layout Plus软件的编辑	209
7.3.1 元器件布局的概念	209
7.3.2 自动布线	210
7.3.3 撤消布线	212
7.4 元器件布局的操作	213
7.4.1 元器件的操作	213
7.4.2 手工放置新元器件	217
7.4.3 元器件在未选中状态下的操作	217
7.4.4 元器件在被选中状态下的操作	219
7.4.5 圆弧形布局(Circular Placement)	220
7.5 高级自动布线器Smart Route	221
7.5.1 Smart Route的基本运行步骤和状态窗口	221
7.5.2 自动布线器Smart Route的命令系统	223
7.5.3 Smart Route的环境设置	224
7.5.4 Smart Route的自动布线操作	228
7.6 手工布线	230
7.6.1 手工编辑布线模式(Add/Edit Route Mode)	230
7.6.2 手工互连线段编辑模式(Edit Segment Mode)	232
7.6.3 推挤式手工布线模式(Shove Track Mode)	233
7.6.4 选择路径手工布线模式(Auto Path Route Mode)	233
7.6.5 Thermal Relief(热流弱化)设计	233
7.6.6 焊盘扇出式布线(Fanout)	234
7.6.7 跳线(Jumper)	235
7.7 元器件封装的编辑	236
7.7.1 新元器件封装的建立	236

7.7.2 新元器件封装的建立方法	242
7.8 设计规则检查与布线密度分析	244
7.8.1 设计规则检查 (DRC)	244
7.8.2 布线密度分析	246
7.9 Layout Plus 中的其他功能	247
7.9.1 元器件的重新排列	247
7.9.2 测试点 (Test Point)	249
7.9.3 快速查找与资料的快速查询	251
7.9.4 字符串的编辑	252
7.10 障碍物与敷铜的设置和编辑	253
7.10.1 障碍物	253
7.10.2 新建障碍物	253
7.10.3 障碍物的编辑	254
7.10.4 障碍物属性参数的设置	254
7.10.5 敷铜	257
第 8 章 印制电路板设计的后处理	259
8.1 印制电路板设计的预浏览	259
8.1.1 后处理过程列表	259
8.1.2 印制电路板层图形的预浏览	261
8.2 报表文件的生成	262
8.3 钻孔	265
8.3.1 钻孔表 (Drill Chart)	265
8.3.2 钻孔电子表格 (Drill Spreadsheet)	266
8.3.3 DRD 层和 DRL 层上钻孔图形的显示	267
8.3.4 钻孔数据带 (Drill Tape) 和钻孔报表	267
8.3.5 设置装配孔	267
8.4 尺寸标注	269
8.4.1 尺寸标注参数的设置	269
8.4.2 标注尺寸的步骤	269
8.4.3 删除标注尺寸符号的步骤	270
8.4.4 坐标原点的移动	271
8.5 印制电路板设计的输出和打印	271
8.5.1 光绘文件和 DXF 文件的生成	271
8.5.2 印制电路板层图形的打印输出	271
第 9 章 设置电路板的设计环境	273
9.1 系统的基本设置	273
9.2 布线间距的设置	277

9.2.1	间距列表	277
9.2.2	间距的编辑步骤	277
9.3	布局策略和参数设置	278
9.3.1	布局方式列表	278
9.3.2	自动布局策略	279
9.3.3	布局方式参数设置的编辑	280
9.3.4	阵列式布局对布局的参数设置	281
9.4	布线策略和参数设置	281
9.4.1	布线扫描（Route Sweeps）的参数设置	282
9.4.2	布线方式（Route Passes）的参数设置	283
9.4.3	布线板层（Route Layers）的参数设置	285
9.4.4	手工布线（Manual Route）的参数设置	286
9.4.5	布线设置（Route Setting）	287
9.5	用户参数设置	288
附录 A OrCAD 9.2 软件包（试用版）的安装		291
因特网网址及参考文献		296

第1章 电子 CAD 与 OrCAD 9.2 概述

本章在介绍计算机辅助设计（Computer Aided Design, CAD）和电子设计自动化（Electronic Design Automation, EDA）基本概念的基础上，分析国内外 EAD 软件发展现状并简要介绍典型的微机级 EDA 软件 OrCAD 的结构、功能和特点，以及与调用 OrCAD 软件有关的问题。

1.1 电子 CAD 技术概述

1.1.1 电子 CAD 和 EDA

电子线路设计就是根据给定的功能和特性指标要求，通过各种方法，确定采用的线路拓扑结构（线路原理图）以及各个元器件的参数值，最终将设计好的线路转换为印制板电路版图（Printed Circuit Board, PCB）。要完成上述设计任务，一般需经过提出设计方案、验证和修改三个阶段，有时甚至要反复几次，才能较好地完成设计任务。

按照上述三个阶段中完成任务的手段不同，可将电子线路的设计方式分为不同类型。如果方案的提出、验证和修改都是人工完成的，则称之为人工设计。这是一种传统的设计方法，其中设计方案的验证一般都采用搭接试验电路的方式进行。这种方法花费高、效率低。从 20 世纪 70 年代开始，随着电子线路设计要求的提高以及计算机的广泛应用，电子线路设计也发生了根本性的变革，出现了 CAD 和 EDA。

1. 计算机辅助设计（CAD）

顾名思义，计算机辅助设计就是在电子线路设计过程中，借助于计算机来迅速准确地完成设计任务。具体地说，即由设计者根据要求进行总体设计并提出具体的设计方案，然后利用计算机存储量大、运算速度快的特点，对设计方案进行人工难以完成的模拟评价、设计验证和数据处理等工作，发现有错误或方案不理想时，再重复上述过程。这就是说，由人和计算机通过 CAD 这一工作模式共同完成电子线路的设计任务。

2. 电子设计自动化（EDA）

CAD 是一种通用技术，在机械、建筑等各种行业中均已得到广泛应用。在电子行业中，CAD 技术不但应用面广，而且发展很快，在实现设计自动化（Design Automation, DA）方面取得了突破性的进展，并且已出现了一些电路设计自动化软件。但目前能实现设计自动化的情况并不多，还处于从 CAD 向 DA 过渡的进程中，人们将其统称为电子设计自动化（Electronic Design Automation, EDA）。

1.1.2 EDA 技术的发展历程

电子设计自动化技术是以计算机科学和微电子技术的发展为先导，汇集了计算机图形学、拓扑逻辑学、微电子工艺与结构学和计算数学等多种计算机应用学科的最新成果和先进

技术,它是在先进的计算机工作平台上开发出来的一整套电子系统设计的软件工具。从 20 世纪 70 年代人们就陆续开发出各种计算机辅助设计工具来帮助设计人员进行集成电路和电子系统的设计,集成电路技术的不断发展对 EDA 技术提出新的要求,并促进了 EDA 技术的发展。近 30 年来,EDA 技术大致经历了如下三个发展阶段。

1. CAD 阶段 (20 世纪 70~80 年代中期)

这个阶段分别研制了一些单独的软件工具,主要有印制电路板 (Printed Circuit Board, PCB) 布线设计、电路模拟、逻辑模拟及版图的绘制等,从而使设计人员利用计算机从大量繁琐、重复的计算和绘图工作中解脱出来。例如,各种 PCB 布线软件以及用于电路模拟的 SPICE 软件和后来产品化的 IC 版图编辑与设计规则检查系统等软件,都是这个时期的产品。20 世纪 80 年代初由于集成电路的规模越来越大,制作也越来越复杂,EDA 技术有了较快的发展。许多软件公司,如 Mentor、Daisy System 及 Logic System 等都进入了市场,软件工具的产品开始增多。这个时期的软件主要还是针对产品开发,分为设计、分析、生产、测试等多个独立的软件包。每个软件只能完成其中的一项工作,但如果通过顺序循环使用这些软件,完成设计的全程,还存在两个方面的问题:首先,由于各个软件工具是由不同的公司和专家开发的,只解决一个领域的问题,若将一个软件工具的输出作为另一个软件工具的输入,就需要人工处理,这往往很繁琐,影响了设计速度;第二,对于复杂电子系统的设计,当时的 EDA 工具不能提供系统级的仿真与综合。由于缺乏系统级的设计思想,常常在产品开发后期才发现设计有错误,此时再要进行修改是十分困难。

2. CAE 阶段 (20 世纪 80 年代中期~90 年代初期)

这个阶段在集成电路与电子系统设计方法学以及设计工具集成化方面取得了许多成果。各种设计工具,如原理图输入、编译与连接、逻辑模拟、测试码生成、版图自动布局以及各种单元库均已齐全。由于采用了统一数据管理技术,因而能够将各个工具集成为一个计算机辅助工程 (Computer Aided Engineering, CAE) 系统。运用这种系统,按照设计方法学制定的某种设计流程,可以实现由 RT 级开始,从设计输入到版图输出的全程设计自动化。这个阶段中主要采用基于单元库的半定制设计方法。采用门阵列和标准单元法设计的各种专用集成电路 (ASIC) 得到了极大的发展,将集成电路工业推入了 ASIC 时代。多数 CAE 系统中还集成了 PCB 自动布局布线软件以及热特性、噪声、可靠性等分析软件,进而可以实现电子系统设计自动化。

3. EDA 阶段 (20 世纪 90 年代以来)

20 世纪 90 年代以来,微电子技术以惊人的速度发展,其工艺水平已达到深亚微米级,在一个芯片上可集成数百万乃至上千万只晶体管,工作速度可达到 GB/s 水平,这为制造出规模更大、速度和信息容量更高的芯片系统提供了基础条件。同时也对 EDA 系统提出了更高的要求,并大大促进了 EDA 技术的发展。20 世纪 90 年代以后,主要出现了以高级语言描述、系统仿真和综合技术为特征的第三代 EDA 技术,它不仅极大地提高了系统的设计效率,而且使设计者摆脱了大量的辅助性工作,将精力集中于创造性的方案与概念的构思上。

1.1.3 现代电子 CAD 技术要点

对大部分电子设计工程师而言,电子线路设计的一般结果是设计出符合电子线路功能和特性指标要求的印制电路板 (PCB) 。

1. PCB 设计回顾

过去，PCB 性能要采用一系列仪器测试电路板原型（通常接近成品）来评定。电路的复杂性增加之后，出现了多层板和高密度电路板，人们开始用自动布线工具来处理日益复杂的元器件之间的互连。此后，电路的工作速度不断提高，功能不断翻新，元器件之间连线的物理尺寸和电路板的电特性日益受到关注。

微电子技术的发展对 PCB 设计的影响很大。数字器件复杂度越来越高，门电路的规模达到成千上万甚至上百万，现在一个芯片可以完成过去整个电路板的功能，从而在相同的 PCB 上可以完成更多的功能。可编程芯片（CPLD/FPGA）已成为许多电路板设计必不可少的器件。到 20 世纪 90 年代末，PCB 已不仅仅是支撑电子元器件的平台，而是变成了一个高性能的系统结构，它的体积更小、速度更快、性能更好、成本更低。

2. 电路板级仿真

从根本上讲，市场的需求是电路板级仿真的强劲动力。在激烈竞争的电子行业，快速地将产品投入市场至关重要。传统的 PCB 设计方法要先设计原理图，然后放置元器件和走线，最后采用一系列原型机反复验证/测试。修改设计意味着时间上的延迟，这种延迟在产品快速投入市场的压力下是不能接受的。过去电路板设计中没有普及仿真的原因主要有：仿真软件使用复杂、缺乏仿真模型和成本太高。“第一时间推出产品”的设计目标不只是一句广告词，事实上，这是生死攸关的竞争需要。在产品设计初期，识别、预防和改正设计错误，可以防止电路板出错，这种操作模式比以往任何时候都至关重要，PCB 仿真就是最好的方法之一，对于今天大多数的设计而言已不再是一种选择，而是必然之路。PCB 设计领域下一个技术飞跃就是协同仿真软件的应用，协同仿真软件使得基于 HDL 模型的数字器件可以和模拟元器件以及基于 SPICE 模型的小规模数字芯片同时仿真，这些器件都是同一块 PCB 上的部件。网上 EDA 元件信息的增多有助于从网络上及时下载包括仿真模型在内的元器件数据，这是加速 PCB 仿真发展的重要条件。

3. 现代电子 CAD 技术要点

目前有许多厂商从事 EDA 工具的开发工作，如 Cadence、Synopsis、Mentor Graphics 等公司为主要的 EDA 工具供应商，除此之外，还有许多其他 EDA 厂商。EDA 所涉及的领域很广泛，包括网络、通信、计算机、航天航空等。产品则涉及系统板级设计、系统数字/中频模拟/数模混合/射频仿真设计、系统 IC/ASIC/CPLD/FPGA 的设计/仿真/验证、软硬件协同设计等。任何一家 EDA 供应商均很难提供满足用户的不同设计需求的设计流程。从市场占有来看，Cadence 公司的主要产品为 IC 板图设计和服务，Synopsis 公司的主要产品为逻辑综合，Mentor Graphics 公司的主要产品为 PCB 设计和深亚微米 IC 设计验证和测试等。毫无疑问，现代电子设计越来越依赖 EDA 工具和技术，EDA 厂商则采用产品标准化的方法来适应用户的这种需求，许多设计者在其设计流程中采取多家公司的主要产品，组成最佳的设计流程。其技术要点如下。

(1) 原理图建立和仿真软件的融合 通过电原理图设计工具和仿真工具的融合，使工程师不必考虑低级编码过程，从而避免为学习 SPICE 仿真工具付出过长的时间。为了提高操作的简便性，向 PCB 仿真程序加入新的功能，并在熟悉的虚拟仪器上显示仿真结果。

(2) 仿真模型的来源和电路板级仿真的必要条件 除了 EDA 工具本身具备器件库之外，器件制造商的网站是仿真模型的巨大来源，同时大量新兴的网络“元件信息公司”也能为电

路设计提供更多的仿真模型。用户可以从众多厂商网上器件数据库下载数以百万的元器件模型并进行选择。将 EDA 公司的工具和元件信息公司提供的模型相结合，可以满足电子设计工程师的信息需求。选择设计工具时，要注意评估该软件是否具备这些功能，有些软件甚至具备因特网设计共享的能力。传统的手工设计方法采用简化的电路及元器件模型进行电路特性的估算，通过搭实验电路板的方式进行验证，很难进行多种方案的比较，更难以进行灵敏度分析、容差分析、成品率模拟、最坏情况分析和优化设计等。采用 EDA 技术则可以采用较精确的模型来计算电路特性，而且很容易实现上述各种分析。这就可以在节省设计费用的同时提高设计质量。

(3) 混合信号设计的普遍性增强 SPICE 通用仿真技术适用于模拟电路和某些数字电路，包括中规模集成电路（MSIC）和大规模集成电路（LSIC），但是，要用 SPICE 在晶体管和门级相对复杂的数字芯片（微处理器、存储器、ASIC/CPLD/FPGA 等）建模是不可能的，这些芯片的仿真模型通常要用硬件描述语言，如 VHDL 或 Verilog 来编写，这些编程语言能完美地描述复杂器件的功能，相对于描述实际晶体管的行为来说，复杂性大为降低。事实上，许多可编程芯片都用 VHDL 或 Verilog 语言进行功能设计，其编码可用于功能仿真。在同一块基板上利用数模混合技术，甚至射频技术，来实现设计小型化及提高产品功能的目的。风靡世界的手机就是一个最典型的例子。

(4) 表面封装技术（SMT）和高速数字系统 PCB 设计 芯片技术的进步使超大规模电路成为芯片发展主流。最明显的一个变化是芯片封装的种类极大地丰富，如 BGA、TQFP、PLCC、CSP 等封装类型的涌现。其次，高密度引脚封装及小型化封装成为一种时尚，以期实现整机产品小型化。另外，芯片工作频率的提高，使系统工作频率的提高成为可能。在高速数字系统设计中，设计者必须解决由寄生参数所导致的错误翻转及信号失真问题，即时序和信号完整性问题。

(5) 全新的电气规则驱动（互连综合） 传统的 PCB 设计中，电气规则设定和物理规则设定是分开的。互连综合是实时电气规则驱动方法的一个典型术语，即在物理布局布线过程中，互连综合器实时根据电气规则约束条件，进行分析，提取出满足设计者要求的布线策略，使设计一次通过成功。这种方法通过互连综合将电气需求和物理实现精确的集成起来，从根本上消除物理规则驱动方法的缺陷。通过电气规则驱动的方法就能有效地在设计布局布线之前进行质量评估，检测信号失真情况，确定匹配的拓扑结构及恰当的终端匹配结构和阻值。在完成布局布线后，可进行后验证，用虚拟示波器直观地检测波形。对于这时所发现的时序及失真问题，可用布线综合优化功能予以解决。

(6) 并行设计、设计小组、派生及设计复用策略 传统的串行设计，即电子工程师在完成全部前端电路设计之后，转交给物理板级设计者完成后端实现。设计周期是电路设计及板级设计的时间之和。新颖的并行设计在小型化成为设计主流思想及混合技术被广泛采纳之后，串行设计方法就有些落伍了。设计方法上的革新已成为必然，同时利用功能强大的 EDA 工具来辅助设计，才能适应“第一时间推出产品”的设计要求。众所周知，我们每个人不可能成为所有领域的专家，也不可能在短时间内将所有工作完成得最快、最好。设计小组的概念，就是在这种背景下提出，并得以广泛的应用。目前许多公司均采取设计小组的方法，合作进行产品开发，即根据设计复杂程度及功能模块的不同，将整个设计计划分成不同功能块（Block），由不同的设计开发人员并行进行逻辑电路和 PCB 设计；然后在设计顶层时将各