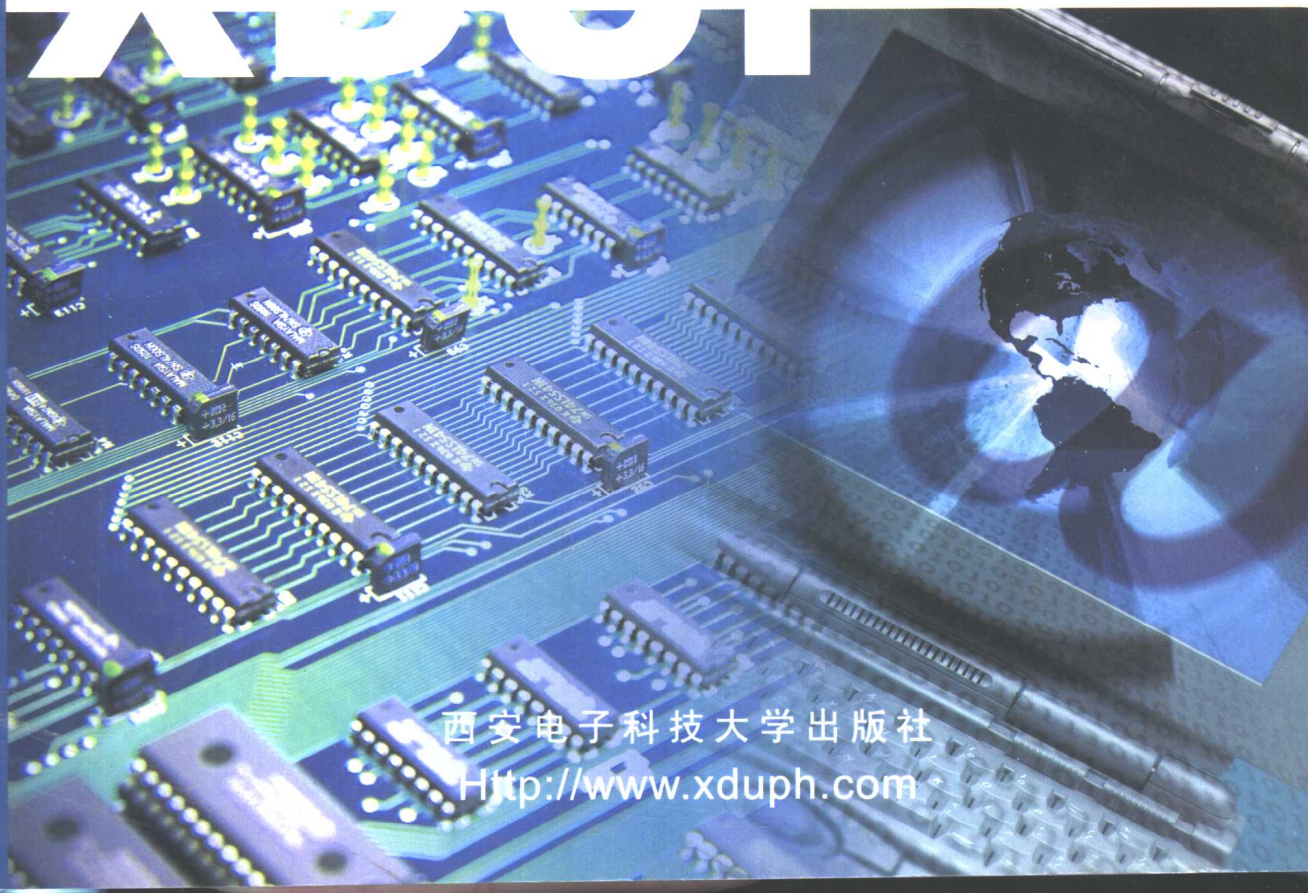
面向21世纪

高等学校信息工程类专业系列教材

数字电路与逻辑设计

Digital Circuits and Logic Design

蔡良伟　主编



西安电子科技大学出版社
Http://www.xduph.com

面向21世纪高等学校信息工程类专业系列教

数字电路与逻辑设计

Digital Circuits and Logic Design

蔡良伟　主编

郑三元　周小安　参编

西安电子科技大学出版社

2003

内 容 简 介

本书系统地介绍了数字逻辑电路的分析与设计方法、常用集成数字逻辑电路的功能和应用。主要内容包括：逻辑代数基础、组合逻辑电路、常用组合逻辑电路及MSI组合电路模块的应用、时序逻辑电路、常用时序逻辑电路及MSI时序电路模块的应用、可编程逻辑器件、硬件描述语言VHDL、数/模和模/数转换等。

本书侧重基本概念、基本方法和实际应用的讲述，可作为高等学校电气信息类有关专业的教材，也可作为工程技术人员的学习和参考书。

★本书配有电子教案，有需要的老师可与出版社联系，免费索取。

图书在版编目(CIP)数据

数字电路与逻辑设计＝Digital Circuits and Logic Design/蔡良伟主编.
—西安：西安电子科技大学出版社，2003.6
(面向21世纪高等学校信息工程类专业系列教材)
ISBN 7-5606-1235-0
Ⅰ.数… Ⅱ.蔡… Ⅲ.数字电路：逻辑电路-高等学校-教材 Ⅳ.TN79

中国版本图书馆CIP数据核字(2003)第034996号

责任编辑 马晓娟
出版发行 西安电子科技大学出版社(西安市太白南路2号)
电　　话 (029)8242885 8201467 邮　编 710071
http://www.xduph.com E-mail：xdupfxb@pub.xaonline.com
经　　销 新华书店
印　　刷 西安文化彩印厂
版　　次 2003年6月第1版 2003年6月第1次印刷
开　　本 787毫米×1092毫米 1/16 印张16.875
字　　数 395千字
印　　数 1～4 000册
定　　价 18.00元
ISBN 7-5606-1235-0/TN·0222(课)

XDUP 1506001-1

＊＊＊如有印装问题可调换＊＊＊

序

第三次全国教育工作会议以来，我国高等教育得到空前规模的发展。经过高校布局和结构的调整，各个学校的新专业均有所增加，招生规模也迅速扩大。为了适应社会对“大专业、宽口径”人才的需求，各学校对专业进行了调整和合并，拓宽专业面，相应的教学计划、大纲也都有了较大的变化。特别是进入21世纪以来，信息产业发展迅速，技术更新加快。面对这样的发展形势，原有的计算机、信息工程两个专业的传统教材已很难适应高等教育的需要，作为教学改革的重要组成部分，教材的更新和建设迫在眉睫。为此，西安电子科技大学出版社聘请南京邮电学院、西安邮电学院、重庆邮电学院、吉林大学、杭州电子工业学院、桂林电子工业学院、北京信息工程学院、深圳大学、解放军电子工程学院等10余所国内电子信息类专业知名院校长期在教学科研第一线工作的专家教授，组成了高等学校计算机、信息工程类专业系列教材编审专家委员会，并且面向全国进行系列教材编写招标。该委员会依据教育部有关文件及规定对这两大类专业的教学计划和课程大纲，对目前本科教育的发展变化和相应系列教材应具有的特色和定位以及如何适应各类院校的教学需求等进行了反复研究、充分讨论，并对投标教材进行了认真评审，筛选并确定了高等学校计算机、信息工程类专业系列教材的作者及审稿人。这套教材预计在2004年春季全部出齐。

审定并组织出版这套教材的基本指导思想是力求精品、力求创新、好中选优、以质取胜。教材内容要反映21世纪信息科学技术的发展，体现专业课内容更新快的要求；编写上要具有一定的弹性和可调性，以适合多数学校使用；体系上要有所创新，突出工程技术型人才培养的特点，面向国民经济对工程技术人才的需求，强调培养学生较系统地掌握本学科专业必需的基础知识和基本理论，有较强的本专业的基本技能、方法和相关知识，培养学生具有从事实际工程的研发能力。在作者的遴选上，强调作者应在教学、科研第一线长期工作，有较高的学术水平和丰富的教材编写经验；教材在体系和篇幅上符合各学校的教学计划要求。

相信这套精心策划、精心编审、精心出版的系列教材会成为精品教材，得到各院校的认可，对于新世纪高等学校教学改革和教材建设起到积极的推动作用。

系列教材编委会

2002年8月

高等学校计算机、信息工程类专业

系列教材编审专家委员会

主　任：杨　震（南京邮电学院副院长、教授）
副主任：张德民（重庆邮电学院通信与信息工程学院院长、教授）
韩俊刚（西安邮电学院计算机系主任、教授）
李荣才（西安电子科技大学出版社总编辑、教授）

计算机组

组　长：韩俊刚（兼）
成　员：（按姓氏笔画排列）
王小民（深圳大学信息工程学院计算机系主任、副教授）
王小华（杭州电子工业学院计算机分院副院长、副教授）
孙力娟（南京邮电学院计算机系副主任、副教授）
李秉智（重庆邮电学院计算机学院院长、教授）
孟庆昌（北京信息工程学院教授）
周　娅（桂林电子工业学院计算机系副主任、副教授）
张长海（吉林大学计算机科学与技术学院副院长、教授）

信息工程组

组　长：张德民（兼）
成　员：（按姓氏笔画排列）
方　强（西安邮电学院电信系主任、教授）
王　晖（深圳大学信息工程学院电子工程系主任、副教授）
胡建萍（杭州电子工业学院电子信息分院副院长、副教授）
徐　祎（解放军电子工程学院电子技术教研室主任、副教授）
唐　宁（桂林电子工业学院通信与信息工程系副主任、副教授）
章坚武（杭州电子工业学院通信工程分院副院长、教授）
康　健（吉林大学通信工程学院副院长、教授）
蒋国平（南京邮电学院电子工程系副主任、副教授）

总 策 划：梁家新
策　　划：马乐惠　云立实　马武装　马晓娟
电子教案：马武装

试读结束：需要全本请在线购买： www.ertongbook.com

前　言

本书是依据“电子技术基础”(电气信息类)课程大纲，结合作者多年的教学实践，为适应我国高等教育的新形势而编写的。全书共分八章，总授课时间大约需要 60 学时。

近年来，随着电子技术的快速发展，出现了很多新的分析、设计方法和大量新的器件，这对数字逻辑电路课程的教学提出了新的要求。本书的编写原则是在保证理论完整的基础上，注重实用性和新颖性，重点讲述数字逻辑电路基本的分析方法和设计方法，侧重数字集成电路的逻辑功能和应用，删减对数字集成门电路内部电路的分析，介绍 FPGA 等可编程器件和硬件描述语言 VHDL。在编写过程中，作者力求做到深入浅出、思路清晰、重点突出，对基本理论、分析和设计方法等均进行总结并附上例题，期望使读者易于理解和接受，以提高学习效率和质量。本书的主要内容如下：

第一章包括了逻辑代数的基本概念、公式和定理、逻辑函数的描述方法及化简方法等。

第二章着重介绍了组合逻辑电路的分析方法和设计方法。

第三章介绍了若干常用组合逻辑电路及 MSI 组合电路模块的功能及应用，包括编码器、译码器、加法器、比较器、数据选择器和数据分配器等。

第四章首先介绍了时序逻辑电路的基本结构和特点，触发器的电路结构和动作特点、触发器的逻辑功能和分类以及不同逻辑功能触发器间的转换，然后讲述了时序逻辑电路的分析方法和设计方法。

第五章介绍了计数器、寄存器和移位寄存器型计数器等常用时序逻辑电路的基本概念、工作原理和逻辑功能，同时还介绍了它们的典型 MSI 模块及应用。

第六章系统介绍了早期可编程逻辑器件 PROM、PLA、PAL 和 GAL 等的表示方法、基本电路结构及其基本应用。同时还介绍了近代可编程逻辑器件 FPGA 和 CPLD 的基本电路结构，以及应用 FPGA 和 CPLD 组成电子系统的设计流程。

第七章介绍硬件描述语言 VHDL 的基本结构、基本语句和设计流程等基础知识。

第八章系统讲述数/模转换和模/数转换的基本原理和常见的典型电路。

本书由蔡良伟主编。第一章至第五章由蔡良伟老师编写，第六、七章由郑三元老师编写，第八章由周小安老师编写。

在本书的编写过程中，作者得到了深圳大学信息工程学院领导和同事们的大力支持和帮助，在此表示衷心的感谢。

由于作者水平有限，书中难免存在不妥和错误之处，恳请广大读者批评指正。

编　者

2003 年 3 月

目　录

第一章　逻辑代数基础 …… 1
1.1　概述 …… 1
1.1.1　数字量和模拟量 …… 1
1.1.2　数制与代码 …… 1
1.2　逻辑代数的基本运算和门电路 …… 8
1.2.1　逻辑代数的基本运算 …… 8
1.2.2　门电路 …… 11
1.3　逻辑代数的公式和规则 …… 11
1.3.1　基本公式 …… 11
1.3.2　常用公式 …… 11
1.3.3　三个规则 …… 12
1.4　逻辑函数常用的描述方法及相互间的转换 …… 13
1.4.1　逻辑函数常用的描述方法 …… 13
1.4.2　不同描述方法之间的转换 …… 15
1.5　逻辑函数的化简 …… 21
1.5.1　公式法化简 …… 22
1.5.2　卡诺图法化简 …… 23
1.5.3　带无关项逻辑函数的化简 …… 28
习题 …… 30

第二章　组合逻辑电路 …… 35
2.1　集成门电路 …… 35
2.1.1　TTL 门电路 …… 35
2.1.2　CMOS 门电路 …… 36
2.1.3　数字集成电路的品种类型 …… 36
2.1.4　数字集成电路的性能参数和使用 …… 37
2.2　组合逻辑电路的分析和设计 …… 40
2.2.1　组合逻辑电路的特点 …… 40
2.2.2　组合逻辑电路的分析 …… 40
2.2.3　组合逻辑电路的设计 …… 42
2.3　组合逻辑电路中的竞争－冒险 …… 46
习题 …… 50

第三章　常用组合逻辑电路及 MSI 组合电路模块的应用 …… 54
3.1　编码器和译码器 …… 54
3.1.1　编码器 …… 54

3.1.2 译码器 …… 60
3.2 加法器和比较器 …… 65
3.2.1 加法器 …… 65
3.2.2 比较器 …… 70
3.3 数据选择器和数据分配器 …… 72
3.3.1 数据选择器及其应用 …… 72
3.3.2 数据分配器 …… 77
习题 …… 79

第四章 时序逻辑电路 …… 84
4.1 时序逻辑电路的结构和特点 …… 84
4.2 触发器 …… 85
4.2.1 触发器的电路结构和动作特点 …… 85
4.2.2 触发器的逻辑功能和分类 …… 96
4.2.3 不同逻辑功能触发器间的转换 …… 98
4.3 时序逻辑电路的分析 …… 101
4.3.1 同步时序逻辑电路的分析 …… 101
4.3.2 异步时序逻辑电路的分析 …… 104
4.4 时序逻辑电路的设计 …… 107
4.4.1 同步时序逻辑电路的设计 …… 107
4.4.2 异步时序逻辑电路的设计 …… 111
习题 …… 115

第五章 常用时序逻辑电路及 MSI 时序电路模块的应用 …… 120
5.1 计数器 …… 120
5.1.1 同步计数器 …… 120
5.1.2 异步计数器 …… 131
5.1.3 MSI 计数器模块及应用 …… 138
5.2 寄存器 …… 148
5.2.1 基本寄存器 …… 148
5.2.2 移位寄存器 …… 148
5.2.3 MSI 寄存器模块及应用 …… 151
5.3 移位寄存器型计数器 …… 155
习题 …… 159

第六章 可编程逻辑器件 …… 163
6.1 概述 …… 163
6.2 可编程逻辑器件(PLD)的表示方法和基本结构 …… 165
6.2.1 可编程逻辑器件(PLD)的表示方法 …… 165
6.2.2 可编程逻辑器件(PLD)的基本结构 …… 167
6.3 可编程只读存储器(PROM) …… 170
6.3.1 只读存储器(ROM) …… 170

6.3.2 可编程只读存储器(PROM) …… 172
6.3.3 可擦除可编程只读存储器(EPROM) …… 174
6.4 可编程逻辑阵列(PLA) …… 177
6.5 可编程阵列逻辑(PAL) …… 178
6.5.1 PAL 器件的基本结构 …… 178
6.5.2 PAL 器件的输出结构 …… 180
6.6 通用阵列逻辑(GAL) …… 182
6.6.1 CAL 器件的电路结构 …… 183
6.6.2 输出逻辑宏单元(OLMC) …… 184
6.7 早期可编程逻辑器件的应用 …… 190
6.7.1 PROM 器件的应用 …… 190
6.7.2 PLA 器件的应用 …… 194
6.7.3 PAL 器件的应用 …… 197
6.7.4 GAL 器件的应用 …… 201
6.8 现场可编程门阵列(FPGA) …… 201
6.8.1 可编程逻辑块(CLB) …… 202
6.8.2 可编程输入/输出块(IOB) …… 204
6.8.3 可编程内部连线(PI) …… 205
6.8.4 编程数据 …… 207
6.9 复杂可编程逻辑器件(CPLD) …… 207
6.9.1 嵌入式阵列块(EAB) …… 208
6.9.2 逻辑单元(LE)及逻辑阵列块(LAB) …… 210
6.9.3 快速通道(FT) …… 213
6.9.4 I/O 单元(IOE) …… 215
6.9.5 FPGA 与 CPLD 比较 …… 216
6.9.6 FPGA/CPLD 进行电路设计的一般流程 …… 217
习题 …… 219

第七章 硬件描述语言 VHDL …… 220
7.1 VHDL 模型的基本结构 …… 221
7.2 VHDL 的基本元素 …… 223
7.2.1 关键字 …… 224
7.2.2 标识符的命名 …… 224
7.2.3 数据类型 …… 225
7.2.4 对象 …… 226
7.2.5 词法单元 …… 226
7.2.6 表达式与运算符 …… 227
7.3 VHDL 的语句 …… 229
7.3.1 顺序语句 …… 229
7.3.2 并行语句 …… 234
7.4 VHDL 设计实例 …… 236
习题 …… 240

第八章　数/模和模/数转换 …… 242
8.1　概述 …… 242
8.2　D/A 转换器 …… 243
8.2.1　权电阻网络 D/A 转换器 …… 243
8.2.2　倒 T 型电阻网络 D/A 转换器 …… 244
8.2.3　权电流型 D/A 转换器 …… 245
8.2.4　D/A 转换器的主要技术指标 …… 247
8.3　A/D 转换器(ADC) …… 249
8.3.1　A/D 转换器的基本工作原理 …… 249
8.3.2　A/D 转换器的主要电路形式 …… 251
8.3.3　A/D 转换器的主要技术指标 …… 258
习题 …… 259

参考文献 …… 260

第一章　逻辑代数基础

本章介绍分析和设计数字逻辑电路的基本数学工具——逻辑代数。内容包括逻辑代数的基本概念、公式和定理，逻辑函数的描述方法及化简方法，同时介绍了数字量和模拟量的基本概念以及常用的数制与代码。

1.1 概　　述

1.1.1 数字量和模拟量

在自然界中，存在着各种各样的物理量，这些物理量可以分为两大类：数字量和模拟量。

数字量是指离散变化的物理量，模拟量则是指连续变化的物理量。处理数字信号的电路称为数字电路，而处理模拟信号的电路称为模拟电路。同模拟信号相比，数字信号具有传输可靠、易于存储、抗干扰能力强、稳定性好等优点。因此，数字电路获得了愈来愈广泛的应用。

1.1.2 数制与代码

1. 数制

表示数码中每一位的构成及进位的规则称为进位计数制，简称数制(Number System)。一种数制中允许使用的数码个数称为该数制的基数。常用的进位计数制有十进制、二进制、八进制和十六进制。

数的一般展开式表示法如下：

$$D=(a_{n-1}a_{n-2}\cdots a_1a_0.a_{-1}a_{-2}\cdots a_{-m})_R$$
$$=\sum_{i=-m}^{n-1}a_i\times R^i=a_{n-1}\times R^{n-1}+a_{n-2}\times R^{n-2}+\cdots+a_0\times R^0+a_{-1}R^{-1}+\cdots+a_{-m}\times R^{-m}$$

式中，n 是整数部分的位数，m 是小数部分的位数，a_i 是第 i 位的系数，R 是基数，R^i 称为第 i 位的权。

1）十进制

基数 R 为 10 的进位计数制称为十进制(Decimal)，它有0、1、2、3、4、5、6、7、8、9 共 10 个有效数码，低位向其相邻高位“逢十进一，借一为十”。十进制数一般用下标 10 或 D 表示，如 23_{10}，87_D 等。

2）二进制

基数 R 为 2 的进位计数制称为二进制(Binary)，它只有 0 和 1 两个有效数码，低位向

试读结束：需要全本请在线购买： www.ertongbook.com

相邻高位“逢二进一，借一为二”。二进制数一般用下标 2 或 B 表示，如 101_2，1101_B 等。

3）八进制

基数 R 为 8 的进位计数制称为八进制(Octal)，它有 0、1、2、3、4、5、6、7 共 8 个有效数码，低位向相邻高位“逢八进一，借一为八”。八进制数一般用下标 8 或 O 表示，如 617_8，547_O等。

4）十六进制

基数 R 为 16 的进位计数制称为十六进制(Hexadecimal)，十六进制有 0、1、2、3、4、5、6、7、8、9、A(10)、B(11)、C(12)、D(13)、E(14)、F(15)共 16 个有效数码，低位向相邻高位“逢十六进一，借一为十六”。十六进制数一般用下标 16 或 H 表示，如 $A1_{16}$，$1F_H$ 等。

2. 不同数制间的转换

一个数可以表示为不同进制的形式。在日常生活中，人们习惯使用十进制数，而在计算机等设备中则使用二进制数和十六进制数，因此经常需要在不同数制间进行转换。

1）二—十转换

求二进制数的等值十进制数时，将所有值为 1 的数位的位权相加即可。

【例 1.1】 将二进制数 11001101.11_B 转换为等值的十进制数。

解：二进制数 11001101.11_B 各位对应的位权如下：

位权：2^7 2^6 2^5 2^4 2^3 2^2 2^1 2^0 2^{-1} 2^{-2}

二进制数：1 1 0 0 1 1 0 1. 1 1

等值十进制数为：

$$2^7+2^6+2^3+2^2+2^0+2^{-1}+2^{-2}=128+64+8+4+1+0.5+0.25=205.75_D$$

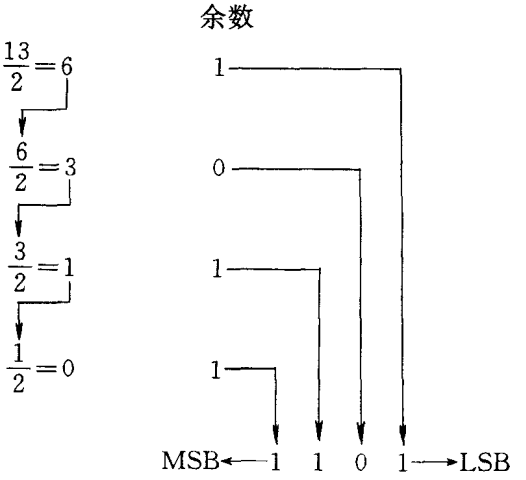
2）十—二转换

将十进制数转换为二进制数时，要分别对整数和小数进行转换。

进行整数部分转换时，先将十进制整数除以 2，再对每次得到的商除以 2，直至商等于 0 为止。然后将各次余数按倒序写出来，即第一次的余数为二进制整数的最低有效位(LSB)，最后一次的余数为二进制整数的最高有效位(MSB)，所得数值即为等值二进制整数。

【例 1.2】 将 13_D 转换为二进制数。

解　转换过程如下：

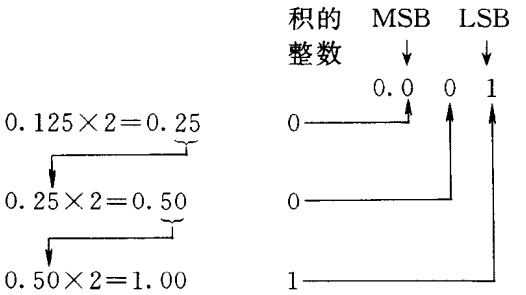


因此，对应的二进制整数为 1101_B。

进行小数部分转换时，先将十进制小数乘以 2，积的整数作为相应的二进制小数，再对积的小数部分乘以 2。如此类推，直至小数部分为 0，或按精度要求确定小数位数。第一次积的整数为二进制小数的最高有效位，最后一次积的整数为二进制小数的最低有效位。

【例 1.3】 将 0.125_D 转换为二进制小数。

解：转换过程如下：



因此，对应的二进制小数为 0.001_B。

3）八—十转换

求八进制数的等值十进制数时，将各数位的值和相应的位权相乘，然后相加即可。

【例 1.4】 将八进制数 71.5_O 转换为等值的十进制数。

解：八进制数 71.5_O 各位对应的位权如下：

位权：8^1 8^0 8^{-1}

八进制数：7　1.　5

等值十进制数为

$$7\times8^1+1\times8^0+5\times8^{-1}=7\times8+1\times1+5\times0.125=57.625_D$$

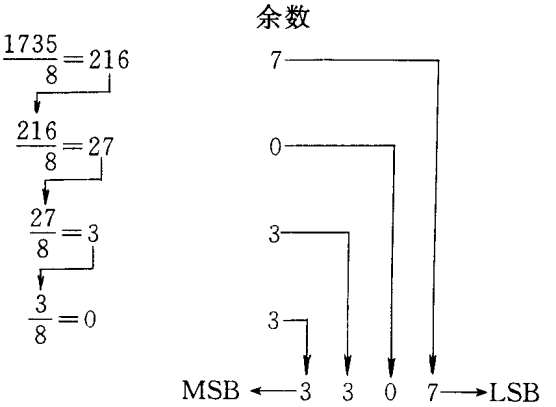
4）十—八转换

将十进制数转换为八进制数时，要分别对整数和小数进行转换。

进行整数部分转换时，先将十进制整数除以 8，再对每次得到的商除以 8，直至商等于0为止。然后将各次余数按倒序写出来，即第一次的余数为八进制整数的最低有效位，最后一次的余数为八进制整数的最高有效位，所得数值即为等值八进制整数。

【例 1.5】 将 1735_D 转换为八进制数。

解：转换过程如下：

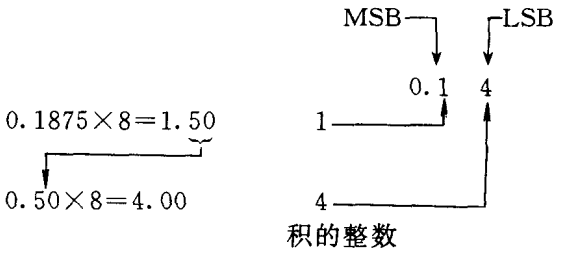


因此，对应的八进制整数为 3307_O。

进行小数部分转换时，先将十进制小数乘以 8，积的整数作为相应的八进制小数，再对积的小数部分乘以 8。如此类推，直至小数部分为 0，或按精度要求确定小数位数。第一次积的整数为八进制小数的最高有效位，最后一次积的整数为八进制小数的最低有效位。

【例 1.6】 将 0.1875_D 转换为八进制小数。

解：转换过程如下：



因此，对应的八进制小数为 0.14_O。

5）十六—十转换

求十六进制数的等值十进制数时，将各数位的值和相应的位权相乘，然后相加即可。

【例 1.7】 将十六进制数 $1A.C_H$ 转换为等值的十进制数。

解：十六进制数 $1A.C_H$ 各位对应的位权如下：

位权：16^1　16^0　16^{-1}

十六进制数：　1　A.　C

等值十进制数为

$$1\times16^1+10\times16^0+12\times16^{-1}=1\times16+10\times1+12\times0.0625=26.75_D$$

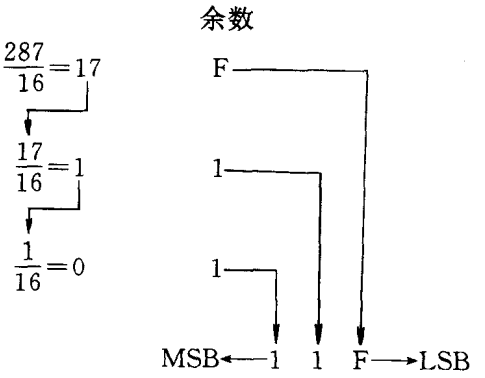
6）十—十六转换

将十进制数转换为十六进制数时，要分别对整数和小数进行转换。

进行整数部分转换时，先将十进制整数除以 16，再对每次得到的商除以 16，直至商等于 0 为止。然后将各次余数按倒序写出来，即第一次的余数为十六进制整数的最低有效位，最后一次的余数为十六进制整数的最高有效位，所得数值即为等值十六进制整数。

【例 1.8】 将 287_D 转换为十六进制数。

解：转换过程如下：

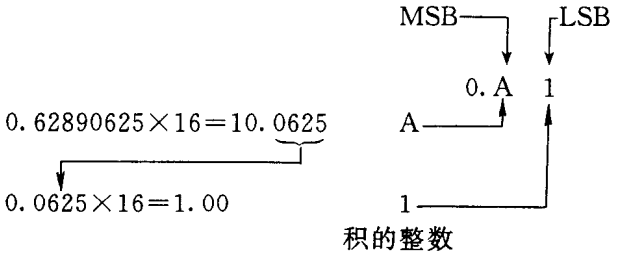


因此，对应的十六进制整数为 $11F_H$。

进行小数部分转换时，先将十进制小数乘以 16，积的整数作为相应的十六进制小数，再对积的小数部分乘以 16。如此类推，直至小数部分为 0，或按精度要求确定小数位数。第一次积的整数为十六进制小数的最高有效位，最后一次积的整数为十六进制小数的最低有效位。

【例 1.9】 将 0.62890625_D转换为十六进制数。

解：转换过程如下：



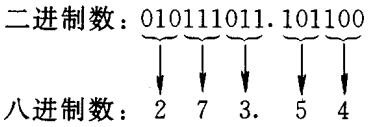
因此，对应的十六进制小数为 $0.A1_H$。

7）二—八转换

将二进制数转换为八进制数时，整数部分自右往左三位一组，最后剩余不足三位时在左面补 0；小数部分自左往右三位一组，最后剩余不足三位时在右面补 0；然后将每一组用一位八进制数代替。

【例 1.10】 将二进制数 10111011.1011_B 转换为八进制数。

解：转换过程如下：



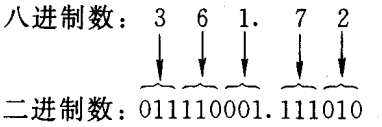
因此，对应的八进制数为 273.54_O。

8）八—二转换

将八进制数转换为二进制数时，将每位八进制数展开成三位二进制数即可。

【例 1.11】 将八进制数 361.72_O 转换为二进制数。

解：转换过程如下：



因此，对应的二进制数为 11110001.11101_B。

9）二—十六转换

将二进制数转换为十六进制数时，整数部分自右往左四位一组，最后剩余不足四位时在左面补 0；小数部分自左往右四位一组，最后剩余不足四位时在右面补 0；然后将每一组用一位十六进制数代替。

【例 1.12】 将二进制数 111010111101.101_B 转换为十六进制数。

解：转换过程如下：

二进制数：$\underbrace{1110}\underbrace{1011}\underbrace{1101}.\underbrace{1010}$

十六进制数：E　B　D.　A

因此，对应的十六进制数为 $EBD.A_H$。

10）十六—二转换

将十六进制数转换为二进制数时，将每位十六进制数展开成四位二进制数即可。

【例 1.13】 将十六进制数 $1C9.2F_H$ 转换为二进制数。

解：转换过程如下：

十六进制数：1　C　9.　2　F

二进制数：$\underbrace{0001}\underbrace{1100}\underbrace{1001}.\underbrace{0010}\underbrace{1111}$

因此，对应的二进制数为 111001001.00101111_B。

11）八—十六转换

将八进制数转换为十六进制数时，先将八进制数转换为二进制数，再将所得的二进制数转换为十六进制数。

【例 1.14】 将八进制数 361.72_O转换为十六进制数。

解：转换过程如下：

3　6　1　7　2　补足四位

$361.72_O \longrightarrow \underbrace{0111}\underbrace{1000}\underbrace{1}.\underbrace{1110}\underbrace{1000} \longrightarrow F1.E8_H$

F　1　E　8

因此，对应的十六进制数为 $F1.E8_H$。

12）十六—八转换

将十六进制数转换为八进制数时，先将十六进制数转换为二进制数，再将所得的二进制数转换为八进制数。

【例 1.15】 将十六进制数 $A2B.3F_H$ 转换为八进制数。

解：转换过程如下：

A　2　B　3　F　补足三位

$A2B.3F_H \longrightarrow \underbrace{101}\underbrace{000}\underbrace{101}\underbrace{011}.\underbrace{001}\underbrace{111}\underbrace{110} \longrightarrow 5053.176_O$

5　0　5　3　1　7　6

因此，对应的八进制数为 5053.176_O。

3. 代码

在数字系统中，常用 0 和 1 的组合来表示不同的数字、符号、动作或事物，这一过程叫做编码，这些组合称为代码(Code)。代码可以分为数字型的和字符型的，有权的和无权的。数字型代码用来表示数字的大小，字符型代码用来表示不同的符号、动作或事物。有权代码的每一数位都定义了相应的位权，无权代码的数位没有定义相应的位权。下面介绍三种常用的代码：8421BCD 码，格雷(Gray)码，ASCII 码。

1）8421BCD 码

BCD(Binary Coded Decimal)码，即二—十进制代码，用四位二进制代码表示一位十进制数码。8421BCD 码是一种最常用的 BCD 码，它是一种有权码，四位的权值自左至右依次为 8、4、2、1。8421BCD 码如表 1－1 所示。

表 1－1　8421BCD 码

十进制数	8421BCD 码	十进制数	8421BCD 码
0	0000	5	0101
1	0001	6	0110
2	0010	7	0111
3	0011	8	1000
4	0100	9	1001

2）格雷(Gray)码

格雷码是一种无权循环码，它的特点是：相邻的两个码之间只有一位不同。表 1－2 列出了十进制数 0～15 的四位格雷码。

表 1－2　四 位 格 雷 码

十进制数	格雷码	十进制数	格雷码
0	0000	8	1100
1	0001	9	1101
2	0011	10	1111
3	0010	11	1110
4	0110	12	1010
5	0111	13	1011
6	0101	14	1001
7	0100	15	1000

3）ASCII 码

ASCII 码，即美国信息交换标准码(American Standard Code for Information Interchange)，是目前国际上广泛采用的一种字符码。ASCII 码用七位二进制代码来表示 128 个不同的字符和符号，如表 1－3 所示。

表 1－3　美国信息交换标准码(ASCII 码)码表

位765 / 位4321	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	、	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	”	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	’	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[	k	{
1100	FF	FS	,	<	L	\	l	|
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	～
1111	SI	US	/	?	O	—	o	DEL

试读结束：需要全本请在线购买： www.ertongbook.com