

200安培可控硅整流元件

一次全扩散法制造工艺

上海玻璃加工厂

(内部资料 * 注意保存)



上海科学技术情报研究所

15.1088

40

200安培可控硅整流元件
一次全扩散法制造工艺
上海玻璃加工厂 编写

上海科学技术情报研究所出版
新华书店上海发行所发行
上海科学技术情报研究所印

1971年12月出版
代号: 1634039 定价: 0.10
(凭证发行)



毛主席语录

独立自主、自力更生。

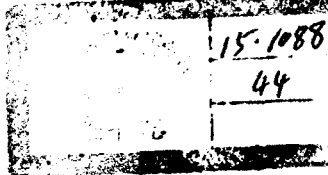
打破洋框框，走自己工业发展道路。

我们不能走世界各国技术发展的老路，跟在别人后面一步一步地爬行。我们必须打破常规，尽量采用先进技术，在一个不太长的历史时期内，把我国建设成为一个社会主义的现代化的强国。

鼓足干劲，力争上游，多快好省地建设社会主义。

TN 342/19

5 44483



前 言

在革命导师毛主席“独立自主、自力更生”方针指引下，我国电子工业正在蓬勃发展。作为电子工业中的重要一环，功率半导体器件可控硅的研制和生产，近两年来有了很大的发展。目前，可控硅整流元件的生产正面临着一场工艺革新，以促进元件质量和生产水平不断提高。

在上海市革委会有关部门的领导和组织下，去年七月组织了可控硅全扩散法新工艺的会战，全市各兄弟单位开展了广泛的协作。会战小组全体同志以毛主席哲学思想为锐利武器，以思想革命化来带动生产工艺的革新。在会战中依靠一个“群”字，突出一个“闯”字，着眼一个“简”字，力争一个“快”字，经过一个多月的日夜奋战，采用一次全扩散法新工艺成功地制造了200安培平板压接式可控硅。会战三个月，基本上攻克和掌握了一次全扩散法新工艺，为可控硅的生产开辟了一条新的途径。

今年以来，我厂在党支部和革委会的领导下，在会战成果的基础上，将200安培可控硅一次全扩散法由试制转入小批生产，以便在生产中进一步暴露问题，不断改进和完善这一新工艺。现在已初步摸索和拟定了一套适合于批量生产的工艺。至目前为止，采用一次全扩散法新工艺生产200安培可控硅已达3500只，其中500伏以上的占47%，成品合格率在30%以上。元件的生产周期十五天左右（包括高温存放六天）。今年四月，在深入开展工业战线增产节约运动的大好形势推动下，经过十昼夜的奋战，曾采用一次全扩散法试制成功800安培大功率

可控硅，向“五·一”国际劳动节献礼。

一年来，通过对一次全扩散工艺的摸索、试验和初步的生产实践，取得了一些成效。这是在伟大的毛泽东思想指引下，加强党的领导，大搞群众运动，发扬协作精神所取得的成果。这也再一次雄辩地证实了毛主席关于“**在生产斗争和科学实验范围内，人类总是不断发展的，自然界也总是不断发展的，永远不会停止在一个水平上。因此，人类总得不断地总结经验，有所发现，有所发明，有所创造，有所前进**”这一伟大真理。毛主席教导我们：“**一个正确的认识，往往需要经过由物质到精神，由精神到物质，即由实践到认识，由认识到实践这样多次的反复，才能够完成。**”我们决心在生产的过程中，遵循毛主席这一伟大教导，对一次全扩散法这一新生事物，不断地**实践、认识、再实践、再认识**，努力改进工艺，使之日趋完善和进一步提高。

为了更好地向各兄弟单位学习，我们将一次全扩散工艺作一小结进行交流。由于我们学习马列主义、毛泽东思想不够，认识水平很低，工艺技能较差，再加上时间仓促，小结中一定存在不少缺点、错误，恳切希望同志们批评、指正。

上海玻璃加工厂

一九七一年十月

目 录

前 言

一、一次全扩散法的基本原理	(1)
1. 一次全扩散法的简单原理	(2)
2. 一次全扩散法制造工艺的原理分析	(6)
(1) 杂质源的选择和放置	(6)
(2) 扩散温度和时间的选择	(10)
(3) 扩散表面浓度和深度的测量、计算	(10)
二、一次全扩散法的工艺规程	(12)
1. 生产工艺流程简图	(12)
2. 材料和结构参数	(14)
3. 氧化	(14)
4. 蚀刻	(16)
5. 一次全扩散	(18)
6. 镀镍	(22)
7. 烧结等	(23)
三、一次全扩散法在生产中的几个问题	(24)
1. 改善元件高温特性的考虑	(24)
2. 可控硅元件正、反向电压特性的对称	(26)
3. 一次全扩散的氧化	(26)
4. “软特性”的分析	(27)
5. 扩散后阴极表面位错腐蚀坑的现象	(29)
6. 阴极的欧姆接触引出	(29)

一、一次全扩散法的基本原理

近年来，我国可控硅整流元件(以下简称可控硅)的生产迅速发展，水平不断提高。以前，在可控硅生产的制造工艺方面，最大量采用的是扩散-合金法。这种方法的特点是工艺简单、成熟，比较容易掌握，但制得的P—N结平坦性差。因此，电压水平不高，重复性差，向大容量可控硅发展有很大局限性；同时，致命的弱点是要耗用大量黄金。近一年多来，可控硅制造新工艺——全扩散法迅速发展。采用全扩散法这一新工艺来生产可控硅，除了容易制得大而平坦的P—N结，适于制造大容量可控硅，可以逐步提高可控硅的质量、电压水平和成品合格率以外，在当前非常突出的一个优点是可以不再耗用大量黄金，为国家节省了大量宝贵财富。大力采用推广全扩散法新工艺，是目前发展可控硅生产中的一个十分突出的重要的问题。

通常采用的全扩散法，是在N型硅片上扩散铝、镓、硼等P型杂质，先制作P型层以形成PNP三层结构，然后经氧化、光刻等工艺，在其中一面再扩散锑、砷、磷等N型杂质，以形成可控硅的PNPN四层结构。在这里，全扩散法是以再次扩散磷、锑等N型杂质代替了扩散-合金法中需用金锑合金片的烧结，从而节省了大量黄金。此外，这一方法的特点是：①易于制得大而平坦的P—N结，可获得体雪崩特性；②扩散参数如浓度、结深等可根据不同的要求自由灵活地选择和控制在。由于可利用光刻制造复杂的图形，能适应各种新型设计方案的需要，改善元件的某些重要特性，如电流上升率(di/dt)、电压上升率(dv/dt)等，或是制造新型元件。③工艺比较复杂，步骤较

多，流程较长，较费时间。

无论是扩散-合金法或是通常采用的全扩散法制造可控硅时，都是先扩散一次P型杂质形成PNP结构，然后再经过烧结或二次扩散，最终才形成可控硅PNPN四层结构。一次全扩散法，则是在同一石英管内同时放置两种元素(Ⅲ族和V族元素)，在同一温度下只用一次扩散步骤而同时形成了一个PNPN四层结构。它可以称为可控硅管芯制造的“一步法”。这一方法除了具有全扩散法的主要优点外，工艺较通常的全扩散法简单，较易推广，流程较短，可利用扩散-合金法老工艺设备，便于大量生产。缺点是对工艺参数的控制、调整灵活性较差。

1. 一次全扩散法的简单原理

(1) 扩散的基本概念

为了在硅片中引入一定浓度的杂质，并达到一定的深度，以形成半导体器件工作的核心——P—N结，可用扩散方法来完成。所谓扩散，就是将存在于半导体硅片表面的杂质，在适当的温度下，自高浓度的表面向低浓度的硅片体内渗透并依赖于浓度梯度而引起杂质重新分布。扩散工艺是制造半导体器件P—N结的主要技术之一。扩散法制得的P—N结具有缓变结的结构，因此，可以提高半导体器件耐受电压的能力。

常用的扩散方法有两种。

(a)一种是在整个扩散过程中，硅片表面的杂质浓度是不变的，叫做恒定表面杂质源扩散(如闭管扩散，开管载运气体扩散，箱法扩散以及二次扩散中的预沉积)。其数学表示式为：

$$N(x,t) = N_s \operatorname{erfc}\left(\frac{x}{2\sqrt{Dt}}\right) \dots\dots\dots (1)$$

式中：X 为硅片体内某一点离开表面的距离（以硅片表面为零点），

t 为扩散时间，

D 为扩散系数，

N(x,t) 为扩散了 t 时间后，在 X 点的杂质浓度，

$\operatorname{erfc} \frac{X}{2\sqrt{Dt}}$ 叫做余误差函数。

$(\operatorname{erf} \frac{X}{2\sqrt{Dt}}$ 叫做误差函数，两者的关系为：

$$\operatorname{erfc} \frac{X}{2\sqrt{Dt}} = 1 - \operatorname{erf} \frac{X}{2\sqrt{Dt}})。$$

恒定表面杂质源扩散的杂质分布叫做余误差分布。

(b) 另一种是在整个扩散过程中，其杂质源仅为开始时存在于硅片表面的那些数量（如二次扩散中的主扩散，涂层扩散等），叫做恒量表面杂质源扩散。其数学表示式为：

$$N(x,t) = \frac{S}{\sqrt{\pi Dt}} e^{-\frac{X^2}{4Dt}} \dots\dots\dots (2)$$

式中：S 为扩散开始前存在于硅片表面的总杂质量。

其他符号同前。

由此可见，表面浓度是随着扩散时间的增长而下降。

恒量表面杂质源扩散的杂质分布称为高斯分布。

(2) 一次全扩散法的简单原理

根据原扩散-合金法的杂质源铝-硅-镓 (Al-Si-Ga) 中的铝 (Al) 和镓 (Ga) 的扩散系数 (D) 的不同，而在同一温度下所得出的结深 (X_j) 也不同，以及镓和铝在一次闭管扩散中所得表

面浓度 (N_s) 的不同的启示(如图 1 所示), 开始考虑和试验了一次全扩散法。

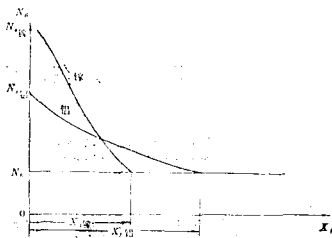


图 1 铝和镓在闭管扩散中的余误差函数分布曲线

图中: $N_{S, 镓}$ 为镓扩散后的表面浓度,

$N_{S, 铝}$ 为铝扩散后的表面浓度,

$X_{j, 镓}$ 为镓扩散后的扩散深度,

$X_{j, 铝}$ 为铝扩散后的扩散深度,

N_0 为原始基片的杂质浓度, 它与电阻率有关。

在同一温度下, 铝和镓的扩散结深 X_j 所以不同, 是因为在 1250°C 下, 它们的扩散系数 D 不同, $D_{Al} = 4 \times 10^{-11}$, $D_{Ga} = 0.5 \times 10^{-11}$ 。这从数学式可以清楚地看出:

$$X_j = 2\sqrt{Dt} \operatorname{erfc}^{-1} \frac{N(x,t)}{N_s} \dots\dots\dots (3)$$

这说明在同一温度、单晶硅材料参数的情况下, 由于不同杂质的扩散系数 D 的不同, 所得的扩散结深 X_j 也不同。

毛主席教导我们: “我们不但要提出任务, 而且要解决完成任务的方法问题。”能不能用以上的道理来同时扩散 III 族和 V 族元素呢? 经反复讨论研究, 大家一致认为用一次闭管扩散来形成 PNP 结构是可能的, 这是因为 V 族元素, 如砷 (As)、锑 (Sb) 等

的扩散系数 D_n 要比 III 族元素，如 Al、Ga 等的扩散系数 D_p 小得多。而且 V 族元素的固态溶解度也很高，固态溶解度高的 V 族元素一般说来可以做到在扩散后它的表面浓度亦相应较高，这对于减小元件的正向压降和阴极面欧姆引出是有利的。

但是在实际试验中，会不会遇到短基区 W_2 的过长或过短呢？这个问题把同志们难住了，因为原扩散-合金法中的短基区 W_2 约在 40~45 微米。“一切真知都是从直接经验发源的。”毛主席的这一教导，使我们顿时心明眼亮，只有通过实践才能检验我们的想法是否正确，经多次反复试验证明，只要“认真对待，要取得合理的短基区 W_2 是可能的。

如果以 Al-Sb 为例，设 N 型杂质浓度为正时，则恒定表面杂质源扩散可以得出结论深与扩散时间和扩散温度的关系，其数学表示式为：

$$N(x, t) = N_b + N_{s,n} \operatorname{erfc}\left(\frac{X}{2\sqrt{D_n t}}\right) - N_{s,p} \operatorname{erfc}\left(\frac{X}{2\sqrt{D_p t}}\right) \dots\dots\dots (4)$$

由于 N 型和 P 型杂质同时进行扩散，所以，实际扩散过程就不象单一的杂质源扩散那样简单，而要考虑到它们之间的相互作用和相互影响而造成的复杂现象。在我们的试制过程中曾采用过各种杂质源的同时一次扩散，后经多次实践，目前基本上稳定采用 Al-Si-Ga 和 As-Sb。因此，公式 (4) 的计算就更复杂了。根据以上的分析，采用一次全扩散法制造可控硅，杂质源必须满足以下三个条件：① $D_p > D_n$ ，② $N_{s,n} > N_{s,p}$ ，③ 在杂质源的选择上又应具有选择扩散的可能，即 P 型杂质源能进入二氧化硅 (SiO_2) 层而 N 型杂质源被掩蔽住。

2. 一次全扩散法制造工艺的原理分析

毛主席教导我们：“理性认识依赖于感性认识，感性认识有待于发展到理性认识，这就是辩证唯物论的认识论。”在 200 安培可控硅采用一次全扩散法研制、生产的实践过程中，我们粗浅地积累了一些感性知识，为着解决工艺中不断出现的各种矛盾、问题，我们又把粗浅的感性认识和可控硅的一般理论结合，使初步的经验带上条理性、综合性，上升成为尚不完善的理性认识，用以帮助分析、解决一些实际问题，而理性认识的本身也在生产实践中得到了检验和发展、提高。但是，目前一次全扩散法的理论工作还远落后于生产工艺的发展。

(1) 杂质源的选择和放置

实践证明：在一次全扩散制造可控硅过程中，主要关键在于 P 层的浓度和结深及 N^+ 的表面浓度和结深。如果要得到良好的特性，就必须精心选取杂质源（我们目前采用的 P 型杂质源是 Al-Si-Ga，N 型杂质源是 As-Sb）。

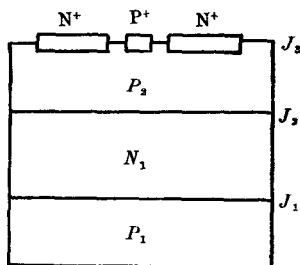


图 2 可控硅的 PNPN 结构图

从图 2 可知，扩散-合金法制造可控硅时 N^+ 的浓度 N_s 。

要大于 P_2 层的浓度 N_{SP} , N^+ 的表面浓度 N_{S_n} 为 10^{18} 左右, 而 P_2 层的浓度 (J_3 结前沿的 P 层浓度) 约为 $5 \sim 7 \times 10^{16}$ 。可见在扩散-合金法中, N^+ 的表面浓度和 P_2 层的浓度之差约在一个半数量级。

而从一次全扩散法制造可控硅来看, 希望 N^+ 的表面浓度选择在 5×10^{20} 左右, 而 P_2 层的浓度应选择在 $10^{18} \sim 10^{19}$, 约相差在二个数量级左右, 而使有一个较合理的注射比 γ 。

在选择表面浓度的同时, 还必须考虑到 N^+ 的深度和 P 层的深度。采用 $Al-Si-Ga$ 和 $As-Sb$ 一次真空闭管全扩散时的分布曲线, 见图 3。

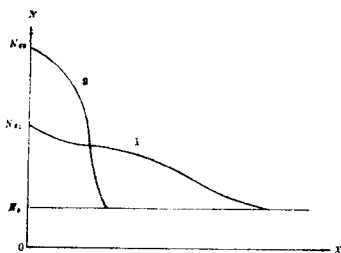


图 3 用 $Al-Si-Ga$ 和 $As-Sb$ 一次全扩散时的分布曲线

图中: N_b 为原始基片的杂质浓度;

曲线(1)为 $Al-Si-Ga$ 的余误差函数分布曲线的迭加;

曲线(2)为 $As-Sb$ 的余误差函数分布曲线的迭加;

曲线(2)浓度高, 但深度浅, 而曲线(1)浓度低, 但深度深。

曲线(2)的数学表示式为:

$$N(x, t) = N_{S_n} \operatorname{erfc} \frac{X}{2\sqrt{D_n t}} \dots \dots \dots (5)$$

因为 As 和 Sb 的扩散系数几乎相等，所以在上式的计算中可以近似地单独用 As 来计算。

而曲线(1)的数学表示式为：

$$N(x, t) = N_{SP} \operatorname{erfc} \frac{X}{2\sqrt{D_P t}} \dots\dots\dots (6)$$

可以把式(6)看作是 Al 和 Ga 的余误差函数的迭加，故计算时较为繁复。

其中：X 为离开硅片表面的距离，
t 为扩散时间，

D_P 、 D_n 分别为 III 族元素和 V 族元素在硅中的扩散系数。

我们在一次全扩散选择杂质源的时候，反复地采用了多种不同的杂质作为扩散源。最后才确定为 As-Sb 和 Al-Si-Ga 作为 N 型和 P 型的杂质源。实践证明：(扩散温度的影响后面叙述)，如果 N 杂质源放得太多，则硅片表面就会产生合金化现象。如果 N 型杂质源放得太少，则使得 N^+ 的浓度不够，从而影响到欧姆引出，使正向压降 V_F 有较大的增加。另外 As-Si 合金化的现象还会影响到 III 族元素向内扩散的速度，而结果使 W_2 缩短，从而使 β 增加很多，使 V_{BO} 有显著下降，更严重的是元件的高温特性变坏(因为 $\alpha = \beta \cdot \gamma$)。另一方面，如果 P 型杂质源放得太多，则原生成的 SiO_2 就会损坏，甚至全部“吃掉”，使多点分布式短路点结构失效。反之，P 型杂质源太少，会使 P 层的表面浓度不高，而使 γ 增加很多，同样会使元件的高温特性变坏。

我们经初步实验，如要得到好的元件，杂质源配比为：

As : Sb = 50 : 50

Al : Si : Ga = 50 : 30 : 20

另外，应根据管子的大小和片子的多少放适当的杂质源的重量的(当然，还必须同时考虑到扩散温度。根据各单位的不同情况，杂质源可自行决定配比和选择适合自己情况的重量的)。

关于为什么要选择 Al-Si-Ga 和 As-Sb，这个问题在此也作一简略说明：

由图 1 可以看出， $D_{Al} > D_{Ga}$ ，这使得在原始基片两侧所形成的 P 层(J_1 、 J_2 结 P 侧)是低浓度的，这有利于提高 J_1 、 J_2 结的反向耐压，同理，Ga 的扩散深度较浅而浓度较高，也就是说 J_3 结的前沿(P 层一侧)浓度较高。我们知道在正向时， J_2 结是起主要作用，(就是说 J_2 结是反向电压的主要承受结)，外加电压增加，而使得 J_2 结的空间电荷层向基片 N_1 和 P_2 层扩展，空间电荷层的扩展宽度依赖于杂质浓度，即浓度越高，它的扩展宽度越少，剩余的有效短基区长。故为了提高正向转折电压，我们就必须提高 J_3 结前沿的 P 层浓度，这样，使空间电荷层在向 J_3 结扩展时的宽度减少。又根据一般情况， I_g 大，高温特性好的这一情况，因此，在 Al 中掺杂了一定量的 Ga。

在 V 族元素的选择中，关于 As-Sb 的选择问题：我们知道 As 和 Sb 的扩散系数 D 在 1250°C 时几乎相等， $D_{As} \approx D_{Sb} = 7 \times 10^{-13}$ 。如果采用纯 Sb 作为 N 型杂质源，则 N^+ 的浓度就不高，就无法采用蒸铝工艺。如果采用纯 As 扩散，则它的蒸气压很高，在 610°C 时饱和蒸气压已有一个大气压，在 1250°C 时其饱和蒸气压则可以高达 10^3 以上。另外，纯 As 扩散还会带来 W_2 的减短，这是不利的。因此，为了减低蒸气压和使

W₂适当,所以,我们在As中掺入了一定的Sb。

对于如何安放两种不同的杂质源,经实践证明,把V族元素和Ⅲ族元素安放于两端,这有利于各层N_s和X_j的掌握。

(2) 扩散温度和时间的选择

毛主席教导我们：“世界上怕就怕‘认真’二字，共产党就最讲‘认真’。”我们在选择一次全扩散的扩散温度(T)和扩散时间(t)时,要努力做到“认真”二字。

影响N_s的主要因素有二个,其一是杂质源的多少(前已叙述),其二是扩散温度(T)。而影响X_j的主要因素有三个,其一是原始材料的电阻率,其二是扩散温度(T),其三是扩散时间(t)。如果在一次全扩散工艺中把这几个因素综合起来考虑,则杂质源的多少和扩散温度是二个关键因素。

实践证明,并从以下公式(杂质的分布是属于余误差函数分布的):

$$N(x,t) = N_s \operatorname{erfc} \frac{X}{2\sqrt{Dt}} \dots\dots\dots (7)$$

可以看出,扩散温度越高,杂质源的蒸气压就越高,则表面浓度就越高(有时甚至会产生合金化现象和SiO₂被“吃掉”的现象,前已叙述),扩散系数D也随之增大。经多次反复试验,我们的扩散温度选择在1250°C~1260°C(此温度可根据各单位的具体情况确定,但在选择此扩散温度时必须满足二个条件,即一为扩散后的N⁺表面浓度要在10²⁰以上,其二是不产生合金化)。在扩散过程中可以允许温度有±2°C的波动,扩散时间的长短按电阻率高低来考虑(与扩散-合金法的Al-Si-Ga扩散相同),即电阻率越高,扩散时间就越短,电阻率越低,则扩散所需的时间就越长。扩散时间的选择必须以满足工艺中所要求的结深参数来定。

(3) 扩散表面浓度和深度的测量、计算

(a) 扩散表面浓度(N_s)的测量、计算。

前面已叙述, 一次全扩散的杂质分布是属于余误差函数分布的迭加, 测量P层和 N^+ 的表面浓度均采用四探针法, 所不同的是在计算 N^+ 的浓度时把P层确定为一个均匀的以P型 10^{18} 为衬底的情况(如要获得较准确的计算, 则在测量 N^+ 的表面浓度时可先把P层的浓度测出, 但实践中也有偏离的)。关于P层和 N^+ 的表面浓度的测量和计算的具体步骤见工艺规程。

(b) 扩散深度(X_j)的测量、计算。

把(7)式变换为:

$$X = 2\sqrt{Dt} \operatorname{erfc}^{-1} \frac{N(x,t)}{N_s} \dots\dots\dots (8)$$

根据公式(8)可以看出, 影响结深的主要因素有三个:

- ①扩散温度越高, 使D越大, X也就越大;
- ②扩散时间越长, X也越大;
- ③与 $N(x,t)$ 和 N_s 有关, 即原始电阻率越高, 则X就越大。

根据(8)式可以求出P层和 N^+ 的扩散深度, 其数学表示式如下:

$$X_{j_p} = 2\sqrt{D_p t} \operatorname{erfc}^{-1} \frac{N_b}{N_{s_p}}$$

(X_{j_p} 为P层的扩散深度, D_p 以Al的扩散系数来计算)。

$$X_{j_n} = 2\sqrt{D_n t} \operatorname{erfc}^{-1} \frac{N_{s_p}}{N_{s_n}}$$

(X_{j_n} 为 N^+ 的扩散深度, 在计算 X_{j_n} 时, 认为 N_{s_p} 为均匀不变的, 实际是变化着的)。

在实际测量中, 可以用扩散-合金法测P层的深度一样的方法测出各层深度(磨角染色法), 具体计算见工艺规程。