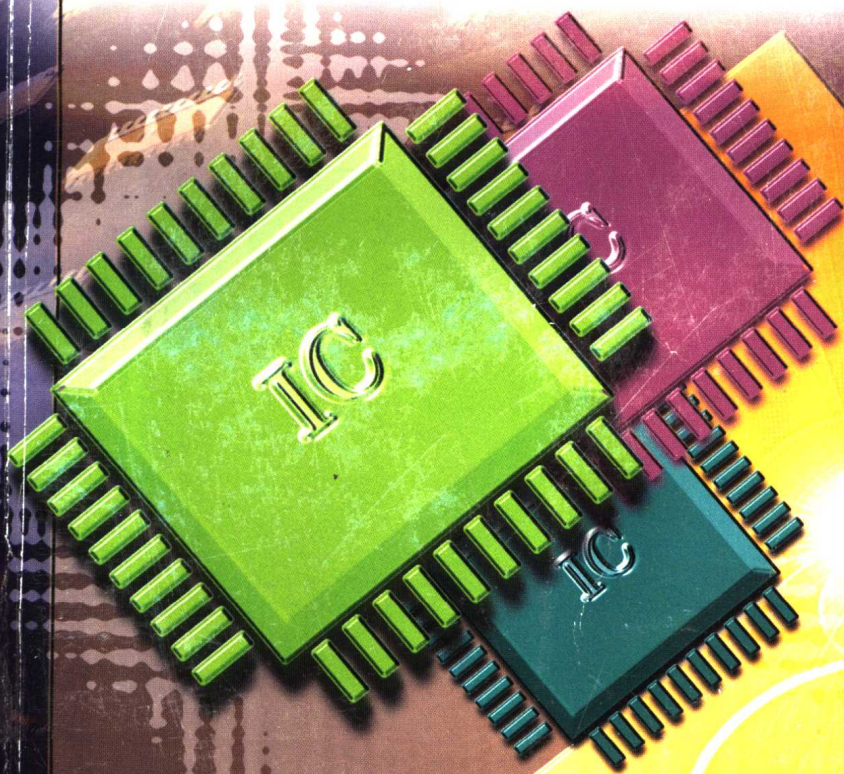
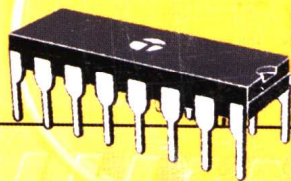


最新

74系列 IC 特性代换手册



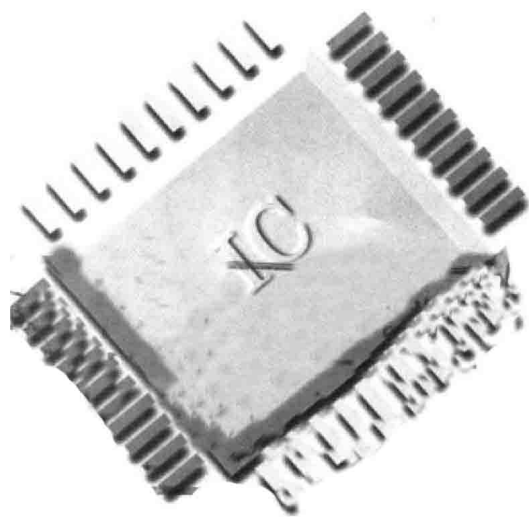
福建科学技术出版社



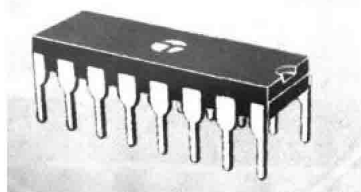
最新

74 系列 IC 特性代换手册

刘征宇 韦立华 编译



福建科学技术出版社



图书在版编目(CIP)数据

最新 74 系列 IC 特性代换手册/刘征宇,韦立华编译.
—福州:福建科学技术出版社,2002.2
ISBN 7-5335-1760-1

I. 最… I. ①刘…②韦… II. 集成电路—技术
手册 N. TN4-62

中国版本图书馆 CIP 数据核字(2001)第 085125 号

书 名	最新 74 系列 IC 特性代换手册
编 译	刘征宇 韦立华
出版发行	福建科学技术出版社(福州市东水路 76 号,邮编 350001)
经 销	各地新华书店
印 刷	福建地质印刷厂
开 本	880 毫米×1230 毫米 1/32
印 张	26.5
插 页	2
字 数	1372 千字
版 次	2002 年 2 月第 1 版
印 次	2002 年 2 月第 1 次印刷
印 数	1—4 000
书 号	ISBN 7-5335-1760-1/TN·241
定 价	50.00 元

书中如有印装质量问题,可直接向本社调换

前 言

74 系列集成电路是各类数字集成电路中应用最广泛、产量也最大的集成电路，其中以 TTL (Transistor-Transistor Logic, 晶体管-晶体管逻辑) 集成电路居多，并向 CMOS 集成电路发展。随着电子技术的不断发展，74 系列集成电路在数字集成电路中大显身手，与其他电子产品相比，堪称老大哥。为方便广大电子工程技术人员设计电路和维修人员维修电器，本书博采各厂商的 TTL IC 手册之所长，收入 74 系列 IC 型号 00~1 000 的有关技术资料。每一 IC 型号有引脚图、等效电路图、片状封装引脚图、波形图、典型参数、代换型号、注意事项等，可供电路设计之所需。每一个品种占 1~3 码，根据 IC 的名称可以又快又很容易地查找 IC 的功能特性。

手册中编排次序是以 74 系列的型号依序排列，功能相同或近似的放在一起，加上适当说明注解，便可一目了然。每一型号附带说明 N (标准型)、LS (低电源 Schottky)。

本资料特点之一是覆盖范围广，信息量大，几乎 74 系列全系列产品都涉及到，这在以往 74 系列手册中是不多见的；其特点之二是有些产品已经近乎废除，只有个别工厂针对维修用的品种有产品销售，因而手册中有些产品资料就显得尤为珍贵，特别是对于仪器维修部门和维修者十分有用；特点之三是有利于升级，因为新品种管脚兼容原有产品，所以许多以往电路书籍和应用电路资料介绍的 74 系列 IC 的使用均可用新品种系列产品直接替换，使产品性能升级，这对大、中专学生和电子爱好者十分有用；特点之四是前瞻性好，本手册给出了各厂家的各种系列品种，包括最近几年出现的新品种，这对电路工程师设计电路选用 IC 十分有用。

本资料以 TI 厂的产品为代表，此外还收入 TI 厂以外各厂商的典型产品及各厂的同类品。信号名称主要根据 TI 厂的命名方法。因各厂的制造方法或等效电路有所不同，所以 V_{on} 或 t_{pd} 等也有若干不同的地方，如果要作精密设计，请参考各厂商提供的手册。

为避免错误，图和表的一部分采用 TI 厂的手册 (The TTL Data Book for Design Engineers 2nd Edition 等)，FAIRCHILD 厂的 TTL Data Book，AMD 厂的 Schottky And Lowpower Schottky Data Book 的原版资料。其他公司的图则参照 TI 公司做成，在此感谢各厂家支持。

编译者

2002 年 1 月

使用说明

1. 74 系列 IC

74 系列 IC 是由 DTL 发展而来的, 经历了一个不断完善提高的过程, 从标准 TTL 电路 (STD TTL)、高速 TTL 电路 (HTTL)、低功耗 TTL 电路 (LTTL)、肖特基 TTL 电路 (STTL)、低功耗肖特基 TTL 电路 (LSTTL)、先进肖特基 TTL 电路 (ASTTL)、先进低功耗肖特基 TTL 电路 (ALSTTL)、仙童 (快捷) 先进肖特基 TTL 电路 (FAST)、高速 CMOS 电路 (HC 和 HCT)、先进 CMOS 逻辑电路 (AC 和 ACT)。其中除后两个系列为 CMOS 电路外, 其余均为双极型 TTL。近年来 CMOS 集成电路工艺有了飞速的发展, 又出现了 FCT 系列和 AHC、AHCT 系列, 以及低压 (3.3V) 电路系列 LV、LVT、LVC、ALVC 等系列电路。新的系列多为 CMOS 工艺。由于采用了新的工艺, 使 CMOS 电路在驱动能力和速度等方面大大提高。而双极型 TTL 电路功耗大的缺点无法逾越, 因此 CMOS 电路取代双极型电路是必然趋势。

新的系列电路在性能上大大提高了, 但与原有系列的品种兼容, 直接代换原有系列品种的 IC 可使电路性能升级。

本书对资料的整理编排自成一体, 如 74ALS1000 的缓冲器型不再分类, 把它分别放入同一功能的型号中, 并且把和 TTL 相容的 CMOS 逻辑也收集在内。LS 系列做成相应的 74HC (CMOS 介面)、74HCT (TTL 介面), 而 F 系列做成相应的 CMOS 等, 其引脚连接和 TTL 不同。此外, 4000/4500 系列的 HC/HCT 与 TTL 虽然是不同系列的, 但为方便起见一并收集, 且与 74AS1000 放在一起。

在工作条件和典型参数中, 有 min 或 max 的极限值, 又有 t_{tp} 值的, 都收入表中。

2. 外观

TTL IC 的外观虽因各厂家而异, 但引脚是相同的, 通常是 8P、14P、20P、24P、28P 等, 图 1 为它的引脚图, 脚与脚间距为 2.54mm, 排脚的间距未滿 24P 的为 7.62mm, 超过 24P 的为 15.24mm。为减少占用面积、降低消耗功率, 也常做成 24P、7.62mm 的包装。在用途分类表中, 两者分别为 24S 与 24W; 尤其 74800 编号, 有许多是把 24P 宽的封装形式压铸成窄的。

TTL IC 封装有陶瓷和塑料两种,使用温度范围大的是陶瓷型,其功能独特,用于军事、航空等领域,还有一些特殊用途。通常 IC 引脚的读法是以左边为第一脚,再经反时钟的方向来数第二脚……的顺序。注意本书 IC 的引脚图全部为顶视图 (TOP VIEW),而在印刷电路板,由背面看是逆方向。

只根据 IC 表面的印字还无法辨别引脚,通常在第一脚的附近有个标识记号。注意,FAIRCHILD 厂的产品不易看出,须仔细辨识。图 1 为各种常见封装的第一只脚表示法(俯视图)。

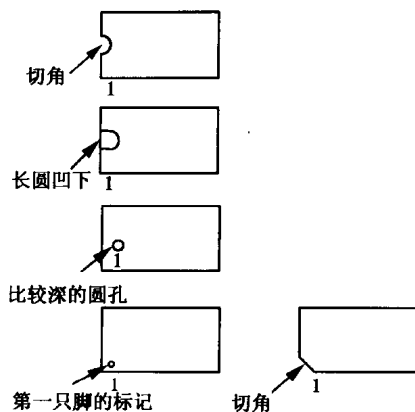


图 1 第一只脚的表示法

3. 用途分类

由于 TTL IC 的品种繁多,不易查找,因此在分类设计方面,本书以用途、目的为线索,可以方便快捷地找出需要的 IC。下面首先将本书涉及的符号说明一下。

(1) IC 的功能名称

NOT: 非;

INV BUFF: 倒相缓冲器;

BUFF: 缓冲器;

INV, BUFF: 倒相缓冲器;

SENSE: 读出放大器;

NAND: 与非;

AND: 与;

NOR: 或非;

OR: 或;

INV: 非、倒相、反相;

AOI: 与或非;

Exp: 扩展电路;

RS: RS 触发器;

D: D 锁存器, D 触发器;

8B: 8 比特;

EOR: 异或;

ENOR: 异或非;

JK: JK 触发器;

MMV: 单稳态;

VCO: 压控制振荡;

FA: 全加器;

ALU: 算术逻辑单元;

ACC: 累加器;

CARRY: 进位发生器;

TREE: 树形网格;

BCD: 十~二进制码;

EX3: 余三码;

GRAY: 格雷码;

7 SEG: 7 段译码信号;

BCDC: BCD 计数器;

R: 寄存器;

B: 比特, 二进制;

(2) 特征

TP: 图腾柱输出;

OC: 集电极开路输出;

3S: 三态输出;

2W-2IN: 2WIDE-2INPUT;

2-3IN: 2INPUT AND

+3INPUT AND

N 边沿: 下降沿触发;

P 边沿: 上升沿触发;

N 脉冲: 负脉冲动作;

P 脉冲: 正脉冲动作;

(3) 其他

功能名称之前的数字 (例 2JK, 2×1BFA) 是表示每一封装包含的相同电路数目。

位数是以 2B、4B、6B、8B 表示。

编号不按顺序采用相同方式。

4. 极限参数

极限参数是指要瞬间超越, 就会破坏元器件性能稳定的参数。设计者在设计时须考虑其通电时不超越极限值。由于这种极限规格几乎为所有 TTL 所共有, 因此不一一列出, 表 1 为各系列 TTL 极限值一览表。

LS 系列的输入电路几乎为 DTL 型, 若为 TTL 型则耐压较低。由于最大消耗功率因芯片而异, 因此, 并不相同, 输出负载应限制在额定规格内。

5. 记号

本书中把信号、电压、电流、时间等, 都以简称列出。下面先把这些符

COMP: 比较器;

SISO: 串入串出;

PISO: 并入串出;

PIPO: 并入并出;

SIPO: 串入并出;

UPDOWN: 循环计数器;

FDIV: 分频器;

RAM: 随机存储器。

EN: 使能端;

N 输出: 负逻辑输出;

P 输出: 正逻辑输出;

G: 门控输入;

门 H: 门输入高电平有效;

门 L: 门输入低电平有效;

清除 L: 低电平清除;

清除 H: 高电平清除。

OD: 漏极开路输出;

号全称、意义及大概规格加以说明。

表 1 各系列 TTL 极限值

符号	供电电压 (GND 与 V_{cc} 脚之间) (V)	输入电 压 (V)	集电极开路型高阻态 时的集电极电压 (高 耐压除外) (V)	三态型高阻态 时输出脚施加 电压 (V)	工作温度(包装 表面)一般用塑 封型 (°C)	保存温 度 (°C)
标准型	7	5.5	7	V_{cc}	0~70	-65~150
LS (TTL 型)	7	7	7	7	0~70	-65~150
LS (TTL 型)	7	5.5	7	7	7	0~70
S	7	5.5	7	V_{cc}	0~70	-65~150
ALS, AS	7	7	7	5.5	0~70	-65~150
F	7	7	7	5.5	0~70	-65~150
HC	7	$V_{cc}+1.5$	$V_{cc}+0.5$	$V_{cc}+0.5$	-40~+85	-65~150
AC	6	$V_{cc}+0.5$	$V_{cc}+0.5$	$V_{cc}+0.5$	-40~+85	-65~150
BC	7	$V_{cc}+0.5$	$V_{cc}+0.5$	$V_{cc}+0.5$	-40~85	-65~150

(1) 信号输入输出

A, B, C, D, E, F, G, H, I, (J, K, L, M):

○ 门输入信号, () 内含多输入门;

○ G: 门信号 (输入信号的 STROBE)。

Y: 门输出。

X: 门部分输出 (也使用在部分输入上)。

J, K: JK FLIP FLOP 触发器输入, J 为置位端, K 为复位端。

Q, $\bar{Q}$: 触发器输出。Q 在置位时输出高电平; $\bar{Q}$ 在复位时输出高电平。

S, R: SR 为触发器输入, S 为置位端, R 为复位端。

CP, CLK: CLOCK, 时钟输入。

RD, CLR: CLEAR, 清除输入。

SD, PR: PRESET, 置位输入。

E (EN): ENABLE, 输入信号的使能端 (允许)。

MC: MODE CONTROL, 模式切换。

QA~QH: 寄存器, 计数器输出, QA 为低位, QH 为高位。

L: LOAD 并列设定信号。

OE: OUTPUT ENABLE, 输出允许信号。

CS: CHIP SELECT, IC 片选信号。

1: 仅 1 个输入有效 (无效放大的缓冲单元, 反相器)。

X/Y: 编码器、代码转换器、电平转换 (DEC/BCD、HPRI/BIN、BIN/OCT、BIN/7-SEG、TTL/CMOS 等等)。

MUX: 多路转换器/数据选择器。

DMUX 或 DX: 解调器、多路分配器。

: 可重触发的单稳态触发器。

1 : 非重触发的单稳态触发器。

: 非稳态单元。

: 同步启动非稳态单元。

: 完成最后一个脉冲之后停止输出的非稳态单元。

: 同步启动, 完成最后一个脉冲之后停止输出非稳态单元。

SRGm: 移位寄存器 (m 为位数)。

CTRm: 二进制计数器, 循环长度为 2^m 。

CTRDIVm: 十进制计数器, 循环长度为 m。

RCTRm: 异步二进制 (脉动进位) 计数器, 循环长度为 2^m 。

I=0: 初始状态已清除到“0”状态。

I=1: 初始状态已建立在“1”状态。

0~9: 解码器输出, 编码器输入。

a~g: 解码器输出。

RTX: 总线收发器。

NC: No Connection, 空脚。

CPG: 超前进位发生器。

 或 : 缓冲器。

ALU: 算术逻辑单元。

: 施密特触发器。

COMP: 数值比较器。

C_{ext}: 外接电容端。

R_{ext}: 外接电阻端。

D: D 触发器输入。

Cn: 进位输入输出。

Σ: 加法器输出。

Ro: 复位输入。

CE: 时钟控制。

V_{cc}: +5V 电位。

GND: 0V 接地。

G、&: 与功能。

≥ 1 、V: 或功能。

2K: 偶数有效。

P-Q: 减法器。

π : 乘法器。

A: 地址。

C: 控制。

= 1: 异或功能。

= : 逻辑恒等。

2K+1: 奇数有效。

N: 非。

LD: 载入。

X: 传输。

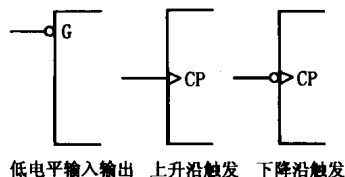
Z: 互连。

M: 方式。

信号之前的数字是同一 IC 内相同封装的编号。信号之后的数字是电路信号顺序的编号。在二进制表中, 数字较小的为低位, 较大的为高位。其他的符号, 由于简单明了, 就不逐一列举。

(2) 信号形式

时钟 (CLOCK) 或门 (GATE) 输入信号的形式如图 2 所示分类。



(3) 电流特性

I_{IH} : 输入高电平电流。使输入为高电平时的输入电流, 在表中输入电流特性上记为

“H”符号。见表 2。对 CMOS 输入 (HC, AC, BC) 的值不适用。

表 2 I_{IH} 测定条件

类 型	V_{CC} (V)	V_{IH} (V)
N	5.25	2.4
LS, S, F	5.25	2.7
ALS, AS	5.5	2.7

I_{OH} : 输出高电平电流。输出高平时的输出最大电流, 在输出电流特性上记为“H”符号。见表 3。

CMOS 电位: HC、AC 等。TTL 电位:

HCT、ACT 等。

表 3 I_{OH} 测定条件

$T=25^{\circ}\text{C}$

类 型	V_{CC} (V)	V_{OH} (V)
N-TTL	4.75	2.4
其他 TTL Bi-CMOS	4.75	2.7
CMOS (CMOS 电位)	4.5	3.94 (部分厂家是 3.98V)
CMOS (TTL 电位)	4.5	

I_{OL} : 输出低电平电流。即输出低平时, 流入的限制电流。在输出电流

特性上记为“L”符号。见表4。

表 4 I_{OL} 测定条件 $T=25^{\circ}\text{C}$

类 型	V_{CC} (V)	V_{OL} (V)
N-TTL	4.75	0.4
其他 TTL	4.75	0.5
Bi-CMOS	4.5	0.5
CMOS (CMOS 电位)	4.5	0.36
CMOS (TTL 电平)	4.5	0.36(部分厂家为 0.26V)

I_{IL} : 输入低电平电流时的流出电流。在输入电流特性上记为“L”符号。见表5。对CMOS输入(HC、AC、BC)的值不适用。LS与ALS极限不同, 0.4V与0.5V的 I_{OL} 相比减为1/2(AS则为2/3), 故驱动能力不同。

I_O (OFF): 截止状态输出电流。即集电极开路型的IC在截止时加入额定电压 V_{OH} 于集电极端, 此时所流过的电流, 以“H”表示, 见表6。

测定条件为 V_{CC} : 4.75V; V_{OH} : 5.5V, 15V, 30V。

表 6 I_O 测定条件 $T=25^{\circ}\text{C}$

类 型	V_{CC} (V)	V_{OH} (V)	V_{OL} (V)
N	5.25	2.4	0.4
LS, S	5.25	2.7	0.5
F	5.25	2.5	0.5
ALS, AS	5.5	2.7	0.5
HC	5.5	V_{CC}	0
AC	5.5	V_{CC}	0
BC	5.5	2.7	0.5

表 5 I_{IL} 测定条件

类 型	V_{CC} (V)	V_{OL} (V)
N, LS	5.25	0.4
S, F	5.25	0.5
ALS, AS	5.5	0.4

I_{OZ} : 高阻态输出电流。即三态型的IC在截止(高阻抗)时, 于输出端加入高或低电平电压所流过的电流。表中以“Z”、“ZL”, “Z”、“ZH”表示。

I_{OS} : 输出短路电流。当输出为高电平或接地(GND)时所流出的电流。此值未在表中都列出, 表7是选

表 7 I_{OS} 测定条件

类 型	V_{CC} (V)	min(mA)	max(mA)
N	5.25	18	55
LS	5.25	20	100
S	5.25	40	100
F	5.25	60	150
ALS	5.5	15	70
AS	5.5	30	112
ALS1000	5.5	30	112
AS1000	5.5	50	200
HC	-	-	-
AC	-	-	-
BC	5.5	60	180

具有代表性者。一套封装中不可同时有两个以上的输出被短路，而 LS、S 型的短路时间在 1 秒以内。

I_{CC} : 电源电流。由于供给电流是以封装为单位表示，故电路愈多，每个电路数值愈小。

表 8 I_I 测定条件

类 型	V_{CC} (V)	$I_{I\max}$ (mA)
N, S	5.25	1
LS	5.25	0.1
F	5.25	0.6
ALS, AS	5.5	0.1

I_I : 输入电流。指输入电压提高到极限时所流过的电流，表中未列。见表 8。

CMOS 在断开之前电流为 0mA。

(4) 电压特性

V_{IH} : 输入高电平电压。见表 9。

表 9 V_{IH} 测定条件

类 型	测定条件 (V)	min (V)
N-TTL	2.4	2.0
肖特基-TTL	2.7	2.0
CMOS (TTL 电平)	2.0	2.0
CMOS (CMOS 电平)	3.15	3.15

V_{OH} : 输出高电平电压。 I_{OH} 最大时的 V_{OH} ，见表 10。

表 10 V_{OH} 测定条件

类 型	min (V)	t_{rp} (V)
N-TTL	2.4	3.4
其他 TTL	2.7	3.4
HC	3.94	$V_{CC}-0.36$
AC	(部分厂家是 3.98V)	(部分厂家是 $V_{CC}-0.26V$)
BC	2.7	3.4

表 11 V_{IK} 测定条件

V_{IK} : 输入钳位电压当输入成为负电位时，钳位二极管限幅的输入电压值。因铜箔布线而形成的振铃(ringing)等受制于此电压，表中未列。见表 11。

类 型	I_I (mA)	$V_{IK\min}$ (V)
N	12	-1.5
LS	18	-1.5
S	18	-1.2
ALS	18	-1.5
AS, F	18	-1.2

V_{IL} : 输入低电平电压。临界电压为 0.8V。

见表 12。

表 12 V_{IL} 测定条件

类 型	测定条件 (V)	max (V)
N, S	0.4	0.8
肖基特-TTL	0.5	0.8
CMOS (TTL 电平)	0.8	0.8
CMOS (CMOS 电平)	0.9	0.9

V_{OL} : 输出低电平电压。即输出电流最大时的 V_{OL} 。见表 13。

表 13 V_{OL} 测定条件

类 型	I_{OP} (V)	max (V)
N	0.2	0.4
LS, ALS, F	0.35	0.5
AS	0.25	0.5
HC	0.2	0.36 (部分厂家是 0.26V)
AC	-	
BC	0.35	0.5

V_I : 阈值电压。施密特输入型的临界电压。 V_I^+ 是指输入从低电平到高电平时的正向阈值电压。 V_I^- 则为从高电平到低电平时的负向阈值电压。 V_{CC} 电源电压供给电压最小 4.75V, 最大 5.25V。见表 14。

表 14 V_I 测定条件

类 型	一般		缓冲器		三态汇流排转换		
	$R_L (\Omega)$	C_L (pF)	$R_L (\Omega)$	C_L (pF)	$R_L (\Omega)$	C_L (pF)	$R'_{OL} (\Omega)$
LS	2k	15	667	45	1k	30	1k
S	280	15/50	93	50/150	90	50	1k
ALS/ALS1000	5000	50	500	50	500	50	500
AS/AS1000	500	50	500	50	500	50	500
F	500	50	-	-	500	50	500
HC	∞	50	-	-	1k	50	1k
HCT	1k	50	-	-	1k	50	1k
AC	500	50	-	-	500	50	500
ACT	500	50	-	-	500	50	500
BC	500	50	-	-	500	50	500
BCT	-	-	-	-	-	-	-

(5) 信号记号

H: 高电平电压;

L: 低电平电压;

×: 任意状态;

Z: 三态中的高阻态;

↑: 从低电平到高电平的突变;

↓: 从高电平到低电平(负边沿);

: 高电平脉冲;

: 低电平脉冲;

H
: 在高电位时有效;

L
: 在低电位时有效;

: 上升沿触发;

: 下降沿触发。

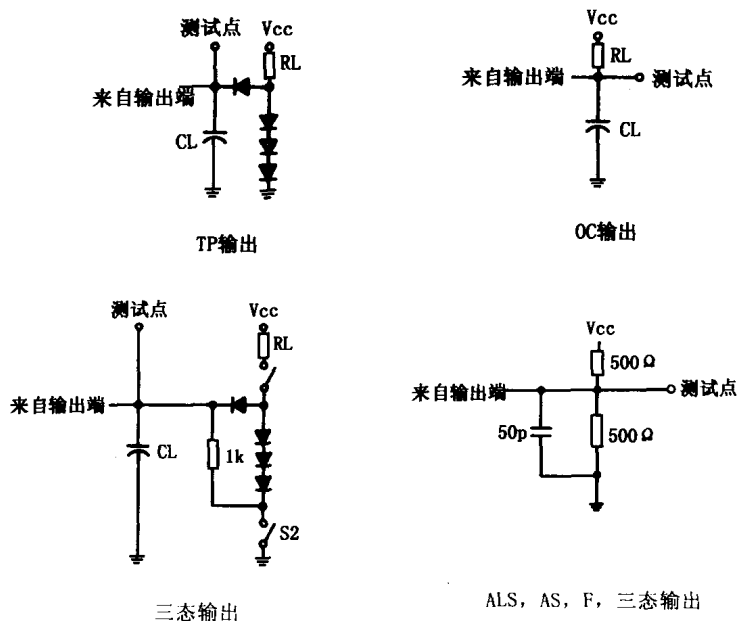


图3 t_{pd} 的测定方法 (25°C)

6. 暂态特性

IC 工作时有一项极重要的参数，那就是从输入加入开始，一直到输出改变状态为止需要多少时间的问题。

(1) t_{pd} 平均传输延迟时间

传输延迟时间，即把输入变化传送到输出上的时间。这一过程因输入信号的不同：H 到 L 或 L 到 H，以及负载等而变。如图 4 所示为实际电路所测结果。

H→L, L→H 除特殊说明外，是指在加入输入时使输出发生 H→L, L→H 改变之意。H→Z, Z→H, L→Z, Z→L 也具相同的意义，用以表现三态输出电路的 ON-OFF 速率。

(2) t_p 脉冲宽度

以 50%最大幅值间的时间间隔来代表的脉冲宽度 (N, S 为 1.5V, LS 为

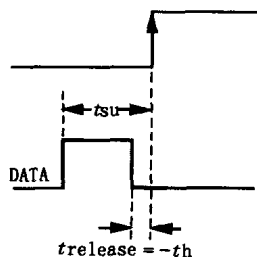


图4 信号建立与保持

1.3V)。即指指定输出中信号短路的输出脉冲宽度,以及输入中载入 (LOAD), 清除 (CLEAR), 预置 (PRESET), 触发 (TRIGGER), 时钟 (CLOCK) 等最低限度的脉冲宽度。

(3) $f_{\max}$ 最高工作频率

最高工作频率。指计数器或移位寄存器, 时钟振荡器, μCO 等能正常工作的最高时钟脉冲频率, 此数值是在脉冲信号幅值的 50% 处测得。

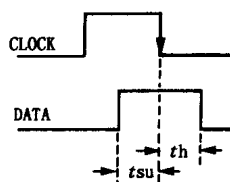


图 5 信号释放时间

(4) t_h 保持时间

如图 5 所示, 当一个输入信号利用其他输入储存于内部时, 在时钟脉冲或设定信号变化之后, 信号所能维持稳定的时间, 称之为保持时间。它可能为 0 或负值。

(5) t_{su} 建立时间

与 t_h 相反, 指为了保证正常工作, 在时钟脉冲 (CLOCK) 触发沿到来之后仍需保持的一段时间。表中 “ $\uparrow \downarrow$ ” 时箭头符号, 分别表示以时钟脉冲上升、下降时为基准的意义。

(6) t_{release} 释放时间

指当时钟脉冲变化之前允许输入信号改变成关闭的时间, 可看成如图 5 的负保持时间。

这 3 种时间是在触发器或寄存器设定时引起释放, 并且在尚未输入等待信号时所必须考虑的。由于主从型与边缘触发型有极大的差异, 请详细参考注解。

7. 表的总体设计

一种资料尽可能收集在一码之中, 但是也有部分分成若干码。

各码是以引脚图、逻辑功能、输入输出电流特性, 再加上其他必要的内部框图、真值表、逻辑功能表等组合而成。

表中输入输出电流特性全部为最大值。

应用举例:

例: 手中有一片 7405, 想知道其引脚功能。

可先按总表顺序查到 7405 为六反相器, 集电极开路型 (OC), 使用时必须在输出端加上位电路, 逻辑功能 $Y = \overline{A} V$ 等许多电特性参数。

又例: 设计电路, 需要使用 IC 为反相器且为集电极开路型的, 则可先查

用途分类表, 选择合适的功能 IC, 如选 7405, 再进一步细查该 IC 的电特性参数。

8. 电路系列缩写符号

TTL——Transistor-Transistor Logic: 晶体管-晶体管逻辑电路;

HTTL——High-speed TTL: 高速 TTL 电路;

LTTL——Low-power TTL: 低功耗 TTL 电路;

STTL——Schottky TTL: 肖特基 TTL 电路;

LSTTL——Low-power Schottky TTL: 低功耗基 TTL 电路;

ASTTL——Advanced Schottky TTL: 先进肖特基 TTL 电路;

ALSTLL——Advanced Low-power Schottky TTL: 先进低功耗肖特基 TTL 电路;

FAST(F)——Fairchild Advanced Schottky TTL: 仙童(快捷)先进肖特基 TTL 电路;

CMOS——Complementary metal-oxide-semiconductor: 互补型金属氧化物半导体;

HC/HCT——High-speed CMOS Logic (HCT 与 TTL 兼容): 高速 CMOS 逻辑电路;

AC/ACT——High-speed CMOS Logic (ACT 与 TTL 电平兼容, 亦称 ACL): 先进 CMOS 逻辑电路;

AHC/AHCT——Advanced High-speed CMOS Logic (AHCT 与 TTL 电平兼容) 先进高速 CMOS 逻辑电路;

FCT——FACT 扩展系列, 与 TTL 电平兼容;

FACT——Fairchild Advanced CMOS Technology: 仙童先进 CMOS 工艺电路, 其电路含 AC、ACT 及 FCT 系列;

LV——Low-Voltage HCMOS Technology: 低电压 HCMOS 工艺电路;

LVC——Low-Voltage CMOS Technology: 低电压 CMOS 工艺电路;

LVT——Low-Voltage BiCMOS Technology: 低电压 BiCMOS 工艺电路;

ALVC——Advanced Low-Voltage CMOS Technology: 先进低电压 CMOS 工艺电路;

ABT——Advanced BiCMOS Technology: 先进 BiCMOS 工艺电路;

BCT——BiCMOS Bus-Interface Technology: 总线连接工艺电路;

CDC——Clock-Distribution Circuits: 时钟分配电路。

9. 集成电路厂商网址

http://www.mxcom.com	http://www.sharpmeg.com
http://www.national.com	http://www.nb.rock.well.com
http://www.ic.nec.co.jp/incex-e.html	http://www.silabs.com
http://www.novalog.com	http://www.ricoh.co.jp/
http://www.nine.com	http://www.ssti.com
http://www.opti.com	http://www.rohm.co.jp/
http://www.nvidia.com	http://www.sci.siemens.com
http://www.orbitsemi.com	http://www.siliconix.com
http://www.oaktech.com	http://www.simtek.com
http://www.okisemi.com	http://www.sipex.com
http://www.prdm.com	http://www.sel.sony.com/semi/index.html
http://www.questlink.com	http://www.smc.com
http://www.pericom.com	http://www.statek.com
http://www.semiconductors.philips.com/	http://www.summitmicro.com
http://www.plxtech.com	http://www.supertex.com
http://www.smos.com	http://www.symbios.com
http://www.pmcsierra.bc.ca	http://www.tsc.tdk.com/
http://www.s3.com	http://www.telcomsemi.com
http://www.pccl.com	http://www.teltone.com
http://www.samsung.com	http://www.temic.de
http://www.powerint.com	http://www.ti.com
http://www.sandisk.com	http://www.thapcorp.com
http://www.qt.opto.com	http://www.toshiba.com/taec/
http://www.scenix.com/	http://www.primenet.com/azm
http://www.qualitysemi.com	http://www.array.com
http://www.seeq.com	http://www.astec.com
http://www.quicklogic.com	http://www.atmel.com
http://www.semtech.com	http://www.aureal.com
http://www.rad.com	http://www.austinsemi.com
http://www.st.com	http://www.avance.com
http://www.sni.net/ramtron	http://www.averlogic.com