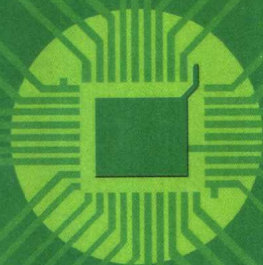


DSP 工程技术应用系列

DSP

通信工程技术应用

周 霖 主编



国防工业出版社

<http://www.ndip.cn>

71914

DSP 工程技术应用系列

DSP 通信工程技术应用

周 霖 主编

·北京·

图书在版编目(CIP)数据

DSP 通信工程技术应用/周霖主编. —北京:国防工业出版社,2004.1

(DSP 工程技术应用系列)

ISBN 7-118-03237-9

I .D... II .周... III .数字信号—信号处理—数字通信系统,DSP IV .TN911.72

中国版本图书馆 CIP 数据核字(2003)第 075686 号

国防工业出版社 出版发行

(北京市海淀区紫竹院南路 23 号)

(邮政编码 100044)

北京奥隆印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 23 528 千字

2004 年 1 月第 1 版 2004 年 1 月北京第 1 次印刷

印数:1—4000 册 定价:32.00 元

(本书如有印装错误,我社负责调换)

前 言

信息时代的重要标志是数字化浪潮的到来,数字化的核心技术之一就是数字信号处理器(DSP)的应用。数字信号处理器自20世纪80年代问世以来,以其独特的结构和快速实现各种数字信号处理算法的突出优点,得到了飞速的发展。它的性能越来越高,而价格却不断降低,已经在许多领域得到了非常广泛的应用,引发了一场工业设计的革命,如通信、自动控制、仪器仪表、医疗、家电等领域。

对于通信、电子领域的工程师,掌握DSP芯片的使用已势在必行。目前生产DSP芯片的厂家很多,比较著名的有德州仪器(TI)公司、摩托罗拉(Motorola)、模拟器件公司(ADI)、NEC等。本书以应用非常广泛的TI公司生产的TMS320C54x为例,对其硬件结构、编译系统、程序编写作了详细的介绍,而且在书中的第9章~第13章详细讲解了DSP在图像编码、信道编码、数字滤波、自适应算法实现和扩频通信这几个通信研究的热点问题中的应用实例。通过分析DSP在通信工程中的实际应用,使读者不仅对DSP的软硬件结构有了更加深刻的理解,而且对这些通信热点的理论有了更加深刻和全面的认识,提高了读者解决实际问题的能力。

本书共13章:

第1章绪论,首先对DSP的发展历史、特点、应用做了概述。然后介绍了现代通信系统的组成,使读者了解DSP一般应用于通信系统中的哪些部分。最后介绍了DSP开发的流程,使读者对如何进行DSP开发有一个大致的思路。

第2章先向读者讲解DSP芯片进行数字处理的基础——定点运算和浮点运算。随后向大家介绍了目前主要的DSP芯片型号和生产厂家,使读者对目前的DSP产品有一个全面的了解。

第3章到第5章详细介绍了TMS320C54x系列DSP芯片的硬件组成。第3章主要讲解了芯片的内核部分;第4章介绍了DSP芯片的片内外围电路;第5章介绍了DSP芯片的多通道缓冲串行口McBSP。通过这3章的讲解,使读者对DSP芯片的硬件结构有了一个完整的认识,为后面的软件开发和实际应用打下基础。

第6章和第7章分别介绍寻址方式和指令系统,这两章都是DSP软件开发的基础,为后面介绍DSP的软件开发做好铺垫。

第8章介绍了DSP的软件平台,对DSP的COFF文件格式、程序编写方法及编译工具进行了详细的介绍。

第9章讲解DSP实现数字滤波器的实例,数字滤波器技术是一项基本的数字信号处理技术,本章对FIR和IIR两种数字滤波的DSP实现作了详细的介绍。

第10章图像编码,首先系统地介绍了图像和编码理论的基础知识,使读者对图像编码有了全面的了解。然后对DSP实现JPEG图像编码标准的方法进行了详细的介绍,给出了具体的实现方案。使读者既加深了对图像编码理论的理解,又提高了应用DSP的能力。

第11章信道编译码,以目前应用广泛的卷积码为例,译码采用维特比译码。由理论到DSP

内 容 简 介

随着数字技术的迅速发展,基于数字信号处理器(DSP)的数字信号处理技术在各个领域得到了广泛的应用。由于DSP器件的高速、实时性能,其在通信技术领域中也得到了广泛的采用,现在越来越多的通信系统采用实时的高性能DSP器件实现。本书的重点就是介绍在当今通信技术中DSP器件的应用。

本书首先介绍了DSP器件(本书主要采用的是TMS320C54x系列)的硬件结构,然后简明地讲述了指令系统和软件开发的内容,最后重点介绍了DSP在整个通信系统中不同部分的应用。这些应用包括信源编码(图像编码),信道解码(卷积码的维特比译码)。还有非常基础但是应用广泛的数字滤波器的DSP实现,又有在自适应滤波器和扩频通信这些新兴的通信技术领域的应用。

本书的读者对象是各领域中从事信号处理、控制和电子电力技术的科研及工程技术人员,也可作为高等院校电子、通信、计算机、电子电力和自动控制等专业高年级本科生及硕士研究生的教科书。

目 录

第 1 章 绪论	1
1.1 DSP 概述	1
1.1.1 DSP 的发展历史	1
1.1.2 DSP 的特点	2
1.1.3 DSP 的发展方向	2
1.1.4 DSP 的应用领域	4
1.2 现代通信系统	5
1.2.1 数字信号处理系统的突出优点	5
1.2.2 通信系统的组成	6
1.3 DSP 系统设计与开发	7
1.3.1 DSP 系统设计流程	7
1.3.2 DSP 系统的硬件设计与开发	9
1.3.3 DSP 系统的软件设计与开发	10
第 2 章 DSP 芯片简介	11
2.1 DSP 芯片分类	11
2.2 定点和浮点运算的基本概念	13
2.2.1 定点的数据格式	13
2.2.2 浮点的数据格式	15
2.2.3 非线性运算的定点实现	16
2.3 DSP 芯片的选择	18
2.4 TMS320 系列 DSP 芯片	21
2.4.1 TMS320C2xx 系列	21
2.4.2 TMS320C3x/4x 系列	22
2.4.3 TMS320C5xx 系列	23
2.4.4 TMS320C6xx 系列	25
2.5 其他公司的 DSP 芯片	26
2.5.1 AD 公司	26
2.5.2 Motorola 公司	28
2.5.3 NEC 公司	30
2.5.4 AT&T 公司	31
第 3 章 TMS320C54x 内核的结构与原理	33
3.1 中央处理单元 CPU	33

3.1.1	算术逻辑运算单元 ALU	33
3.1.2	累加器 A 和 B	34
3.1.3	桶形移位寄存器	35
3.1.4	乘法器和加法器	36
3.1.5	比较、选择和存储单元	36
3.1.6	指数编码器	38
3.1.7	CPU 状态和控制寄存器	39
3.2	总线结构	42
3.3	存储空间	43
3.3.1	存储器空间	43
3.3.2	程序存储空间	45
3.3.3	数据存储空间	47
3.3.4	I/O 存储空间	50
第 4 章	TMS320C54x 片内外围电路	51
4.1	片内外设的存储器映射寄存器	51
4.2	定时器	52
4.3	时钟发生器	54
4.4	中断系统	56
4.4.1	中断请求	56
4.4.2	中断控制	58
4.4.3	中断响应与中断复位程序的执行	58
4.5	8b 增强型主机接口 HPI-8	60
4.5.1	HPI-8 硬件连接	60
4.5.2	HPI-8 寄存器与寻址	63
4.5.3	主机对 HPI-8 的访问	65
4.5.4	HPI-8 中断产生	67
4.5.5	使用 HPI-8 需要注意的一些问题	67
4.5.6	HPI-8 数据引脚作为通用 I/O 端口	69
4.6	直接存储器访问 DMA	70
4.6.1	DMA 概述	70
4.6.2	DMA 寄存器的操作和设置	72
4.6.3	DMA 寻址方式	78
4.6.4	自动初始化	79
4.6.5	DMA 传输过程中的中断产生	80
4.6.6	扩展地址的寻址	80
4.6.7	DMA 存储空间映射	80
4.6.8	DMA 延迟	82
4.6.9	DMA 与省电模式	82
4.7	通用 I/O 引脚	82

4.8 外部总线操作	83
4.8.1 外部总线接口	83
4.8.2 外部总线优先级	84
4.8.3 外部总线控制	85
4.8.4 保持方式	87
第5章 多通道缓冲串行口 McBSP	89
5.1 McBSP 概述	89
5.2 McBSP 接收发送配置寄存器	92
5.3 发送和接收数据流程	98
5.3.1 串行口复位	98
5.3.2 准备状态位的确定	99
5.3.3 CPU 中断	100
5.3.4 帧同步和时钟配置	100
5.3.5 McBSP 标准操作	102
5.3.6 忽略帧同步	103
5.3.7 串行口异常处理	105
5.3.8 接收数据对齐与符号扩展	107
5.4 McBSP 的功能扩展	107
5.4.1 A 律和 μ 律硬件压扩	107
5.4.2 多通道选择	109
5.4.3 仿真位 FREE 和 SOFT	114
5.4.4 McBSP 引脚作为通用 I/O 端口	115
5.5 McBSP 与 SPI 协议	115
5.5.1 主机模式与从机模式	116
5.5.2 时钟停止模式配置和信号描述	117
5.5.3 SPI 模式初始化	119
5.6 省电模式下的 McBSP 操作	119
第6章 寻址方式与流水线	121
6.1 数据寻址方式	121
6.1.1 立即寻址	121
6.1.2 绝对寻址	121
6.1.3 累加器寻址	122
6.1.4 直接寻址	122
6.1.5 间接寻址	123
6.1.6 存储器映像寄存器寻址	126
6.1.7 堆栈寻址	126
6.2 程序存储器寻址	127
6.2.1 程序存储器地址的产生	127
6.2.2 程序计数器 PC	128

6.2.3	分支跳转	129
6.2.4	调用	129
6.2.5	返回	130
6.2.6	条件操作	131
6.2.7	重复操作	133
6.2.8	复位	134
6.2.9	中断	135
6.3	流水线	138
6.3.1	流水线的基本概念	138
6.3.2	分支指令流水线操作	139
6.3.3	条件执行	141
6.3.4	存储器的流水线操作	142
6.3.5	流水线的等待周期	142
第 7 章	指令系统	144
7.1	指令集符号与操作码	144
7.2	汇编指令	147
7.2.1	算术运算指令	147
7.2.2	逻辑运算指令	151
7.2.3	程序控制指令	153
7.2.4	数据传送指令	155
7.3	代数指令	159
7.3.1	算术运算指令	159
7.3.2	逻辑运算指令	164
7.3.3	程序控制指令	166
7.3.4	数据传送指令	169
第 8 章	TMS320C54x 编程方法与实现	174
8.1	应用程序设计概述	174
8.2	公共目标文件格式 COFF	176
8.2.1	段与对段的处理	176
8.2.2	程序装入与重新定位	178
8.2.3	COFF 中的符号	178
8.3	汇编语言格式及宏语言	179
8.3.1	汇编语言源程序的格式	179
8.3.2	常数、符号与表达式	181
8.3.3	汇编语言程序中的宏	184
8.4	汇编语言程序开发工具	187
8.4.1	汇编器	187
8.4.2	链接器	190
8.4.3	存档器	194

8.4.4	绝对列表器	194
8.4.5	交叉引用列表器	194
8.4.6	助记符指令到代数指令转换工具	195
8.4.7	HEX 格式转换工具	195
第 9 章	数字滤波器的 DSP 实现	197
9.1	FIR 滤波器的 TMS320C54x 的实现	197
9.1.1	FIR 滤波器的结构	197
9.1.2	FIR 滤波器的实现	198
9.2	改进型 IIR 滤波器的 TMS320C54x 的实现	206
9.2.1	无限长单位脉冲响应数字滤波器的结构	207
9.2.2	IIR 滤波器溢出问题的研究解决及其定点 DSP 实现	209
9.3	FIR 与 IIR 数字滤波器的比较	213
第 10 章	基于 DSP 技术的静态图像压缩编码	214
10.1	色彩、抽样与视频标准	214
10.1.1	色彩	214
10.1.2	人类视觉系统	216
10.1.3	视频标准	217
10.2	图像信号压缩编码概述	218
10.2.1	图像信号压缩编码原理	218
10.2.2	图像信号压缩编码分类	219
10.2.3	常用图像压缩编码举例	220
10.2.4	图像信号压缩编码标准	222
10.3	JPEG 标准	224
10.3.1	JPEG 标准的基本概念	224
10.3.2	图像压缩模型	227
10.3.3	JPEG 编码器模型	230
10.3.4	熵编/解码器	233
10.4	系统实现与结构测试	234
10.4.1	系统概述	234
10.4.2	SAA7111 及其 I ² C 接口控制	236
10.4.3	数据存储与寻址	242
10.4.4	数据采集控制	244
10.4.5	DMA	245
10.4.6	Boot Loader	246
10.4.7	结果测试	248
10.5	JPEG 编/解码程序	250
第 11 章	DSP 在信道编码和解码中的应用	281
11.1	差错控制编码的基本概念	281
11.1.1	差错控制编码的分类	281

11.1.2 分组码与卷积码·····	281
11.2 卷积码的编码·····	282
11.3 卷积码的维特比译码·····	284
11.3.1 维特比译码基础·····	284
11.3.2 Viterbi 译码算法 ·····	285
11.3.3 维特比译码的程序实现·····	291
第 12 章 自适应回波抵消的 DSP 实现 ·····	301
12.1 回波抵消器基本原理与应用·····	301
12.2 自适应滤波器的结构与算法选择·····	302
12.2.1 自适应滤波器概述·····	302
12.2.2 自适应滤波器算法·····	305
12.2.3 自适应滤波器结构·····	308
12.3 自适应回波抵消器的实现·····	309
第 13 章 DSP 在扩频通信系统中的应用 ·····	318
13.1 扩频通信系统概述·····	318
13.1.1 扩频通信系统的基本概念及模型·····	318
13.1.2 扩频通信系统的理论依据·····	319
13.1.3 DSP 在扩频通信系统中的应用 ·····	320
13.2 伪随机码发生器的 DSP 实现 ·····	322
13.2.1 m 序列的 DSP 实现 ·····	322
13.2.2 混沌序列的 DSP 实现 ·····	324
13.3 数字调制的 DSP 实现 ·····	327
13.3.1 QPSK 的 DSP 实现 ·····	327
13.3.2 FSK 的 DSP 实现 ·····	338
附录 本书中的表格和图 ·····	345

第 1 章 绪 论

随着信息技术革命和计算机技术的飞速发展，数字信号处理技术已发展成一门关键的技术。DSP 芯片的出现为数字信号处理算法的实现提供了可能。这一方面极大地促进了数字信号处理技术的进一步发展；另一方面，也使数字信号处理领域得到了极大的拓展。

1.1 DSP 概述

DSP 可以指数字信号处理技术 (Digital Signal Process)，也可指数字信号处理器 (Digital Signal Processor)。其实两者是不可分割的，前者是理论技术，后者是前者的实时实现。两者结合起来就是解决实际问题的方案 (DSPs)。本书中如无特殊说明，DSP 均指数字信号处理器。

1.1.1 DSP 的发展历史

20 世纪 60 年代以前，数字信号处理技术是一门应用十分狭窄的技术，只能应用在导弹和语音识别等有限的几种系统中。60 年代中期快速傅里叶算法的出现和大规模集成电路的发展，奠定了硬件完成数字信号处理算法和数字信号处理理论实用化的重要技术基础。

DSP 器件的发展分为三个阶段：

第一阶段 (1980 年前后)，DSP 雏形阶段。开始出现脱离单片机结构的 DSP 芯片，但在运算速度、数据处理能力、运算精度方面有很大的局限。这个时期的 DSP 器件运算速度大约为单指令周期 200ns~250ns。这个阶段具有代表性的器件有：Intel2920、(NEC) μ PD7720、(TI) TMS32010、(AMI) S2811、(AT&T) DSP16、(AD) ADSP-21。其中 TI 的 TMS32010 采用改进的哈佛结构，这种结构允许数据在程序存储空间和数据存储空间之间传输，大大提高了运行速度和编程的灵活性。

第二阶段 (1990 年前后)，DSP 成熟阶段。这个时期许多国际上著名的集成电路生产商都相继推出了自己的 DSP 器件。如 TI 的 TMS320C20、C30、C40、C50 系列，Motorola 的 DSP5600、9600 系列，AT&T 的 DSP32 等。这个时期的 DSP 器件在硬件上更适合数字信号处理的要求，如硬件乘法器、硬件 FFT、单指令滤波处理等，这个时期的 DSP 处理速度达到了每个指令周期 80ns~100ns。但在编程灵活性、软件调试、功耗、外部通信功能等方面还不够理想。

第三阶段 (2000 年至今)，DSP 完善阶段。这个时期各 DSP 生产厂家不仅使 DSP 的数字信号处理功能更加完善，而且在系统开发的方便性、编程调试的灵活性、降低功耗等方面作了许多工作。尤其是各种通用外设集成到芯片上，不仅提高了数字信号的处理能力，而且为 DSP 器件的通用化带来了极大的方便。这个时期的 DSP 芯片处理速度达到了单指令周期 10ns 左右，可以在 Windows 环境下直接用 C 语言编程，使用灵活方便。在性能和使用方便性提高

的同时,价格也在不断下降,TMS320C5402 在 2000 年的价格比在 1983 年的价格下降了 100 倍,而运算速度提高了 20 倍。所以,DSP 的应用变得十分普及。

1.1.2 DSP 的特点

数字信号处理技术的核心和标志是数字信号处理器。从第一个微处理器问世以来,处理器技术得到了飞速的发展。快速傅里叶变换(FFT)等实用算法的提出促进了专门实现数字信号处理的处理器分化与发展。数字信号处理器强调运算处理的实时性,因此 DSP 芯片除了具有一般处理器的高速运算和控制功能外,还针对实时信号处理,在处理器结构、指令系统和指令流程上做了很大改动,其结构特点如下:

(1) DSP 普遍采用数据总线 and 程序总线分开的哈佛结构或改进的哈佛结构,与传统的冯诺依曼结构(数据与程序使用一套总线)相比,指令执行速度大大提高。

(2) 针对滤波、相关、矩阵运算等需要大量乘法累加运算的特点,DSP 大多配有独立的乘法器和加法器,使得在同一周期内可以完成相乘和累加两个运算。有的 DSP 可以同时进行相乘、相加、相减运算,大大加快了 FFT 蝶形运算的速度。

(3) 片内有多条总线可以同时进行取指和多个数据存取操作,并且有辅助寄存器用于寻址,它们可以在当前访问前/后自动修改内容,以指向下一个要访问的地址,并且支持循环寻址和位反序寻址。

(4) DSP 大都采用流水线技术,每条指令都由片内多个功能单元分别完成取指、译码、取数、执行等步骤,从而在不提高时钟频率的条件下减少了每条指令的执行时间。

(5) 配有中断处理器和定时控制器,可方便地构成一个小规模系统。

(6) 具有软硬件等待功能,能与各种存储器配合使用。

(7) 许多 DSP 带有 DMA 通道控制器,以及串行通信口等,配合片内多总线结构,数据块传送速度大大提高。

(8) 低功耗。DSP 芯片功率一般为 $0.5\text{W} \sim 4\text{W}$,而采用低功耗技术的 DSP 芯片只有 0.05W ,可用电池供电,很适合嵌入式系统,而 Pentium、Power PC 等普通微处理器的功耗则高达 $20\text{W} \sim 50\text{W}$ 。

1.1.3 DSP 的发展方向

1. 微控制器与 DSP 的结合

在设计 DSP 系统时,往往用微控制器负责系统控制和用户界面,DSP 负责数学运算。因此就出现了综合微控制器和 DSP 两个内核的混合器件。早期的此类芯片有日立公司的 SH3-DSP;西门子公司 Tricore;Motorola 的 MC68356(集成了 DSP56002)也属于此类器件;TI 的 TMS320C80 更是集 4 个可并行处理的 DSP 芯片、一个 RISC 主处理器、一个传输控制器、一个视频控制器于一体。混合器件带来的最大好处就是降低了系统成本,简化了软件开发过程。在硬件设计时,使用混合型芯片可以减小印刷电路板的面积和功耗,并且这种芯片具有公用数据通路、指令系统和寄存器。在软件设计时,开发人员可以不必学习多种开发系统,只需编写独立的微控制器和 DSP 程序。公用的正交指令系统和寄存器也可使编译器易于生成最佳的代码,并简化调试过程。

目前,这种融合还存在很多困难,硬件上必须实现两个芯核的正确通信,两个芯核间要共享存储区,片内必须集成双口 RAM。软件上,最大的挑战是在不同结构的芯片上开发和调

试同一套代码。而且,使用多 CPU 处理器进行开发仿真时,测试十分困难。虽然有很多困难,但融合的好处是十分吸引人的,众多的生产厂商都在加紧这方面的研发,融合会是 DSP 发展的趋势之一。

2. 应用实时操作系统 (RTOS)

早期的 DSP 系统开发者除了开发需要实时实现的核心算法外,还要自己设计系统软件框架,作为目标代码的一部分一起运行,核心/控制框架随着应用的不同而不同。

随着 DSP 处理能力的增加,芯片越来越复杂,如何充分使用器件资源,成为 DSP 开发的重点和难点。另外,数字处理系统越来越复杂,软件规模越来越大,往往需要同时运行多个任务,任务间的通信、同步等问题变得越来越突出。这使得对 DSP 提供 RTOS 支持成为 DSP 发展的趋势之一。

RTOS 是一段 MCU 启动后首先执行的背景程序,贯穿系统运行始终。面向 DSP 的嵌入式 RTOS 的主要功能有:多任务、动态进程、同步消息传递、信号机、时钟管理、中断处理、存储区分配以及和主机 OS 握手等。此外,用于 DSP 的 RTOS 还提供高级功能调用和标准的 I/O 库,以用于加快开发进度。RTOS 可以将系统开发人员从重复实施系统级功能中解放出来,集中精力解决应用问题。

用于 DSP 的 RTOS 存在的主要问题是 RTOS 要占用处理器资源,这对单处理器来说支持多任务的资源会很可观。不过在复杂的多处理器系统中,使用 RTOS 能尽量发挥 DSP 的性能,简化开发难度。

3. 并行处理结构

为提高 DSP 芯片的处理速度,各 DSP 生产厂家纷纷在器件中引入并行处理机制,主要分为片内并行和片间并行。TI 的 TMS320C8x 是一个紧耦合多指令多数据流 (MIMD) 的单片多处理器系统。其运行速度等效于 20 亿次每秒的 RISC 类型的操作。该系统的一个显著特点就是使用交叉连接开关 (Crossbar) 代替了传统的总线互连。在总线互连系统中,各 DSP 之间要申请总线,并需要总线仲裁机构分配总线。在单总线系统中,如果某个 DSP 占用了总线,其他 DSP 要等该 DSP 释放总线后,才能获得总线的使用权,这大大限制了总线传输数据的速度。交叉连接开关结构 (Crossbar) 可在同一时刻将不同的 DSP 与不同的任意存储器连通,这就大大提高了数据传输速率,使得多处理器并行处理中数据传输的瓶颈得到缓解。

TI 公司的另一类高端产品 TMS320C6200 是靠超长指令字结构 (VLIW) 来实现并行处理的。CPU 内部多个功能单元并行工作,共同使用大型的寄存器堆。由 VLIW 的长指令来同步各个功能单元,并行执行的各种操作,把长指令中的不同字段的操作码分送给不同的功能单元,这种代码压缩靠编译器完成。VLIW 处理机的另一个特点是指令的获取、分配、执行、数据存储等阶段需要执行多级流水线,而且不同指令执行的流水线延迟时间不同。

DSP 的另一个主要的生产商 AD 公司也一直致力于对超级哈佛结构 (SHARC) 的改进,第一代 SHARC 产品 ADSP2106x 是在一个 ADSP21020 的浮点 DSP 核心基础上集成了片内大容量双口 RAM 和并行处理接口,可方便地进行并行扩展。上面提到的 TI 公司的两种产品都是片内并行,而内部采用 SHARC 结构的 ADSP2106x 具有片内连线口和 DMA 传送方式,可方便地实现多 DSP 间的并行处理。

1999 年第二季度 AD 公司推出第二代 SHARC 产品 ADSP21160。其最大特点是采用单指令数据流 (SIMD) 模式的结构,这种结构比第一代 SHARC 结构增加了第二套计算单元,大大提高了数据的移动能力。在双处理元结构下,一条指令可以在两个处理单元中并行执行,

从而实现并行处理多数据流,使计算速度加倍。ADSP21160 具有主处理器接口和支持多处理器的共享总线,内部数据总线宽度提高到 64 位,DMA 通道从 10 条增加到 14 条,而且存储器是双口的,DMA 可以和核心处理器同时访问内存,而不发生冲突,不需插入额外的周期,从而更好地实现了 DSP 芯片间的并行处理。

4. 低功耗

DSP 技术在新型消费性商品和宽带通信中的应用越来越广泛,而这些产品大都使用电池供电,为了实现更长的使用时间,就要求 DSP 器件的功耗降低。这也成为了 DSP 器件发展的趋势之一。

1980 年推出的 DSP 芯片功耗为 250mW/MIPS,到 1990 年就降到了 12.5mW/MIPS。而 TI 公司 2000 年公布的 TMS320C55x 的 DSP 内核功耗降到了 0.9V 供电时的 0.05mW/MIPS,1.2V/1.5V 供电时的 0.08mW/MIPS,而计算能力最高可达 800MIPS。

随着超大规模集成电路技术和先进电源管理技术的发展,将来 DSP 内核的电压会越来越低。此外,周边装置、存储器的功耗也在不断降低。整个 DSP 的功耗也将随之不断下降,预计到 2010 年将降到 0.001mW/MIPS 左右。

21 世纪我们将进入数字化的时代,DSP 的应用也将多样化。DSP 器件将不再是一块独立的芯片,而是变成构件内核。开发人员选择合适的 DSP 内核,再配上专用逻辑和存储器,结合在一起,就可以形成专用的 DSP 方案。

1.1.4 DSP 的应用领域

自 DSP 芯片问世以来,它已经带来了决定数字技术未来的突破性应用。早期 DSP 只应用于实时数据信号的处理,而现在它已经应用于多种不同的领域,并取得了许多新的进展。现在 DSP 在网络和互联网、高速调制解调器、无线通信、语音识别、音频视频、影像产品、机顶盒、硬件驱动器、汽车、工业控制和制造、声纳、雷达、地震监测、遥感遥测、地质勘测、航空航天、生物医学、电力系统监测、自动化仪器等领域都得到了广泛的应用。以最大的 DSP 生产商 TI 公司的产品为例,现在每 10min 就有一个高科技用户使用 TI 的 DSP 一次;每 2 个移动电话中就有一个使用 TI 的 DSP 芯片;每 10 个高性能硬盘驱动器就有 9 个使用 TI 的 DSP 芯片。DSP 已经成为促进计算机、消费类产品和通信产品融合的粘合剂。

TI 公司的 User's Guide 概括了数字信号处理器应用的 11 个大方面,如表 1-1 所示。

表 1-1 DSP 的典型应用

汽 车	消费类产品	控 制
自适应行驶控制	数字收音机/TV	磁盘驱动控制
防滑制动装置	教育类玩具	引擎控制
蜂窝电话	音乐合成器	激光打印机控制
数字收音机	动力工具	马达控制
控制引擎	固态应答器	机器人控制
全球定位	传呼机	伺服控制
导航		
振动分析		
语音命令		

(续)

通用场合	图形/图像	工 业
自适应滤波 卷积 相关 数字滤波 快速傅里叶变换 希尔伯特变换 波形发生 加窗	三维旋转 动画/数字地图 同态处理 图像压缩/传输 图像增强 模式识别 机器眼 工作站	数字化控制 电力线监控 机器人 安全检修
仪 器	医 学	军 事
数字滤波 函数产生 模式匹配 锁相环 地震信号处理 谱分析 瞬态分析	诊断设备 胎儿监护 助听器 病人监护 整形术 超声设备	图像处理 导弹控制 导航 雷达信号处理 射频调制解调器 安全通信 声纳信号处理
电 信		声音/语音
1200 b/s ~ 56600 b/s Modem 自适应均衡 ADPCM 码变换器 个人数字助理 (PDA) 蜂窝电话 信道复用 数据加密 数字用户交换机 (PBX) 数字语音插值 (DSI) 回波抵消器 未来终端	线路中继器 个人通信系统 (PCS) 基站 电话 扩频通信 xDSL 视频会议 X.25 分组交换 DTMF 编/解码器 传真	说话人检验 语音增强身份 语音识别 语音合成 语音声码器技术 文本/语音转换技术 语音邮箱

1.2 现代通信系统

传递信息所需的一切技术设备的总和称为通信系统。通信系统又分为模拟通信系统和数字通信系统，而数字化是当今通信系统的发展方向，随着数字技术的发展，原来许多不得不采用的模拟技术部分已经可以由数字技术来实现。

1.2.1 数字信号处理系统的突出优点

在现代通信系统中，数字信号处理占有着非常重要的地位，可以说在通信系统中越来越多的功能部件是采用数字信号处理技术实现的。

数字信号处理技术得到这么广泛的应用是因为它具有以下特点。

(1) 精度高。模拟网络中元件精度很难达到 10^{-3} 以上，而数字系统中 17b 的字长就可以达到 10^{-5} 的精度。在一些精度要求特别高的系统中，有时只有采用数字技术才可以实现。比如雷达技术中的脉冲压缩，要求主、副瓣之比达 35dB 或更高，理论上是可行的，但是如果采用

模拟技术处理时, 由于受到元件精度的限制, 只能做到 30dB 左右。可是当采用数字脉压时, 主、副瓣之比却可达 40dB, 且动态范围可达到 60dB。

(2) 灵活性大。数字系统的性能主要决定于乘法器的各系数, 而这些系数是存放在系数存储器中的。改变所存放的系数, 就可以得到不同的系统, 比改变模拟系统的特性容易得多。这是模拟系统所无法比拟的。

(3) 易于大规模集成。因为数字部件具有高度的规范性, 便于大规模集成, 大规模生产, 且数字电路主要工作在截止饱和状态, 对电路参数要求不严格, 因此产品的成品率较高, 价格日趋降低。特别在一些用模拟网络进行的低频信号的处理中, 网络中的电感和电容的数值往往大得惊人, 甚至不能很好地实现, 采用数字滤波器, 则在体积、重量、和性能等方面, 将显示出较模拟网络较大的优越性。

(4) 可靠性强。因为数字系统中只有两个信号电平: “1”、“0”。它们受噪声及环境干扰较小, 不像模拟系统各参数都有一定的温度系数, 易受环境条件的影响。再者由于数字系统多采用大规模集成电路, 其故障率远比采用众多分立元件构成的模拟系统故障率低。

(5) 时分复用。数字系统的另一个最大优点就是所谓的时分复用, 即可以用一套计算设备同时处理几个通道的信号。处理器运算速度越快, 同时处理的信道数目就越多。

随着信号处理技术的高速发展, 人们对信号处理的实时性、准确性和灵活性的要求越来越高, 数字信号处理在信号处理中的地位越来越重要。廉价、高度集成、快速超大规模集成电路 (VLSI) 器件的产生使得各种复杂算法都可用硬件实时实现。

1.2.2 通信系统的组成

通信系统由以下几部分组成。

(1) 信息源和受信者。根据信息源输出的信号性质的不同可以分为模拟信源和离散信源。模拟信源输出的是连续幅度的信号, 而离散信源输出符号序列, 模拟信源可以通过抽样、量化变换为离散信源。随着数字技术的进一步发展, 离散信源的种类越来越多。

(2) 发送设备。发送设备的基本功能是将信源和传输介质匹配起来, 即将信源产生的消息信号变换为更适合传送的信号形式, 送往传输媒介。

对于数字通信系统来说, 发送设备常常又分为信道编码和信源编码两部分。信源编码往往是把连续信息变换成为离散的数字信号, 而信道编码则是使数字信号与传输媒介匹配, 提高传输的可靠性或有效性。

(3) 传输媒介。从发送设备到接收设备之间信号传递所经过的媒介, 可以是无线的, 也可以是有线的。不管是哪种信道, 传输过程必然引入干扰, 如热噪声、脉冲干扰、衰落等, 不同传输媒介的选取也决定了发送设备的不同特性。

(4) 接收设备。接收设备的基本功能是完成发送设备的反变换, 即进行解调、译码等。它的任务是从带有干扰的信号中正确地恢复出原来的消息。

数字通信系统的组成可以通过如图 1-1 所示的框图来表示。

通信系统设计的核心就是信号的设计及其处理, 通信系统中的信号处理包括模拟信号处理和数字信号处理。在最早的通信系统中, 通信系统的各个部分都采用模拟信号处理技术 (比如调制解调、多路复用、滤波等), 而现在随着数字技术的发展及逐渐成熟, 数字信号处理技术在通信系统中的每个部件几乎都有涉及。

在现代通信系统中的信源编码部分, 像基于高速数字信号处理器的图像编码、语音编码,