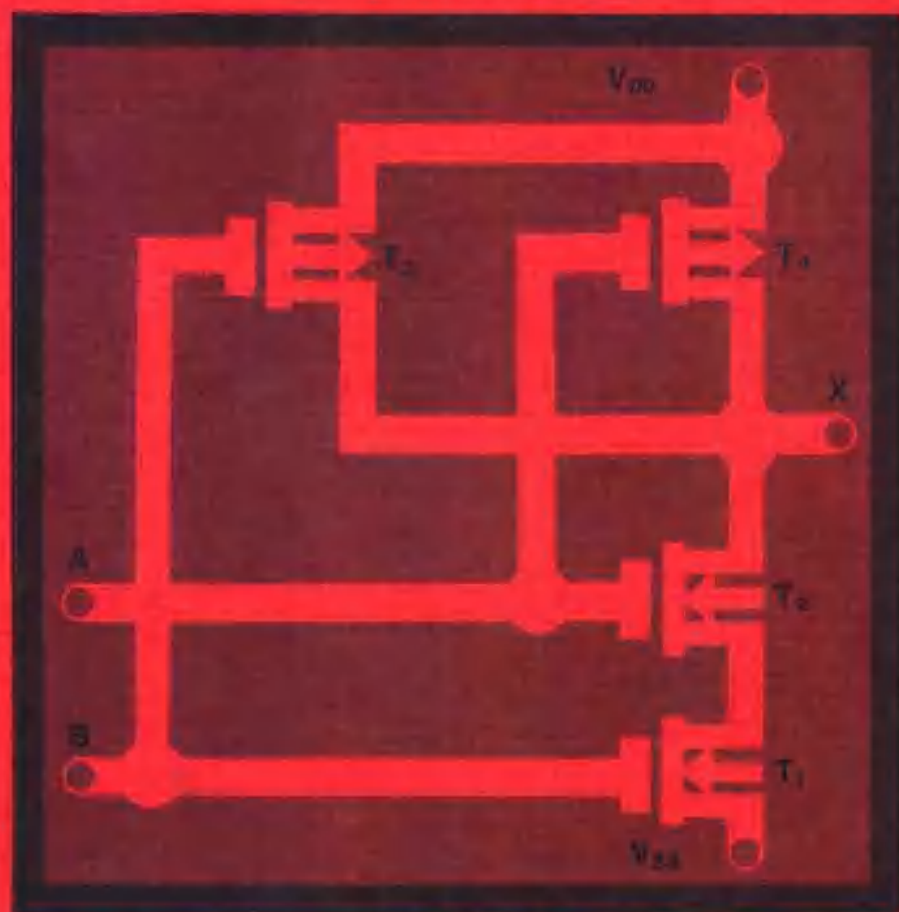
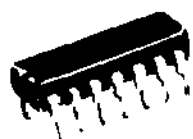


IC應用技術叢書(五)

C-MOS IC應用專集

無線電界雜誌社印行





IC應用技術叢書(五)

C-MOS IC應用專集

編著者 王政友

IC應用技術叢書(五)

C-MOS IC應用專集

中華民國六十七年十二月出版

中華民國七十六年十月三版

版權所有 不許翻印

特價新台幣 100元

編著者：王政友

發行者：無線電界雜誌社

地址：台北市八德路2段312巷19號6樓

電話：(02)7112765・7733089

郵政劃撥儲金帳號：002756-8

登記證：局版台誌字第3325號

印刷所：中美美術印刷廠

台北市天水路32號

前 言

由於電子工業急速的進步與發展，使得各種工業，甚至吾人日常生活均與之脫離不了關係。尤其是近幾年中，各種積體電路之相繼問世，更使電子之應用帶上新的紀元。

有關各種電子電路之原理與電路之分析等，國內已有多種書籍加以介紹。惟大部分多係偏重於理論之解說，易使讀者對於實際之應用產生隔閡。且各製造廠家所推出之各種積體電路，已達數百（或數千）種之多，其中不乏特殊用途之品種，欲將各種積體電路之應用集於一本書中，加以介紹，事實上乃屬不可能。是故本叢書試圖以淺近之方式，將各種 IC 之應用逐一介紹，對某一種電路作一專集，介紹該種電路之應用，期能提供清晰的瞭解與直覺的認識。每一本書均嘗試對某一個主題作較詳細的說明，以提供讀者作應用上的參考。並列舉多種實例，俾使讀者舉一反三，以收應用自如之效。

本叢書資料之收集及稿件之校對，承林源棋與劉俊光兩兄鼎力協助，於此一併誌謝。

本人學識淺陋，書中乖誤之處必多，如有不妥之處，尚祈諸位先進不吝指正。

編著者 謹誌於 林口

中華民國六十六年三月

序

C-MOS IC 之發展雖較TTL, DTL為晚, 但由於其具有低消耗電力以及雜音餘裕高等特徵, 故自問世以來廣受電子業界所樂用。因而廣範圍且深深地浸透於民生機器以及各產業界之中。

例如電算機與電子錶等, 利用C-MOS LSI之低消耗電力以及小型之液晶顯示器(LCD)配合使用, 更能使產品小型化, 輕量化與高功能化。另外, 各種專用之C-MOS LSI相繼推出, 大量應用於舉凡電視, 錄音機等民生用機器或汽車, CB 收發報機, 以及各種計測機器之中。

本書實為C-MOS IC應用方面之引介。書中先就C-MOS IC之各種基礎事項作一介紹, 然後舉出常用的基本電路。期能使讀者對於C-MOS IC有一初淺的認識, 並了解使用C-MOS IC之際所注意之事項。在許多場合之中, 由於設計者尚未慣用於C-MOS IC, 故常引起多種困擾, 至於使用C-MOS IC時, 易產生之問題與其對策則將另開專集介紹。

中華民國六十七年十一月

IC應用技術叢書(五)

C-MOS IC 應用專集

目 錄

第一章	C-MOS IC之基礎	1
1.	FET.....	1
2.	MOS FET與MOS IC.....	10
第二章	C-MOS IC使用前之基本常識	27
1.	最大規格.....	27
2.	直流特性.....	27
3.	Switching 特性.....	33
4.	消耗電力.....	36
5.	C-MOS IC之輸入輸出側電路	37
6.	C-MOS IC多餘輸入端之處理法	42
7.	C-MOS IC與其他邏輯元件間之 Interface.....	43
8.	C-MOS IC與各種顯示器間之 Interface	56
第三章	C-MOS IC之基本應用電路	69
1.	基本之C-MOS Gate IC	69
2.	多諧振盪器.....	73
3.	Schmitt Trigger	85
4.	計數器.....	86
5.	暫存器.....	97
第四章	C-MOS IC之實用電路	101

2 IC應用技術叢書(五)

1. 小型數字式碼錶之製作.....	101
2. 數字式迷你計數器之製作.....	108
附 錄 C-MOS IC之品種與機能	114

第一章 C-MOS IC之基礎

在C-MOS IC開始推出廣被應用之前，已有部分MOS IC與TTL或DTL混合使用或單獨使用。自從美國RCA公司率先推出C-MOS IC (Complementary MOS IC)後，由於具有低消耗電力，高雜音餘裕度，以及廣泛的電壓使用範圍等特徵，因而造成電子工業上極大的震撼。

今後，C-MOS IC預料將以壓倒性之實績而活躍於各產業的控制機器，各式工業計器以及各種民生用器具之中。為便讀者能熟煉應用C-MOS IC起見，本章先就C-MOS IC之基礎常識加以介紹，然後逐次介紹C-MOS IC之應用方法。

1. FET

在說明C-MOS IC之前，茲先就電場效應晶體(FET)之種類與性質作一簡單的介紹。

1-1 FET之動作原理

FET為Field Effect Transistor之簡稱，其別名為單極性電晶體 (uni-polar Transistor)，以與一般之雙極性電晶體 (bi-polar transistor)區分。

在一般雙極性電晶體的場合，其內部流動的載體有多數載體 (majority carriers)與少數載體 (minority carriers)兩種；但在單極性電晶體的場合，載體僅有一種而已 (N-channel的場合為電子，而P-channel的場合則為電洞)。

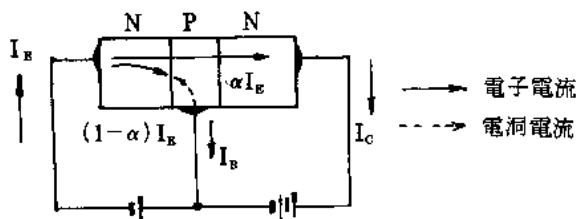


圖 1-1 bi-polar 電晶體之動作原理

雙極性電晶體之動作原理如圖 1-1 所示。自射極注入於基極之部分多數載體（在圖示的場合為電子）在基極領域中與電洞重行結合而形成基極電流。其餘之載體則通過基極而進入集極領域，形成集極電流。利用基極與集極電流之比例來施行放大之作用。

在FET的場合，則如圖 1-2 所示，係利用改變加至控制閘極上之電壓來改變電流通過之通道（channel）之大小，藉以改變流通於channel中之載體量。這種載體量之控制方式與真空管之利用柵極電壓來控制屏極電流之方式頗為相似。

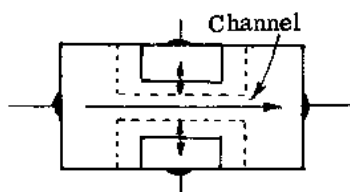


圖 1-2 FET之概念

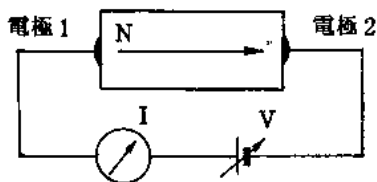


圖 1-3 FET之動作原理(1)

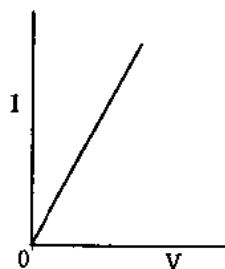


圖 1-4 圖 1-3之特性

FET由電壓控制部分之構造可分為接合型與絕緣型兩種。圖1-3係在一半導體小片之兩端加上電極，然後施予一外加電壓。此時，電壓與電流間之特性如圖1-4所示，係呈穩定之電阻特性。至於電阻之值則視半導體中之雜質濃度，半導體之種類以及半導體之尺寸所決定。

其次，如圖1-5所示，在該半導體之側面擴散一層雜質，使形成一PN接合，並在該新擴散之雜質層（在圖示之場合為P型半導體）中加上電壓。當外加之電壓較小時，則與圖1-4所示之特性相似，電流係呈直線增加，若外加電壓增加，即PN接合之逆向偏壓增加時，則圖示之空乏層（或空乏層）逐漸增廣，以至於使電流之上昇率下降，最後將呈一定之電流值。其特性如圖1-6所示。

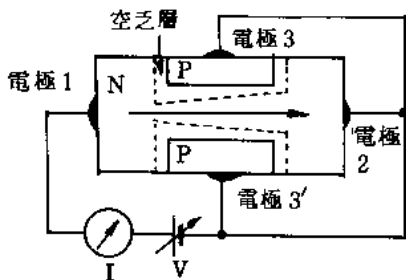


圖 1-5 FET之動作原理(2)

在圖1-5的場合，電極3-3'與電極2係短路連接，假設在電極3-3'與電極2之間另外加上電壓，如圖1-7所示時，則在電極1與電極2加上電壓之前，沿着channel已有空乏層存在。故在電極1-2間之電壓上昇時，電流達到飽和狀態之電壓值將較圖1-6所示者為低。飽和電流值亦較小，如圖1-8所示。換句話說，流於電極1-2間之電流將受電極2與電極3-3'之電壓值所控制。

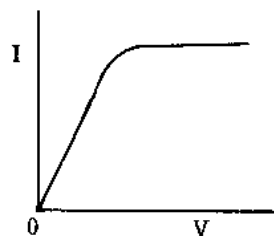


圖 1-6 圖 1-5 之特性

電極2,1分別為電流之進入口以及排出口，故分別稱之為進極（Source）與出極（drain）；至於電極3-3'因係用以控制channel中流通之電流量，一如水閘開門之作用，故稱之為閘極（gate）。

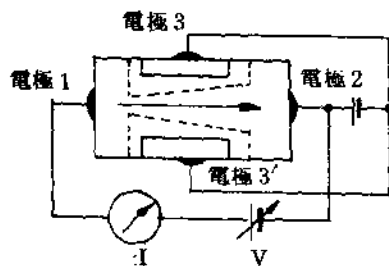


圖 1-7 FET 之動作原理(3)

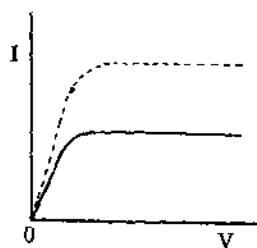


圖 1-8 圖 1-7 之特性

圖 1-7 中，若繼續增加閘極—進極間之電壓時，則出極—進極間之電流（以下簡稱為 Drain 電流） I_D 將逐漸減少。當閘極—進極間之電壓達某一值時，Drain 電流將減至為 0，圖 1-9 為其間之特性，此一特性亦稱為該電晶體之轉移特性。

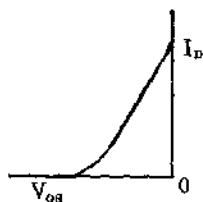


圖 1-9 轉移特性(1)

1-2 FET之種類

如圖 1-9 所示之特性，當閘極—進極間之外加電壓值上昇時，Drain 電流反而逐漸減小，這種動作 mode 稱為障礙 mode (depletion mode)，另一種 mode 係當閘極電壓上昇時，Drain 電流逐漸上昇，這種動作 mode 則稱為增量 mode (enhancement mode)，其轉移特性如圖 1-10 所示。障礙 mode 動作之 FET 稱為障礙型 FET；而增量 mode 動作之 FET 則稱為增量型 FET。另外，若兼具障礙型與增量型動作之 FET 則稱為（障礙+增量）型 FET。

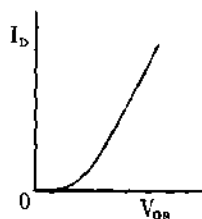


圖 1-10 轉移特性(2)

亦即FET由其動作型態予以區分時，有圖1-11所示之三種類別

- i) enhancement 型
- ii) depletion + enhancement 型
- iii) depletion 型

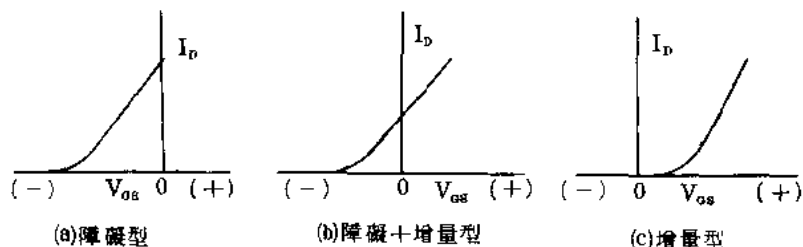


圖 1-11 FET 依轉移特性之分類

由圖1-11可以看出，在偏壓為0之狀態下，若有 Drain 電流通過，該FET即屬於障礙型；反之，若無電流通過，則屬於增量型FET。

FET 除了依上述由轉移特性而分類外，並可由閘極之構造予以分類為

- i) 接合型 FET
- ii) MOS 型 FET

兩種。接合型FET (Junction type FET) 係利用逆向偏壓之 PN 接合作為閘極用。其實際之構造多如圖 1-12 所示。至於其製造過程則如圖 1-13所示。

MOS 型FET (Metal Oxide Semiconductor type FET) 如圖 1-14所示。其閘極係由金屬 (Metal)、氧化膜 (Oxide) 與半導體 (Semiconductor) 三層有如三明治之構造所

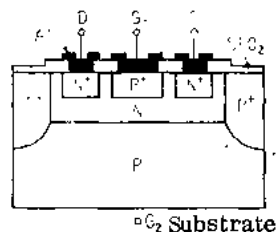
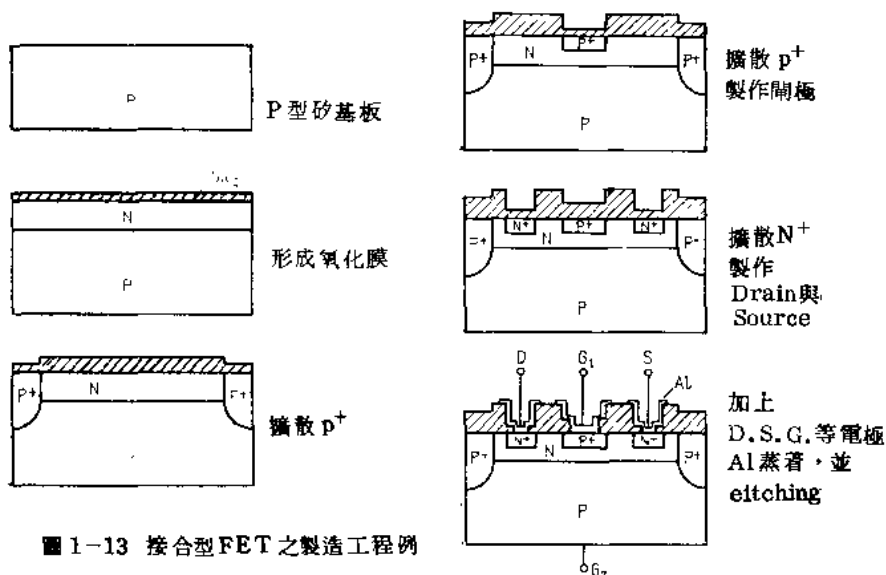


圖 1-12 接合型 FET 之構造圖



形成。其中之氧化膜部分亦有使用氮化膜者，故一般之通稱應為 MIS 型 (Metal Insulator Semiconductor) 或絕緣閘極 (Insulated Gate) 型 FET。

MOS 型 FET 有增量型以及障礙 + 增量型之兩種類。其等之構造分別如圖 1-15 與 1-16 所示。

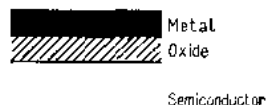


圖 1-14 MOS 型 FET

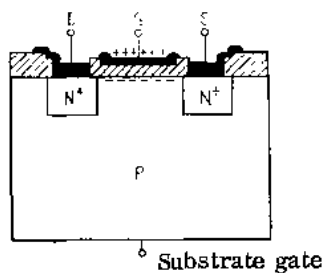


圖 1-15 MOS 型構造圖

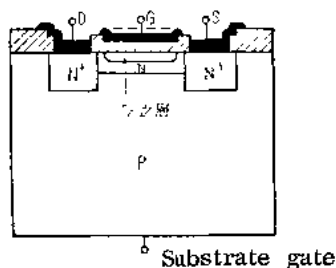


圖 1-16 MOS 型構造圖
(增量 + 障礙型)

在增量型的場合，當偏壓為0時，由於進極與出極之間並無使載體通過的 channel 存在，故出極電流為0。

假設在閘極上加上偏壓，則因靜電感應之效應，在氧化膜之下方將形成一反轉層，而使得進極與出極之間產生一電流通之孔道。該反轉層之大小直接影響出極電流之大小。亦即閘極上外加電壓（偏壓）之大小可用來控制出極電流的大小。

在增量+障礙型 FET 的場合，當無外加之偏壓狀態下，進極與出極之間已有某一寬度之 channel 存在。此時，依閘極上外加偏壓之極性可使該一 channel 之寬度增加或減小。換句話說，這種型式之 FET 可由外加偏壓之極性而呈增量或障礙型之兩種不同之動作特性。

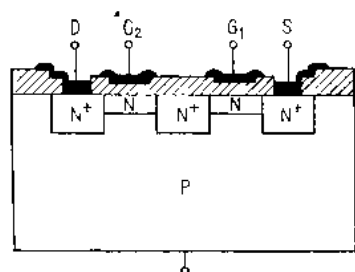
反之，在接合型 FET 的場合，由於閘極係使用加上逆向偏壓之 PN 接合，故其動作之型式僅有障礙型一種而已。

FET 除了以上所述之分類外，並可由閘極之數而予以分類為

- i) 單一閘極 FET (Single Gate FET)
- ii) 雙閘極 FET (Dual Gate FET)

兩種。單一閘極 FET 係在基板 (Substrate) 之外，僅具有一只閘極之 FET。一般之 FET 多屬於這種型式。

至於雙閘極 FET 則如圖 1-17 所示，具有 2 只閘極。這種 FET 適用於 VHF 帶域之高頻放大電路以及頻率變換之電路等。



Substrate gate 通常與進極連接

圖 1-17 Dual Gate Mos 之構造

1-3 FET 之特徵

FET 亦為半導體之一種，故與一般之電晶體相似，具有各種半導體元件所具之特徵。但與一般之電晶體相較之下，FET 具有以下所

列諸項重要的特徵。

i) 輸入阻抗高 一般之電晶體與真空管之間最主要的特性差別為電晶體之輸入阻抗遠較真空管者為低。反之，在 FET 的場合，由於進極與出極間之電流係由閘極上之電壓所控制，並不若一般之電晶體其集極電流係由基極電流所控制。因此，其輸入阻抗之決定因素僅係閘極之洩漏電流而已。一般而言，該電流值甚小，故輸入阻抗甚高，一般多在 $10^8 \sim 10^{13} \Omega$ 左右。

ii) 在高信號源阻抗下之雜音低 一般電晶體之雜音係屬於電流性雜音，在信號源阻抗較低時，其 NF（雜音指數）值較低。但在 FET 的場合，其雜音以熱雜音等電壓性雜音為主，故在高信號源阻抗時，可得最小之 NF。

因此，最近在高信號源阻抗之小信號放大用之前一級電路多使用 FET。

iii) 混變調制特性優良 所謂混變調制係指由於能動元件（active element）轉移特性之非直線性，而使接收機中，所欲接收之電波，同時受到加於同一輸入端之妨害電波所調制之謂，此為 TV 調諧器，FM 調諧器等高頻放大電路中最為困擾的問題之一。

上述之特性可利用能動元件之輸入電壓，將其輸出電流依泰勒級數予以展開，在該級數之 3 次方一項，其係數之大小即決定混變調制特性之優劣。一般電晶體之轉移特性係呈指數函數形式，對於混變調制特性而言，遠較具有 $\frac{1}{2}$ 乘方特性之真空管為劣。此一性質即為高頻用電晶體最主要之致命處。

在 FET 的場合，由於其轉移特性與 2 次乘方特性極為相近，故足以與真空管抗衡，具有優良的混變調制特性。

iv) 無電壓性 offset FET 在進極與出極之間（即指 channel）並無 PN 之接合存在。而一般之電晶體則在射極與集極之間有 2 個 PN 接合存在，故 FET 不同於一般之電晶體，在做為載波器（chopper）之用途時，並無電壓性之 offset 存在。換句話說，FET 輸出特性之

上升部分呈現理想的可變電阻特性。

v) FET因無少數載體存在，故對於輻射線之承受力高。

1-4 接合型 FET 與 MOS 型 FET 之比較

接合型與 MOS 型 FET 之間有下列各項相異之點。

(i) MOS 型 FET 之輸入阻抗較接合型者為高 在接合型 FET 的場合，其 DC 之輸入阻抗係由 PN 接合之洩漏電流所決定。而在 MOS 型 FET 的場合，則係由通過氧化膜之洩漏電流所決定。但通過氧化膜之洩漏電流遠較 PN 接合之洩漏電流為小，故 MOS 型 FET 之輸入阻抗較接合型者為高。

(ii) MOS 型之 FET 易遭靜電破壞 上面(i)項所述之輸入洩漏電流小，雖然可以使 MOS FET 具有較高之輸入阻抗，但其反面，在閘極未與外部電路連接時，若閘極由外部引入靜電荷（例如經由人體或電烙鐵等），則因該靜電荷無洩放之通路，因而往往造成高電場導致氧化膜遭受破壞等情事。

由於上述之關係，MOS FET 在保存以及搬運，安裝等場合，需特別留意，藉以避免由外部引入多量之電荷於閘極中。

新近推出之 MOS FET 多已在內部加上保護用之二極體，用以避免氧化膜遭受損壞，但其輸入阻抗將因而受保護用二極體 PN 接合之洩漏電流所決定。

(iii) MOS 型 FET 具有增量型之動作型式 (enhancement mode) 在接合型 FET 的場合，若閘極之 PN 接合加上順方向之偏壓時，則輸入阻抗急激下降，出極電流急激上昇。是故其動作僅限於障礙型之動作 mode。當使用於較小之偏壓時，FET 輸入側之最大容許輸入信號有其限制。

反之，在 MOS FET 的場合，則對於大輸入信號頗為有利，並無上述接合型 FET 之缺點 (depletion + enhancement mode)。

另外，enhancement mode 之 MOS FET 當其偏壓為 0 時，FET

係呈截止狀態，亦即具有 Normally off 之特性。故頗適用於 chopper 等用途。

(iv) 低頻之雜音特性接合型 FET 較 MOS 型者為優 MOS 型 FET 係應用氧化膜下方之傳導作用而動作，故易受表面之影響。其 $1/f$ 雜音較大。

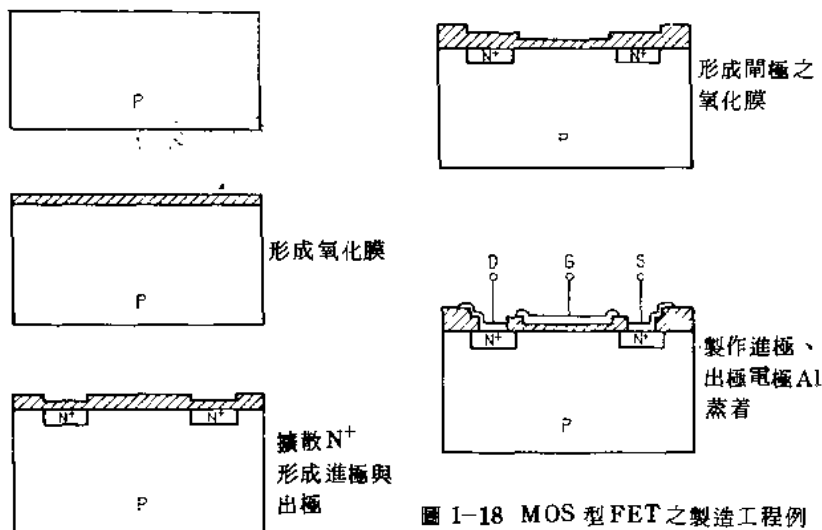


圖 1-18 MOS 型 FET 之製造工程例

(v) MOS FET 在製造過程中所需之手續較接合型者為少（參照圖 1-13 與 1-18），並易於小型化，對於 IC 之製作較為有利。故今之 LSI 多以 MOS 型者為主。

2. MOS FET 與 MOS IC

2-1 P-MOS FET

MOS FET 依電氣特性上的不同，可分為 P-channel FET 與 N-channel FET 兩類。圖 1-19 為 P-channel MOS FET（以下簡稱為 P-MOS FET）之構成圖。