

高等学校教材

接口与通信

华北电力大学 孙淑琪 主编



高等学校教材

接口与通信

华北电力大学 孙淑琪 主编

中国电力出版社

内 容 提 要

《接口与通信》是按全国计算机教育与培训学会的本科推荐大纲编写的。在简述了微型计算机的基本结构体系、系统总线和接口与通信的基本概念的基础上,着重介绍了存储器接口、并行接口、串行接口、人一机接口、模拟接口和应用,以及系统模块间的数据传送和网络通信中的接口和数据传输。本书收编了大量的接口应用实例,尤其是电力系统应用的实例。

本书可作为高等院校计算机及其应用专业和通信专业的教材,也可供从事微型计算机应用的工程技术人员参考。

图书在版编目(CIP)数据

接口与通信/孙淑琪主编. - 北京:中国电力出版社, 1998

高等学校教材

ISBN 7-80125-587-9

I. 接… II. 孙… III. ①电子计算机-接口-高等学校-教材 ②通信-接口-高等学校-教材 IV. TP334

中国版本图书馆 CIP 数据核字 (97) 第 29614 号

中国电力出版社出版

(北京三里河路6号 邮政编码 100044)

梨园印刷厂印刷

新华书店北京发行所发行·各地新华书店经售

*

1998年10月第一版 1998年10月北京第一次印刷

787毫米×1092毫米 16开本 21.5印张 485千字

印数 0001—4270册 定价 20.00元

版 权 专 有 翻 印 必 究

(书如有印装质量问题,我社发行部负责退换)

前 言

计算机科学与技术发展非常迅速,相应的知识范围和教学要求也要随之不断更新。IEEE 颁布的教程和全国计算机与培训学会向全国各高等院校计算机科学与工程类专业推荐的本科教学大纲,都将《接口与通信》作为主干课程,以取代原有的《微型计算机原理》和“微机与接口”。本书内容是按照推荐大纲要求,并参照了 IEEE 教程编写的。本书着重介绍了计算机作为信息或控制系统的核心与外界联系的“接口与通信”的基本原理与方法。这也是微型计算机硬件与软件衔接而构成系统的一个重要部分。

全书共分十章,第一章介绍了微型计算机的结构、系统总线、接口与通信的基本概念;第二章介绍了存储器接口,着重介绍了半导体存储器的接口设计,半导体存储器的接口实例;第三章系统模块间的数据传送,介绍了查询、中断、DMA 和专用 I/O 处理方式,着重介绍了中断控制器 8259 的应用、DMA 控制器 8237A-5 和 80386DMAC、专用 I/O 处理器 8089 的原理与应用;第四章是并行接口,介绍了常用的并行接口芯片 8255 的应用,同时也介绍了 IEEE-488 通用并行接口总线;第五章数据通信基础,介绍了数据通信的基本概念、通信协议和各种差错检测与处理技术;第六章介绍了 RS-232、RS-422、RS-423、RS-449 的物理接口,常用串行接口芯片 8250 的应用;第七章人—机接口中介绍了键盘、显示及 8279 的应用,也介绍了打印机接口、新型人—机接口,即语音识别与语音合成技术、图像的输入和输出技术;第八章模拟接口,介绍了 A/D、D/A 接口原理,典型 8 位 D/A 芯片 0832、8 位 A/D 芯片 0809、12 位 AD574 等的应用,用“电网微机监测系统”的应用实例,介绍了数据采集系统的设计与实现;第九章微机控制系统的接口设计与电力微机远动系统,讲解了接口与通信的具体应用,介绍了条件和时间顺序控制实例,群控接口设计及电力微机远动系统的基本概念,RTS-200 实时多任务电力监控调度系统;第十章介绍了微机系统的调试工具。

本书第五、八、九章由华北电力大学孙淑琪编写;第二、三、四章由东北电力学院焦洪斌编写;第一、六、七、十章由华北电力大学王保义编写。本书由孙淑琪任主编,由东北电力学院李本藩主审。

由于我们水平有限,错误和不妥之处敬请批评指正。

编 者

1997 年 11 月

目 录

前 言

第一章 概述	1
第一节 微型计算机的基本结构体系	1
第二节 接口与通信的基本概念	6
习题和思考题	7
第二章 存储器接口	8
第一节 存储器的类型	8
第二节 设计存储器应考虑的因素	9
第三节 半导体存储器的设计	12
第四节 半导体存储器接口的设计	15
第五节 半导体存储系统实例	26
第六节 磁盘存储器的组成	30
习题和思考题	40
第三章 系统模块间的数据传送	42
第一节 程序查询传送方式	42
第二节 中断方式	47
第三节 DMA 传送方式	62
第四节 I/O 处理机方式	72
习题和思考题	83
第四章 并行接口	85
第一节 并行接口原理	85
第二节 常用并行接口芯片	92
第三节 并行接口总线 IEEE—488	107
习题和思考题	117
第五章 数据通信基础	118
第一节 基本概念	118
第二节 通信协议	128
第三节 通信中的差错控制	136
习题和思考题	147
第六章 串行接口	148
第一节 物理接口标准	148
第二节 简单的串行接口及 UART	157
第三节 异步串行接口及应用	161
第四节 同步接口	181

习题和思考题	182
第七章 人一机接口	183
第一节 概述	183
第二节 键盘接口	184
第三节 显示接口	192
第四节 打印机接口	228
第五节 新型人一机接口	234
习题和思考题	248
第八章 模拟接口	249
第一节 数/模 (D/A) 转换及接口	249
第二节 模/数 (A/D) 转换及接口	257
第三节 数据采集系统	286
习题和思考题	298
第九章 微机控制系统的接口设计与电力微机远动系统	299
第一节 微机控制系统的接口设计	299
第二节 电力微机远动系统	305
习题和思考题	316
第十章 微型计算机系统调试工具	317
第一节 微型计算机应用系统的研制过程	317
第二节 微型计算机开发系统	318
第三节 逻辑分析仪	328
第四节 单片机开发系统	330
习题和思考题	334
参考文献	335

第一章 概述

自 1971 年 Intel 公司推出了 Intel 4004 微处理器(MP - Microprocessor)芯片以来,微处理器适应社会的需求,在大规模集成电路技术和计算机技术发展的支持下,得到了快速发展。先后经历了 4 位微处理器(Intel 4004、Intel 4040)、8 位微处理器(Intel 8080/8085、Motorola 6800、Zilog Z80、MT 6500)、16 位微处理器(Intel 8086、Motorola 68000、Zilog Z8000)、32 位微处理器(Intel 80386、Motorola 68020、Zilog Z80000),发展到目前更高水平的 Intel 80486、P5、P6,技术日臻成熟,功能日益完善,质量越来越可靠,价格越来越低,而应用起来却越来越方便。同微处理器的发展同步,与这些微处理器配套的接口电路芯片、存储器芯片以及各种系统和应用软件越来越丰富,使得微处理器和以微处理器为核心的微型计算机得到了广泛的应用,已从过去的空间技术、军事、科学研究和复杂计算、气象等领域普及到目前的企事业单位、个人及家庭,成为人们生活、工作的“工具”。

第一节 微型计算机的基本结构体系

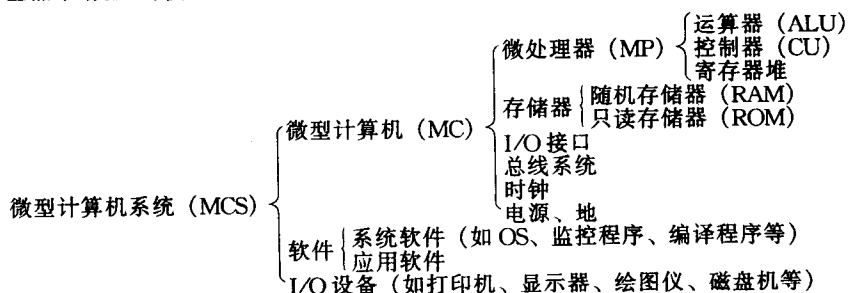
我们在学习和应用微型计算机时,经常看到微处理器、微型计算机和微型计算机系统三个概念。

(1) 微处理器。它通常指的是一个能独立工作的中央处理器 CPU (Central Processing Unit)。它包括运算器 ALU (Arithmetic Logic Unit)、控制器 CU (Control Unit) 和一组寄存器堆。为了与大、中、小型机的中央处理器 (CPU) 区分,微处理器通常简称为 MP (Microprocessor) 或 MPU (Microprocessing Unit)。微处理器通常集成封装在一块芯片中,这块芯片称为微处理器芯片。微处理器是微型计算机的中央处理器。

(2) 微型计算机。用总线将微处理器、内存储器、输入输出接口连接起来,再配以电源、地、时钟等,就构成了微型计算机或称微型机主机,简称为 MC (Microcomputer)。

(3) 微型计算机系统。微型计算机再配上相应的软件、输入输出设备,就构成了微型计算机系统,简称为 MCS (Microcomputer System)。所以通常所说的一套微型计算机应当指一套微型计算机系统。

微处理器、微型计算机、微型计算机系统之间的关系可归纳如下:



一、微型计算机的基本结构

(一) 微型计算机的基本结构

根据前面讲述的微型计算机的概念，我们可以用图 1-1 来形象地描述典型微型计算机的基本结构。

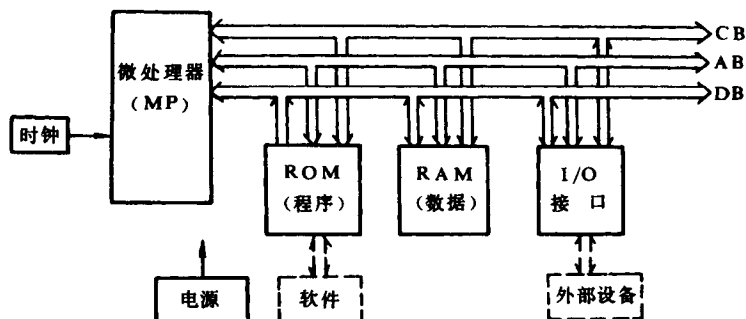


图 1-1 典型的微型计算机结构

可以看出，微处理器在这个结构中处于核心的支配地位，它通过三总线（数据总线 DB、地址总线 AB、控制总线 CB）与程序存储器（ROM）、数据存储器（RAM）、I/O 接口交换数据，总线起着信息通道的作用。程序存储器 ROM（Read Only Memory）中存放着系统软件的底层部分，也是核心部分，如 BIOS、监控程序等；数据存储器 RAM（Random Access Memory）是微型计算机的重要部件，它好像一个库房，微型计算机处理加工的数据通常存放在这里；I/O 接口是沟通微型计算机与外部设备的桥梁，微型计算机与外部设备要交换数据必须通过 I/O 接口来进行。图中“软件”、“外部设备”用虚框表示，这是因为我们通常不把它们包括在微型计算机的主机中，但是作为一个微型计算机系统缺少了它们却万万不行。缺少了“软件”（这里所说的软件是较高层的系统软件和应用软件，不包括程序存储器 ROM），微型计算机的功能就不能发挥出来，应用极为不便；缺少了“外部设备”，微型计算机就像人失去四肢、五官一样严重“残疾”，失去了与外界交换信息的能力。电源是微型计算机的动力源泉，没有电源微型计算机就开动不起来。时钟电路给整个机器提供时间基准，从而控制微型计算机所有部件定时同步地工作。

根据上面的结构或者以它为基础做些改进、扩展，我们很容易组成单片微型计算机、单板微型计算机、组装式的通用微型计算机系统。

(1) 单片微型计算机。就是把图 1-1 中的各功能模块，即微处理器、ROM、RAM、I/O 接口、总线、时钟电路集成封装在一块芯片中，故称单片微型计算机。

(2) 单板微型计算机。就是把图 1-1 中的各功能模块，即微处理器、ROM、RAM、I/O 接口、总线、时钟电路制作在一块印刷电路板上，故称单板微型计算机。

(3) 组装式的通用微型计算机。以单板微型计算机和单片微型机为中心，配上 I/O 设备和 I/O 驱动器及各种控制面板和电源等硬件，再加上计算机工作的软件，构成组装式的通用微型计算机。至于配备哪些功能的模块配件，用户可根据自己需要自由确定。由于各生产厂家提供品种丰富的 OEM 产品，使这种组装灵活多样。

(二) 微处理器的结构

微处理器是微型计算机的核心。这里我们简单介绍一下典型的 16 位微处理器：Intel 8086。

微处理器 Intel 8086 是 Intel 公司在总结 Intel 8080 成功经验的基础上，为了更大地提高微处理器的运算速度、寻址能力等功能而设计制造的。图 1-2 给出了 Intel 8086 的内部结构。

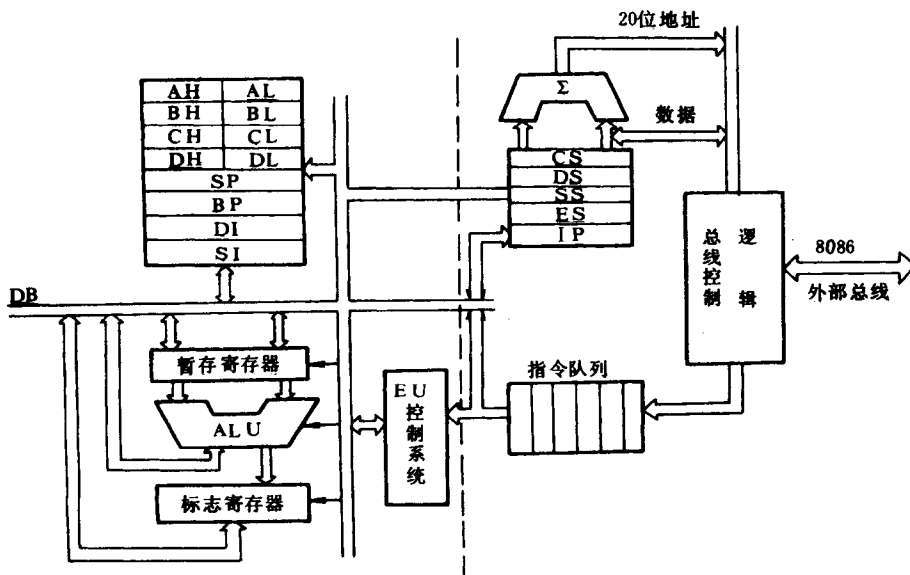


图 1-2 Intel 8086 的内部结构

由图 1-2 可以看出，Intel 8086 由两个独立的功能部件组成：执行部件 EU (Execution Unit) 和总线接口部件 BIU (Bus Interface Unit)。

执行部件 EU 由 ALU、通用寄存器堆和程序状态字 PSW 组成，它完成指令的执行，并向 BIU 提供数据和地址。

总线接口部件 BIU 负责从内存中取出指令，送到指令流队列中排队。执行指令时，BIU 负责从内存中取操作数并将操作结果送回内存中。当 EU 正在执行指令而不访问存储器时，BIU 就利用这段总线空闲时间取出程序中的下一条指令，放到指令流队列中排队。这样，EU 和 BIU 相互并行的工作，EU 执行指令，BIU 取指令、取或存内存操作数，EU 执行完一条指令后就可以立即执行下一条指令，EU 和 BIU 两者并行工作，减少了 CPU 为取指令而等待的时间，从而提高了整个系统的工作速度。

同 8 位微处理器不同的是，8086 内的运算器、寄存器、数据总线不是 8 位而是 16 位，其外部的数据总线也是 16 位。这样，数据的操作是按 16 位为单位进行的，这就使数据的运算速度、传输速度获得了很大的提高。同时，为了照顾人们过去多年使用微型机的习惯和做到与 8 位微处理器兼容，8086 又可同 8 位微处理器一样进行 8 位数据操作，四个数据寄存器 AX、BX、CX 和 DX 都可分成两个 8 位寄存器：AH 和 AL、BH 和 BL、CH 和 CL、DH 和 DL。

和 CL、DH 和 DL 单独进行 8 位操作，相应地对存储器和 I/O 接口既可进行 8 位又可进行 16 位数据传输。

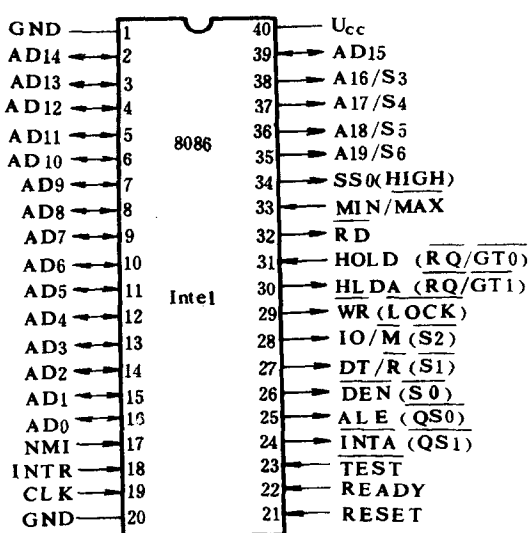


图 1-3 Intel 8086 的引脚排列

另外，8086 内部增加了段寄存器 CS、DS、ES 和 SS。这样，一个 16 位的段寄存器与指令中寻址方式决定的 16 位偏移量相加，可以得到 20 位地址，即

$$(\text{段寄存器}) \times 16 + \text{偏移量} = 20 \text{ 位物理地址}$$

从而使 8086 的存储器寻址能力达到 1MB。

图 1-3 给出了 Intel 8086 的芯片引脚图。

从图 1-3 可以看出，16 位微处理器 Intel 8086 具有 16 位数据总线 D0~D15，可以与外界进行 16 位数据交换；地址线则为 20 位 A0~A19，故可以寻址的内存空间最大为 1MB，其中低 16 位地址线 A0~A15 与数据线 D0~D15 相覆盖，两者分时

在这 16 根引脚上传输地址和数据。

二、微型计算机的结构体系

微型计算机都是采用总线结构，由总线将各相关的部组件连接在一起组成不同的结构。

(一) 总线功能

总线就是微型计算机中模块到模块之间传输信息的通道，是各种公共信息线的集合。具体地说，形成总线的信号线可以分成以下三组，亦即总线的功能就是传送以下三组信息。

(1) 地址（存储器地址、端口地址）线、数据线、命令线（如 Read、Write、Status 等）。这组信息是在总线上传输的基本信息。

(2) 数据握手信号线（Data Handshake Lines）。这组信号线用来控制模块间的数据传输，即控制数据传输的开始和结束，如 RS-232C 的 RTS、CTS 等。

(3) 总线控制线。这组信号线起着总线仲裁作用，即接收各模块占用总线的请求，如一些模块的总线申请和认可信号 BUSREQ、BUSACK 等，并作出回答，决定并告诉此时总线由谁占用。

(二) 总线的分类

根据总线的用途、应用场合，总线可以分为以下四类：

1. 片内总线

这种总线是微处理器的内总线，在微处理器内用来连接 ALU、CU 和寄存器堆等逻辑功能单元。这种总线没有具体标准，由芯片生产厂家自己确定。总结各种微处理器可以看

出，其内部总线根据使用数量可以分成单总线结构、双总线结构和三总线结构三种。

(1) 单总线结构。信息通过单总线送往运算器，运算结果通过同一总线送回寄存器。

(2) 双总线结构。各寄存器的输出经一条总线送往运算器，运算结果通过另一条总线送回寄存器。

(3) 三总线结构。使用两条输入总线，一条结果总线传送数据。

2. 片间总线

微处理器、存储器芯片、I/O 接口芯片等之间的连接总线，称为片间总线。对于一般微处理器来讲，片间总线通常包括数据总线、地址总线和控制总线。

3. 内总线

内总线是微型机系统内连接各插件板的总线。它除了包括片间总线外，还应包括电源线、地线和备用线。

组装式的通用微型计算机中有一些总线插槽，它就是该计算机的内总线。各功能板通过插到总线槽中实现总线连接，从而可以方便灵活地组成各种不同性能的微型计算机系统。但是，如果内总线没有统一的标准，人们在应用总线构成系统时就不会很方便灵活，反而会遇到困难，采用不同总线标准的功能板是无法连接在一起的，必须转接。为此，IEEE 经过从众多成功的总线规范中遴选，提出了适用于不同应用场合要求的一些总线标准。目前使用较多的有：S-100 总线（IEEE-696 总线标准）、STD 总线（IEEE-P961 建议草案）、Multibus（IEEE-796 总线标准）、VME（IEEE-P104 建议草案）、APPLE 公司的 APPLE II 总线规范以及 IBM 公司的 IBM-PC 总线标准等。这些标准都有详细说明，读者在应用总线的时候要查阅有关标准，只有在搞懂总线标准的前提下才能正确应用，以设计自己的计算机系统。

4. 外总线

这些总线用于微型计算机系统之间或者微型计算机与外部设备的通信。

外总线技术已经很成熟，各种应用要求皆有标准可遵循。如，并行总线有 IEEE-488 标准、CAMAC 总线标准等；串行总线有 RS-232C、RS-422、RS-423 等。大家只有遵循统一的标准才能实现正确的通信。

四类总线之间的关系可用图 1-4 形象地描述。

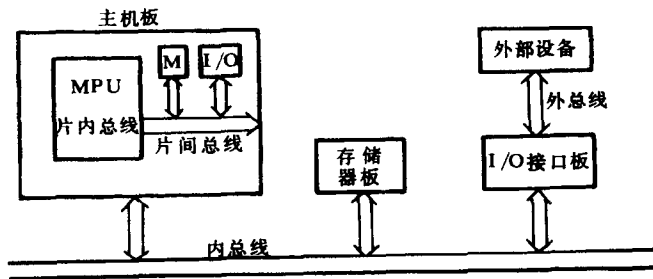


图 1-4 四类总线之间的关系

第二节 接口与通信的基本概念

一、接口 (Interface)

接口就是两个模块（部件、系统等）之间的连接点（或边界）。模块间的连接点（或边界）是由一些硬件物理电路和软件联合来实现的。这些硬件物理电路就是接口电路。例如，微型计算机中，微处理器与内存储器的接口，微处理器与 I/O 设备之间的接口。要构成各种用途的微型计算机和系统，就要把许多模块或组件连接起来，因而也就需要许多接口。目前，各制造厂商向用户提供了能适应各种应用场合的各种配套接口电路芯片，如并行接口芯片 Intel 8255、串行接口芯片 Intel 8250、中断控制器芯片 Intel 8259、A/D 转换器芯片 ADC 574、D/A 转换器芯片 DAC 0832、软硬盘控制器芯片 μ PD 765、DMA 控制器芯片 Intel 8237 等等，设计接口时只需懂得如何选取合适的接口电路，并会使用接口电路来连接相应的外部设备，以与外界交换信息，使微机系统能应用到所选择的对象上，达到预期的目的。这种微处理器与外界联系的技术就是接口技术。接口技术不只是接口电路芯片硬件上的连接，还包括软件编程，这两方面正是我们这本书的重点，它们是微型机应用的基础。

接口电路的功能通常可归纳为以下几个方面：

- (1) 数据缓冲。用来缓冲数据总线和被连接模块之间的数据传输。这可增加总线驱动能力和解决被连接模块之间由于收、发速度上的差异所带来的传输数据丢失等问题。
- (2) 寻址。用来寻找存储单元或 I/O 设备。
- (3) 命令译码。用来解释和产生各种操作命令。
- (4) 同步控制。用来协调被连接部件动作时间上的差异。
- (5) 总线仲裁。受理占用总线请求，决定总线使用者。
- (6) 中断功能。某些接口具有中断功能。对于这些接口应具有发送中断请求信号和接收中断响应信号的功能，以及向 CPU 提供中断类型码和优先级管理的功能。
- (7) 数据转换功能。常见的是串行数据转换成并行数据或并行数据转换成串行数据。
- (8) 信号电平转换。不同电气标准的信号转换，如 RS-232C 与 TTL 之间的电平转换。
- (9) 信号驱动与隔离。

二、通信 (Communication)

通信这一术语包含十分广泛的内容，概括地说就是两个模块（部件、系统等）之间的信息交换。例如，存储器与 MPU 之间的数据交换，I/O 设备与 MPU 之间的数据交换，计算机与计算机之间通过适当接口的数据传输，甚至计算机同卫星之间的数据传送。

接口电路是两个模块间硬件电路上的连接，通信则是它们之间的逻辑上的连接，即数据传输。接口为通信的实现提供手段和可能，通信是接口的目的。不进行通信，接口就失去了价值和意义。一般来说，微机系统的体系结构一旦确定，就要合理地规定系统部件之间的通信，以及为此而设计相应的软硬件接口。接口与通信技术成了组织一个微机系统的

两大支柱，是我们要研究的主题，它贯穿于本书的始终。

习 题 和 思 考 题

1-1 概括微型计算机的基本结构，阐明微处理器、微型计算机、微型计算机系统之间的关系。

1-2 总线用来做什么？为什么要对总线制订标准？为什么要学习总线？

1-3 何谓接口？何谓通信？两者之间有何关系？

第二章 存储器接口

存储器是计算机系统的主要部件之一，它用来存储程序和数据。存储器分为内存储器和外存储器。内存储器也叫主存储器，它与 CPU 的关系最为密切。它频繁地、直接地与 CPU 交换信息，它与 CPU 构成计算机的主要部分。内存储器的操作速度通常与 CPU 的操作速度相匹配，但容量小、价格高、易丢失。因此，在计算机系统里都配备容量比较大、价格比较低、能长久保存信息的外存储器。外存储器也叫辅助存储器，常用的外存储器有磁盘存储器和磁带存储器。

本章主要介绍组成内存储器的半导体存储器的设计、CPU 和半导体存储器之间的接口技术、磁记录的原理、常用的外存储器——磁盘存储器和 CPU 之间的接口技术。

第一节 存储器的类型

计算机的存储器可以分为两大类：内存储器和外存储器。现在内存储器都采用存取速度比较高的半导体存储器。

半导体存储器根据工艺不同，可以分为双极型和 MOS 型。双极型半导体存储器存取速度高，对于射极耦合逻辑（ECL）电路可达 10ns，对于肖特基（SCHOTTKY）TTL 逻辑电路可达 25ns，但功耗大、集成度低、价格较贵。MOS 型又分为静态（STATIC）MOS 和动态（DYNAMIC）MOS 两种。静态 MOS 存取速度比双极型低，但集成度高于双极型、低于动态 MOS，功耗比双极型低，但比动态 MOS 高，静态 MOS 不需要动态 MOS 的刷新过程。动态 MOS 存取速度比双极型和静态 MOS 低，但集成度高，功耗比静态 MOS 低、价格比较低，由于动态 MOS 靠栅极电容存储信息，所以需定期刷新，要有刷新电路。

半导体存储器从使用功能上可以分为读/写存储器（RWM）和只读存储器（ROM）。读/写存储器通常又称为随机存取存储器 RAM，而 RWM 这个名称却很少使用。由于 RAM 存储单元的内容可以按需要随时地读出和写入，所以在计算机中，主要用来存放正在运行的程序、数据及中间结果等。而 ROM 的信息在使用中一般是不改变的，只能读出，常用来存放固定的程序和数据，如管理程序、监控程序、汇编程序、各种表格以及字库等。

对于 ROM 存储器又可分为以下几种：

（1）掩膜 ROM——MROM。这种 ROM 是由生产厂家按照某种固定的编码制造的，一旦生产完，内容不能改变。

（2）可编程 ROM——PROM。与掩膜 ROM 不同的是 PROM 中的内容可以由用户编程写入，但用户只能写一次，其内容一经写入便不能修改。

（3）可擦除可编程的 ROM——EPROM。MROM 和 PROM 使用起来都不方便。E-

PROM可由使用者在专门的编程器上写入代码,可在专门的擦除器上把已经写入的代码抹掉,并能反复使用多次,这给使用者带来很大的方便。

(4) 电可擦除可编程的 ROM——E²PROM, 尽管 EPROM 比起 MROM 和 PROM 使用起来方便多了,但是它的写入和擦除必须脱机在专门设备上进行,并且只能全部内容一次擦除,使用起来仍不理想。而 E²PROM 的写入和擦除,不需要专门的设备,可以在机器上进行,并且可以修改个别单元,因此 E²PROM 使用起来就更方便了。

EPROM 和 E²PROM 的价格,尤其是 E²PROM 的价格要高一些。

常用的外存储器有软磁盘存储器、硬磁盘存储器、磁带存储器和光盘存储器等。

软磁盘存储器容量大、价格低、使用方便,硬磁盘存储器和软磁盘存储器相比有记录密度高、容量大、可靠性高和传输率高等优点。磁带存储器与磁盘存储器相比有容量大、价格低的优点,但传输率低、使用不方便。光盘存储器的最大特点是记录密度高、存储容量大,光盘的记录密度大约是磁盘记录密度的 100 倍。

第二节 设计存储器应考虑的因素

设计一个计算机系统的存储器子系统,要从计算机系统的总体性能上确定存储器子系统的总体结构,比如是只有内存储器的存储子系统,还是既有内存储器也有外存储器的存储子系统,还是既有内存储器、外存储器还有高速缓冲存储器的系统等,并且还要确定各种存储器的规模、类型等。

内存储器主要由半导体存储器芯片组成,在设计内存储器时应考虑下列因素。

一、容量

内存储器的容量通常情况下,要小于或等于最大存储空间的容量,计算机系统的最大存储空间与系统的地址总线宽度有关,比如地址总线的宽度为 24 位,则最大存储空间为 $2^{24}=16\text{M}$;地址总线宽度为 32 位时,最大存储空间为 $2^{32}=4\text{G}$ 等。半导体存储器芯片的容量有的大、有的小,在其他条件差不多的情况下,应选择容量大的芯片,使得组成一定容量的内存所需的芯片数少,这样可以简化系统的结构,减轻系统的负载,增加系统的可靠性。实现同样的容量是选用静态 MOS,还是选用动态 MOS,通常的作法是,当组成存储器的容量比较小时,选用静态 MOS;当组成存储器的容量比较大时,选用动态 MOS。这是因为动态 MOS 有容量大、功耗低的优点,但在存储器容量比较小时,功耗不是突出问题,而且它需要刷新电路,要增加成本;在存储器容量比较大时,功耗就是重要的问题之一,从总的来说,比用静态 MOS 合算。

如果内存储器的容量不够,可以采用把内存储器和外存储器组合在一起,构成虚拟存储器,现代计算机几乎都采用了这种技术。

二、速度

1. 存取速度应与 CPU 的操作速度相匹配

存储器的存取速度是设计存储器系统必须考虑的问题之一。计算机在运行期间,内存器和 CPU 之间的信息传输最为频繁,CPU 的操作速度很快,CPU 操作所需要的指令和

数据主要来自内存,如果内存的操作速度和CPU的操作速度相差较大,CPU的高速度就不能充分发挥作用,这将影响整个计算机系统的速度。因此,在选择存储器芯片时一定要保证操作速度,即存取速度与CPU的操作速度相匹配。

2. 存取速度是设计机器周期的主要依据之一

存储器的存取速度是一个计算机系统的机器周期或总线周期设计的主要依据之一。比如,Z-80微机系统的取指令机器周期是由4个时钟周期组成,其中前两个时钟周期是读取指令,后两个时钟周期是用作动态MOS存储器刷新,也就是说取指令实际上用了两个时钟周期。为什么要这样安排呢?因为Z-80CPU的时钟是2.5MHz,时钟周期是 $0.4\mu\text{s}$,而存储器芯片2114的读周期是450ns,再加上芯片的一些延迟,则从2114中读取指令最少需要两个时钟周期。同样,以80286为CPU的IBM-PC机,当CPU的时钟为6MHz时选择的存储器芯片的读/写周期大约为270ns。

3. CPU与低速存储器配合的方法

在选择存储器芯片时应尽量使其操作速度与CPU的操作速度相匹配,即在正常的机器周期内完成操作。但是当—个存储器的存取周期,超过正常的机器周期时,是不是CPU就不能使用这种存储器芯片呢?计算机的CPU设计者已经考虑到这个问题,为了使CPU能与多种存取速度的存储器芯片相匹配,在CPU的设计中通常都有一个输入引脚,比如 $\overline{\text{WAIT}}$,当存储器在正常的机器周期里完成不了存取操作时,存储器就使 $\overline{\text{WAIT}}$ 有效,CPU检测到 $\overline{\text{WAIT}}$ 有效后,就自动插入等待周期,从而使正常的机器周期延长,使存储器能完成操作,插入等待周期的个数与存储器的存取时间有关,存储器的存取时间长,插入的等待周期个数多;反之,则少。

4. 提高存取速度的常用方法

上述插入等待周期的办法是以牺牲CPU的速度为代价的,在高速的机器中是不可取的。当内存的速度和CPU的速度相差比较大时,可以有多种解决办法。

(1)可以在CPU和内存存储器间加一个高速缓冲存储器。高速缓冲存储器的存取速度与CPU相匹配,并且尽量使CPU访问存储器的内容在高速缓冲存储器中,只要把内存存储器的内容调入到高速缓冲存储器里的方法得当,是可以实现的。在80286和80386系统中都有高速缓冲存储器,在80486的芯片内部就有高速缓冲存储器。

(2)可以采用多体交叉存取的办法。只要访问存储器的地址安排得当,也可提高存取的速度。以80286、80386为CPU的系统正是采用这种方法,如图2-1所示。

这种结构有效地利用了80286所具有的流水线地址输出,通过地址总线A1,把存储器分成两个体,A1为0时选中的体称为0体,A1为1时选中的体称为1体。由独立的地址线向各个存储体提供地址信号,当A1的值按0、1、0、1变化时,80286执行总线周期对“0”体进行数据输入/输出时,下一个总线周期的地址可以送到“1”体,另外不用等待“1”体的总线周期结束,又可以把下一个地址送到“0”体。当然对于同一个体连续执行总线周期的情况也是有的,不过这时不能用流水线方式对存储器进行访问,有必要对总线周期插入等待状态,就程序中的平均执行情况看,对一个存储体的连续访问的次数,只占对整个存储器的访问次数的7%左右。因此采用这种交叉存取的存储器结构是十分有效的。

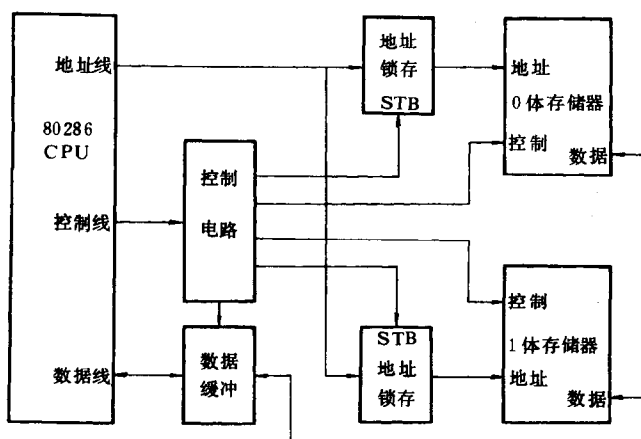


图 2-1 多体存储器原理图

(3) 简化指令系统、增加 CPU 内部寄存器数量，使取指令时间、取操作数时间减少，这也是提高存取速度的有效办法。RISC（简化指令系统计算机）的设计中就是采用了这种办法。

三、功耗

功耗是设计存储器必须认真考虑的问题之一，尤其是大容量或用电池供电的系统中更为重要。动态 MOS 每位的功耗小于 0.05mW；而静态 MOS 每位的功耗为 0.2mW 左右，CMOS 的功耗大约是 TTL 功耗的 1/8~1/10，此外动态 MOS 在等待方式时功耗更低。但对于一个存储器芯片，功耗和速度又是矛盾的，往往是功耗低的芯片，存取速度慢；而存取速度快的芯片功耗高，因此既要低功耗又要高速度是很难达到的。在设计中，应根据实际的应用突出主要矛盾，或者在功耗和速度上采取某种折衷方案。

四、易失性

易失性是指电源断开之后，存储器的内容是否丢失，如果某种存储器在断电之后，仍能保存其中的内容，则称为非易失性存储器，否则就叫易失性存储器。显然，RAM 是易失性存储器，ROM 是非易失性存储器，在存储器的设计中为了使用方便通常是以易失性的存储器 RAM 为主，配以少量的非易失性存储器 ROM。

易失性存储器最怕掉电，一旦掉电，里面存储的信息全部丢失。但在实际应用中，掉电往往是不可避免的。能否在掉电情况下，保住易失性存储器 RAM 的信息呢？CMOS 的 SRAM（静态 RAM）提供了这种可能性。这是由于 CMOS 的 SRAM 功耗低，维持保存信息的电流仅在微安量级，而且不需要存储器刷新，使得掉电后用微型蓄电池供电成为可能。

五、可靠性

存储器芯片本身的可靠性是很高的，存储器的可靠性主要决定于管脚的接触、插件板的接触以及存储器的复杂性。器件单片的容量越高，引脚越少，存储器的结构越简单，越有利于提高可靠性。为了提高可靠性，及时发现存储器的错误，现在存储器系统里大都采用奇偶校验方法。在以字节为存储单元的系统里，每个单元除存 8 位数据外，还有一位奇