

21 世纪计算机专业大专系列教材

李大友 主编

# 32 位微机(Pentium) 原理与接口技术

艾德才 等 编著



清华大学出版社

<http://www.tup.tsinghua.edu.cn>



21 世纪计算机专业大专系列教材  
李大友 主编

# 32 位微机(Pentium) 原理与接口技术

艾德才 等 编著

清华大学出版社  
北 京

## 内 容 简 介

本教材是我国国内首本以 Pentium 为平台的微机原理与接口技术的教材,其内容丰富、系统、新颖、完整,反映了当今微处理机领域的新技术和新潮流,是作者多年教学经验和智慧的结晶。

本书是以当今最杰出的 32 位微处理机 Pentium 为平台,把 Pentium 微处理机的体系结构、系统原理、存储管理技术、高速缓冲存储器(cache)技术、浮点技术、总线技术、中断、接口部件、多功能高集成外围芯片组 82371、82443,形成一个完整的、系统的计算机硬件技术教学体系,可以使学生在学习硬件技术时,感到本教材的微机知识全面、系统、自然、流畅。

本书反映了微处理机领域技术发展的最新水平和发展趋势,其内容充分体现了计算机硬件技术的知识性与先进性的统一。每章后均配有习题,供自学自测用。

本书也可作为高等院校信息类、机电类本科各专业的微机原理及接口技术、计算机硬件技术基础教学用书,也可作为普通高等院校计算机专业本科、专科各专业作为微机原理及接口技术的教学用书。

版权所有,翻印必究。

本书封面贴有清华大学出版社激光防伪标签,无标签者不得销售。

### 图书在版编目(CIP)数据

32 位微机(Pentium)原理与接口技术/艾德才等编著. —北京:清华大学出版社,2003

(21 世纪计算机专业大专系列教材/李大友主编)

ISBN 7-302-06659-0

I. 3… II. 艾… III. ①微型计算机—基础理论—高等学校—教材 ②微型计算机—接口—高等学校—教材 IV. TP36

中国版本图书馆 CIP 数据核字(2003)第 038513 号

出 版 者: 清华大学出版社

<http://www.tup.com.cn>

社 总 机: 010-62770175

地 址: 北京清华大学学研大厦

邮 编: 100084

客户服务: 010-62776969

组稿编辑: 范素珍

文稿编辑: 范素珍

印 刷 者: 世界知识印刷厂

发 行 者: 新华书店总店北京发行所

开 本: 787×1092 1/16 印张: 19 字数: 434 千字

版 次: 2003 年 7 月第 1 版 2003 年 7 月第 1 次印刷

书 号: ISBN 7-302-06659-0/TP·4982

印 数: 1~6000

定 价: 25.00 元

# 《21 世纪计算机专业大专系列教材》

## 编辑委员会名单

主    编    李大友

编    委    (排名不分先后)

刘乐善    (华中理工大学)

刘惠珍    (北京工业大学)

陈    明    (石油大学)

邵学才    (北京工业大学)

蒋本珊    (北京理工大学)

匙彦斌    (天津大学)

葛本修    (北京航空航天大学)

彭    波    (中国农业大学)

徐孝凯    (中央广播电视大学)

策划编辑    范素珍

## 序

这套教材为 21 世纪高等学校计算机专业大专系列教材。

我们从 1995 年开始组织《计算机专业大专系列教材》。当时根据中国计算机学会教育委员会与全国高等学校计算机教育研究会联合推荐的《计算机学科教学计划 1993》的要求,组织了《计算机组成原理》等 13 本教材,并由清华大学出版社出版。这套教材出版后,受到了高等学校师生的广泛欢迎和好评。

在组织上述教材的时候,主要是按《计算机学科教学计划 1993》的要求进行的。而 1993 教学计划主要是参照美国 IEEE 和 ACM《计算机学科教学计划 1991》并结合我国高等教育当时的实际情况制定的,反映的是 20 世纪 80 年代末计算机学科的发展状况。

计算机学科是一个飞速发展的新兴学科,发展速度之快可谓一日千里。近 10 年来,计算机学科已发展成为一个独立学科,计算机本身向高度集成化、网络化和多媒体化迅速发展。但从另一个方面来看,高等学校的计算机教育一直滞后于计算机学科的发展,特别是教材建设,由于受时间和软硬条件的限制,更是落后于现实需要,而大专层次的教材建设问题尤其严重。为了改变这种状况,高等学校的教育工作者和专家教授们应当仁不让地投入必要的时间和精力来完成这一历史使命。

为组织好这套教材,我们认真地研究了全国高等学校计算机专业教学指导委员会和中国计算机学会教育委员会联合推荐的《计算机学科教学计划 2000》和美国 IEEE 和 ACM 两个学会最新公布的《计算机学科教学计划 2001》。这两个教学计划都是在总结了从《计算机学科教学计划 1991》到现在计算机学科十年来发展的主要成果的基础上诞生的。它们所提供的指导思想和学科所涵盖的内容,不仅适合于大学本科,也适合大学专科的需求,关键在于要对其内容的取舍进行认真的研究。

我国的《计算机学科教学计划 1993》和美国 IEEE 和 ACM 两个学会提出的《计算机学科教学计划 1991》中,根据当时的情况,只提出了 9 个主科目。而在《计算机学科教学计划 2001》中,根据学科的最新发展状况,提出了 14 个主科目,其中 13 个主科目又为核心主科目。这 14 个主科目是:算法与分析(AL)、体系结构(AR)、离散结构(DS)、计算科学(CN)、图形学与可视化计算(GV)、网络计算(NC)、人机交互(HC)、信息管理(IM)、智能系统(IS)、操作系统(OS)、程序设计基础(PF)、程序设计语言(PL)、软件工程(SE)、社会、道德、法律和专业问题(SP),其中除 CN 为非核心主科目外,其他 13 个主科目均为核心主科目。

将美国 IEEE 和 ACM 的教学计划 2001 与 1991 计划进行比较可看出:在 1991 计划中,离散结构只是作为数学基础提出,未被列为主科目;而在 2001 计划中,不但列为主科

目,而且为核心主科目。可见,已将离散结构提升为本学科的基础。

在 1991 计划中,未提及网络计算,而在 2001 计划中,不但提出,而且被列为核心主科目,以适应网络技术飞速发展的需求。

图形学与可视化计算也是为适应发展需求新增的内容,并且列为主科目。

除此之外,2001 计划在下述 5 个方面做了增加或调整:

- 将程序设计语言引论调整为程序设计基础和程序设计语言两个核心主科目,显然,加强了对程序设计的要求。

- 将人-机通信调整为人机交互,反映了人-机通信的实质是人机交互。在图形界面迅速发展的今天,人机交互理论和方法的研究和应用变得十分重要。

- 将人工智能与机器人学调整为智能系统,拓宽了对智能系统的要求。

- 将数据库与信息检索调整为信息管理,因为后者不仅概括了前者,而且反映了数据库与信息检索的实质是信息管理。

- 将数值与符号计算调整为计算科学,更具有概括性。

总之,上述变化不仅更好地反映了计算机学科的发展现状,而且使 2001 教学计划具有更强的科学性和实用性。

由于这套系列教材主要面向的对象是计算机专业三年制大专(高职)学生,其培养目标也应属于高级技术人才的层次。他们既要有一定的理论基础(较本科弱),又要更强调实用性,要有明确的应用方向。我们将应用方向定位在信息管理和计算机网络两个方向。这两个应用方向占计算机应用总计的 90%以上。

在系列教材的内容取舍上,2001 教学计划的 14 门主科目中,我们概括了除智能系统、计算科学和社会、道德、法律和专业问题之外的其他 11 个主科目。在每个主科目中,我们都以其中的基本概念、基本理论和基本方法作为主线组织教材,使学生既能掌握基本的基础理论和方法,又能为他们进一步深造打下必要的基础;在信息管理和计算机网络技术两个应用方向上,他们的应用能力将得到加强。

根据上述指导思想,初步确定组织 20 本左右的教材供各高校选用。这些教材包括:《离散数学》、《计算机应用基础》、《计算机组织与结构》、《微机系统与接口技术》、《计算机网络与通信》、《网络管理技术基础》、《计算机网络系统集成技术》、《数据结构》、《操作系统原理》、《实用软件工程基础》、《数据库原理与应用》、《管理信息系统原理与应用》、《办公自动化实用技术》、《多媒体技术及其应用》、《Internet 技术及其应用》、《计算机维护技术》、《C 语言程序设计》、《Java 语言程序设计》、《C++ 语言程序设计》、《VB 语言程序设计》、《计算机英语》等。

系列教材并不是教学计划,由于各高校情况不同,培养方向的侧重面也不一样,因此教学计划也不会雷同。教材按系列组织,力图能够反映计算机学科大专层次的总体要求,同时采用大拼盘结构,各校可根据自身情况选择使用。例如,语言类教材,我们就准备有多本,各校可选择其中的一本或两本,其他依此类推。

这套教材均由高等学校具有丰富教学实践经验的老师编写。所编教材体系结构严谨、层次清晰、概念准确、理论联系实际、深入浅出、通俗易懂。相信一定能够得到专科院校计算机专业师生的欢迎。

全国高等学校计算机教育研究会副理事长  
课程与教材建设委员会主任

李大友

2001.6

## 前 言

计算机科学技术的飞速发展,加快了经济信息化和社会信息化的进程。计算机知识和能力已经成为 21 世纪人才素质的基本要素之一。IT 时代需要先进的计算机软硬件知识。

本教材是专为大专学生学习先进的微型计算机知识而编写的,在教学内容和体系上与众不同,充分反映了当今微处理机领域内新设计、新技术、新思想、新潮流。为使大专各专业的学子在有限的学习时间内同样也能掌握微机领域内的顶尖技术,紧跟世界微机领域的技术潮流,跟上时代的步伐,让他们学的是 Pentium 机的知识,用的是 Pentium 微机,达到学以致用之目的。

本教材是一本集基础性、知识性、系统性、先进性于一体的全新的大专教科书。本书以现代最优秀的 32 位微处理机 Pentium 为平台,把微处理机领域采用的最先进的思想技术展示给读者,读者从中可领略到微处理机内部那些隐含的、奇妙的、神秘的东西。在编写本教材时,时时处处注意到教材内容的知识性、先进性和系统性。

**知识性:** 本书涵盖了目前世界上微机领域内最先进的技术及知识,包括表现微机卓越性能的几大技术:分支转移预测技术、超标量执行技术、微机的流水线操作技术、高速缓冲存储器技术、分段存储管理技术、分页存储管理技术、浮点数据处理技术、高速总线传输技术等。这些构成了各种高性能软件的载体。

**先进性:** 计算机技术飞速发展,新技术层出不穷。本教材的教学内容也是紧跟世界计算机技术潮流,给朝气蓬勃的渴望知识的学生以最新知识,让他们花了精力和时间,经过努力后学到的是世界最先进的知识,让学生学到目前微机领域里的顶尖技术及其实现过程,以启迪学生的想象力、创造力。本教材不含有陈旧的、落后的“爷爷教材”式的内容。

**系统性:** 计算机本身是一个由硬件和软件组成的庞大的复杂系统。其内容包括有丰富的知识和先进的技术。由于我国的优选机型是以 Pentium 为平台的各种品牌的微机,所以目前流行的系统软件和各种应用软件中的绝大多数是以 Pentium 为平台开发出来的。在学习计算机软件知识的同时,又学习计算机硬件知识,会对软件的载体——硬件及其组成、硬件的工作原理,以及软件是怎样依附于硬件的有一个认识上的飞跃,反过来又会对软件知识有更深层次的理解,最终达到对计算机系统(软硬件)基本知识融会贯通的目的。

本教材内容包括 Pentium 微处理机的体系结构、系统原理、分支转移预测技术、超标量执行技术、微机的流水线操作技术、Pentium 微处理机的存储管理、高速缓冲存储器(cache)、浮点部件、总线、中断、人机接口技术、多功能高集成外围芯片组 82371 以及 82443 等。

本教材突出介绍了 Pentium 微处理机所采用的各项新技术,对流水线操作过程和技术进行了比较详尽的描述,再配以与本书配套的教学课件的动画演示,使学生对微型计算

机内流水线操作也能在一种比较轻松的环境下理解并掌握(可与作者联系)。

作者建议本教材用 64 至 72 学时,第 2、3、4、6、7 章为本书核心内容,只要把核心知识及核心内容学完,学生在校期间就可基本上掌握目前微机领域内的最先进的知识和微机发展趋势,其余各章均可选讲选学。应给教师和学生以比较大的自由空间。

本书由艾德才等编写,参加本书编写的还有刘捐献、胡敏、边佳、刘文丽、胡琳、高华芬、于健、刘桂芬、王桂月、刘桂凤、秦鹏、郭青。由艾德才教授审校了全部书稿。

出版本教材是在大专这一层次上进行计算机教学改革的一次尝试,虽有尽力做好之愿望,但由于作者水平有限,难免有不足之处,殷切希望能得到广大同仁和读者的批评指正,尤其是本书中出现的许多新技术、新词汇,还有待读者及同仁不吝赐教,以便再版时使本书的质量得到进一步提高。

艾德才

E-mail decaiai@eyou.com

2003 年 2 月 于天津大学

# 目 录

|                                        |    |
|----------------------------------------|----|
| <b>第 1 章 微处理机系统概论</b> .....            | 1  |
| 1.1 微处理机的发展 .....                      | 1  |
| 1.2 微处理机体系结构 .....                     | 6  |
| 1.2.1 运算器.....                         | 6  |
| 1.2.2 控制器.....                         | 6  |
| 1.2.3 存储器.....                         | 7  |
| 1.2.4 I/O 设备 .....                     | 12 |
| 1.2.5 微处理机的总线结构 .....                  | 15 |
| 1.3 计算机数的表示.....                       | 17 |
| 1.3.1 字符二进制编码 .....                    | 17 |
| 1.3.2 数值的表示 .....                      | 18 |
| 1.3.3 数据单位表示 .....                     | 21 |
| 1.3.4 表示存储器容量的计量单位 .....               | 22 |
| 1.3.5 编址与寻址 .....                      | 23 |
| 1.4 微型计算机主要性能指标.....                   | 23 |
| 习题 .....                               | 24 |
| <br><b>第 2 章 Pentium 系统结构与原理</b> ..... | 25 |
| 2.1 前言.....                            | 25 |
| 2.1.1 Pentium 微处理机常用术语 .....           | 25 |
| 2.1.2 Pentium 微处理机操作方式 .....           | 26 |
| 2.1.3 RISC 和 CISC .....                | 27 |
| 2.2 Pentium 寄存器 .....                  | 28 |
| 2.2.1 基本体系结构寄存器 .....                  | 29 |
| 2.2.2 系统级寄存器 .....                     | 35 |
| 2.3 CPU 体系结构 .....                     | 39 |
| 2.4 Pentium 采用的新技术 .....               | 42 |
| 2.4.1 Pentium 超标量执行技术 .....            | 42 |
| 2.4.2 Pentium 整数流水线 .....              | 44 |
| 2.4.3 Pentium 指令流水线技术 .....            | 45 |
| 2.4.4 指令预取 .....                       | 50 |
| 2.4.5 指令配对规则 .....                     | 51 |
| 2.5 寻址方式.....                          | 51 |

|                               |           |
|-------------------------------|-----------|
| 2.6 数据类型.....                 | 57        |
| 习题 .....                      | 60        |
| <b>第3章 Pentium 存储管理 .....</b> | <b>61</b> |
| 3.1 综述.....                   | 61        |
| 3.1.1 存储器系统 .....             | 61        |
| 3.1.2 存储管理 .....              | 62        |
| 3.1.3 存储器结构 .....             | 63        |
| 3.2 Pentium 分段存储管理 .....      | 63        |
| 3.2.1 保护方式下的平台存储管理方式 .....    | 64        |
| 3.2.2 多段存储管理方式 .....          | 64        |
| 3.2.3 Pentium 的段转换 .....      | 67        |
| 3.2.4 存储器段及其寄存器 .....         | 68        |
| 3.2.5 段选择符 .....              | 69        |
| 3.2.6 段描述符 .....              | 70        |
| 3.2.7 段描述符表 .....             | 74        |
| 3.3 分页存储管理.....               | 74        |
| 3.3.1 页转换 .....               | 74        |
| 3.3.2 允许分页位 .....             | 76        |
| 3.3.3 线性地址 .....              | 76        |
| 3.3.4 页表 .....                | 77        |
| 3.3.5 页表项 .....               | 77        |
| 3.3.6 转换旁视缓冲存储器 TLB .....     | 79        |
| 3.4 段与页转换组合.....              | 80        |
| 3.4.1 平台存储管理方式 .....          | 81        |
| 3.4.2 段覆盖页 .....              | 81        |
| 3.4.3 页覆盖段 .....              | 81        |
| 3.4.4 页和段边界不对准 .....          | 81        |
| 3.4.5 页和段边界对准 .....           | 81        |
| 3.4.6 每段的页表 .....             | 82        |
| 3.5 保护方式下的多任务处理.....          | 82        |
| 习题 .....                      | 83        |
| <b>第4章 高速缓冲存储器 .....</b>      | <b>85</b> |
| 4.1 cache 存储器 .....           | 85        |
| 4.1.1 什么是 cache .....         | 85        |
| 4.1.2 局部性原理 .....             | 85        |
| 4.1.3 技术术语 .....              | 87        |

|                                      |            |
|--------------------------------------|------------|
| 4.1.4 Pentium 片内 cache .....         | 88         |
| 4.2 cache 配置方案 .....                 | 89         |
| 4.2.1 Pentium 片内 cache 的配置 .....     | 89         |
| 4.2.2 影响 cache 性能的因素 .....           | 92         |
| 4.2.3 cache 大小规模和性能 .....            | 93         |
| 4.2.4 缩合方式和性能 .....                  | 94         |
| 4.2.5 实际 cache .....                 | 95         |
| 4.3 Pentium 的 cache 结构 .....         | 96         |
| 4.4 cache 操作方式 .....                 | 97         |
| 4.4.1 数据 cache .....                 | 98         |
| 4.4.2 数据 cache 更新方案 .....            | 99         |
| 4.4.3 指令 cache .....                 | 99         |
| 4.4.4 cache 读写操作 .....               | 100        |
| 4.4.5 cache 替换算法与规则 .....            | 100        |
| 4.4.6 cache 写贯穿 .....                | 101        |
| 4.4.7 cache 写回 .....                 | 101        |
| 4.5 一致性协议 .....                      | 102        |
| 4.5.1 MESI cache 一致性协议模型 .....       | 102        |
| 4.5.2 指令 cache 一致性协议 .....           | 103        |
| 习题 .....                             | 103        |
| <b>第 5 章 二级 cache .....</b>          | <b>105</b> |
| 5.1 什么是二级 cache .....                | 105        |
| 5.2 二级 cache 与一级 cache 的关系 .....     | 106        |
| 5.2.1 二级 cache 与一级指令 cache 的关系 ..... | 106        |
| 5.2.2 二级 cache 与一级数据 cache 的关系 ..... | 107        |
| 5.3 统一的二级 cache .....                | 109        |
| 5.3.1 二级 cache 使用的 MESI 协议 .....     | 109        |
| 5.3.2 二级 cache 与主存储器 .....           | 109        |
| 5.3.3 二级 cache 查找 .....              | 110        |
| 5.3.4 二级 cache 命中 .....              | 110        |
| 5.3.5 二级 cache 不命中 .....             | 111        |
| 5.3.6 二级 cache 的 LRU 算法 .....        | 111        |
| 5.3.7 二级 cache 流水线 .....             | 112        |
| 5.4 二级 cache 监视 .....                | 113        |
| 5.5 数据传送方式 .....                     | 114        |
| 习题 .....                             | 116        |

|                                   |     |
|-----------------------------------|-----|
| <b>第 6 章 浮点部件</b>                 | 117 |
| 6.1 综述                            | 117 |
| 6.2 浮点部件体系结构                      | 118 |
| 6.2.1 数值寄存器                       | 118 |
| 6.2.2 状态字寄存器                      | 120 |
| 6.2.3 控制字寄存器                      | 122 |
| 6.2.4 标记字寄存器                      | 123 |
| 6.2.5 最后的指令操作码字段                  | 124 |
| 6.3 浮点部件流水线操作                     | 124 |
| 6.3.1 浮点流水线                       | 124 |
| 6.3.2 浮点指令的流动                     | 125 |
| 6.3.3 安全指令的识别                     | 126 |
| 6.4 计算基础                          | 127 |
| 6.4.1 数字系统                        | 127 |
| 6.4.2 数据类型和格式                     | 128 |
| 6.4.3 舍入控制                        | 132 |
| 6.4.4 精度控制                        | 133 |
| 习题                                | 133 |
| <b>第 7 章 总线</b>                   | 134 |
| 7.1 总线的概念                         | 134 |
| 7.1.1 概念                          | 134 |
| 7.1.2 总线标准的 4 个特性                 | 135 |
| 7.1.3 总线分类                        | 136 |
| 7.1.4 总线操作                        | 138 |
| 7.1.5 总线配置结构                      | 139 |
| 7.2 数据传送机制                        | 141 |
| 7.2.1 实际存储器和 I/O 接口               | 141 |
| 7.2.2 数据传送机制                      | 142 |
| 7.2.3 与 8 位、16 位、32 位以及 64 位存储器接口 | 142 |
| 7.3 总线周期                          | 144 |
| 7.3.1 单传送周期                       | 145 |
| 7.3.2 成组周期                        | 145 |
| 7.3.3 中断确认周期                      | 147 |
| 7.3.4 专用总线周期                      | 147 |
| 7.4 PCI 总线                        | 148 |
| 7.4.1 PCI 局部总线的特征                 | 149 |
| 7.4.2 即插即用                        | 150 |

|              |                            |            |
|--------------|----------------------------|------------|
| 7.4.3        | PCI 接插件 .....              | 150        |
| 7.4.4        | PCI 性能 .....               | 151        |
| 7.4.5        | PCI 总线操作 .....             | 152        |
| 7.4.6        | 总线命令 .....                 | 152        |
| 7.4.7        | DMA 和中断 .....              | 155        |
| 7.4.8        | PCI 适配器 .....              | 155        |
| 7.4.9        | PCI 总线信号 .....             | 156        |
|              | 习题 .....                   | 156        |
| <b>第 8 章</b> | <b>Pentium 的保护机制 .....</b> | <b>157</b> |
| 8.1          | 段级保护 .....                 | 157        |
| 8.2          | 段描述符及保护 .....              | 158        |
| 8.2.1        | 类型检查 .....                 | 159        |
| 8.2.2        | 界限检查 .....                 | 160        |
| 8.2.3        | 特权级 .....                  | 161        |
| 8.3          | 数据访问限制 .....               | 162        |
| 8.4          | 控制转移 .....                 | 163        |
| 8.5          | 门描述符 .....                 | 165        |
| 8.5.1        | 堆栈转换 .....                 | 167        |
| 8.5.2        | 从一个过程返回 .....              | 170        |
| 8.6          | 操作系统指令 .....               | 171        |
| 8.6.1        | 特权指令 .....                 | 171        |
| 8.6.2        | 敏感指令 .....                 | 171        |
| 8.7          | 指针指令 .....                 | 172        |
| 8.7.1        | 描述符验证 .....                | 173        |
| 8.7.2        | 指针完整性与请求特权级 .....          | 173        |
| 8.8          | 页级保护 .....                 | 174        |
| 8.8.1        | 保存保护参数的页表项 .....           | 174        |
| 8.8.2        | 两级页表的组合保护 .....            | 176        |
| 8.8.3        | 页保护越权 .....                | 176        |
| 8.8.4        | 段与页保护的组合 .....             | 176        |
|              | 习题 .....                   | 177        |
| <b>第 9 章</b> | <b>中断 .....</b>            | <b>178</b> |
| 9.1          | 中断的概念 .....                | 178        |
| 9.1.1        | 概述 .....                   | 178        |
| 9.1.2        | 中断系统 .....                 | 178        |
| 9.2          | 异常与中断 .....                | 180        |

|               |                           |            |
|---------------|---------------------------|------------|
| 9.2.1         | 中断源分类                     | 180        |
| 9.2.2         | 中断控制器                     | 181        |
| 9.2.3         | 异常和中断向量                   | 182        |
| 9.2.4         | 指令的重新启动                   | 182        |
| 9.3           | 允许及禁止中断                   | 183        |
| 9.3.1         | 不可屏蔽中断对未来的不可屏蔽中断的屏蔽       | 183        |
| 9.3.2         | IF 屏蔽 INTR                | 183        |
| 9.3.3         | RF 对调试故障的屏蔽               | 184        |
| 9.3.4         | 堆栈段中的异常和中断的屏蔽             | 184        |
| 9.4           | 中断描述符表                    | 184        |
| 9.4.1         | 异常和中断同时存在时的优先级            | 184        |
| 9.4.2         | 中断描述符表                    | 185        |
| 9.4.3         | 中断描述符表内描述符                | 186        |
| 9.5           | 中断过程和中断任务                 | 187        |
| 9.5.1         | 中断过程                      | 187        |
| 9.5.2         | 中断任务                      | 189        |
| 9.6           | 错误代码                      | 190        |
| 9.7           | 异常和错误小结                   | 191        |
|               | 习题                        | 192        |
| <b>第 10 章</b> | <b>外围接口芯片</b>             | <b>193</b> |
| 10.1          | 82C37A-5 高性能可编程 DMA 控制器接口 | 193        |
| 10.1.1        | 82C37A-5 的内部结构            | 193        |
| 10.1.2        | 82C37A-5 的微处理机接口          | 199        |
| 10.1.3        | 82C37A-5 的 DMA 接口         | 201        |
| 10.2          | CHMOS 可编程时间间隔定时器芯片 82C54  | 202        |
| 10.2.1        | 82C54 的方框图                | 203        |
| 10.2.2        | 82C54 的体系结构               | 204        |
| 10.3          | 82C55A 可编程外围接口            | 206        |
| 10.4          | 82C59A 可编程中断控制器           | 210        |
| 10.4.1        | 82C59A 的方框图               | 211        |
| 10.4.2        | 82C59A 的内部体系结构            | 213        |
| 10.4.3        | 对 82C59A 程序设计             | 214        |
|               | 习题                        | 220        |
| <b>第 11 章</b> | <b>多功能外围芯片组 82371</b>     | <b>221</b> |
| 11.1          | 概述                        | 224        |
| 11.2          | 寄存器地址空间                   | 227        |

|               |                                                      |            |
|---------------|------------------------------------------------------|------------|
| 11.3          | PCI 与 ISA/EIO 之间桥的寄存器 .....                          | 228        |
| 11.3.1        | PCI 与 ISA/EIO 之间桥的 PCI 配置空间所需寄存器<br>(PCI 功能 0) ..... | 228        |
| 11.3.2        | DMA/EIO 之间桥的 I/O 空间所需寄存器(I/O) .....                  | 229        |
| 11.4          | IDE 控制器寄存器(PCI 功能 1) .....                           | 230        |
| 11.4.1        | IDE 控制器 PCI 配置寄存器(PCI 功能 1) .....                    | 230        |
| 11.4.2        | IDE 控制器 I/O 空间寄存器 .....                              | 231        |
| 11.5          | USB 主控制器寄存器(PCI 功能 2) .....                          | 231        |
| 11.5.1        | USB 主控制器的 PCI 配置寄存器(PCI 功能 2) .....                  | 231        |
| 11.5.2        | USB 主控制器 I/O 空间寄存器 .....                             | 232        |
| 11.6          | 电源管理寄存器 .....                                        | 233        |
| 11.6.1        | PCI 配置的电源管理寄存器(PCI 功能 3) .....                       | 233        |
| 11.6.2        | 电源管理 I/O 寄存器 .....                                   | 234        |
| 11.6.3        | SMBus 的 I/O 空间寄存器 .....                              | 235        |
| 11.7          | PCI/ISA 桥的功能 .....                                   | 235        |
| 11.7.1        | 存储器和 I/O 地址映像 .....                                  | 235        |
| 11.7.2        | PCI 总线对 BIOS 存储器的访问 .....                            | 237        |
| 11.7.3        | PCI 接口 .....                                         | 238        |
| 11.7.4        | ISA/EIO 接口 .....                                     | 238        |
| 11.7.5        | DMA 控制器 .....                                        | 239        |
| 11.7.6        | PCI DMA .....                                        | 239        |
| 11.7.7        | 中断控制器 .....                                          | 240        |
| 11.7.8        | 系列中断(串行中断) .....                                     | 241        |
| 11.7.9        | 定时器/计数器 .....                                        | 241        |
| 11.7.10       | 实时时钟 .....                                           | 242        |
| 11.7.11       | X-bus 总线支持 .....                                     | 243        |
| 11.7.12       | 复位支持 .....                                           | 243        |
| 11.8          | IDE 控制器功能描述 .....                                    | 244        |
| 11.8.1        | IDE 信号配置 .....                                       | 244        |
| 11.8.2        | ATA 寄存器模块译码 .....                                    | 244        |
| 11.8.3        | PIO IDE 事务处理 .....                                   | 246        |
| 11.8.4        | 总线主控设备功能 .....                                       | 247        |
|               | 习题 .....                                             | 249        |
| <b>第 12 章</b> | <b>多功能外围芯片组 82443 .....</b>                          | <b>250</b> |
| 12.1          | 概述 .....                                             | 250        |
| 12.1.1        | 82443MX 主要特征 .....                                   | 250        |
| 12.1.2        | 440MX 配置特征 .....                                     | 251        |

|         |                         |     |
|---------|-------------------------|-----|
| 12.2    | 体系结构概述.....             | 254 |
| 12.3    | 中央处理机 CPU 复位 .....      | 255 |
| 12.4    | 系统地址映像.....             | 256 |
| 12.4.1  | 可寻址的存储空间.....           | 256 |
| 12.4.2  | 存储器映像.....              | 256 |
| 12.4.3  | 系统管理方式.....             | 258 |
| 12.4.4  | 存储器阴影区.....             | 259 |
| 12.4.5  | 译码规则和跨过桥的地址映像.....      | 259 |
| 12.4.6  | 输入输出地址空间.....           | 259 |
| 12.5    | 主机接口功能.....             | 261 |
| 12.6    | 存储器接口.....              | 265 |
| 12.6.1  | 动态随机存储器(DRAM)接口 .....   | 265 |
| 12.6.2  | 动态随机存储器结构和配置.....       | 266 |
| 12.6.3  | 系统存储管理.....             | 267 |
| 12.7    | AC'97 音频和调制解调器控制器 ..... | 268 |
| 12.7.1  | AC'97 音频控制器 .....       | 268 |
| 12.7.2  | AC'97 调制解调器控制器 .....    | 268 |
| 12.7.3  | AC'97 控制器的连接 .....      | 268 |
| 12.8    | PCI 接口 .....            | 270 |
| 12.8.1  | PCI 接口技术 .....          | 270 |
| 12.8.2  | 北桥芯片组的功能.....           | 270 |
| 12.8.3  | 南桥芯片组的功能.....           | 273 |
| 12.9    | DMA 控制器 .....           | 274 |
| 12.9.1  | DMA 的寄存器 .....          | 274 |
| 12.9.2  | PCI 总线的 DMA .....       | 275 |
| 12.10   | 定时器和实时时钟(RTC) .....     | 276 |
| 12.10.1 | 计数器/定时器 .....           | 276 |
| 12.10.2 | 实时时钟(RTC) .....         | 276 |
| 12.11   | 中断控制器 .....             | 277 |
| 12.12   | USB 主机控制器 .....         | 279 |
| 12.13   | IDE 接口 .....            | 280 |
| 12.14   | X-bus 总线 .....          | 280 |
| 12.15   | 系统管理总线 .....            | 281 |
|         | 习题.....                 | 282 |
|         | 参考文献.....               | 284 |