

加强工业标准结构 EISA基本原理



海洋出版社

北京希望电脑公司计算机技术丛书

加强的工业标准结构 EISA 基本原理

曹 邦 伟
高 传 善 编

海 洋 出 版 社

1993年·北京

内 容 提 要

本书详细地叙述并分析了国际上正在流行和发展中的EISA系统和EISA总线的基本原理,着重描述了EISA提供的完全的32位数据和32位地址的能力,力求透彻地阐述EISA提供的开放性的各个方面。

需要本书的用户,请直接与北京8721信箱联系, 邮政编码: 100080 电话: 2562329

(京)新登字087号

责任编辑 阎世尊

加强的工业标准结构EISA基本原理

曹邦伟 高传善 编
希 望 审校

海洋出版社出版发行(北京市复兴门外大街1号)

(常熟市教育印刷二厂印刷)

开本787×1092毫米 1/16 印张: 21 字数: 500千字

1993年3月第一版 1993年3月第一次印刷

印数: 1—5000册 定价: 15.00元

ISBN7-5027-3486-4/TP·192

序 言

加强的工业标准结构EISA是计算机工业界最重要的国际标准之一。近年来，加强的工业标准结构EISA总线已经成为高性能微机的首选标准，也开始成为高性能/价格比的多处理机系统的输入/输出总线，提供该多处理机系统以开放性。然而，迄今为止，详细且透彻地讨论EISA基本原理的专著在国内还是难以见到，这时于广大的计算机系统的设计者、分析员和应用人员无疑都是很大的缺憾。为了推进我国计算机系统的应用、分析、设计和开发，我们根据所收集到的国际上有关的最新资料，专题编写了这本EISA基本原理，奉献给广大读者。希望各位读者在阅读或参考了本书后，能对加强的工业标准结构EISA的基本工作原理有一个全面而深入的理解。

本书详细地叙述并分析了国际上正在流行和发展中的EISA系统和EISA总线的基本原理，着重描述了EISA提供的完全的32位数据和32位地址的能力，力求透彻地阐述EISA提供的开放性的各个方面。希望使读者能通过阅读本书全面领悟这个最重要的国际工业标准之一的原理。全书共分为十章。第一章分析了EISA的功能和特点。第二章详细列举了EISA总线的规范，包括物理机械特性规范，信号功能规范，总线信号的电气特性规范以及定时参数规范。对于不很熟悉ISA或EISA总线的读者来说，可以先跳过2.4，我们建议在读完第三章到第六章的有关内容之后，再回过头来对照第二章2.4和2.2的有关内容。本书之所以在第二章中就叙述了定时参数规范（2.4）的详细内容，仅仅是为了EISA总线规范的完整性，也可以使读者在阅读了本书有关章节后能方便地去对照或查阅第二章的内容。

从第三章到第七章是EISA系统原理真正的基础。第三章中从CPU和总线主设备的角度详细讨论了ISA总线定时周期的执行和EISA定时周期的执行原理，即使不很熟悉ISA原理的读者也可以愉快地去阅读第三章的原理。第四章详细描述了EISA DMA原理，这大约是目前各类著作中对DMA原理分析最为系统和精辟的叙述。不仅讨论了EISA DMA的优良性能和各类工作方式的组合，也讨论了DMA控制器的编程和工作原理，最后讨论了DMA定时周期的执行原理。第五章是从各类设备的角度进一步分析了EISA设备的工作原理，这是对第三章和第四章有关内容的最好复习，也是对各类设备和扩充板设计的最好指南。第六章专题讨论了前三章中略去未详细讨论的总线数据位数转换的原理，叙述和分析了系统板如何自动地为各类存取事务进行数据位数转换和信号转换的工作。在第七章中讨论了在多个设备申请总线时总线的仲裁原理和独占总线时的总线锁定原理。

EISA系统开放性的一个重要方面是EISA系统还为各类外围和系统提供了功能强大的DMA、中断和系统定时等有效控制手段。因此本书除了在第四章系统地分析了EISA DMA原理外，在第八章中详尽而严密地分析了EISA的中断管理原理，在第九章中讨论了EISA的系统定时器电路原理和动态存储器刷新工作的原理。

也许本书的最大特色之一是在最后的第十章，其中以丰富的材料分析了EISA系统配置原理的各个方面。这是对EISA系统构成原理的最好总结。读者通过对这一章的阅读可以透

彻地了解EISA系统如何初始化，如何上电运行，如何去设计EISA系统的各个组成设备以及如何去组织EISA系统的基本配置文件。本书中所讨论的EISA原理可以用于指导各类EISA系统的设计、分析、制造和应用。

在写作本书中，我们力求叙述能深入浅出，条理严密。希望本书能适宜于计算机系统开发 and 设计人员使用，也可作为大专院校计算机类专业师生教学参考，对于广大的计算机系统分析人员和应用部门来说，本书也应是一本必备的手册和指南。

本书由复旦大学曹邦伟和高传善编写。曹邦伟是主要编写者，负责编写了除第二章外的全部内容；高传善负责编写第二章，并校阅了部分内容。朱传琪教授也校阅了部分内容。由于EISA是一个正在流行和发展之中的国际工业标准，限于编者的水平和时间，本书中的不当之处还望读者不吝赐教。

编者于上海复旦大学

1993年3月

目 录

第一章 EISA的功能特点	(1)
1.1 引言	(1)
1.2 EISA系统和EISA总线	(3)
1.3 EISA的主要功能特点	(6)
第二章 EISA总线标准描述	(12)
2.1 EISA总线的机械物理特性规范	(12)
2.2 EISA总线信号功能特性规范	(18)
2.3 EISA总线的电气特性规范	(35)
2.4 EISA总线的定时规范	(40)
第三章 EISA的基本定时原理	(64)
3.1 ISA周期执行的一般原理	(64)
3.2 ISA CPU或主设备周期执行的定时图	(68)
3.3 EISA CPU和主设备周期执行原理—EISA标准周期	(80)
3.4 EISA COMPRESSED类型周期的执行原理	(87)
3.5 EISA BURST类型周期的执行原理	(89)
第四章 EISA的DMA原理	(96)
4.1 EISA的DMA概述	(96)
4.2 DMA的传输类型、传输方式及其组合	(97)
4.3 DMA控制器的工作原理	(109)
4.4 DMA定时周期控制原理	(120)
第五章 EISA设备的工作原理	(144)
5.1 存储器从设备	(144)
5.2 I/O 从设备	(150)
5.3 总线主设备	(152)
5.4 EISA DMA设备	(162)
5.5 系统板	(174)
第六章 总线数据位数的转换原理	(188)
6.1 在32位EISA总线主设备与16位EISA从设备之间的数据传输事务	(188)

6.2	在16位EISA总线主设备与32位EISA从设备之间的数据存取事务	(191)
6.3	在32位EISA总线主设备与16位ISA从设备之间的存取事务	(192)
6.4	在32位/16位EISA总线主设备与8位ISA从设备之间的存取事务	(195)
6.5	在16位ISA总线主设备与32位/16位EISA从设备之间的存取事务	(195)
6.6	在32位DMA设备与16位EISA存储器之间的DMA存取事务	(201)
6.7	在16位DMA设备与32位EISA存储器之间的DMA存取事务	(203)
6.8	在8位DMA设备与16位/32位EISA存储器之间的DMA事务	(203)
6.9	在16位/32位DMA设备与8位/16位ISA存储器之间的DMA事务	(204)
第七章	总线仲裁和总线锁定	(205)
7.1	执行集中式仲裁控制的一般原理	(205)
7.2	EISA系统总线仲裁的优先关系	(207)
7.3	EISA子系统的优先关系和等候时间	(209)
7.4	EISA总线主设备仲裁周期的执行	(214)
第八章	EISA系统的中断管理原理	(219)
8.1	EISA系统的中断及中断处理	(219)
8.2	EISA中断控制器的工作原理	(222)
8.3	不可屏蔽的中断NMI	(234)
第九章	系统定时器和存储器刷新	(239)
9.1	EISA系统的定时器电路和定时计数器	(239)
9.2	定时器电路的编程	(240)
9.3	监控定时器电路的状态(读出计数器)	(242)
9.4	动态随机存储器的刷新	(244)
第十章	EISA系统的系统配置原理	(247)
10.1	EISA系统的外围和扩充板	(248)
10.2	EISA系统的配置机制	(253)
10.3	系统配置过程	(257)
10.4	配置文件	(258)
10.5	系统ROM在配置时的操作原理	(290)
10.6	系统软件使用配置信息	(312)
10.7	系统配置信息示例	(317)

第一章 EISA 的功能特点

本章描述并分析加强的工业标准结构EISA中的基本概念,功能和主要特点。1.1说明EISA的由来和发展。1.2概述EISA系统和EISA总线。1.3分析了EISA的主要功能特点和使用EISA的好处。

1.1 引言

1981年8月12日,美国IBM公司在计算机工业界推出了获得巨大成功的IBM—PC系统,促进了微型计算机系统应用的蓬勃发展。随之,IBM公司发布PC总线的完整规范,这是由62个引脚所组成的底板总线,包括了8位双向数据线,20位地址线,8个接地和电源引脚,25个控制信号引脚和1个保留引脚。

随着Intel 80x86高性能微处理器的不断迅速进步,IBM公司在PC总线基础上增加了36个引脚的扩展插头座,形成了AT总线。即从1982年以后,逐步确立起IBM公司的工业标准体系结构,简称为ISA总线结构(Industry Standard Architecture)有时也称为PCAT总线。ISA总线提供了执行系统基本的存储器、输入/输出(以下简记为I/O)和DMA(直接存储器存取)等功能所需要的信号及其定时规范。目前的ISA总线插头座具有98个引脚,包括了接地和电源引脚10个,数据线16个引脚,地址线27个引脚(SA<19:0>, LA<23:17>),以及各类控制信号引脚45个。

ISA的开放式结构促进了IBM微机及其兼容机的广泛应用,这已成为事实的总线标准。1987年IBM公司为了保护自身的利益,在宣布PS/2机器时,推出了相对封闭式的微通道结构,简称为MCA总线(Micro Channel Architecture),试图由IBM公司加以专利控制。

在1989年,兼容机厂商以COMPAQ牵头联合起来推出了开放式的EISA总线,即加强的工业标准结构(Extended Industry Standard Architecture),形成了与微通道结构MCA的激烈竞争。

事实上,开放式的EISA以向下兼容和提高性能为主要目标,有利于广大兼容厂商的发展,也受到了计算机用户的欢迎,在竞争中,EISA得到了越来越多的厂商的青睐和用户的支持。

ISA和EISA的开放式结构给用户带来的巨大得益反映在:

(1) 提供了稳定的软件/硬件的开发平台,使应用和系统可顺利地向更广更深方向发展。

(2) 广泛范围产品的兼容性,允许用户快速而有效地采用新技术,新的软件和新的处理机系统,而只需付出相对很少的培训或学习努力。

(3) 从(上万种)软件产品和(几千种)扩展板及外围设备角度来看,有效地保护了用户的投资和发展机会。

(4) 提供了用户最大的兼容产品的选择可能性,允许用户自由地去选择相对于其需求的

最好的计算机，软件和外设。使微机用户摆脱了依赖于单一卖主专卖的局面。

从这些意义上来看，EISA（或ISA）将成为由用户所控制的标准（而不是由卖主所控制）。EISA等标准也有助于软件开发公司，微机制造厂商、扩展板的供应厂商和半导体器件制造与供应厂商等的发展和进步。最终将有力地使硬件/软件的技术进步而刺激新一代微机应用的蓬勃发展。

作为一种建议的工业标准，EISA的版本也正在发展之中，我们将依据3.10版为基础进行描述和分析EISA的基本原理。EISA也进一步推进了工业标准的制订和发展，比如1991年4月9日，COMPAQ、DEC、MIPS等21家公司组成的ACE集团宣告成立，旨在进一步制订和建立计算机的工业标准，至1992年初，ACE成员已迅速发展到了200多家。

开放式的EISA总线标准已经在工业界占有重要的地位。EISA首先是作为系统的底板总线而提出的，目前已成为高档（个人）微机的首选标准，即以EISA总线为基础构成为许多EISA计算机系统。

EISA总线作为底板总线工作时，系统板与扩充板之间，所有的扩充板之间的各类设备数据存取事务都需要通过EISA总线进行。图1-1分别显示了EISA系统中在CPU与从设备之间（存储器从设备或I/O从设备），在总线主设备与从设备之间以及在EISA DMA设备与存储器从设备之间的数据存取事务。

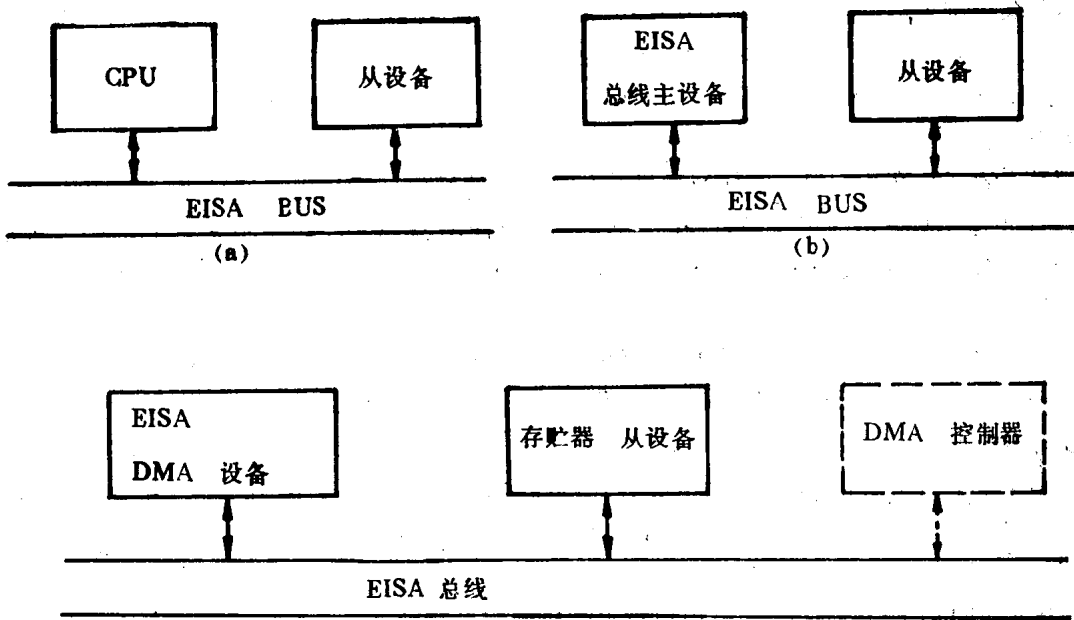


图 1-1 EISA总线上的数据存取事务

近年来，EISA总线也已开始作为很高性能的多处理机系统的输入输出总线，通过桥接设施连接于系统的内部总线（如，Local Bus，C-Bus Ⅱ或高性能的多处理机系统级总线等），使此多处理机系统能享用EISA的开放性，（比如：此系统可以通过EISA总线加接上各类EISA或ISA扩充板，连接于各类外围设备）。图1-2表示EISA总线作为系统的输入输出总线的一个示例。

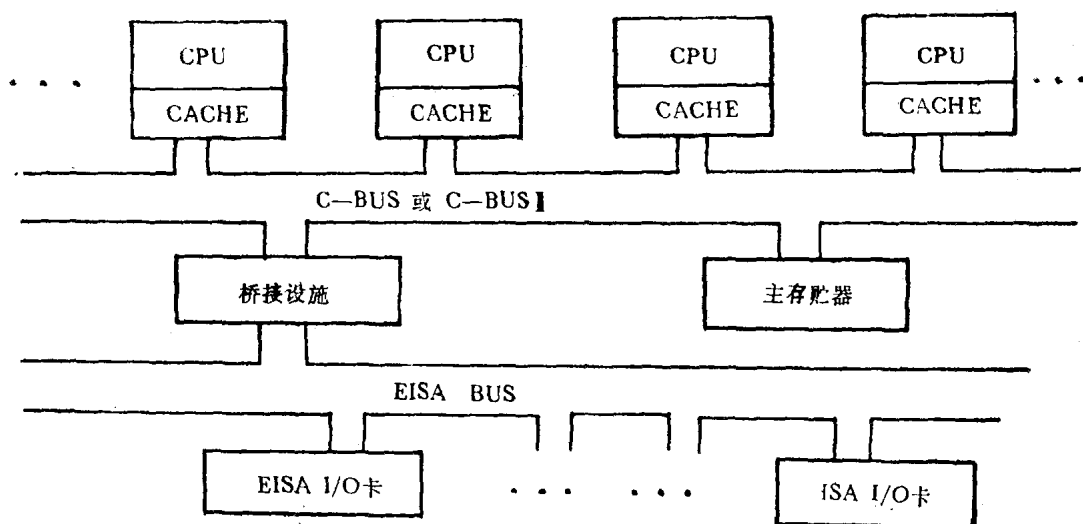


图 1-2 EISA Bus作为多处理机系统的I/O总线

1.2 EISA系统与EISA总线

1.2.1 EISA计算机系统

一个基本的EISA计算机系统的硬件由系统板, 若干EISA (ISA) 扩充板以及EISA总线所组成。在系统的机箱内最多允许在系统板上安装有15个EISA插头座 (称为槽, Slot), 即最多允许在EISA插头座槽1—槽15, 共安装15块插件板, 约定系统板位于槽0位置, 其它的任一插件板统称之为扩充板。(事实上, 一个实际系统配置一般不多于8个槽)。所有这些插件板 (卡) 的插头座, 采用了统一的标准底板总线——EISA总线。即所有插头座引脚上的信号与电源均应符合EISA总线规范所统一的功能和定时等规范要求。通过EISA总线来实现各板之间的信号交往。(如: 存储器存取、I/O存取和DMA传输等)。

1.2.2 EISA总线

EISA总线在物理上指的是在EISA计算机系统中每个标准EISA插头座上的所有引脚组及其在系统板底板的相互联结; 在逻辑上指的是实施位于不同板 (卡) 上的各个设备之间进行数据传输或信息存取的一组逻辑信号, 这些信号应满足EISA规范所规定的电气特征和定时关系, 并能实现有关的信号交换规程。

EISA总线规范规定了每一个扩充板插头座由深浅两部分所组成, 浅部 (上部) 是符合于ISA标准的98个引脚 (插件板正面31+18, 反面31+18); 其中包括了接地和电源引脚10个, 数据线16个引脚 ($D \langle 15:0 \rangle$), 地址线27个引脚 ($SA \langle 19:0 \rangle$, $LA \langle 23:17 \rangle$), 各类控制信号脚45个。深部 (下部) 是EISA扩展的90个脚 (插件板下部正面28+17, 反面28+17), 其中包括了接地和电源引脚26个, 数据线16个引脚 ($D \langle 31:16 \rangle$), 地址线27个引脚 ($LA \langle 16:2 \rangle$, $LA \times \langle 31:24 \rangle$, $BE \times \langle 3:0 \rangle$) 和各类控制信号引脚12个, 在深部还保留了5个引脚可供将来发展用, 还有4个引脚允许严格地用于系统制造厂商专用 (不

准用于EISA扩充板)。把插头座设计成为深浅两个部分的目的完全是为了保持与大量已有的ISA扩充板的向下兼容性,即在插座的深部有5个引脚位置的凸起(称为Access Key,或Stop),ISA扩充板只能插入浅部为止,而被Access Key阻止了其进一步深插,而EISA扩充板则在相应位置的板边上有5个缺口,可以深插后深浅两部分插件和插座都能良好接触。(详见第二章EISA总线的规范描述)。

EISA总线的全部143个信号(32个数据位,54个地址信号和57个控制信号),使EISA系统具备了完全的32位数据和32位地址能力,提供了更多方式和更有力的各类数据传输的定时关系,使EISA系统能比ISA系统具有快得多的数据传输速率(最高可达33MB/S),在支持设备的能力,同步传输规程、总线仲裁、系统配置、存储器容量、存储器与I/O存取方式、DMA功能、数据位数自动转换、设备工作方式等各个方面全面地大大加强了系统的性能与功能。

1.2.3 EISA系统板

系统的主CPU(典型采用Intel 80X86)可以驻留在系统板上(系统板也可以采用相当于扩充板方式),主CPU的数据位数并不决定了EISA总线的位数,如:CPU可有8位、16位或32位等数据总线,但它能存取16位或32位的EISA总线。在系统板上也可有主CPU相应的本地快存(Cache)与/或本地存储器(主CPU可以有自己的本地总线,允许此CPU在存取其Cache或本地存储器时,不需要去使用EISA总线)。也可以把一些外围设备(或电路)构造在系统板内。

除了一般必备的主CPU外,系统板还应至少包括有:总线仲裁控制器、动态存储器刷新控制器和若干基本的I/O控制电路,其中有:系统DMA数据传输控制电路(如:DMA控制器),中断管理的控制电路(如:中断控制器),系统定时的控制电路(如:时间区间定时器),系统ROM和其它各种有关的I/O控制功能的电路。

1.2.4 EISA(ISA)扩充板

在一个EISA计算机系统中可安装有多块扩充板(EISA扩充板或ISA扩充板),扩充板需插入EISA总线相连的EISA插头座内,顺序地把总线插头座编号为槽1……槽n(n最大值为15)。每一个EISA槽具有一个I/O地址译码硬件电路,这提供了所安装入的扩充板有一个独有的1024字节的、槽特定I/O地址空间,这个地址空间对应于此扩充板上的I/O寄存器(即配置寄存器和工作寄存器)。

也可以把扩充板称为外围(Peripheral),即除了集成入系统板内的外围场合以外,一般可把外围认为是一块硬件插件板(扩充板),它插入到ISA或EISA总线的插头座中,外围包括了与此板的功能相联系着的所有电路。外围可以是一台总线主设备或者是一台总线从设备。

1.2.5 总线主设备

EISA系统的总线主设备(Master)指的是一种设备,它可以使用EISA总线的控制信号,与主CPU相独立地去执行总线操作。EISA系统允许的总线主设备可以是十分简单的控制器直到精心构成的相当复杂的具有处理机的智能型外围。智能型外围提供本地智能的方

式可以在其中包括有一台专门的I/O处理机和本地存储器。典型的总线主设备可以有某些处理机或协处理机, 通讯网关, 局域网接口板, 磁盘控制器, 数据获取系统, 某些类型的图形控制器等。

EISA系统的总线主设备可以请求控制总线, 经由系统板上的总线仲裁控制器批准其控制总线时, 就认为它完全地控制了总线上的有关信号。主设备可以执行在EISA总线上可能有的所有存储器和I/O存取周期, 存取系统和任一其它总线设备。

根据主设备的不同定时控制方式, 可以区分总线主设备为: 标准总线主设备, Burst(成组)总线主设备与下移型Burst总线主设备, 也可以把主设备区分为32位EISA主设备, 16位EISA主设备和16位ISA主设备, 其中16位EISA主设备限制数据存取于数据总线的低16位, 但用到了所有的EISA控制信号; 而16位ISA主设备只使用了16位ISA数据总线和ISA控制信号, 这就限制了其速度与性能, 它可以存取于主系统的存储器和I/O, 也可以存取于总线上的任一从设备(ISA或EISA从设备)。

1.2.6 总线从设备

EISA系统的总线从设备(Slave)指的是一个存储器设备或者是一个I/O设备, 它使用了EISA总线上的有关控制信号来与总线接口。但是, 它不能主动创建起总线周期, 而只能去响应由主CPU或其它总线主设备所形成的控制信号。

可以从此从设备所能支持的定时方式区分从设备为: Burst型从设备或非Burst型从设备。也可以区分从设备为8位ISA从设备(只能与8位数据总线接口, 并只使用ISA信号, 这是最简单和最慢的从设备, 源于IBMPC使用与开发), 16位ISA从设备(只使用ISA控制信号来接口于总线), 16位EISA从设备(限制数据存取于数据总线的低16位, 但用到了所有的EISA控制信号来接口于总线)以及32位EISA从设备。

1.2.7 DMA控制器与DMA设备

DMA(直接存储器存取)传输功能为系统中的申请DMA的设备提供了高速直接地与存储器进行数据交换的能力。一般可以用存储器或DMA设备所能支持的全速进行数据传输, 可用来实现高速地写入或读出DMA设备所对应的存储缓冲区。

(1) DMA控制器——此电路一般位于系统板上, 提供了系统的DMA传输控制设施的较大部分功能。DMA控制器响应来自于DMA设备的请求, 并向存储器从设备和DMA设备提供地址和控制信号。

EISA系统可以通过编程DMA控制器有关的寄存器和控制位来实现各种类型的DMA传输(读/写/验证), 多种DMA传输方式(Single/Block/Demand), 多种DMA定时类型(ISA兼容型/A型/B型/Burst型即C型)和不同的数据位数传输(8位/16位/16位移位型16Sh/32位)总共允许EISA系统有89种DMA传输方式的组合。

(2) DMA设备——一般位于EISA或ISA总线上的一外围板(扩充板)上。DMA设备通过发出DMA请求主动要求创建起DMA传输, 由系统的DMA控制器产生的信号对DMA传输过程加以控制。在DMA传输期间, DMA设备或者要形成准备写入存储器从设备的数据, 或者要接收来自于存储器的数据。DMA设备使用了几个信号来告诉DMA控制此设备的有关传输状态。EISA系统中允许采用8位, 16位或32位的DMA设备。(允许DMA设备为

一般的I/O设备,不一定必须是智能型主设备)。

EISA系统的DMA控制器事实上提供了若干条ISA兼容的DMA通道,任一通道通过编程可提供EISA的性能和寻址能力优点,但在任一时刻在一条DMA通道上可联系着一个请求的活跃DMA设备。

1.2.8 EISA系统工作原理的各个方面

根据EISA系统的上述概述,在EISA总线的规范与原理中至少必须认真分析下列问题:

(1) EISA总线的信号的功能作用及其电气规范,保证系统板与扩充板,或扩充板之间能有效接口。

(2) EISA总线的系统定时关系及同步数据传输规程,保证系统能正确有效地开展各类存取和数据传输,并使之达到良好性能。

(3) EISA系统中各类的定时规范的实现。包括各类从设备、各类主设备、DMA设备及系统板定时工作的原理。

(4) 总线的锁定和总线仲裁原理,用于实现独占性的总线存取,或者在多个设备(主CPU、主设备、DMA控制器、刷新控制器)争用总线时根据优先权进行仲裁批准。

(5) EISA总线的数据自动转换原理,用于对付8位,16位,32位的各类设备因不同位数总线事务所引起的困难。

(6) EISA系统的DMA原理,保证系统中DMA控制器和DMA设备根据编程的要求确切地完成组合功能的DMA传输任务。

(7) EISA系统的中断管理原理,保证中断例行程序,中断控制器和各中断源能协调地处理各类中断事件。

(8) EISA系统的定时控制器和EISA的存储器刷新控制原理。

(9) EISA系统的自动配置原理,保证系统的初始化,功能配置设定和资源需求的描述得以正确实施,从而使系统ROM,配置文件和软件驱动程序等有效地协调工作。

在以下的各章中,将更仔细地分析与讨论所列举的各个方面。

1.3 EISA的主要功能特点

EISA在向下兼容ISA各类扩充板的同时,在很大程度上加强并扩展了ISA的8位和16位结构标准。概括起来看,与ISA相比较,EISA具有下列一些突出的功能和性能优点:

(1) 使得主CPU、DMA设备和总线主设备具有16位或32位数据传输能力。

(2) 使得主CPU、DMA设备和总线主设备都可以具有32位的存储器寻址能力,从而大大地扩展了存储容量和地址空间。

(3) 可以有力地支持智能型的总线主设备,从而允许加强系统的功能与性能。

(4) 提供了一种有效的同步数据传输规程,此规程可用于常规的一次传输,也可以用于成组方式的高速传输(即Burst方式)。

(5) 允许各总线主设备和各DMA设备具有最大直至33MB/s的数据传输速率。

(6) 提供了总线仲裁和总线锁定的功能,加强了系统的并发控制能力。

(7) 加强了DMA功能,允许有多达89种组合的传输方式,同时提高了DMA传输速率。

(8) 提供了可由程序控制的两种中断触发方式,即脉冲边沿触发或电平触发,电平触发方式允许系统有共享中断的能力。

(9) 针对不同数据位数的设备,在EISA或ISA的各类主设备与各类从设备之间,提供了数据位数的自动转换能力,保证了总线事务的有效执行。

(10) 允许根据配置文件自动地去初始化和配置系统板和各扩充板。

以下简要说明EISA系统的这些主要功能特点。

(1) 保证了与ISA(工业标准结构)的向下兼容性。

这反映在两个方面,一方面是在物理上,所有ISA扩充板(不论是8位或16位板)都可以被允许安装入EISA的插槽之中,顺利地初始化、配置和使用。另一方面是在逻辑上,各种ISA扩充板和有关的软件的功能和性能都可以在EISA系统中保持有效,或者还可以有所加强,在各类存储器与I/O存取、DMA传输等都保持有ISA可兼容的定时方式和有关操作。简言之,EISA的所有性能和功能加强具备了ISA超集的全部特征。

其意义在于:保护了客户和工业界的投资和利益,同时在产品的选择方面为用户提供了充分的灵活性。

(2) 支持全功能的32位地址总线 and 数据总线。

32位数据支持保证了EISA系统的性能提高,对于高性能的外围可实现33MB/S的总线主设备和DMA数据传输速率。支持32位的地址通路则大大扩展了存储容量和地址空间,主CPU、总线主设备和DMA设备都可以去存取整个的80x86的存储器空间。对于ISA的存储器板,可以不作修改地用于低16MB空间。根据应用的需要,只要再增加EISA存储器板而能获得更大的存储容量。32位的寻址能力事实上已意味着EISA系统所提供的存储器容量一般已不再受到系统体系结构的约束。

与此同时,EISA系统仍允许所有8位或16位的存储器存取,I/O存取和DMA传输的正常进行。

(3) 加强了对总线主设备能力的支持。

各类EISA系统能够有效地支持各类智能型复杂外围组成的总线主设备体系结构,从而构成强有力的EISA系统。比如:允许总线主设备中包括有一台专用的I/O处理机和本地存储器,从而提供有本地智能。总线主设备体系结构提供了高速数据通道,其数据传输率在使用Burst(成组)周期时可高达33MB/s。只要精心设计有关的存取功能,总线主设备也可以大大减轻主CPU的压力,比如:在总线主设备上可以执行无序的集中——分散(Gather-Scatter)数据传输功能。

此外,从物理上看,EISA的每个插槽+5V电源的最大电流允许大约可达4.5A,即供电电流可适用于相当复杂的智能型外围。扩充板的尺寸有63平方米面积,也可用于复杂的外围电路布局,并且易于实现。

(4) 采用了有效的同步数据传输规程。

EISA的同步数据传输规程使EISA总线获得了高速和灵活性,此规程的主要特点是:

1) 采用一个基准的公共时钟使得多个处理机与各个总线主设备去同步其总线周期,从而达到优化的性能。

在EISA的同步总线上,各个控制信号,地址线 and 数据线都使用由系统板所产生的一个总线时钟信号BCLK作为每一次传输的参考基准,即根据BCLK的上升沿或下降沿决定定时

关系。同时,还允许系统板去调整此总线时钟BCLK的频率和相位(即BCLK不必采用一固定的频率),这样,可使CPU和存储器等达到优化的性能。(注:系统板事实上是大多数总线周期的创建源)。

2) 提供多种类型的总线工作周期方式,从而可以适应于在不同应用类型中有不同速度约束和有显著差异的复杂程度的各类需求。最常见的总线周期类型有:标准传输周期(2个时钟周期),压缩的COMPRESSED周期(1.5个时钟)和有最高性能的成组方式Burst周期(一个时钟的周期)。在每次传输只需一个时钟的Burst周期场合,EISA总线支持的数据传输率可高达33MB/s。

(5) 采用集中式的总线仲裁方案,并允许总线的锁定。

各类EISA系统在系统板上设置有集中式的总线仲裁控制器,允许由CPU、DMA控制器、刷新动态存储器的控制器和各总线主设备等能够有效地共享总线,集中式的总线仲裁方案有如下特点:

1) 采用多级轮转优先权的仲裁方法。一般可通过公平转换,批准总线的控制权给予申请总线的各设备(最高优先级的DMA通道,动态存储器的刷新控制器,CPU或总线主设备)。在仲裁执行期间,不会影响活跃设备的总线周期。

2) 轮换方案提供了DMA设备有较短的等候时间(Latency),这也保证了能向下兼容于ISA的DMA设备。(由于总线主设备与CPU一般都可有缓冲能力,因此,可容许较长的,但是可以确定的等候时间)。

DMA通道的优先权还可以编程为固定方式的优先权或者串接式的轮转式优先权。

3) 支持抢先执行总线事务。即允许一个活跃EISA总线主设备或DMA设备可以被请求使用总线的另一个设备抢先执行总线事务,并且可以自动复位在被抢先执行时在一段规定时间内仍未去释放总线的设备。

总线锁定指的是在EISA系统中的主CPU或总线主设备可以去升起Lock*信号,在Lock*信号升起期间,锁定了总线,由这个主CPU或总线设备作独占性的存储器存取(总线主设备也可进行独占性的I/O存取)。比如主CPU为了实现信号灯,升起Lock*信号,使得信号灯位的Test & Set操作作为一个整体不可分割的原语操作加以执行,由于锁定了总线,就可以防止有多个设备同时去修改信号灯位。

(6) 加强了DMA的功能并提高了DMA的传输速率。

EISA的DMA功能允许用于更广泛的DMA设备,包括可用于在外围接口方面不要求有本地智能的各种I/O设备,允许简单或复杂的8位、16位或32位DMA设备。

DMA功能的强化反映在以下几个方面:

1) 为DMA传输提供了32位地址支持。

EISA系统允许ISA设备或EISA设备可以向任一32位存储器地址作数据传输。默认缺省的DMA工作方式支持与ISA兼容的24位地址,这时就不需要去修改任何硬件或软件。适当编程DMA软件就可以支持具32位地址的存储器空间,这时也不必去修改DMA硬件。

2) EISA DMA向下兼容,能提供ISA相兼容的DMA方式,默认(缺省时)的DMA工作方式就采用了ISA的定时和功能。

3) 可以通过编程,控制任一DMA通道执行8位、16位或32位数据传输。

4) 提供了更高性能的DMA通道和设备的仲裁能力。

5) 可以采用四种DMA周期定时方式的任一种来编程EISA的DMA设备。

Compatible (兼容) 周期定时方式——即默认的和ISA相兼容的周期定时类型。能够提供比ISA兼容系统更高的传输速率(因为EISA更快的总线仲裁和不要求对ISA兼容的DMA设备作任何软件或硬件的修改)。

类型A周期和类型B周期定时方式——这是EISA新提供的两种周期工作方式,只要适当地编程,就可允许某些ISA兼容的DMA设备达到进一步更高的性能。类型A或类型B定时周期只是采用了更快的EISA存储器工作的结果。类型A一般每次传输采用6个BCLK时钟周期执行一个周期,比默认方式要快上1.3倍;类型B的每个传输周期一般只需4个BCLK时钟周期,比默认方式要快2倍,类型B要求DMA设备相对应快一些。

类型C周期也称为Burst (成组) 周期方式——这是最高性能的DMA周期方式,每一传输周期仅为一个BCLK时钟周期,从而可达到最高33MB/s的高传输速率,但是这种定时方式仅可用于专门为Burst方式所设计的那些DMA设备(称为Burst型设备)。

表1-1中列出了四种DMA周期定时类型工作时,8位、16位或32位数据宽度场合下,DMA传输的速率,其中也指出了各种DMA定时类型周期对ISA DMA设备的兼容性。

表1-1 在各种周期类型下的DMA传输速率

DMA 周期类型	兼容类型		A 型			B 型			C型 Burst型		
	8 位	16位	8 位	16位	32位	8 位	16位	32位	8 位	16位	32位
传输速率 MB/s	1.0	2.0	1.3	2.6	5.3	2.0	4.0	8.0	8.2	16.5	33.0
兼容性	全部ISA		大多ISA		EISA	某些ISA		EISA	EISA		

6) 每一种DMA的周期定时类型还可以有单个传输方式(Single),或连续的周期序列方式(Block成组方式或Demand按需方式)。

(7) 允许使任一中断可以编程为边沿触发方式或电平触发方式。

边沿触发方式可以与ISA设备原有的中断驱动方式完全兼容,电平触发方式则可有助于由多个设备去共用单个系统的中断,比如,在几个串行端口之间可以共用一个中断工作。

(8) 提供了在总线事务中数据位数的自动转换。

依靠EISA系统板的工作,在EISA总线上提供了一种各类EISA扩充板与ISA兼容设备之间通讯交往的机制,注意到ISA有限的控制信号以及设备可以有8位、16位或32位的不同数据位数,系统板应帮助去完成下列转换工作:

1) 当EISA设备与ISA设备交往时,EISA总线主设备或从设备产生了EISA数据和有关的EISA控制信号,这时系统板可把数据复制到相应的字节段(把一个32位双字中的四个字节称为四个字节段Byte Lane),并且在必要时转换有关的控制信号。

2) 为16位ISA总线主设备,8位或16位的存储器或I/O设备以及DMA设备等提供相应的位数或信号转换。

3) 为16位与32位的EISA设备之间的事务提供自动转换。

(9) 提供了EISA系统具有自动配置系统的一个机制。此机制可以支持下列设备的自动配置。

- 1) 插入EISA总线上的扩充板（包括EISA扩充板和ISA扩充板）。
- 2) 系统板和构造入系统内的外围（包括使用槽特定I/O空间或系统板I/O空间的外围）。

3) 要求使用系统资源的软件驱动程序（如：扩展存储器仿真程序等）。

EISA系统的自动配置机制由下列成分所组成：

- 1) 由EISA系统制造厂商提供的配置实用程序（Utility）及相伴随的配置文件。
- 2) 系统板和扩充板产品可包括的“配置文件扩展”，这是与配置实用程序接口的软件，它扩充了实用程序的功能，用来控制和定制配置过程。
- 3) 系统板或扩充板制造商为相应产品提供的配置文件（包括有：产品标识符ID，系统资源需求和初始化信息）。每一种产品的ID可由其制造商根据EISA指南而加以选定。资源需求可包括有存储器，I/O端口、中断和DMA通道等。

在配置文件中也包括ISA产品的开关设置信息。配置实用程序分析并使用配置文件中的信息来确定系统资源的无冲突配置。

- 4) 存放配置信息和初始化信息的非易失性存储器。（由配置实用程序存入）。
- 5) 用于保留和恢复系统配置信息的一个机构（一般可由配置实用程序在盘片上保留后备副本）。
- 6) 用于读/写非易失性存储的BIOS例行程序一般驻留在系统ROM中。这由系统制造厂商所提供。BIOS根据读出的信息去初始化各扩充板，也为设备驱动程序和其它系统软件读出配置信息。
- 7) 自动检测和初始化各扩充板的系统ROM上电例行程序，可使用初始化信息来初始化系统。
- 8) 为每一槽特定的EISA扩充板提供可用的1024字节的I/O地址空间。槽特定的概念指的是此扩充板对应其槽特定的I/O端口范围，由这个I/O范围来初始化此板或者分派此板的常规的I/O端口，允许此板可插入到系统中任一个槽而保证不会引起与已经安装在系统中的其它扩充板发生冲突。

下面是EISA系统配置过程的一个例子：

- (1) 计算机系统电源开关处于‘OFF’，开始配置过程。
- (2) 在计算机中安装入各EISA板（允许去‘自动检测’这些设备）。
- (3) 插入配置实用程序盘片。
- (4) 打开计算机电源开关为‘ON’从配置实用程序盘片起动（booting）。
- (5) 使用配置实用程序的命令，来复制每一配置文件和配置文件扩展至配置实用程序盘片。配置实用程序自动重命名有关文件（来自于重复ID的各板）。
- (6) 由配置实用程序自动选择一个无冲突的配置（用户可以使此自动选择无效）。
- (7) 根据配置实用程序的指示，设置好ISA扩充板上的有关开关位置。
- (8) 关上计算机电源至‘OFF’。依配置实用程序指示，把ISA板插入相应槽内。
- (9) 卸下‘配置实用程序’的盘片。
- (10) 对配置好的系统，打开计算机电源，从常规的boot启动设备（如硬盘）启动。
- (11) 按照‘配置实用程序’所指出的方式，把软件选择结合入操作系统的Startup文件中。（此文件可执行要求命令行参数的程序，由配置实用程序指示适当的参数。如：配置