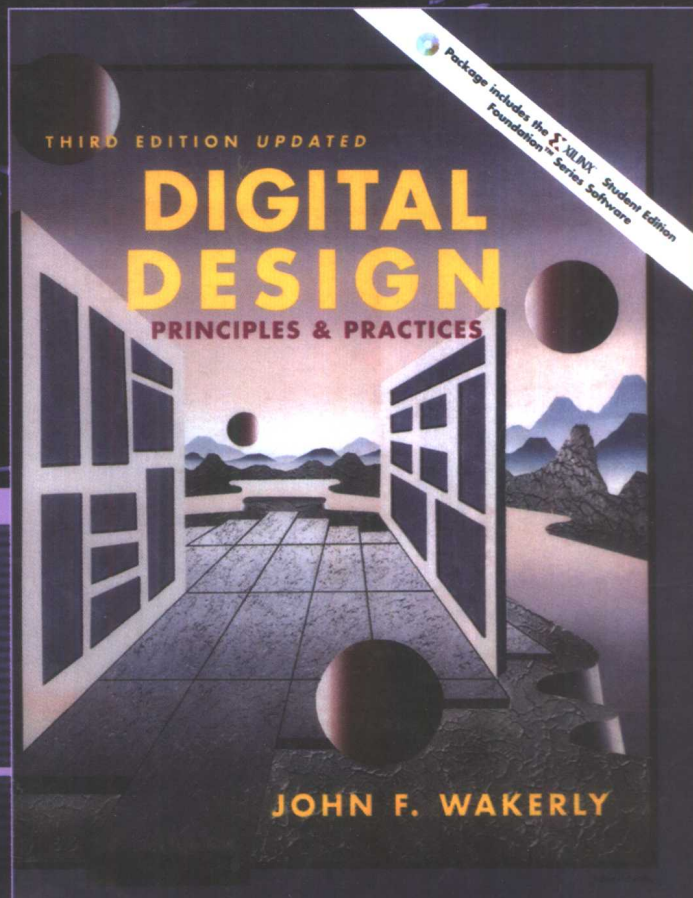


# 数字设计

## 原理与实践 (原书第3版)

**Digital Design**  
**Principles and Practices**  
 (Third Edition)



(美) John F. Wakerly 著  
 思科系统公司 斯坦福大学

林生 金京林 葛红 王腾 译  
 林生 审校



机械工业出版社  
 China Machine Press

PEARSON  
 Prentice  
 Hall

电子与电气工程丛书

# 数字设计

## 原理与实践

(原书第3版)

**Digital Design**  
**Principles and Practices**  
(Third Edition)

(美) John F. Wakerly 著  
思科系统公司 斯坦福大学

林生 金京林 葛红 王腾 译 林生 审校



机械工业出版社  
China Machine Press

本书作者以其严谨的学术态度和实际经验讲述了插件板级和VLSI系统中的数字设计基本原理和实践需求。全书共分为11章,内容涉及:数制系统和编码、数字电路、组合逻辑设计原理和实践、PLD的组合逻辑设计、时序逻辑设计原理与实践、PLD的时序逻辑设计、内存以及其他的实际主题。本书重点强调CMOS逻辑系列并介绍数字电路、最新的GAL、ROM和RAM系统级设计,并提供大量的设计实例,以及具有指导意义的练习题。

本书可作为电子、计算机专业本科生和研究生学习数字逻辑设计的入门教材,也可作为工程技术人员的参考书。

Simplified chinese edition copyright © 2003 by PEARSON EDUCATION ASIA LIMITED and China Machine Press.

Original English language title: *Digital Design: Principles and Practices*, 0-13-089896-1, Third Edition., by John F. Wakerly, Copyright © 2001.

All rights reserved.

Published by arrangement with the original publisher, Pearson Education, Inc., publishing as Prentice Hall, Inc.

本书封面贴有Pearson Education培生教育出版集团激光防伪标签,无标签者不得销售。版权所有,侵权必究。

**本书版权登记号: 图字: 01-2003-5145**

### **图书在版编目(CIP)数据**

数字设计原理与实践(原书第3版)/(美)韦克利(Wakerly, J. F.)著;林生等译.-北京:机械工业出版社,2003.8

(电子与电气工程丛书)

书名原文: *Digital Design: Principles and Practices*, Third Edition

ISBN 7-111-12189-9

I. 数… II. ①韦… ②林… III. 数字电路-电路设计 IV. TN711.52

中国版本图书馆CIP数据核字(2003)第039012号

机械工业出版社(北京市西城区百万庄大街22号 邮政编码 100037)

责任编辑:刘晖 温丹丹

北京瑞德印刷有限公司印刷·新华书店北京发行所发行

2003年8月第1版第1次印刷

787mm×1092mm 1/16·43.25印张

印数:0 001-5 000册

定价:65.00元

凡购本书,如有倒页、脱页、缺页,由本社发行部调换

# 译者序

数字电子技术课程是工科专业的基础课，在任何一间专业书店都可以找到大量的这类教科书。而且，这些教科书都有各自的特色，尤其是那些经过了多年教学锤炼的经典教科书，无可否认地具有独到的“功底”。然而，正如原书序中所说，“如何能帮助学生去适应不可避免地要面临的各种变化，这才是最困难的。”主要是因为“在这个领域的一般教科书都因摩尔定律而缩短了它的适用期。”本书也正是在这个方面体现了它值得被推荐给广大读者的理由：“Wakerly的这本书却是例外，它是一流的”。此外，本书还将基础理论、实际应用，以及新的设计工具融为一体，既有坚实的理论基础又有实用性较强的器件知识和流行的分析、设计方法。

本书首先具有条理清楚和生动有趣的特点，每章开始都有关于这一章将要讲解的内容的介绍，以及内容的安排，增强了读者阅读的目的性和主动性。同时，书中常常插入一些生动的比喻、有趣的描述和讨论，使抽象的概念和方法更加容易理解和掌握，也使得阅读介绍专业基础知识的课本，不再是一件枯燥乏味的工作。

本书内容上全面详尽，讲解上细致入微、循序渐进，习题丰富。从数字系统分析和设计的经典理论出发，结合大量的具体实例描述了各种数字系统分析和设计的全过程，同时还介绍了利用各种实用的集成电路，例如PAL、PLA、GAL等，以及现代流行的数字系统设计工具——硬件描述语言（HDL）来综合数字系统的方法，具有很强的实用性。

本书不仅适合作为计算机、电子、电气及控制等专业的学生的教材，而且对于打算自学这方面的内容的读者和技术人员，它也是一本不可多得的好书。

本书译者在华南师范大学计算机科学系使用本书的英文版《*DIGITAL DESIGN Principles & Practices*》，对2002级本科学生进行双语教学，收到了很好的效果。现在急迫希望有中译本做配套教本。当然，对以本书译本直接做教材的师生也是很适宜的。

本书由华南师范大学计算机科学系林生教授主持翻译定稿。参加本书翻译工作的老师有：林生（序言、前言、目录和第1、9章），金京林（第2、3、4、5章），葛红（第7、8章和索引），王腾（第6、10、11章）。全书由林生教授审校。

另外，陈晋、梁瑾等人也参加了本书的部分翻译工作，对于他们的支持和帮助，在此表示衷心的感谢。

由于时间和水平有限，书中难免仍存在错误，敬请读者指正。

译者

2003年5月

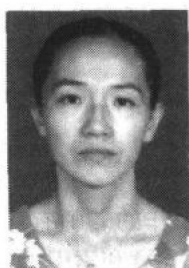
## 译者简介



林生，男，华南师范大学计算机科学系教授，研究生导师。大学毕业后曾任教于西安电子科技大学信息工程系，多年从事数字逻辑与数字系统方向的课程教学，编著有《时序逻辑电路设计原理》，译著有《数字系统设计基础》。后来从事计算机通信和计算机网络方向的教学与科研，编著有《计算机通信网原理》和《计算机通信与网络教程》等。



金京林，女，华南师范大学计算机科学系副教授。1984年毕业于吉林大学，1987年毕业于中国科学院长春光学精密机械和物理研究所，获硕士学位。先后在北京化工大学计算机系、华南师范大学计算机系从事教学和科研工作，主要研究方向为计算机体系结构。



葛红，女，华南师范大学计算机科学系副教授。1989年，于重庆大学自动化系本科毕业。1997年，于华南理工大学自动化系获得硕士学位，现在是在职博士生。多年从事数字逻辑与数字系统方向的课程教学和实验指导。



王腾，女，华南师范大学计算机科学系讲师。2001年于中南大学信息工程学院毕业，获硕士学位。曾参与翻译《Tru64 Unix Programming Guide》。

# 序

半导体技术在最近三十多年来都按照指数规律发展，证明了摩尔定律（一种观测这种发展规律的定律）的正确性。专家预测，这种发展态势至少还将维持10年以上。在刚刚使用集成电路的时候，逻辑组件只含有10来个晶体管，而今天随着电路密度的指数增长，微处理机芯片却含有千万个以上的晶体管。要不了十年，每个芯片将达到含有上亿个晶体管的规模。

为了保持按摩尔定律的发展态势，设计技术已经发生了急剧的变化。手工工艺生产的逻辑电路曾经是规范的标准，而现在的设计者是通过高级描述语言来设计和生产逻辑电路，印制电路板的连线方式也被集成到芯片里面。通过使用可编程逻辑器件，在用户环境中就可以完成对单片逻辑功能和连接的更改。

要跟上摩尔定律的发展态势，在教育方面该如何做呢？我们能做些什么才能提高当今学生的实践技能而又使他们能适应将来新的器件出现呢？这就是John Wakerly在开始写这本书时所面临的挑战。

Wakerly是一位“多面手”，但他立足于数字设计的基本原理，因为只有基本的原理才不会随技术（例如，组合逻辑、时序逻辑和状态机）而改变。他将这些原理与现代的工具和实践技术相结合，从而解决当今技术水准上的设计问题，包括如何使用ABEL和VHDL设计语言，如何采用大型构件来构造设计，以及如何用可编程逻辑器件来实现设计。这些技术对于成功的设计来说是很重要的。

如何能帮助学生去适应不可避免地要面临的各种变化，这才是最困难的。Wakerly是通过揭示在逻辑方面所要发生的事情来达到这个目的的。例如，他给出门电路的晶体管模型，并用这些模型揭示出与定时和噪声有关的问题。门电路可以被设计得速度更快、密集度更高，也可以使用不同的控制电压，但是怎样去保证正确而可靠的操作呢？这将是一个要继续研究的课题。我们要懂得那些特性、约束和故障模式，才能懂得如何去设计。通过各种不同的设计例子，我们学会如何去判断设计质量和评价好坏。一旦新的技术涌现出来，我们也就能够懂得如何去设计它。

Wakerly以在学校课本中少有的表达技巧，加强了教学方法和手段。读者将会很快欣赏到他那有效的图解、有趣的写作风格以及那些受益匪浅的练习题。

在这个领域的一般教科书都因摩尔定律而缩短了它的适用期。然而，Wakerly的这本书却是例外，它是一流的。

Harold S. Stone  
于新泽西州普林斯顿

# 前 言

本书写给所有需要设计和构建真正的数字电路的读者。为达到这个目的，读者必须掌握基本原理，同时还必须理解它们在真实世界中如何工作。本书正是建立在这种观念基础上而写作的，因此确定了“原理与实践”这个主题。

本书适合于作为电气工程、计算机工程或计算机科学课程中数字逻辑设计方面的入门教材。对于那些不熟悉基本电子学概念或者对数字器件的电气特性不感兴趣的计算机科学专业的学生，可以跳过第3章；书中的其他部分尽可能写得独立于这部分内容。另一方面，任何具有基本电子学基础的读者，则可通过阅读第3章的内容来加快掌握数字电子学知识。此外，对于那些不具备电子学基础的学生，也可以阅读Bruce M. Fleischer的《*Electrical Circuits Review*》来打基础。在这本书的网站<http://www.ddpp.com/>上，你可以免费下载到20页的电子学指南。

虽然本书的水平是入门性的，但比起一般普通的入门教材，它却包含更多的内容。一旦写作起来，我才发现有许多重要的东西要写进去，而这些东西又是不适于斯坦福大学的一季度课程或400页课本中的。因此，凭我个人的实践经验，就把我认为比较重要的所有东西都包括进去，由教师或读者自己去决定哪些是最需要的和最重要的。但也为了有助于判断，我已经在一些可选节的标题上打了星号。在一般情况下，可以跳过这些节而不失与后续的非可选节之间的连贯性。

毫无疑问，有些人把本书当做高级教程和实验课本来使用。高能力的学生可以跳过基础部分而直接进入到你喜欢的那部分去学习。本书中最重要的和最精彩的部分，就是讲述硬件描述语言ABEL和VHDL。你会发现，这些内容对提高你设计硬件的编程能力大有裨益。

另外，本书也可用做从事数字设计人员的自学参考书。这一部分读者可分为两类：

- 新手——刚刚开始从事数字设计，并且在学校里学过很“理论的”逻辑设计课程。这类读者应该集中学习第3、5、6和8~11章，为接触实际课题打基础，做准备。
- 老手——有经验的数字设计人员。这类读者对本书中的“实践”材料可能并不需要，但是第2、4、7章的原理部分却有益于组织思维，第6、8、9章中的举例应该会让这部分读者洞察和欣赏到各种各样的设计方法。最后，整个从第4~9章中安排的ABEL和VHDL语言描述和举例，都可以看做是专门为这部分读者学习基于HDL设计方法而组织的。

## 各章说明

下面对本书11章的内容做一简短的说明。这可能会让你想起一些软件指南中的片断——“写给不喜欢阅读手册的人们”。看过这些简要的说明之后，也许你就不必阅读本书的某些内容了。

- 第1章给出一些基本定义、基础知识和内容安排上的打算。这章不是本书的重点。
- 第2章介绍二进制数制和编码。对于已经从软件课程中熟悉了二进制数制的那些读者，还得再阅读2.10~2.13节，以便懂得硬件是如何使用二进制编码的。高能力的学生可阅读2.14节和2.15节，这里对差错检测编码做了很好的介绍。每个读者都应该阅读2.16.1节的内容，因为在第8章的一些设计举例中要用到它。

- 第3章描述数字电路操作使用到的各种逻辑器件，主要强调它们的外部电气特性。本章要求的起步知识是电子学基础，包括电压、电流和欧姆定律等知识。不熟悉这些概念的读者，可以参考前面提到的《*Electrical Circuits Review*》。对于那些对实际电路如何工作不感兴趣或者自己不屑于干这种工作的读者，则可以忽略这一章。
- 第4章讲述组合逻辑电路原理，包括开关代数和组合电路分析、综合与最小化。本章最后介绍ABEL和VHDL。
- 第5章开头先讨论数字系统文档标准，对于那些有志于设计的热心读者，可能这是他开始实践的最重要的实践性内容。然后，该章介绍可编程逻辑器件（PLD），重点是它们实现组合逻辑函数的能力。该章剩下的部分叙述常用的组合逻辑函数和应用。对于每一个函数，都介绍标准的MSI构件、用PLD实现的ABEL程序以及VHDL模型。
- 第6章汇集了一些较大型的组合电路设计例子。对每个例子，都表示出如何使用MSI构件（如果合适的话）、ABEL和PLD来完成设计，或者使用针对CPLD或FPGA的VHDL来进行设计。
- 第7章讲述时序逻辑设计原理，开头先讲锁存器和触发器。该章的重点是时钟同步状态机的分析与设计。但是，本章也大胆地对基本模式电路和反馈时序电路的分析与设计做了介绍。在本章的结尾，为满足时序电路设计的需要，安排了几节来介绍ABEL和VHDL的要点。
- 第8章整章都讲述时序电路的设计实践。如同前面的第5章，本章重点放在常用的函数方面，并给出应用MSI构件、ABEL、PLD和VHDL的设计例子。8.8节、8.9节讨论在进行完全同步设计中不可避免的障碍，并阐述在异步环境中如何使时序同步的重要问题。
- 第9章汇集了一些状态机和较大的时序电路设计例子。每个例子都是采用针对PLD的ABEL编程和针对CPLD或FPGA的VHDL编程这两种设计方法来完成的。
- 第10章介绍存储器件、CPLD和FPGA。存储器部分包括了只读存储器、静态和动态读/写存储器，而且是从内部电路和功能特性的观点进行介绍的。最后两节介绍CPLD和FPGA的体系结构。
- 第11章讨论几个数字设计者感兴趣的现实课题。在我写作之初，只是想写成一本300页的书，而把这一章列进大纲时，却要把“核心”材料拉得特别长。显然，本书就是没有这一章都已经够厚的了，但是这个材料还是很有用的。

大多数章末都含有参考资料、训练题和练习题。训练题都是些简短回答或启发联想性的问题，根据课文中的材料就能够直接回答出来；而练习题则可能要求多做一点思考。第3章的训练题涉及的面特别广泛，是为使非电子、电气类读者容易学习本教材而安排的。

## www.ddpp.com网站

本书的支持材料可以从本书的专用网站www.ddpp.com获得。对学生的一个关键资源，就是列出了本书中所有例题的C、ABEL和VHDL程序源代码集。从该网站也可得到经压缩的Foundation工程目录，它不仅包括ABEL和VHDL源文件，还有一些用来构建和模拟设计例子的原理图。

在准备这个版本期间，令人欣慰地看到，可以从网站上获得非常多的参考资料，特别是来自器件制造商的资料。这个DDPP网站设有一个“living”参考栏目，安排了很多有用的网站链接，以供你跳出到其他相关的学习空间去。

从这个网站上也可获得前一个版本的两个附录——由Bruce M. Fleischer编写的《*Electrical*



Circuits Review》，以及《IEEE Standard Symbols》。上实验课的学生也可能很喜欢那个4页便携式集成电路引脚手册，在前一个版本的内封页上可以得到它。

有一个学生可能喜欢也可能不喜欢的东西，就是新的练习题，我期望通过继续在斯坦福大学讲授数字设计课程，以及来自其他人的投稿，能够把它完成。

## 敬告教师

在DDPP网站上有一些专供给任课教师用的辅助材料，但这部分内容受到口令字的保护。如果你打算要用到它，请等待至多一个星期，即可通过它提供的步骤来获得一个登录名和口令字。

在这个专为教师设置的栏目区，包含了本书中的所有图片和表格文件，你可以利用这些文件去直接制作演示投影片，或者选择合适的材料嵌入到你自己设计的其他演示材料中。

这个网站上也含有习题选集的解答（占书中习题的半数以上，相当于200以上打印页）。也含有几个试题样卷及其解答。

对教师来说还有另一个重要资源，就是Xilinx' University Program ([www.xilinx.com/programs/univ](http://www.xilinx.com/programs/univ)) 网站。这个网站提供大量的产品资料、课程资料，以及用于数字设计实验课程的芯片和插件的折扣价格。

## 致谢

由于许多人的帮助才使得本书的出版成为可能。大多数人都是在第1、2版的时候给予了帮助，在那里我已经表示了致谢。第3版的准备过程是比较孤单地进行的一项任务，但也得到了在Cisco System工作的同事Mario Mazzola和Prem Jain的帮助，使得我的工作更加顺利。他们以及他们公司帮助我削减了在Cisco承担的任务，把本来要8个月的本书准备时间缩短了不到4个月。

在本书“原理”部分的概念方面，我还是要特别感谢我的老师、研究导师和朋友Ed McCluskey。在本书“实践”方面，我个人发起了“数字设计师名人斋”包括（按加入的年月日顺序为序）：Ed Davidson、Jim McClure、Courtenay Heater、Sam Wood、Curt Widdoes、Prem Jain、Ted Tracy、Dave Raaum、Akhil Duggal、Des Young和Tom Edsall。

20世纪70年代早期，在斯坦福的时候我就萌发了写这本书的念头，斯坦福大学的Harold Stone帮我在许多方面做了安排。他叫我查阅和检索他的书籍，也正是他的计算机书籍使我产生了编写第一部软件书籍的灵感。在此，我要向Harold谨致以迟到的谢意，并且对他帮助我充实这个版本而表示特别的感谢。

在1997年夏天计划这个版本之初，我的朋友与同事Jean-Pierre Steger从瑞士Bern附近的Burgdorf工程学校赶来休假，帮助我速成掌握VHDL、Xilinx Foundation工具以及其他课题。还有其他许多人为我这个版本评阅并提供一些材料，他们是John Birkner、Rebecca Farley、Don Gaubatz、John Gill、Linley Gwennap、Jesse Jenkins和Jeff Purnell等。

承蒙Xilinx公司特惠提供了Foundation工具，成为本版书的重要附加材料。在人员方面，该公司原大学计划部主任Jason Feinsmith给了我很大的帮助，现任主任Patrick Kane也热情地支持我的工作。

自从本书第2版书出版以来，我从读者那里收到了很多有益的意见，除了提出许多建议和促使改进的意见外，一些读者还指出了许多印刷上和技术上的错误。在这个第3版书中，这些错误都一并做了改正。

我还要十分感谢Prentice Hall的本书责任编辑Tom Robbins，他对本书的出版付出了极大的

耐心。他是被引诱到Prentice Hall出版社来的第2个编辑，部分的原因是（假借）与我合作搞项目的前景所吸引，并觉相见恨晚。至于Tom，我是在20世纪80年代初认识他的，那时我与另一个出版商有项目，是他首先想跟我签约，而我也正想以后跟他合作。终于，我们开始了我们之间二十年来的朋友关系。Tom的贡献何止耐心。

我还要感谢产品编辑Irwin Zucker，承蒙他在我与出版社之间进行了很顺利的沟通，并且在项目的最后整理阶段花了很长的时间来帮助我。要是没有他的帮助，我就不可能参加计划好在本书出版后进行一次3个星期的家庭长假（家人对我说如果我的工作不能按时完成，只好由我们家那条90磅重的狗乘我的座位去休假了!）。

特别感谢画家Robert McFadden，他画的那带有幻觉的封面画，连同其他几幅超前作品，都一直挂在我的家里。他的画是在一年前应我的委托而绘制的，实际上当时的动机是要把这画放在书的里面。

我忘不了还要感谢我的妻子Kate，她一直在忍受着我熬夜、挫折、牢骚和全神贯注，以及在我投入写作时响起那些烦人的电话铃声。我们希望您就像享受成功之时的愉悦那样，来享受本书开始之时的心情吧！

John F. Wakerly

于加利福尼亚州，Mountain View

# 目 录

译者序  
序  
前言

第1章 引言 .....	1
1.1 关于“数字设计” .....	1
1.2 模拟与数字 .....	2
1.3 数字器件 .....	4
1.4 数字设计的电子技术 .....	5
1.5 数字设计的软件技术 .....	6
1.6 集成电路 .....	8
1.7 可编程逻辑器件 .....	10
1.8 专用集成电路 .....	11
1.9 印制电路板 .....	12
1.10 数字设计层次 .....	12
1.11 游戏名字 .....	15
1.12 继续学习 .....	15
训练题 .....	16
第2章 数制和编码 .....	17
2.1 按位计数制 .....	17
2.2 八进制和十六进制 .....	18
2.3 常用按位计数制的转换 .....	20
2.4 非十进制数的加法和减法 .....	21
2.5 负数的表示 .....	23
2.5.1 符号-数值表示法 .....	23
2.5.2 补码数制 .....	24
2.5.3 基数补码表示法 .....	24
2.5.4 二进制补码表示法 .....	25
*2.5.5 基数减1补码表示法 .....	26
*2.5.6 二进制反码表示法 .....	26
*2.5.7 余码表示法 .....	26
2.6 二进制补码的加法和减法 .....	27
2.6.1 加法规则 .....	27
2.6.2 图示法 .....	27
2.6.3 溢出 .....	28
2.6.4 减法规则 .....	28
2.6.5 二进制补码与无符号二进制数 .....	29

*2.7 二进制反码加法和减法 .....	30
*2.8 二进制乘法 .....	31
*2.9 二进制除法 .....	32
2.10 十进制数的二进制编码 .....	33
2.11 葛莱码 .....	34
*2.12 字符编码 .....	36
2.13 动作、条件和状态的编码 .....	37
*2.14 $n$ 维体与距离 .....	38
*2.15 检错码和纠错码 .....	39
2.15.1 检错码 .....	40
2.15.2 纠错码与多重检错码 .....	41
2.15.3 汉明码 .....	42
2.15.4 循环冗余校验码 .....	44
2.15.5 二维码 .....	44
2.15.6 校验和码 .....	45
2.15.7 $n$ 中取 $m$ 码 .....	46
2.16 用于串行数据传输与存储的编码 .....	46
2.16.1 并行/串行数据 .....	46
*2.16.2 串行线路编码 .....	47
参考资料 .....	49
训练题 .....	50
练习题 .....	51
第3章 数字电路 .....	55
3.1 逻辑信号与门电路 .....	55
3.2 逻辑系列 .....	58
3.3 CMOS逻辑 .....	59
3.3.1 CMOS逻辑电平 .....	60
3.3.2 MOS晶体管 .....	60
3.3.3 基本的CMOS反相器电路 .....	61
3.3.4 CMOS“与非门”和“或非门” .....	62
3.3.5 扇入 .....	64
3.3.6 非反相门 .....	64
3.3.7 CMOS“与或非”门和“或与 非”门 .....	65
3.4 CMOS电路的电气特性 .....	67
3.4.1 概述 .....	67

3.4.2 数据表和规格说明 .....	68	3.10.5 其他的TTL门类型 .....	113
3.5 CMOS稳态电气特性 .....	69	3.11 TTL系列 .....	114
3.5.1 逻辑电平和噪声容限 .....	69	3.11.1 早期的TTL系列 .....	114
3.5.2 带电阻性负载的电路特性 .....	71	3.11.2 肖特基TTL系列 .....	115
3.5.3 非理想输入时的电路特性 .....	74	3.11.3 TTL系列的特性 .....	115
3.5.4 扇出 .....	76	3.11.4 一个TTL数据表 .....	115
3.5.5 负载效应 .....	76	*3.12 CMOS/TTL接口 .....	117
3.5.6 不用的输入端 .....	77	*3.13 低电压CMOS逻辑和接口 .....	118
3.5.7 电流尖峰和去耦电容器 .....	77	*3.13.1 3.3 V LVTTTL和LVCMOS逻辑 .....	118
3.5.8 如何毁坏CMOS器件 .....	78	*3.13.2 5 V 容许输入 .....	119
3.6 CMOS动态电气特性 .....	78	*3.13.3 5 V 容许输出 .....	120
3.6.1 转换时间 .....	79	*3.13.4 TTL/LVTTTL接口小结 .....	120
3.6.2 传播延迟 .....	83	*3.13.5 2.5 V 和1.8 V 逻辑 .....	120
3.6.3 功率损耗 .....	84	*3.14 发射极耦合逻辑 .....	121
3.7 其他CMOS输入和输出结构 .....	85	*3.14.1 基本CML电路 .....	121
3.7.1 传输门 .....	85	*3.14.2 ECL 10K/10H系列 .....	123
3.7.2 施密特触发器输入 .....	85	*3.14.3 ECL 100K系列 .....	124
3.7.3 三态输出 .....	87	3.14.4 正ECL (PECL) .....	124
*3.7.4 漏极开路输出 .....	88	参考资料 .....	126
*3.7.5 驱动发光二极管 .....	89	训练题 .....	127
*3.7.6 多源总线 .....	90	练习题 .....	130
*3.7.7 线连逻辑 .....	91	第4章 组合逻辑设计原理 .....	135
*3.7.8 上拉电阻 .....	91	4.1 开关代数 .....	136
3.8 CMOS逻辑系列 .....	93	4.1.1 公理 .....	136
3.8.1 HC和HCT .....	93	4.1.2 单变量定理 .....	138
3.8.2 VHC和VHCT .....	94	4.1.3 二变量和三变量定理 .....	138
3.8.3 HC、HCT、VHC和VHCT的电气 特性 .....	94	4.1.4 n变量定理 .....	139
*3.8.4 FCT和FCT-T .....	98	4.1.5 对偶性 .....	141
*3.8.5 FCT-T的电气特性 .....	98	4.1.6 逻辑函数的标准表示法 .....	143
3.9 双极逻辑 .....	99	4.2 组合电路分析 .....	145
3.9.1 二极管 .....	100	4.3 组合电路的综合 .....	149
3.9.2 二极管逻辑 .....	101	4.3.1 电路描述与设计 .....	149
3.9.3 双极结型晶体管 .....	103	4.3.2 电路处理 .....	151
3.9.4 晶体管逻辑反相器 .....	105	4.3.3 组合电路最小化 .....	153
3.9.5 肖特基晶体管 .....	106	4.3.4 卡诺图 .....	154
3.10 晶体管-晶体管逻辑 .....	107	4.3.5 最小化“积之和”表达式 .....	155
3.10.1 基本TTL型与非门 .....	107	4.3.6 简化“和之积”表达式 .....	161
3.10.2 逻辑电平和噪声容限 .....	109	*4.3.7 “无关”输入组合 .....	161
3.10.3 扇出 .....	110	*4.3.8 多输出函数的最小化 .....	162
3.10.4 不用的输入端 .....	112	*4.4 程序化的最小化方法 .....	164
		*4.4.1 乘积项的表示 .....	164

*4.4.2 通过组合乘积项求主蕴含项 .....	167	5.2.1 定时图 .....	230
*4.4.3 用主蕴含项表求最小覆盖 .....	168	5.2.2 传播延迟 .....	232
*4.4.4 其他最小化方法 .....	170	5.2.3 定时规格说明 .....	232
*4.5 定时冒险 .....	170	5.2.4 定时分析 .....	235
*4.5.1 静态冒险 .....	170	5.2.5 定时分析工具 .....	235
*4.5.2 利用卡诺图发现静态冒险 .....	171	5.3 组合型PLD .....	235
*4.5.3 动态冒险 .....	172	5.3.1 可编程逻辑阵列 .....	235
*4.5.4 设计无冒险电路 .....	173	5.3.2 可编程阵列逻辑器件 .....	237
4.6 ABEL硬件描述语言 .....	173	5.3.3 通用阵列逻辑器件 .....	240
4.6.1 ABEL程序结构 .....	173	*5.3.4 双极型PLD电路 .....	240
4.6.2 ABEL编译器操作 .....	175	*5.3.5 CMOS型 PLD电路 .....	242
4.6.3 WHEN语句和等式块 .....	176	*5.3.6 器件编程与测试 .....	244
4.6.4 真值表 .....	179	5.4 译码器 .....	245
4.6.5 范围、集合和关系 .....	180	5.4.1 二进制译码器 .....	245
*4.6.6 无关项输入 .....	181	5.4.2 大规模元件的逻辑符号 .....	246
4.6.7 测试向量 .....	182	5.4.3 双2-4译码器74x139 .....	247
4.7 VHDL硬件描述语言 .....	184	5.4.4 3-8译码器74x138 .....	249
4.7.1 设计流程 .....	184	5.4.5 级联二进制译码器 .....	250
4.7.2 程序结构 .....	186	5.4.6 用ABEL和PLD实现译码器 .....	251
4.7.3 类型和常量 .....	189	5.4.7 用VHDL实现译码器 .....	256
4.7.4 函数和过程 .....	192	5.4.8 七段译码器 .....	260
4.7.5 库和包 .....	194	5.5 编码器 .....	263
4.7.6 结构化设计元素 .....	196	5.5.1 优先编码器 .....	263
4.7.7 数据流设计元素 .....	199	5.5.2 优先级编码器74x148 .....	264
4.7.8 行为设计元素 .....	201	5.5.3 用ABEL和PLD实现编码器 .....	267
4.7.9 时间尺度与模拟 .....	205	5.5.4 用VHDL实现编码器 .....	269
4.7.10 综合 .....	206	5.6 三态器件 .....	269
参考资料 .....	207	5.6.1 三态缓冲器 .....	270
训练题 .....	209	5.6.2 标准SSI和MSI三态缓冲器 .....	271
练习题 .....	211	5.6.3 用ABEL和PLD实现三态输出 .....	274
第5章 组合逻辑设计实践 .....	217	*5.6.4 用VHDL实现三态输出 .....	276
5.1 文档标准 .....	217	5.7 多路复用器 .....	279
5.1.1 方框图 .....	219	5.7.1 标准MSI多路复用器 .....	280
5.1.2 门的符号 .....	220	5.7.2 扩展多路复用器 .....	282
5.1.3 信号名和有效电平 .....	221	5.7.3 多路复用器、多路分配器和总线 .....	284
5.1.4 引脚的有效电平 .....	222	5.7.4 用ABEL和PLD实现多路复用器 .....	285
5.1.5 “圈到圈”逻辑设计 .....	223	5.7.5 用VHDL实现多路复用器 .....	288
5.1.6 绘制布局图 .....	226	5.8 异或门和奇偶校验电路 .....	289
5.1.7 总线 .....	228	5.8.1 异或门和异或非门 .....	289
5.1.8 附带的图示信息 .....	229	5.8.2 奇偶校验电路 .....	291
5.2 电路定时 .....	229	5.8.3 9位奇偶校验发生器74x280 .....	291

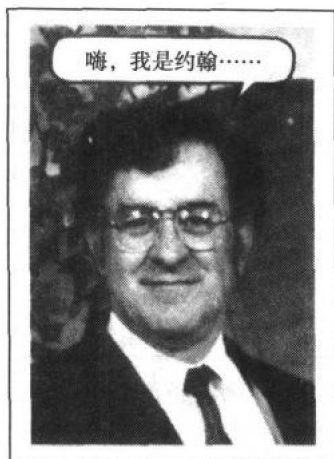
5.8.4 奇偶校验的应用 .....	292	6.2.5 关模比较器 .....	348
5.8.5 用ABEL和PLD实现异或门和奇偶 校验电路 .....	293	6.2.6 “1”计数器 .....	351
5.8.6 用VHDL实现异或门和奇偶校验 电路 .....	294	6.2.7 三子棋游戏 .....	352
5.9 比较器 .....	296	6.3 使用VHDL的设计举例 .....	358
5.9.1 比较器结构 .....	296	6.3.1 桶式移位器 .....	358
5.9.2 迭代电路 .....	297	6.3.2 简单浮点编码器 .....	364
5.9.3 迭代比较器电路 .....	298	6.3.3 双优先级编码器 .....	367
5.9.4 标准MSI比较器 .....	298	6.3.4 级联比较器 .....	369
5.9.5 用ABEL和PLD实现比较器 .....	301	6.3.5 关模比较器 .....	370
5.9.6 用VHDL实现比较器 .....	302	6.3.6 “1”计数器 .....	371
*5.10 加法器、减法器 and ALU .....	304	6.3.7 三子棋游戏 .....	374
*5.10.1 半加器和全加器 .....	304	练习题 .....	379
*5.10.2 串行进位加法器 .....	304	第7章 时序逻辑设计原理 .....	381
*5.10.3 减法器 .....	305	7.1 双稳态元件 .....	382
*5.10.4 先行进位加法器 .....	307	7.1.1 数字分析 .....	382
*5.10.5 MSI加法器 .....	308	7.1.2 模拟分析 .....	383
*5.10.6 MSI算术逻辑单元 .....	310	7.1.3 亚稳态特性 .....	383
*5.10.7 组间先行进位 .....	312	7.2 锁存器与触发器 .....	384
*5.10.8 用ABEL和PLD实现加法器 .....	314	7.2.1 S-R锁存器 .....	385
*5.10.9 用VHDL实现加法器 .....	315	7.2.2 $\bar{S}$ - $\bar{R}$ 锁存器 .....	386
*5.11 组合乘法器 .....	316	7.2.3 具有使能端的S-R锁存器 .....	387
*5.11.1 组合乘法器的结构 .....	316	7.2.4 D锁存器 .....	388
*5.11.2 用ABEL和PLD实现乘法 .....	318	7.2.5 边沿触发式D触发器 .....	389
*5.11.3 用VHDL实现乘法 .....	319	7.2.6 具有使能端的边沿触发式D触发器 .....	391
参考资料 .....	323	7.2.7 扫描触发器 .....	392
训练题 .....	324	*7.2.8 主从式S-R触发器 .....	393
练习题 .....	326	*7.2.9 主从式J-K触发器 .....	394
第6章 组合电路设计实例 .....	333	7.2.10 边沿触发式J-K触发器 .....	395
6.1 构件式设计举例 .....	333	7.2.11 T触发器 .....	395
6.1.1 桶式移位器 .....	333	7.3 时钟同步状态机分析 .....	397
6.1.2 简单浮点编码器 .....	335	7.3.1 状态机的结构 .....	397
6.1.3 双优先级编码器 .....	337	7.3.2 输出逻辑 .....	398
6.1.4 级联比较器 .....	338	7.3.3 特征方程 .....	399
6.1.5 关模比较器 .....	340	7.3.4 使用D触发器的状态机分析 .....	399
6.2 使用ABEL和PLD的设计举例 .....	342	*7.3.5 使用J-K触发器的状态机分析 .....	405
6.2.1 桶式移位器 .....	342	7.4 时钟同步状态机设计 .....	407
6.2.2 简单浮点编码器 .....	344	7.4.1 状态表设计举例 .....	408
6.2.3 双优先级编码器 .....	345	7.4.2 状态最小化 .....	411
6.2.4 级联比较器 .....	347	7.4.3 状态赋值 .....	411
		7.4.4 采用D触发器的综合 .....	414
		*7.4.5 采用J-K触发器的综合 .....	416

7.4.6 采用D触发器的其他设计例子	419	第8章 时序逻辑设计实践	479
7.5 用状态图设计状态机	422	8.1 时序电路文档标准	479
*7.6 用转移表综合状态机	427	8.1.1 一般要求	479
*7.6.1 转移方程	427	8.1.2 逻辑符号	479
*7.6.2 激励方程	428	8.1.3 状态机描述	480
*7.6.3 其他方法	429	8.1.4 定时图及其规范	481
*7.6.4 状态机的实现	429	8.2 锁存器和触发器	484
*7.7 其他状态机设计举例	430	8.2.1 SSI型锁存器和触发器	484
*7.7.1 猜谜游戏	430	*8.2.2 开关消抖	485
*7.7.2 未用状态	432	*8.2.3 最简单的开关消抖电路	485
*7.7.3 输出编码状态赋值	433	*8.2.4 总线保持电路	486
*7.7.4 “无关”状态编码	434	8.2.5 多位寄存器和锁存器	487
*7.8 状态机的分解	435	8.2.6 用ABEL和PLD实现寄存器和锁存器	490
*7.9 反馈时序电路	437	8.2.7 用VHDL实现寄存器和锁存器	493
*7.9.1 分析	437	8.3 时序型PLD	496
*7.9.2 分析具有多个反馈回路的电路	440	8.3.1 双极型时序PLD	496
*7.9.3 竞争	441	8.3.2 时序型GAL器件	499
*7.9.4 状态表与流程图	442	8.3.3 PLD的定时规范	503
*7.9.5 CMOS D触发器分析	443	8.4 计数器	505
*7.10 反馈时序电路设计	444	8.4.1 行波计数器	506
*7.10.1 锁存器	444	8.4.2 同步计数器	506
*7.10.2 设计基本模式流程图	446	8.4.3 MSI型计数器及应用	507
*7.10.3 流程图的最小化	448	8.4.4 二进制计数器状态的译码	513
*7.10.4 无竞争状态赋值法	448	8.4.5 用ABEL和PLD实现计数器	514
*7.10.5 激励方程	450	8.4.6 用VHDL实现计数器	516
*7.10.6 本质冒险	451	8.5 移位寄存器	519
*7.10.7 小结	453	8.5.1 移位寄存器结构	519
7.11 ABEL时序电路设计特性	453	8.5.2 MSI移位寄存器	521
7.11.1 寄存型输出	453	8.5.3 世界上最大型移位寄存器的应用	523
7.11.2 状态图	455	8.5.4 串/并转换	525
*7.11.3 外部状态记忆	459	8.5.5 移位寄存器计数器	529
*7.11.4 指定Moore型输出	459	8.5.6 环形计数器	529
*7.11.5 用WITH语句指定Mealy型输出和流水线输出	460	*8.5.7 Johnson计数器	531
7.11.6 测试向量	462	*8.5.8 线性反馈移位寄存器计数器	533
7.12 VHDL时序电路设计特性	464	8.5.9 用ABEL和PLD实现移位寄存器	536
7.12.1 反馈时序电路	464	8.5.10 用VHDL实现移位寄存器	543
7.12.2 时钟电路	465	*8.6 迭代与时序电路	546
参考资料	466	8.7 同步设计方法	548
训练题	467	8.7.1 同步系统结构	548
练习题	471	8.7.2 同步系统设计举例	550

8.8 同步设计中的障碍	553	10.3.2 静态RAM的内部结构	628
8.8.1 时钟偏移	553	10.3.3 静态RAM的定时	628
8.8.2 选通时钟	556	10.3.4 标准静态RAM	631
8.8.3 异步输入	557	10.3.5 同步SRAM	632
8.9 同步器故障和亚稳定性	559	10.4 动态RAM	636
8.9.1 同步器故障	559	10.4.1 动态RAM的结构	636
8.9.2 亚稳定性分辨时间	560	10.4.2 动态RAM的定时	637
8.9.3 可靠同步器设计	560	10.4.3 同步DRAM	639
8.9.4 亚稳定的定时分析	561	10.5 复杂可编程逻辑器件	640
8.9.5 较好的同步器	562	10.5.1 Xilinx XC9500 CPLD序列	640
8.9.6 其他同步器设计	564	10.5.2 功能块体系结构	642
8.9.7 抗亚稳定的触发器	565	10.5.3 输入/输出块体系结构	644
8.9.8 同步高速数据传输	566	10.5.4 开关矩阵	644
参考资料	574	10.6 现场可编程门阵列	646
训练题	575	10.6.1 Xilinx XC4000 FPGA系列	647
练习题	577	10.6.2 可配置逻辑块	648
第9章 时序电路设计实例	583	10.6.3 输入/输出块	650
9.1 使用ABEL和PLD的设计实例	583	10.6.4 可编程内部连线	651
9.1.1 基于PLD的状态机定时及封装考虑	584	参考资料	653
9.1.2 几个简单的状态机	586	训练题	654
9.1.3 雷鸟车尾灯	588	练习题	654
9.1.4 猜谜游戏	589	第11章 实践中的附加课题	657
9.1.5 改造交通灯控制器	593	11.1 计算机辅助设计工具	657
9.2 使用VHDL的设计实例	595	11.1.1 硬件描述语言	657
9.2.1 几个简单的状态机	596	11.1.2 原理图捕捉	658
9.2.2 雷鸟车尾灯	602	11.1.3 定时图及其规范	659
9.2.3 猜谜游戏	603	11.1.4 电路分析与模拟	659
9.2.4 改造交通灯控制器	605	11.1.5 印制电路板布局	661
练习题	608	11.2 可测试性设计	662
第10章 存储器、CPLD和FPGA	611	11.2.1 测试	662
10.1 只读存储器	611	11.2.2 引脚上和电路内的测试	663
10.1.1 ROM用于“随机”组合逻辑函数	612	11.2.3 扫描方法	665
*10.1.2 ROM的内部结构	613	11.3 数字系统可靠性评估	666
*10.1.3 二维译码	616	11.3.1 故障率	667
10.1.4 商用ROM的类型	618	11.3.2 可靠性与MTBF	668
10.1.5 ROM的控制输入和定时	620	11.3.3 系统可靠性	668
10.1.6 ROM的应用	623	11.4 传输线、反射与终接	669
10.2 读/写存储器	626	11.4.1 基本传输线理论	669
10.3 静态RAM	627	11.4.2 逻辑信号互连作为传输线	671
10.3.1 静态RAM的输入和输出	627	11.4.3 逻辑信号的终接	673
		参考资料	674



# 第1章 引 言



欢迎来到数字设计世界。也许您是一名熟悉计算机软件和编程的计算机科学专业的学生，但还想要搞清楚那些神奇的硬件是如何工作的。或者，也许您是一名已经了解一些模拟电子学和电路设计知识的电气工程专业的学生，但是却不了解一点点关于“比特”的知识。不要紧，就从最基础的水平开始吧！这本书会让您知道如何去设计数字电路和子系统。

本书将提供解决实际问题所需的基本原理，并将给出大量例子。在讲解原理的同时，将尽可能通过讨论当前的、实际的情况，随时传授一些现实中数字设计方面的风闻趣事。

## 1.1 关于“数字设计”

有些人又称数字设计为“逻辑设计”。这样称呼也行，不过设计的最根本目的就是构建系统。在这本书里，我们所介绍的远不止逻辑方程和定理。

本书主要讲述原理与实践。我们所介绍的大多数原理在今后若干年内都还是重要的，可能有些原理在今后还会有更新的应用途径。至于实践方面，本书介绍的实例可能与你遇到的不同。因此，应该把本书的“实践”性材料看成是加强和巩固原理的一种方法，也是通过例子学习设计的一种方法。

这本书的目的之一，是充分介绍基本原理，以使读者在使用软件工具来实现设想的时候，能知道其所以然。在这些软件工具给你造成困扰时，这些基本原理也能帮助你找到问题的根源。

在下面的方框中所列出的，是通过学习本书应该掌握的一些关键点。其中的多数项目可能现在你觉得毫无意义，但以后会体会到它们的重要性的。

数字设计是工程，而工程就意味着“解决问题”。我的经验是数字设计中有5%~10%是属于“有趣的事情”——即设计的创新部分，也是闪现洞察力和创造出新方法的部分；剩下的大部分设计工作只是实现构想而已。虽然在实现方面现在要比20年甚至10年以前来得容易，但还是不能在构思创新部分花费100%亦或50%的时间。

### 数字设计的重要主题

- 好的工具并不能保证好的设计，但它能在正确完成设计工作时，大大减轻你的劳务。
- 数字电路具有模拟特性。
- 知道何时要考虑，以及何时不考虑数字设计的模拟特性。
- 要随时做好你的设计文档，以方便自己和他人对设计的理解。
- 用信号名称来理顺和联系作用层次关系，并逐层逐块进行逻辑设计。