

TP39-147C2

132061

一种新型存贮器—— 磁泡存贮器应用手册

西南交通大学计算机系第九研究所 编译

一种新型存贮器—— 磁泡存贮器应用手册

西南交通大学计算机系
电子工业部第九研究所 编译

西南交通大学出版社

一种新型存储器——磁泡存储器应用手册
YIZHONG XINXING CUNZHUQI CIPAO
CUNZHUQI YINGYONG SHOUCHE

西南交通大学计算机系 编译
电子工业部第九研究所

西南交通大学出版社出版
(四川 峨眉)
西南交通大学出版社印刷厂印刷

开本: 787×1092 1/16 印张: 8.125
1987年12月第一版 1987年12月第一次印刷
字数: 192千字 印数: 1—4920册
ISBN 7—81022—020—9

TP 002

统一书号: 15478·23 定价: 1.40元

序

信息存贮技术与现代化工业、农业、国防及科学技术的发展紧密相关。由于磁性材料具有独特的存贮性能，因此，从五十年代初起，计算机的存贮装置就一直采用磁性存贮器，如环形磁芯、平面磁膜、叠片铁氧体、双轴磁芯、磁镀线等等。环形磁芯占据主存二十余年，才逐步被半导体存贮器所取代。磁盘、磁鼓、磁带和磁卡片等一直是计算机的主要外存贮器。直到目前，空间及地面、军用和民用、记录和存贮数字信息、声音和图象等的装置还是传统的磁带。磁性存贮器件以其特有的可靠性、稳定性、非易失性、宽温特性、抗辐照等优点，赢得了信誉，继续占领着存贮器件的市场。

由于半导体集成电路技术的发展，带来了电子工业的巨大变革，新兴的半导体存贮器在速度、密度、容量、功耗、重量、体积等方面较之磁芯存贮器显示了突出的、潜在的优点。微细加工技术的发展，促使大规模、超大规模集成电路技术水平不断提高，集成技术逐步向各个领域渗透、影响和结合，形成各种集成技术，磁泡器件就是一种磁集成技术。它是磁性材料和大面积集成电路工艺的结合，即用磁性材料作存贮介质，用微细加工工艺制作传输磁路和信息写入、读出所需的各种功能元件。它具有磁性材料的稳定性、可靠性、非易失性和宽温、抗辐照等特性；同时，在密度、容量、体积、重量、功耗等方面具有半导体大面积集成电路的优点。因此，它从六十年代中期开始提出以来，无论是基础理论，还是制造工艺或应用技术都得到了飞速发展，1977年正式进入工业化生产及应用阶段。

磁泡器件的芯片容量每两年增加4倍。性能价格比不断提高，产值稳步增长，应用领域继续扩大。1977年美国Texas Instruments生产了92 K位磁泡存贮器，1979年美国Intel公司推出1 M位产品，1983年又将产品单片容量扩大到4 M位。日本的日立、富士通、日本电气等公司也相继生产了1 M位及4 M位磁泡存贮器。苏联和法国等欧洲国家出于军事目的，也在研制和生产磁泡存贮器。

目前磁泡技术已在航天、军用微机、便携式微机、终端机、电话系统、数控机床、机器人等领域得到了应用。美、日、法等国使用磁泡记录器代替传统的磁带记录器，解决了卫星发射过程中记录器常出故障的问题。军用微机和便携式微机使用磁泡存贮器作外存，使体积、重量、可靠性都大为改善。Intel公司1980年三分之一的磁泡产品用于数控机床及机器人，取代纸带、磁带、软磁盘，因为磁泡能适应车间震动、灰尘、油污、电火花、金属屑以及高温、潮湿的环境，而且能在断电后保存信息。日本1983年52%的磁泡产品用于通信领域的电子交换机及专用小交换机，使可靠性大大提高，维护工作量减小，深受用户欢迎。

我国于七十年代初便开始了磁泡技术的研究，但磁泡存贮器的应用在国内还是刚刚开始。目前在数控机床、军用微机、电话系统中应用磁泡开展了一些工作，我们编译本手册旨在为日益增多的国内用户提供应用磁泡存贮器方面的知识，促进磁泡存贮器在各行各业的应用，解决恶劣环境下存贮信息的非易失性，使磁泡存贮器在国民经济建设中发挥作用。

本手册适用于Intel BPK 72磁泡存贮器系统，其原理和设计方法也适用于其它型号磁泡存贮器系统。

本手册由西南交通大学计算机科学与工程系和电子工业部第九研究所共同编译。虽然参加本手册编译工作的大部分同志从事磁泡存储器研制工作多年，但由于水平所限，时间紧迫，错误与疏漏之处，在所难免，请读者不吝赐教。

本书一、五、六、七章由杨腾祥、李平、焦敬鑫和刘增民编译；二、三、四、八章由丁光耀、杨腾祥、蔡淮编译；全书由蔡淮、杨腾祥整理。

编著者

1987年7月

目 录

第一章 磁泡存储器基本知识

1.1 什么是磁泡	1
1.1.1 磁泡的传输	2
1.1.2 磁泡的发生	3
1.1.3 磁泡的转入和复制	3
1.1.4 磁泡的检测	4
1.1.5 护轨、冗余和引导环	4
1.1.6 数据形式	4
1.2 磁泡器件与半导体器件工艺的比较	5
1.3 磁泡存储器在数据存储中的地位	5

第二章 磁泡系统内部操作原理

2.1 概 述	7
2.2 磁泡存储系统内的数据流	7
2.3 部件功能说明	9
2.3.1 7110 1 M 位磁泡存储器	9
2.3.2 7220-1 磁泡存储器控制器 (BMC)	12
2.3.3 7242 格式器/读出放大器 (FSA)	14
2.3.4 7230 电流脉冲发生器 (CPG)	20
2.3.5 7250 线圈前置驱动器 (CPD)	22
2.3.6 7254 四 VMOS 驱动晶体管堆	22
2.4 电源失效电路	23

第三章 磁泡存储系统的软件设计

3.1 概 述	25
3.2 基本驱动操作	25
3.3 可供选择的软件结构	25
3.3.1 数据结构	26
3.3.2 缓冲	26
3.3.3 数据传送接口模式	26
3.3.4 错误校正电路的特点	27

3.4	主机与 BMC 的通讯	28
3.5	命令集	34
3.5.1	Abort 异常结束命令	35
3.5.2	Initialize 初始化命令	35
3.5.3	Read Bubble Data 读磁泡数据命令	36
3.5.4	Write Bubble Data 写磁泡数据命令	36
3.5.5	Read Seek 读寻找命令	36
3.5.6	Write Seek 写寻找命令	36
3.5.7	MBM Purge 清除 MBM 命令	36
3.5.8	Read Corrected Data 读校正数据命令	37
3.5.9	Reset FIFO 清除缓存命令	37
3.5.10	Software Reset 软件复位命令	37
3.5.11	Read FSA Status 读通道状态命令	37
3.5.12	Read Bootloop Register 读引导环寄存器命令	37
3.5.13	Write Bootloop Register 写引导环寄存器命令	37
3.5.14	Write Bootloop Register Masked 写引导环寄存器 屏蔽命令	38
3.5.15	Read Bootloop 读引导环命令	38
3.5.16	Write Bootloop 写引导环命令	38
3.6	错误校正	38
3.6.1	磁泡错误	38
3.6.2	检测/校正能力	39
3.6.3	ECC 选择	39
3.6.4	ECC 操作	39
3.6.5	“1 级”错误校正	40
3.6.6	“2 级”错误校正	40
3.6.7	“3 级”错误校正	41
3.6.8	状态寄存器	41
3.7	驱动程序设计	42
3.7.1	命令执行	42
3.7.2	查询命令模式	43
3.7.3	中断命令模式	43
3.8	数据传送模式	44
3.8.1	查询数据传送模式	44
3.8.2	中断数据传送模式	45
3.8.3	DMA 数据传送模式	45
3.8.4	DMA 方式下 BMC 的操作	45

3.9	起动步骤.....	46
3.10	磁泡存贮系统的初始化.....	46
3.11	一般操作例子.....	48
3.12	关电过程.....	51

第四章 磁泡存贮系统的物理接口

4.1	概 述.....	53
4.2	用户接口要求.....	53
4.2.1	用户接口信号	53
4.2.2	系统时序	55
4.2.3	电源要求	56
4.3	硬件接口的例子.....	56
4.3.1	DMA 模式	57
4.3.2	中断驱动模式	59
4.3.3	查询模式	59
4.4	磁泡存贮器系统扩充.....	59

第五章 BPK 72 的一般性能及文献

5.1	概 述.....	62
5.2	LSI 支持电路系列	62
5.3	BPK72 的一般技术指标	63
5.4	适用的文件.....	64

第六章 检 验

6.1	概 述.....	65
6.2	硬件接口.....	66
6.3	电源要求.....	66
6.4	第一次加电.....	67
6.5	和 BPK72 建立通讯	68
6.5.1	与格式器/读出放大器建立通讯.....	70
6.5.2	检测到 7110 的控制信号.....	71
6.5.3	籽泡检查	74
6.5.4	正常的写和读操作	75

第七章 维修 / 诊断资料

7.1 概 述	91
7.2 使用寻找故障图表及测量 7110 的电阻	91
7.3 维修程序	92
7.4 伪模块的使用	93
7.5 籽泡模件的使用	93
7.6 写引导环	95
7.7 7110 功能测试	96

第八章 磁泡存贮器应用举例

8.1 磁泡在数控机床中应用概述	97
8.2 SK4-80 系统介绍	98
8.3 BPK72 与 DBJ 单板机的连接及驱动	99
8.3.1 DBJ 单板机与 BPK72 的硬件接口	99
8.3.2 基本软件驱动程序	102
8.4 SK4-80 磁泡文件管理软件	110
8.4.1 磁泡存贮空间的管理	110
8.4.2 内存映象	111
8.5 具有磁泡存贮器的 TP805 灵巧终端	112
8.5.1 BUB805 的硬件接口	112
8.5.2 BUB805 的驱动子程序	113
8.5.3 BUB805 磁泡文件管理软件	113
附录 A BPK72 零件目录	116
附录 B 籽泡模件原理图和伪模件零件目录	118

第一章 磁泡存贮器基本知识

1.1 什么是磁泡

磁泡是六十年代后期发展起来的一种新型存贮技术，它是利用一定条件下磁性薄膜中所存在的圆柱形磁畴来表示二进制信息。

磁泡只能在自发磁化垂直于膜面的材料中形成。这种薄膜很薄，只有几微米，对可见光是透明的，利用透射偏光显微镜，可以很清楚地观察到薄膜中的磁畴图形。当未加垂直于膜面的外磁场时（见图 1.1(a)， $H_z = 0$ ），薄膜中存在两种磁化方向相反的、明暗相间蜿蜒交错的带状磁畴，两者的面积大体相等，称迷宫畴。外加偏磁场后，磁化方向与外加磁场 H_z 方向相同的磁畴变宽，相反的磁畴变窄，如图 1.1(b) 所示。 H_z 继续增加到一定值时，那些与 H_z 方向相反的，变窄了的磁畴就会局部地收缩成为孤立的圆柱形磁畴，如图 1.1(c) 所示，这些圆柱形磁畴在显微镜下，犹如水中游动的水泡，所以被称为磁泡 (magnetic bubble)。

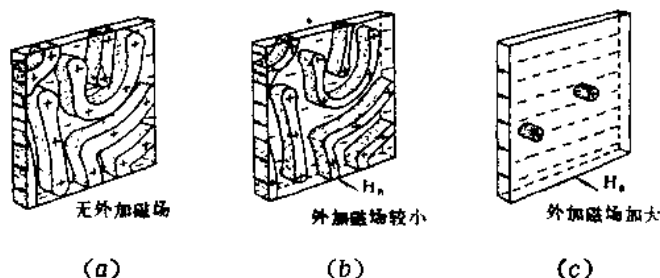


图 1.1 偏磁场变化时薄膜中的磁畴

用大规模集成电路技术在磁性薄膜上制作磁泡传输图形和控制磁泡产生、转入、复制（转出）、检测、破灭等功能的元件，便形成了功能完整的磁泡存贮芯片。经过中测、划片装架、焊接、封装等工序，最后便制作成磁泡器件。典型的磁泡芯片工艺截面示意图见图 1.2。

图 1.3 为磁泡器件装配分解图。图中上下两块恒磁体提供磁泡稳定存在所需的偏磁场，确保断电后信息不丢失。空间正交的两线圈分别通以相位相差 $\pi/2$ 的正弦波（或三角波）电流，产生驱动磁泡运动的平面旋转场。屏蔽壳可以对数十奥斯特的外磁场干扰进行屏蔽，并对上下恒磁体组成的外加偏磁场形成返回通路。

磁泡存贮器和其它存贮器一样，具有信息的写入、读出等功能。写入时，控制磁泡的发生，并沿写入通道向前移动，再控制磁泡的转入（交换），便实现了信息的写入。写入后的磁泡由于旋转场的作用在封闭的次环中不断地循环移动，相似于动态移位寄存器的功能。旋转场停止时，磁泡也停止移动，但偏场是恒磁体提供的，因此断电时，磁泡依然存在，信息

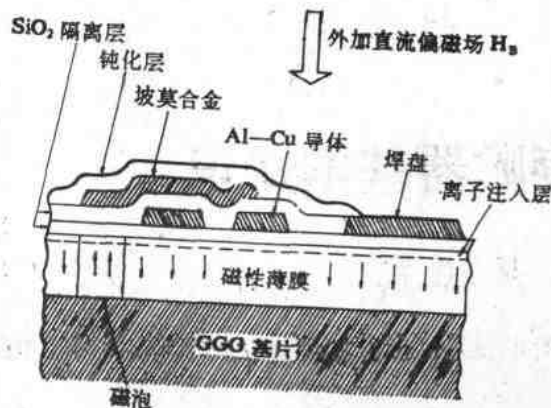


图 1.2 磁泡芯片截面图

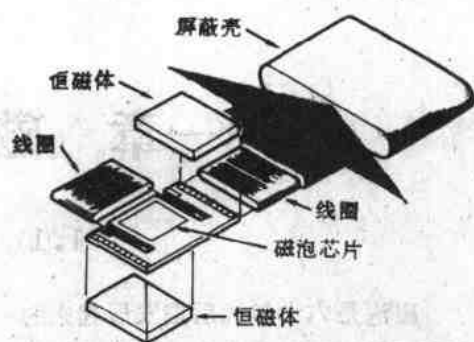


图 1.3 磁泡器件装配分解图

并不丢失。这便实现了非易失性存贮，如图 1.4 所示。读出时，控制磁泡的复制（或转出），并沿着读出通道传输至检测器，经过磁阻检测器便实现了信息的非破坏（或破坏）读出。控制磁泡的缩灭，可以实现信息的清除。

下面分别介绍各种功能。

1.1.1 磁泡的传输

如前所述，磁泡芯片外面，绕着两个空间正交的驱动线圈，分别在两个线圈上通以相位差 $\pi/2$ 的两个三角波电流 I_x 及 I_y 如图 1.5 所示，则可在磁泡芯片平面内形成平面旋转磁场。

该磁场在不同的时相，将坡莫合金图形（Intel 7110 磁泡芯片的传输图形为不对称山形，如图 1.6 所示）沿不同的方向磁化。

被磁化的坡莫合金图形将磁泡（可以

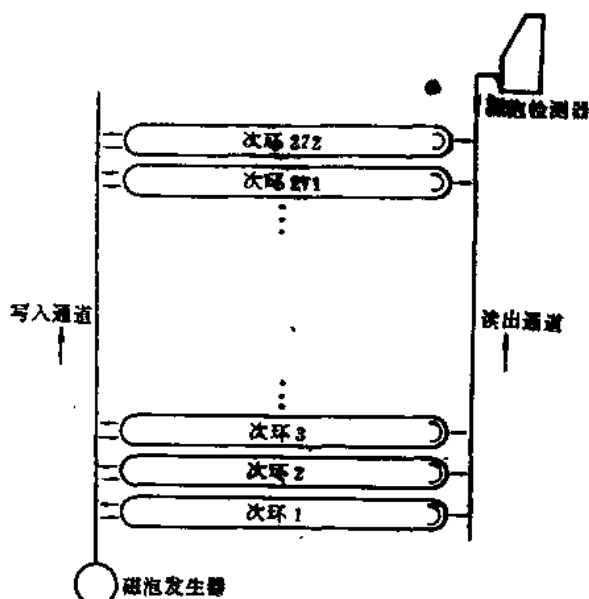


图 1.4 字组复制结构，磁泡芯片示意图

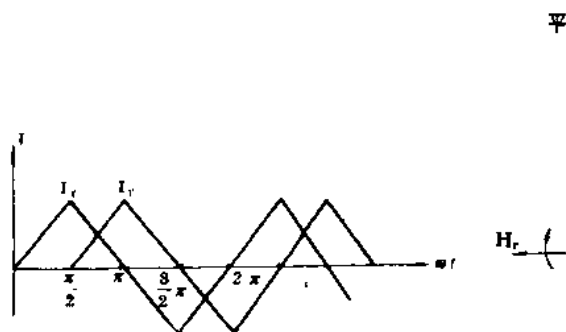


图 1.5 线圈驱动电流

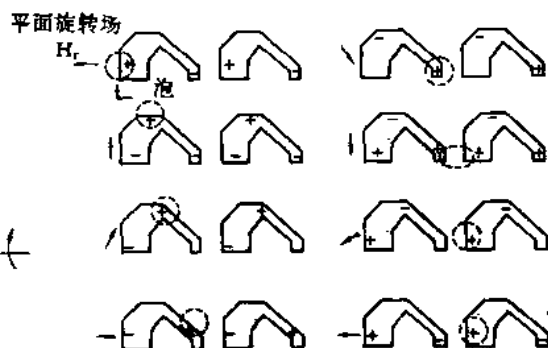


图 1.6 磁泡不对称山形传输

看成一个小的恒磁体)吸引,从而拖动磁泡向前运动。图1.6中箭头所示旋转场的方向是顺时针旋转方向,磁泡自左向右运动;反之,旋转场的方向为逆时针,磁泡自右向左运动。

1.1.2 磁泡的发生

图1.4的芯片结构中,写入通道的起点是磁泡发生器,它能在电路的控制下产生磁泡。发生器的种类多种多样,Intel 7110磁泡器件的发生器是籽泡发生器(或称母泡发生器)。籽泡发生器用反磁化成核法产生籽泡,用复制法写入信息。如图1.7所示,当在发卡形导体中通以脉冲电流,且幅度足够大时,在局部区域可产生足够大的磁场,其方向与外加偏场方向相反,因此形成反磁化的区域,即发生磁泡,这些在坡莫合金盘上的磁泡称为籽泡。

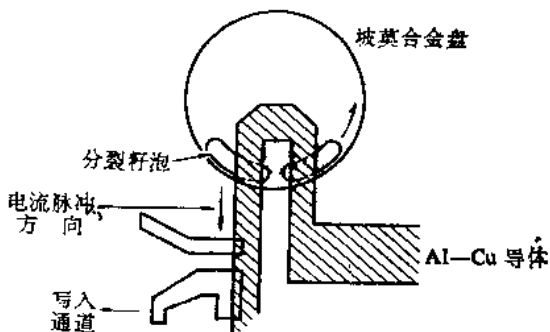


图 1.7 籽泡和磁泡发生器

籽泡一经建立,只要外加偏磁场存在,籽泡就会永久存在。旋转场工作时,籽泡就沿坡莫合金盘沿旋转。当籽泡旋转到发卡形导体时,在导体中通以脉冲电流,其极性与建立籽泡时的电流极性相反,便将籽泡切割为两个,其一继续沿坡莫合金盘旋转,另一沿写入通道方向传输,这一信息就是发生信息。需要写入的二进制信息是“1”或“0”用导体中通或不通切割脉冲电流来定。

1.1.3 磁泡的转入和复制

发生后的一系列磁泡沿写入通道向前传输,当所有的磁泡都对准相应的次环时,便在转入门(交换门)的导体中通一脉冲电流,该电流形成的局部磁场引导磁泡从写入通道进入次环,从而完成磁泡的转入,如图1.8所示。Intel 7110磁泡器件的交换门,在新的信息转入次环的同时,能将次环中原存的信息转出到写入通道上,这些旧信息继续沿写入通道向前传输直到芯片的护轨以外,从而实现旧信息的清除。

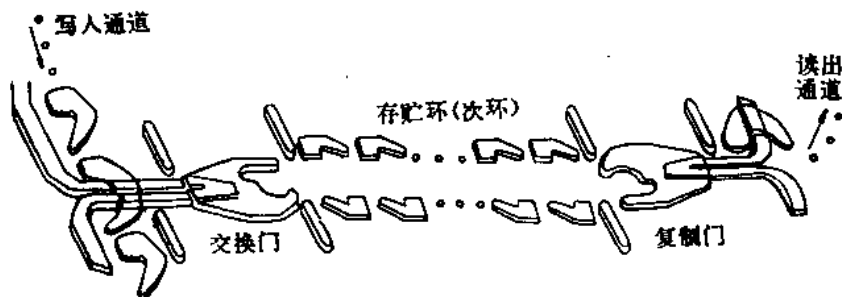


图 1.8 交换门和复制门

为了读出磁泡中存贮的信息,必须将次环中的信息复制到读出通道上,如图1.8所示,当次环中的磁泡循环到复制门的导体下时,导体中通以脉冲电流,便将磁泡切割成两个,其一传送到读出通道,另一仍在次环中循环,原存信息不被破坏。

1.1.4 磁泡的检测

读出通道的末端是扩展检测器，它将磁信号变成电信号。实现信息检测的方法有多种，Intel 7110 磁泡器件采用磁阻效应法。铁磁物质在磁化过程中，它的电阻（沿磁化方向）将增加，最后达到一个饱和数值，这一效应称为磁阻效应，如图 1.9 所示。检测器由若干坡莫合金山形图形串联而成。当无磁泡时，坡莫合金检测器中磁化强度与测试电阻的方向相同，此时阻值最大；当磁阻检测器附近出现磁泡时，磁泡杂散场的水平分量，使检测器的坡莫合金磁化强度受到作用而偏离一个角度，引起电阻下降，接在桥路中并通以调制电流的检测器上便产生几个毫伏的输出信号。

在输出通道与检测器之间有若干排山形元件，称为磁泡扩展器。它将单个磁泡扩展成长条形磁畴，从而增大了杂散场，提高了检测器的输出信号幅度。

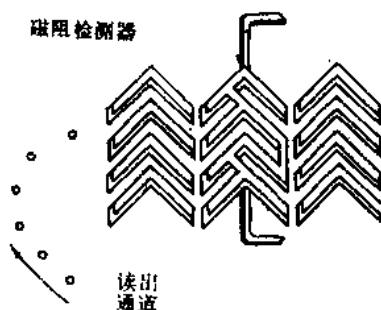


图 1.9 磁泡检测器

1.1.5 护轨、冗余和引导环

在磁泡芯片的周围，有一排排坡莫合金图形，将磁泡存贮环及各功能元件围住，形成护轨，使芯片外的杂散泡不能进入护轨以内，而芯片内的无用泡可在旋转场的作用下通过护轨排出芯片。

为了提高磁泡器件生产的成品率，芯片的设计容量比实际可用容量大（10~20%）。例如 Intel 7110 磁泡器件设计容量共 320 个次环，每环 4096 位，其中 272 个环为实际可用环，其余 48 个环为备份环，制作过程中允许有缺陷次环不多于 48 个。

冗余处理是判断哪些环读出的信息有效，哪些环无效。Intel 7110 磁泡器件用引导环来存贮冗余环的信息，这些信息在磁泡器件出厂前已决定，并写在器件的标签上。当磁泡存贮系统加电时，首先要进行系统初始化，初始化的内容之一是将引导环的内容读到格式器/读出放大器的引导环寄存器中。

引导环寄存器的状态控制着读出的数据，若引导环寄存器该位为“1”，则对应的次环为可用，读出的信息有效；反之若该位为“0”，则对应的次环不可用，格式器将不向该环存贮数据，读出放大器也将摒弃从该环出来的数据。

1.1.6 数据形式

Intel 7110 磁泡器件共 320 个次环，每环 4096 位，总容量 1310720 位，但逻辑上是 2048 页，每页 512 位，总容量是 1048576 位。实际上，芯片划分为相同的两个区，每一区是 2048 页，每页 256 位数据，外加 14 位错误校正码和 2 位不用的位。如果不采用错误校正，则这 16 位可作为数据位使用。

错误检测和校正是在格式器/读出放大器中进行的。14 位循环冗余码能够校正 270 位字组中多到 5 位的单发性错误。采用或不用错误校正可由用户自由选择，只要适当设置磁泡存贮器控制器中的允许寄存器即可。

数据在磁泡存贮器内主次环之间是串/并行的。单个磁泡器件的写入和读出都是串行的，但经过格式器/读出放大器及磁泡存贮器控制器变换以后，则以字节方式并行输入输出。多个磁泡器件并行工作，可以提高数据速率。

1.2 磁泡器件与半导体器件工艺的比较

磁泡器件工艺是大规模集成工艺,其中制板、薄膜制备、光刻等工艺所用的设备以及对净化 and 纯水的要求等都与半导体器件工艺一致,所以半导体工艺的主要设备可以用于磁泡,但两者也有一些区别。磁泡器件光刻的图形中有规律的、重复的图形居多,无细而长的线条,只须两次掩模,套刻次数少,而一般半导体集成电路要六至七次掩模,套刻次数多。当然磁泡的主要图形是 NiFe 合金材料,因其不是电路而是磁路,对图形的针孔、边缘和完整性要求较严。

从国外磁泡技术发展的历史看,同一时期,同样的微细加工设备,磁泡的容量比半导体 DRAM 的容量大 10~16 倍。事实上,用 64 K DRAM 工艺可以制作 256 K~1 M 位坡莫合金磁泡器件,并可研制 16~64 M 位布洛赫线磁泡存储器;如果有 256 K DRAM 工艺,就可制作 1~4 M 位坡莫合金磁泡器件,并可研制 64~400 M 位布洛赫线磁泡存储器。可见磁泡技术的发展是和大规模集成电路的发展相一致的。

1.3 磁泡存储器在数据存贮中的地位

磁泡存储器是高密度、大容量、全固体化的器件。它体积小,重量轻,耐恶劣环境,抗辐照,可靠性极高,但由于磁泡运动的物理过程是畴壁的位移,这比电荷传输要慢得多,因此,磁泡存储器的数据传输率比半导体存储器慢。磁泡存储器属于顺序存取的存储器,而半导体存储器是随机存取的,因此当前磁泡存储器的平均存取时间为几个毫秒,对比之下半导体存储器可达数百甚至数十毫微秒。上述特性决定了磁泡存储器可在计算机的存储层次中作主存及外存之间的缓冲存储器或微型计算机的外存,不能用作 RAM。

磁泡器件是存储器大家族中的一员,它与其它存储器件的关系是既“分工合作”又“剧烈竞争”。由于磁泡器件具有自己的独特优点,因此它不能为其它技术所取代。作为一种新型技术,它有可能取代现行技术,当然也不是轻而易举的,必须在性能/价格比以及应用领域的开拓等方面作出巨大的努力。

参看图 1.10,按结构上划分,存储器可分为机电式(有旋转部件)和非机电式(固体化器件,存储介质不作机械运动)两种。机电式器件有磁鼓、磁盘、软磁盘、磁带、磁卡片、纸带、纸卡片等;非机电式器件有 MOS RAM、磁泡、EPROM、EEPROM、PROM、Mask ROM 等。磁泡属于全固体化器件,具有非机电式器件所固有的优点。

按读写方式划分,存储器可分为三类。第一类为读/写存储器,其读、写速度差别不大,即改写方便。如 MOS RAM、磁泡、磁鼓、磁盘、软盘、磁带等。第二类为只读存储器,也可以写,但较困难,必须脱机擦除后,方可进行电的写入。如 EPROM、EEPROM、磁性卡片等。第三类为只读存储器不可进行改写,如 PROM、Mask ROM、纸带、纸卡等。

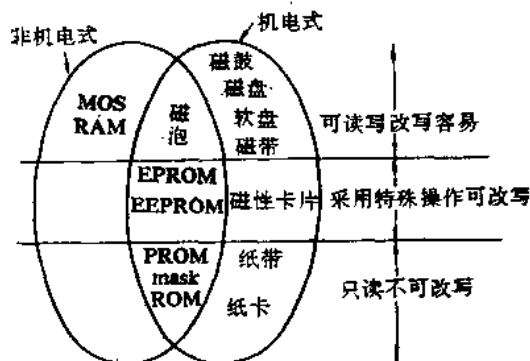


图 1.10 存储技术比较

和半导体 RAM 比, 磁泡存储器具有磁性存储器的稳定性, 可靠性, 非易失性, 待机功耗极小, 抗辐照, 耐恶劣环境等特点; 和半导体 ROM、PROM、EPROM、EEPROM 等器件相比, 磁泡存储器具有读写方便, 可联机写入, 写入时间快和存储容量大的优点; 和磁盘、磁鼓、磁带相比, 磁泡存储器是固体集成器件, 具有无机械动量, 体积小, 重量轻, 平均存取时间快, 耐恶劣环境, 无须维护, 可靠性高, 寿命长等优点。此外, 磁泡存储器还具有逻辑操作功能, 可在磁泡存储器内进行智能检索信息, 这在数据库和知识库方面的应用是十分重要的。

坡莫合金磁泡器件的单片容量已做到 4 M 位 (产品), 不久 16 M 位的器件便可问世, 1000 M 位的器件也在研究之中。磁泡器件的主要用途是数控装置、机器人、个人计算机、单用微机、便携式微机、各类终端机、电话系统以及空间记录器等。在环境恶劣的场合, 磁泡尤为见长。几种军用存储器性能的比较见下表。

几种军用存储器特性比较

项 目 \ 种 类	磁 带	磁 盘	CMOS RAM	磁 泡	备 注
MTBF (hr)	10000	10000	数 千	225000	磁带磁盘的测试条件为 0~50°C, 占空比 10~20%, 而磁泡为 70°C, 占空比 100%。
冲击 (g)	20~40	10~20		500	磁带及磁盘指加固型
振 动	10 g 5~25 Hz	5 g 5~25 Hz		20 g 2 Hz~2 kHz	
工作温度 (°C)	0~50	0~50	-10~+45	-40~+85	Intel 于 1985 年出售 -55~+85°C 产品
受灰尘及油污影响否	受	受	不 受	不 受	
非易失性	有	有	加后备电源才有	有	
体积及重量	大	大	小	小	
速度特性	差	差	很 好	好	
保 密 性	差	差	好	好	
维护费用	高	高	低	低	
功耗 (W)	32 (1.5MB 时)		3.2 (128KB 时)	5 (1 MB 时)	

第二章 磁泡系统内部操作原理

2.1 概 述

本章内容包括有关磁泡的功能特性、基本操作及其支持电路方面的重要基本知识,并着眼于介绍磁泡存贮器的内部操作。磁泡系统支持电路设计得直观、易于理解,系统中的绝大多数操作是用支持电路中的硬件和固件来处理的。

每个1 M位磁泡存贮器(MBM)是在它自己的范畴内操作,不受系统中MBM数量的影响。一个MBM直接支持电路(FSA、CPG、CPD以及线圈驱动器)所起的作用可以看作是系统内似乎只有一个MBM在起作用。

各FSA和控制器之间的相互作用,控制器自身的操作都与系统结构有关。2.2节将讨论这些因素影响磁泡存贮系统内数据流的途径。

在阅读本章内容时,请参阅BPK72板的原理图,这对本章从头至尾的讨论是很有帮助的。

2.2 磁泡存贮系统内的数据流

当磁泡读操作时,MBM内每一循环数据存贮环的同一位置上的各个磁泡被复制后进入输出通道上。然后,在旋转磁场的作用下,在输出通道上串行移动到检测级。按照输出通道上磁泡的有或无决定是否在检测器上产生差分电压。此电压从MBM馈送到格式器/读出放大器(FSA)的检测器输入端。在FSA内,读出放大器对检测器输入数据采样与保持,产生二进制数“0”或“1”。然后将形成的数据位与FSA引导环寄存器的对应位进行比较,决定该位是否是从“有用环”上读出的。如果该环是有用环,则数据位存入FSA FIFO;如果该环是备用环,对应的数据位被抛弃。数据以串行数据流的形式从FSA FIFO经过单线双向数据总线(DIO线)被送到磁泡存贮器控制器(BMC)。从FSA的A通道和B通道交替到来的数据位,到DIO线上时数据是多路传送的。BMC输出一个SYNC/脉冲到FSA的SELECT,IN/输入端,FSA将从A通道FIFO来的一位数据放到DIO线上作为响应,一个时钟周期以后,再将从B通道FIFO来的一位数据放到DIO线上。

BMC持续输出SYNC/脉冲,每隔20个时钟周期输出一个这样的脉冲,然后接收两位数据,如此反复,一直到该页传输完成。在BMC内,数据进行串一并转换并编成字节,然后放在BMC的FIFO里。BMC的FIFO可暂存40字节数据(不计其输入和输出锁存器);在数据改写以前,必须由主机将这些数据从FIFO中读出。写操作时,数据流由次序相反的对应的互补操作组成。从主机来的数据字节被写入BMC的FIFO。BMC对FIFO输出数据进

行并一串转换,并将数据放到 DIO 线上。然后 BMC 输出一个同步脉冲 (SYNC/ 信号),一个时钟周期以后输出第一位数据,又一个时钟周期后紧接着输出第二位数据。当 FSA 在其 SELECT.IN/输入线上接收 SYNC/脉冲时,FSA 用输入第一位数据到它的 A 通道 FIFO,输入第二位数据到它的 B 通道 FIFO 作为响应。数据的传送以每隔 20 个时钟周期 BMC 输出一个 SYNC/脉冲(和两位数据)的方式连续进行。

数据被装入每一 FSA 的 FIFO(如果用户采用错误检测和校正,则每一 256 位数组的末端须加上 14 位 ECC 码)。数据从 FSA 的 FIFO 取出是按照相应的引导环寄存器的内容进行的。如果写入的数据位所对应的引导环寄存器的位为“1”,则该位被反相,然后放到与电流脉冲发生器(CPG)相连的 DATA.OUT/线上去;若在引导环寄存器相应的位置上为“0”,则 FSA 以禁止 DATA.OUT/线输出的方式在串行数据流中插入一个“0”。用这种方法,保证了数据仅仅写入到 MBM 有用环中,而坏环或备份环中则写入“0”。

上述操作同时发生在每一 FSA 通道,为简化起见,在磁泡写操作时,我们将只讨论 A 通道中的数据。DATA.OUT/信号从 FSA 发出到电流脉冲发生器(CPG)的 GEN.EN.A/输入端。当数据位为“1”时,此输入启动 CPG,在 GEN.A 输出脚上输出适当的脉冲使 MBM 的 A 通道上产生新的磁泡。这些脉冲的定时由 BMC 决定,并依赖于磁泡是在 MBM A 通道的奇数还是偶数的象限内产生。磁泡的产生是通过复制存在的籽泡而实现的。所产生的磁泡沿输入通道传送,直到这些磁泡传到毗邻对应的数据存贮环。磁泡在旋转场的作用下移动,每一旋转场周期移动一个磁泡位置,旋转场的频率为 50 kHz。这一速率和 SHIFT.CLK/速率相同,后者是 BMC 发出的,被 FSA 用作启动 DATA.OUT.A/信号。

当输入通道上的各个磁泡被传送到与各自的存贮环相对应的位置时,CPG 就发出一个 SWAP 脉冲到 MBM。此脉冲使输入通道上新的数据与存贮环中原存的数据交换,从而完成写操作。被交换出的数据向前传输进入护轨,代表该数据的磁泡便破灭。

以上的介绍仅是对单磁泡系统的一般概述(磁泡系统操作的更详尽介绍见下节有关单独部件的叙述)。多个 MBM 系统中的数据流,在很多方面类似于一个 MBM 系统中的数据流,其不同仅表现于在 BMC 与 FSA 之间 DIO 总线上存在的是时间分割多路复用。对于通常的数据传送操作,BMC 与 FSA 交换数据可少到 2 个 FSA 通道(1 个 MBM 时)或多到 16 个 FSA 通道(8 个 MBM 时)。建立数据传送的第一步是选择用作传送的 FSA 通道。其选择方法是将 BLR 和 AR 寄存器的高位写入适当的数,详见第三章。BMC 以输出适当的信号到 CID/、SYNC/和 DIO 线上的方式将选择信息传送给 FSA。

BMC 的 SYNC/输出接到第一个 FSA 的 SELECT.IN/输入端。每一个 FSA 的 SELECT.OUT/输出接到下一个 FSA 的 SELECT.IN/输入端形成菊花链状。两个时钟周期的延迟后每个 FSA 将 SELECT.IN/信号传送到 SELECT.OUT/脚。这样一来,从 BMC 发出的 SYNC/信号,以每一时钟周期前进一个 FSA 通道的速度通过整个一组 FSA 通道。

为选通 FSA 的数据传送,BMC 将 CID/端电平升高以指示命令到来,同时输出 SYNC/脉冲,SYNC/脉冲以触发移位寄存器的方式将数据传过 FSA 链。如前所述,在发出 SYNC/脉冲之后的一个时钟周期内,BMC 在 DIO 线上输出一串行数据流。在串行数据流中,每一位的位置对应一特定的 FSA 通道。每一 FSA 监视 DIO 总线,并报告在接收到发出 SYNC/脉冲后的时钟周期内 DIO 总线上的状态。在这种方式下,适当组合位的结构,BMC 能向所选择的 FSA 发出警报,说明即将发出的命令是针对该 FSA 的。