

微型電子計算機

基本概念

AN INTRODUCTION
TO MICROCOMPUTERS



黃子琴譯著

VOLUME I
BASIC CONCEPTS

中央圖書出版社出版

行政院新聞局出版事業登記證
局版台業字第〇九二〇號

微型電子計算機基本概念

版權所有◆翻印必究

實價新台幣壹佰肆拾元正

譯著者：黃

子高琴

發行人：林

在

出版者：中央圖書出版社

發行所：中央圖書供應社

台北市重慶南路一段一四一號

電話：三三一五七二六
三七一九八九三

郵政劃撥帳戶：九一四號

印刷所：聯和印製廠有限公司

台北市寶興街二十一號

中華民國七十年五月二版

編號：2585

譯者序

微型電子計算機不但為電子計算機的最新發展，而且也是對電子工藝學進步的應用之先驅。換句話說，它象徵着整個電子工藝學發展的一大進步。自從本書原著初版問世後，由於其內容新穎簡易，完美充實，故無論是教學或作參考，均深受讀者歡迎。為了配合國內電子工業對此一新興項目的發展，特將本書最新版譯成中文，以適應大多數讀者接受此項尖端科學最新知識的需要。

本書的翻譯，除了力求保持原著精華之外，對新而常用的術語在中文譯名後均附註原文，以供讀者熟記之用。書中術語係根據教育部公布的電子工程名詞譯出，部分未列出者，則採用本社出版的電子計算機名詞字典。為使讀者閱讀方便，譯文章節段落完全比照原書編排，故可與原書對照使用，不但對本書內容易於澈底瞭解，並可增進讀者熟習科技英語能力。

黃 子 琴

民國六十七年十一月

快速索引

Absolute branch	絕對分支	4-30
Accumulator	累積器	4-1
Accumulator data counter addition	累積器資料計數器加法	7-33
ADD binary	二進位加法	7-33
ADD decimal	十進位加法	7-33
ADD immediate	即時加法	7-24
ADD operation signals and timing	加法運算信號及定時	4-22
Address bits-the optimum number	位址數元 - 最佳數	6-17
Address space	位址空間	3-10
Addressing matrices	定位矩陣	7-33
ALU input identified	標示的算術及邏輯單位輸入	4-50
ALU slice	算術及邏輯單位切片	4-48
AND [及]		7-19 7-33
AND immediate	即時作[及]運算	7-24
Arithmetic shift	算術移位	7-37
Assembler	組程式	6-6
Assembler directives - their value	組程式指向 - 其值	7-23
Assembly language instruction microprograms	組合語言指令微型程式	4-41
Asynchronous events	異步作用	5-34
Auto decrement	自動減量	7-10
Auto increment	自動增量	7-10
Auto increment and skip justification	自動增量及跳略證明	7-12

Auto increment or decrement justification	自動增量或減量證明	7-12
Base page	基或底頁	6-21
Baud rate	鮑德率	5-53
BCD Arithmetic	二進碼十進算術	3-18
Binary coded decimal	二進碼十進數	3-16
Binary digit	二進數位	2-1
Binary subtract	二進減法	7-17
Binary to decimal conversion	二進位至十進位變換	2-2
Bisync protocol	雙同步協定	5-57
Bits	數元	3-1
Boolean logic justified	布耳代數證明	7-18
Branch instruction	分支指令	4-30
Branch on condition instruction justification	條件分支指令證明	7-26
Branch on less, equal or greater	較小, 相等或較大分支	7-29
Branch on what conditions ?	於什麼條件下分支 ?	7-28
Branch philosophy	分支哲學	7-26
Branch table	分支表	7-35
Branching at page boundary	於紙頁邊界分支	4-30
Bytes and words	數元組及字組	3-4
Carry generation	進位產生	4-59
Carry generate device	進位產生裝置	4-58
Carry look ahead	進位預測	4-59
Carry propagation	進位傳送	4-59
Carry status	進位狀態	4-12 4-59
Character sets	字元集合	3-20
Chip	晶片	1-1
Chip slice ALU destination	晶片切片算術及邏輯單位指定地	4-53
Chip slice ALU operation identification	晶片切片算術及邏輯單位操作識別	4-52

Chip slice arithmetic and logic unit	晶片切片算術	
及邏輯單位		4-52
Chip slice status	晶片切片狀態	4-54
Chip slicing philosophy	晶片切片哲學	4-44
Clear	清除	7-40
Clear register	清除暫存器	7-36
Clock signals	定時信號	5-49 5-53
		5-63
Comment field	說明欄	6-10
Compare	比較	7-17 7-33
Compare immediate	即時比較	7-24
Complement	互補	7-36 7-40
Complement microprogram	互補微型程式	4-41
Computed jump	計算跳越	7-31
Computer hobbyists	對計算機有嗜好的人	1-4
The concept of an interrupt	間斷的觀念	5-14
Conditional return from subroutine	條件自次常式	
轉回		7-30
Converting fractions	變換分數	2-3
CPU	中央處理單位	4-1
CPU operate instructions	中央處理單位操作指令	4-29
CPU pins and signals	中央處理單位插足及信號	4-18
CPU registers summary	中央處理單位暫存器摘要	7-4
Cyclic redundancy character	循環多餘字元	5-55
Daisy chaining with I/O interface devices	輸入	
/ 輸出連接裝置之連環		5-31
Data counter	資料計數器	4-3 7-1
Data paths	資料路徑	4-49
Decimal adjust	十進調整	7-17
Decimal to binary conversion	十進至二進變換	2-2
Decrement register	減量暫存器	7-40
Define address	限定位址	6-12
Define address directive	限定位址指向	7-35

Define constant	限定常數	6-12
Device	裝置	1-1
Device select logic	裝置選擇邏輯	5-32
Direct addressing	直接定址	4-27 7-9
Direct addressing justification	直接定址證明	7-13
Disable interrupt	使間斷無效	7-50
DMA being turned off	將直接記憶出入停止	5-39
DMA caught on the fly	即時追趕直接記憶出入	5-39
DMA end	直接記憶出入終結	5-41
DMA execution	直接記憶出入執行	5-39
DMA initialization	直接記憶出入起動	5-38
DMA write timing	直接記憶寫入定時	5-40
Dynamic RAM	動態隨機出入記憶裝置	3-7
Effective address	有效位址	6-47
Effective memory address	有效記憶位址	6-19
Enable interrupt	促成間斷	7-50
End directive	終結指向	6-11
Equate assembler directive	相等組合程式指向	7-22
Equate directive	相等指向	6-11 7-35
Exchange	交換	7-32
Exclusive OR	互斥 [或]	7-19 7-33
Extended direct addressing	擴展的直接定址	6-24
External data bus	外資料匯流排	5-1
Editors	編排程式	6-4
External logic requirements	外邏輯需求	4-22
Field identification	欄識別	6-10
Floating busses	浮動匯流排	5-39
Framing	成框	5-59
Framing error	成框錯誤	5-60
Full duplex	全雙工	5-55
Ground	接地	4-19
Half duplex	半雙工	5-55

Handling an interrupt request	操作間斷要求	5-16
Hexadecimal numbers	十六進數	2-4
Immediate carry status	即時進位狀態	4-13
Immediate instructions justification	即時指令證明	7-19
Immediate operate instructions justified	即時操作指令證明	7-24
Implied addressing	隱含定址	7-9
Increment and decrement	增量及減量	7-36
Increment and skip	增量及跳略	7-10
Increment register	增量暫存器	7-40
Index register	指標暫存器	6-45
Indirect address	間接位址	6-38
Indirect address computation	間斷位址計算	6-38
Indirect auto increment and decrement	間接自動增量及減量	6-41
Indirect via base page	經由基或底頁之間接定址	6-40
Inhibit control	禁止或抑止控制	5-37
Input long	長輸入	7-6
Input short	短輸入	7-6
Instruction execute	指令執行	4-18
Instruction fetch	指令取還	4-17
Instruction fetch signals and timing	指令取還信號及定時	4-19
Instruction register	指令暫存器	4-3
Instructions	指令	4-4
Interrupt acknowledge	間斷認可	5-16 7-50
Interrupt address vector	間斷位址列陣	5-19
Interrupt priorities and what they mean	間斷優先順序及其意義	5-26
Interrupt priority and daisy chaining	間斷優先順序及連環	5-29
Interrupt priority and multiple request lines	間斷優先及多條要求線	5-28

Interrupt priority chip	間斷優先晶片	5-26
Interrupt request	間斷要求	5-16
Interrupt service routine	間斷服務或操作常式	5-19
INTERSIL IM 6100		6-15
I/O control	輸入／輸出控制	5-12
I/O port addresses	輸入／輸出通道位址	5-12
I/O ports	輸入／輸出通道	5-9
I/O ports addressed using memory address lines	使用記憶位址線定址的輸入／輸出通道	5-10
I/O status	輸入／輸出狀態	5-12
Isosynchronous serial I/O	等同步串列輸入／輸出	5-67
Jump	跳越	7-22
Jump instruction	跳越	4-30 7-20
Jump to subroutine	跳越至次常式	7-22 7-23
		7-44
Jump to subroutine instruction	跳越至次常式指令	7-21
Jump to subroutine on condition	條件跳越至次常式	7-30
Label field	標記欄	6-7
Large scale integration	大型積體化	1-3
Literal or immediate data	文字或即時資料	4-6
Load	餵入	7-8
Load data counter signals and timing	餵入資料計數器信號及定時	4-23
Load direct	直接餵入	7-10
Load immediate	即時餵入	7-22
Load implied	隱含餵入	7-10
Load/store with auto increment and skip	有自動增量及跳略之餵入／儲存	7-11
Load/store with auto increment or decrement	有自動增量或減量之餵入／儲存	7-11
Macroinstruction complexity	巨型指令複雜性	4-36
Macroinstructions	巨型指令	4-34

Macrologic 巨型邏輯	4-36
Marking 標記	5-54
Medium scale integration 中型積體化	1-3
Memory module 記憶裝置微型組件	3-6
Memory read signals and timing 記憶讀取信號及定時	4-21
Memory write signals and timing 記憶寫入信號及定時	4-22
Microcomputer memory concepts 微型計算機記憶裝置概念	3-5
Microcomputer system bounds 微型計算機系統邊界	5-8
Microinstruction bit length 微型指令數元長度	4-39
Microinstructions 微型指令	4-34
Microprocessor 微型處理機	4-1
Microprocessor slice 微型處理機切片	4-36
Microprogram counter 微型程式計數器	4-60
Microprogram sequencer logic 微型程式定序器邏輯	4-45
Microprogrammable microcomputer 微型程式可規劃的微型計算機	4-36
Microprograms 微型程式	4-34
Minicomputer memory concepts 小型計算機記憶裝置概念	3-5
Mnemonic field 簡字符號欄	6-6
MODEM 調變解調器	5-48
Move 移動	7-32
Multibyte addition 多數元組加法	7-17
Multibyte binary addition 多數元組二進加法	3-12
Multibyte binary subtraction 多數元組二進減法	3-13
Multifunction devices 多功能裝置	5-34
Multiple stacks 多疊存器	7-31
Multiplexed lines 多工線	5-20
Multiword binary data 多字組二進資料	3-12
Multiword signed binary numbers 多字組帶有正負號二進數	3-16

Negative BCD data	負二進寫碼十進位資料	3-16
Nibbles	半數元組	3-4
Non volatile memory	常性或不變性記憶裝置	3-1
Number of load and store instructions	讀入及儲存指令數	7-9
Number of registers	暫存器數	7-1
Octal numbers	八進數	2-4
Ones complement	一之補數	2-6
Operand field	運算元欄	6-8
OR	[或]	7-33
OR immediate	即時作 [或] 運算	7-24
Origin directive	原址指向	6-11 7-35
Output long	長輸出	7-7
Output short	短輸出	7-7
Overflow status	超限狀態	4-14 4-55
Overflow status set strategy	超限狀態定置方法	4-16
Pack	組合	7-23
Packing ASCII digits	組合美國資訊交換標準碼數位	7-43
Page boundary error	頁邊界錯誤	6-20
Page number	頁碼	6-19
Paged direct addressing	分頁直接定址	6-30
Paper tape	紙帶	6-3
Parameter passing	參數傳送	7-46
Parity	同位	3-20
Parity bits	同位數元	5-55 5-60
Parity status	同位狀態	4-16
Pass parameter instruction	傳送參數指令	7-47
Passing parameters to subroutines	傳送參數至次常式	7-47
PDP-8		6-15
Pop	抽出	6-33 6-34
		7-44
Post-indexing	後指標法	6-47

Power fail interrupt	電力不足間斷	5-31
Power supplies	電源	4-19
Pre-indexing	前指標法	6-46
Primary accumulator	主累積器	7-6
Program counter	程式計數器	4-3
Program loop	程式環	4-28
Program relative branch	程式相對分支	4-30
Program relative paging	程式相對分頁	6-22
Protocol in serial data	串列資料之協定	5-54
Push	推進	6-33 6-34
RAM (Random-Access Memory)	隨機出入記憶裝置	7-44
		3-2
RAM chip memory size	隨機出入記憶裝置晶片記憶大小	3-7
Recursive subroutines	遞歸次常式	6-37
Referencing data tables	參考資料表	4-28
Register block	暫存器方塊	4-49
Register to register move instructions justified	暫存器至暫存器移動指令證明	7-33
Register to register operate instructions justification	暫存器至暫存器操作指令證明	7-33
Restoring registers from stack	自疊存器重存暫存器	7-52
Return from interrupt	自間斷轉回	7-50
Return instructions	轉回指令	7-45
Return from subroutine	自次常式轉回	7-44
ROM (Read-Only Memory)	僅讀記憶裝置	3-2
ROM device select	僅讀記憶裝置選擇	5-2
Rotate	輪轉	7-37
Saving registers and status	保存暫存器及狀態	5-18
Saving registers on stack	保存暫存器含量於疊存器	7-51
Secondary memory reference instructions justification	次記憶參考指令證明	7-17

Selecting I/O devices	選擇輸入／輸出裝置	5-21
Serial data handshaking	串列資料連繫交換	5-57
Serial data input	串列資料輸入	5-63
Serial data output	串列資料輸出	5-64
Serial data receiving clock signal	串列資料接收定時信號	5-51
Serial data transmitting clock signal	串列資料發射定時信號	5-51
Serial I/O commands	串列輸入／輸出命令	5-67
Serial I/O error conditions	串列輸入／輸出錯誤情況	5-67
Serial I/O input control signals	串列輸入／輸出輸入控制信號	5-68
Serial I/O mode	串列輸入／輸出模式	5-67
Serial receive control signals	串列接收控制信號	5-65
Serial receive synchronization control	串列接收同步控制	5-65
Serial synchronous hunt mode	串列同步追逐模式	5-57
Serial transmit control signals	串列發射控制信號	5-65
Serial x1 clock signal	串列 x1 定時信號	5-53
Serial x16 clock signal	串列 x16 定時信號	5-53
Serial x64 clock signal	串列 x64 定時信號	5-53
Seventy four hundred integrated circuits	7400 積體電路	1-3
Shift	移位	7-36
Shift and rotate	移位及輪轉	7-36
Shift and rotate instructions	移位及輪轉指令	7-40
Shift and rotate through carry	經由進位之移位及輪轉	7-37
Shift and rotate with branch carry	以分支進位之移位及輪轉	7-37
Shift multibyte	移位多數元組	7-41
Shifting binary coded decimal data	移位二進寫碼十進資料	7-38

Sign of answer in subtraction	減法之答案正負號	2-7
Sign propagation	正負符號傳送	4-31
Sign status	正負符號狀態	4-13 4-54
Signal settling delay	信號設定延遲	5-51
Signal settling time	信號設定時間	5-50
Signed binary numbers	帶有正負號之二進數	3-14
Simple shift and rotate	簡單移位及輪轉	7-37
Size of chip select	晶片選擇之大小	3-9
Size of memory address	記憶位址之大小	3-8
Skip philosophy	跳略哲學	7-26
Stack pointer	疊存指示器	6-32
Start bit	起始數元	5-59
Static RAM	靜態隨機出入記憶裝置	3-7
Status in microprograms	微型程式狀態	4-41
Status reset	狀態重定	7-53
Status set	狀態置定	7-53
Stop bits	終止數元	5-59 5-60
Store	儲存	7-8
Store direct	直接儲存	7-10
Store implied	隱含儲存	7-10
Subroutine call	次常式呼叫	6-35
Subroutine parameter passing	次常式參數傳送	7-44
Subroutine parameters	次常式參數	7-46
Subroutine return	次常式轉回	6-36
Subroutines	次常式	6-34 7-27
Subtract decimal	十進減法	7-33
Switch change tests	開關變換測試	7-18
Switch testing	開關測試	7-42
Sync character	同步字元	5-54
Teletype serial data format	電傳打字機串列資料格式	5-60
Tens complement	十之補數	2-5
Tri-state buffer	三狀態緩衝器	5-47

Truth tables	真值表	2-8
Twelve-bit word direct addressing	12 數元字組直接定址	6-15
Twos complement	二之補數	2-6
Volatile memory	變性或無常性記憶裝置	3-1
When statuses are modified	何時修正狀態	4-13
Word size	字組大小	3-3
Zero status	零狀態	4-13 4-55

目 錄

譯者序	III
快速索引	VII
第一章 什麼是微型計算機	1
第二章 某些基本觀念	9
數字系統	9
二進算術	13
布耳代數與計算機邏輯	15
第三章 微型計算機之組成	19
記憶裝置組織	19
第四章 微型計算機之中央處理單位	40
指令執行	60
微型程式規劃及控制單位	75
第五章 CPU 以外之邏輯	111
程式與資料記憶裝置	111
微型計算機系統(輸入/輸出)以外的轉移資料	118
程式規劃的 I/O	118
間斷 I/O	123
直接記憶出入	144
外系統匯流排	157
串列輸入/輸出	158

串列輸入／輸出協定	165
串列 I/O 通信裝置	170
即（或實）時邏輯	179
微型計算機裝置中之邏輯分配	180
第六章 程式規劃微型計算機	183
程式規劃語言之觀念	183
組合語言	187
組合程式指向	193
記憶定址	194
穩含記憶定址	195
直接記憶定址	196
疊存器	214
間接定址	220
指標定址	226
第七章 指令集	233
指令之說明	237
指令集摘要	285
附錄 A 標準字元碼	292