

8086微處理機

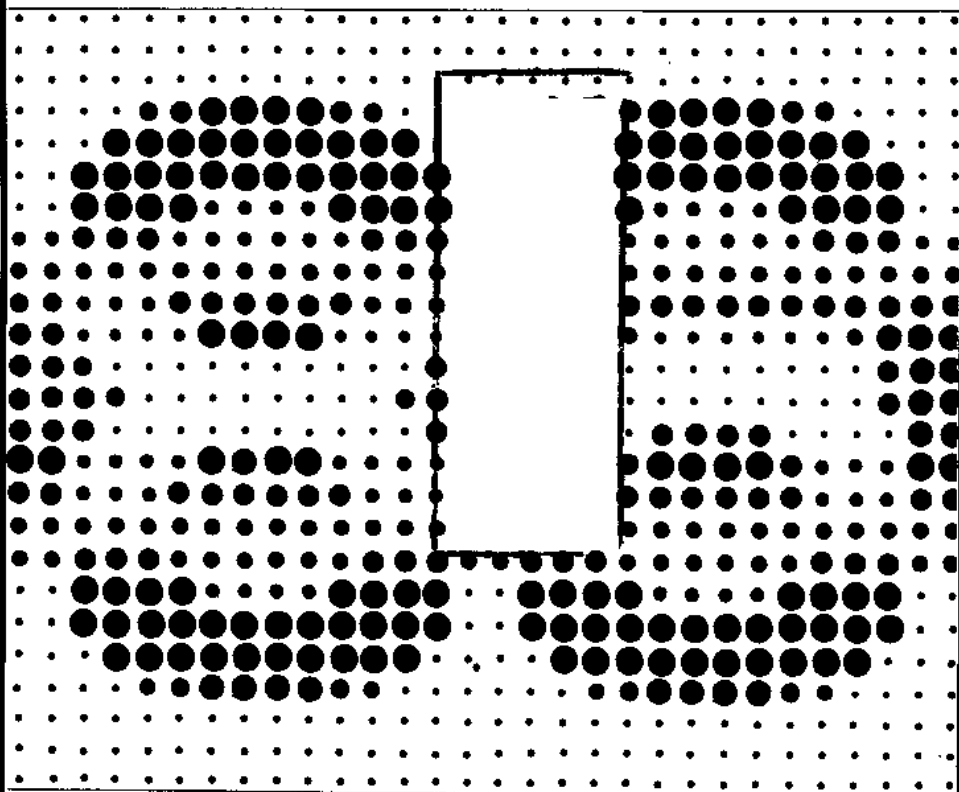
黃漢威 編譯



全華科技圖書股份有限公司 印行

8086微處理機

黃漢威 編譯



全華科技圖書股份有限公司 印行



全華圖書

法律顧問：陳培豪律師

8086微處理機

黃漢威 編譯

出版者 全華科技圖書股份有限公司

地址 台北市龍江路76巷20-2號2樓

電話 / 5 8 1 1 3 0 0 總機

郵撥帳號 / 0 1 0 0 8 3 6 - 1 號

發行人 陳 本 源

印刷者 華 - 彩 色 印 刷 廠

門市部 全友書局(黎明文化大樓七樓)

地址 / 台北市重慶南路一段49號7樓

電話 / 3 6 1 2 5 3 2 • 3 6 1 2 5 3 4

定 價 新臺幣 340 元

再版 / 74年11月

行政院新聞局核准登記證局版台業字第〇二二三號

版權所有 翻印必究

圖書編號 022765



iAPX 88, 88 USER'S MANUAL

AUGUST 1981

8086 微處理機推出於 1978 年，到目前已有 6 年的歷史，在推出的前 4 年一直沒有很好的銷路，到了 1982 年起，IBM 推出個人電腦，選用 8086 的姐妹微處理機 8088 為 CPU，8088 微處理機隨著 IBM 個人電腦的暢銷而供不應求，8086 也因此沾了光，銷路大增。從此，16 位元微處理機變成了微處理機的主流產品，連帶的，32 位元微處理機也成了下一步競爭的焦點。

8086 微處理機是 INTEL 公司的第三代微處理機產品，8086 微處理機的設計哲學較之其前二代的產品具有下列傑出的特色：

- (一) 記憶體採分段組態法，鼓勵模組化程式設計。
- (二) 定址模式適於利用高階語言進程式設計。
- (三) 講求系統分工，8086 家族為了減輕 CPU 的輸出入負荷提供了 8089 輸出入處理機，為了提高數值計算的速度與精確度而把數值演算工作交給 8087 數值處理機，8086 CPU 只專注於演算工作與控制工作，系統效能大為提高。
- (四) 具備多元處理能力，8086 提供一套共用系統資源的方法，使得多個 8086 家族處理機能共有於同一系統中分別擔任不同的工作，由於此種多元處理的能力，開拓了微處理機應用的新領域。

8086 微處理機雖已在國內推出多年，但一直缺乏中之介紹書刊，筆者從事微電腦教學有年，有鑑於此，乃提筆編著此書。本書的內容概分六章，第一章介紹 8086 微處理機的結構、記憶體組態、定址方式、工作模式、匯流道特性、多元處理能力、處理機控制以及匯流道週期時序。第二章則

介紹 8086 的指令集。第三章介紹 8089 輸出入處理機的工作原理、處理機結構、記憶體、輸出入方法、多元處理特性、處理機控制與監督、8089 指令集、定址方式以及週邊介面。第四章介紹 8086 微處理機的各種支援晶片，包括 8284 A 時鐘產生器，8282/8283 電子栓，8286/8287 收發器，8288 匯流道控制器，8289 匯流道仲裁器，8254 計數計時器，8259 A 岔斷控制器，8251 A 串列式介面電路以及 8255 A 平行介面電路。第五章介紹 INTEL MULTIBUS 介面以及 IAPX86 的介面設計。第六章介紹 8087 數值處理機的結構及工作原理。

本書的編寫係假設讀者已稍具 8 位元處理機的知識基礎，未具有 8 位元基礎之讀者，在閱讀本書時，若遭遇困難可參閱作者另作：微處理機原理與應用（由大海文化事業公司出版）或者其他全華圖書公司的任何有關 8 位元微處理的書籍。

本書得以完成，應感謝全華圖書公司董事長陳本源先生的大力支持，以及內人郭淑絹小姐在寫作期間毫無怨尤的鼓勵與協助，同時，我也要感謝全華圖書公司編輯小組的辛勤工作與敬業精神。最後，謹以此書獻給對我恩重如山的父母與師長。

黃 漢 威

編輯部序

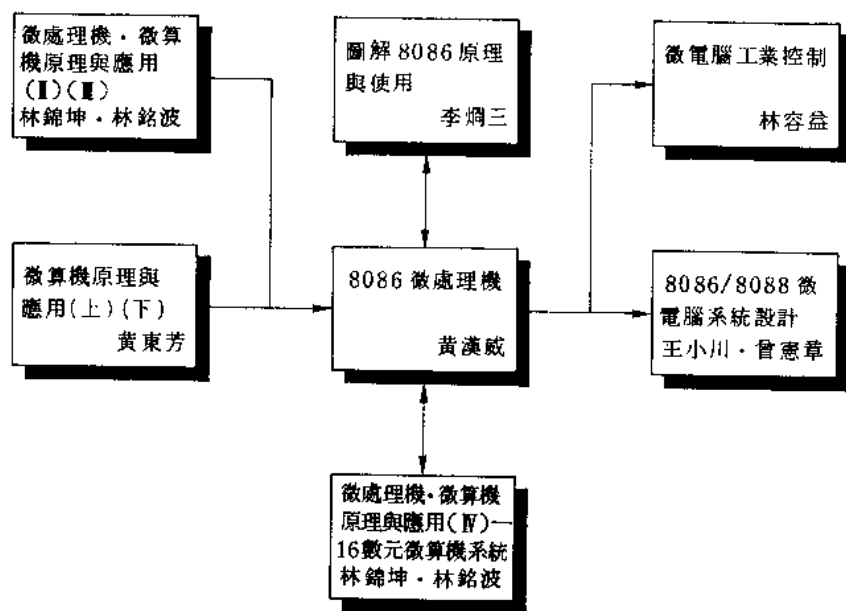
「系統編輯」是我們的編輯方針，我們所提供給您的，絕不只是一本書，而是關於這門學問的所有知識，它們由淺入深，循序漸進。

現在我們就將這本「8086微處理機」呈獻給您。本書是由華夏工專電子科黃主任漢威先生的多年電腦教學經驗，將原書豐碩潤骨後編譯而成，全書主要探討8086之結構、工作原理與指令集，並針對介面之應用作詳盡之剖析。

本書計6章，除8086外，並介紹8087及8089微處理機之結構與工作原理，全書脈絡一貫、題材新穎，是專研8086族系列最佳書籍。

同時，為了使您能有系統且循序漸進研習微處理機方面叢書，我們以流程圖方式，列出各有關圖書的閱讀順序，以減少您研習此門學問的摸索時間，並能對這門學問有完整的知識。若您在這方面有任何問題，歡迎來函連繫，我們將竭誠為您服務。

流程圖



第 1 章 8086 微處理機	1
1.1 8086 微處理機概述	2
1.2 接腳說明	5
1.3 中央處理機的結構	10
1.3-1 執行單位 (EU)	11
1.3-2 匯流道介面單位 (BIU)	12
1.3-3 一般暫存器	13
1.3-4 段暫存器	14
1.3-5 指令指標	14
1.3-6 旗 標	14
1.4 記憶體的组织	15
1.5 定址方式	17
1.5-1 暫存器與立即運算元	18
1.5-2 主記憶定址方式	18
1.5-3 輸出入埠定址方式	22
1.5-4 直接記憶體存取	24
1.5-5 輸出入處理機	24
1.6 工作模式	24
1.6-1 最小模式	24
1.6-2 最大模式	25
1.7 8086 匯流道	31
1.7-1 8086 匯流道週期	31
1.7-2 8086 的位址與資料匯流道	33
1.7-3 系統資料匯流道	39
1.7-4 多處理機的环境	48

1.8	8086的多元處理特色	49
1.8-1	匯流道的鎖定	49
1.8-2	WAIT及TEST	51
1.8-3	Escape	52
1.8-4	Request/Grant 線	52
1.8-5	Multibus 結構	53
1.9	時鐘的產生	53
1.10	處理機的控制與監督	59
1.10-1	重定	59
1.10-2	Ready的實施與時序	65
1.10-3	8086的岔斷	69
1.11	8086匯流道時序	81
1.11-1	最小模式匯流道時序	82
1.11-2	最大模式匯流道時序	87
1.11-3	匯流道控制權轉移的時序	95
附錄	匯流道搶奪對系統完整性的影響	107

第2章	8086指令集	113
------------	----------------	------------

2.1	概 述	114
2.2	資料搬運指令	114
2.2-1	一般目的的搬運資料	115
2.2-2	位址標的的搬運	116
2.2-3	旗標的搬運	117
2.3	算術指令	118
2.3-1	算術資料格式	118
2.3-2	算術指令與旗標	119
2.4	位元操作指令	123
2.4-1	邏輯運算指令	123
2.4-2	移位指令	125
2.4-3	旋轉指令	125
2.5	字串指令	126
2.6	程式轉移指令	130
2.6-1	無條件轉移	130

2.6-2	條件轉移	133
2.6-3	反覆控制	133
2.6-4	含斷指令	134
2.7	處理機控制指令	135
2.7-1	旗標運算	135
2.7-2	外部同步指令	136
2.7-3	不做事的指令	137
2.8	機器碼的譯碼與解碼	137
2.9	8086 指令集依英文字母順序排列	153
2.10	與組合程式有關的表意記號	228

第 3 章	8089 輸出入處理機	231
--------------	--------------------	------------

3.1	8089 處理機概述	232
3.1-1	微處理機輸出入系統的演進	232
3.1-2	8089 的工作原理	233
3.2	接腳說明	252
3.3	8089 處理機的結構	255
3.3-1	共同控制單元	256
3.3-2	算術邏輯單元	256
3.3-3	組合／分解 (Assembly/Disassembly)	
	暫存器	256
3.3-4	指令提取單位	256
3.3-5	匯流道介面單位 (BIU)	258
3.3-6	通道	259
3.4	記憶體	266
3.4-1	記憶體組織	266
3.4-2	專用及保留記憶位置	267
3.4-3	動態重定位	268
3.4-4	記憶體的存取	269
3.5	輸入與輸出	269
3.5-1	程式控制的輸出入	269
3.5-2	DMA 傳送	271
3.6	多元處理特性	283

3.6-1	滙流道仲裁	283
3.6-2	滙流道負荷限制	285
3.6-3	滙流道的鎖定	286
3.7	處理機的控制及監視	286
3.7-1	IOP 的起始	286
3.7-2	輸出入的指派	290
3.7-3	通道命令	291
3.7-4	DRQ (DMA 要求)	294
3.7-5	EXT (外部結束)	294
3.7-6	岔斷	294
3.7-7	情況線	295
3.8	8089 指令集	295
3.8-1	資料傳送指令	296
3.8-2	算術指令	297
3.8-3	邏輯及位元操作指令	298
3.8-4	程式轉移指令	299
3.8-5	處理機控制指令	301
3.8-6	指令的譯碼	302
3.8-7	指令集參考資料	305
3.9	8089 定址方式	315
3.9-1	暫存器及立即運算元	315
3.9-2	記憶體定址方式	316
3.10	8089 的週邊介面	319
3.11	8089 的除錯方法與考慮	320
3.11-1	靜態除錯 (或功能除錯)	320
3.11-2	軟體測試	324
3.11-3	真實環境測試	326
3.11-4	邏輯分析儀技巧	328

第4章	8086支援晶片	329
------------	-----------------	------------

4.1	8284 A 時鐘產生器	330
4.1-1	8284 接腳功能	331
4.1-2	8284 的功能	332

4.2	8282/8283 8位元電子栓	334
4.2-1	接腳說明	334
4.3	8286/8287 8位元匯流道收發器	336
4.4	8288 匯流道控制器 (iAPX 86, 88 家族專用)	337
4.4-1	接腳功能說明	338
4.4-2	8288 功能說明	339
4.5	8289 匯流道仲裁器	342
4.5-1	接腳說明	343
4.5-2	功能說明	347
4.5-3	8289 的工作方式	349
4.6	利用 8289 匯流道控制器設計 8086, 8089 微處理機系統	353
4.6-1	多主人系統匯流道的要求與讓出	353
4.6-2	8289 和 8288 的介面	354
4.6-3	8289 匯流道仲裁器內部結構	354
4.6-4	8086 家族處理機類別及系統組態	356
4.6-5	8289 單一匯流道介面	357
4.6-6	IOB 介面	364
4.6-7	RESB 介面	366
4.6-8	和兩個多主人匯流道介面	368
4.6-9	什麼時候選用不同的組態方式	372
4.7	8254 計數計時器	372
4.7-1	8284 的接腳說明	372
4.7-2	8254 的結構	374
4.7-3	8254 系統介面	375
4.7-4	8254 的工作方式	376
4.7-5	8254 工作方式及參數之設定	384
4.8	8259 A 中斷控制器	388
4.8-1	8259 A 的結構	388
4.8-2	8259 A 的接腳說明	391
4.8-3	8259 A 的工作原理	392
4.8-4	8259 A 的程式規劃	403

4.8-5	8259 A 的應用範例	411
4.9	8251 A 系列式介面電路	422
4.9-1	8251 A 的結構	422
4.9-2	8251 A 的工作情形	427
4.9-3	8251 的應用	433
4.10	8255 A 平行介面電路	437
4.10-1	8255 A 的結構	437
4.10-2	8255 A 的工作原理	439
4.10-3	8255 A 的應用	457

第 5 章 MULTIBUS 介面與 iAPX86 的介面設計 461

5.1	MULTIBUS T ^M 信號說明	462
5.1-1	MULTIBUS P1 信號線	462
5.1-2	MULTIBUS P2 信號線	465
5.2	工作特性	466
5.2-1	資料傳送	466
5.2-2	禁止動作	469
5.2-3	岔斷動作	471
5.2-4	MULTIBUS 多主人動作	473
5.2-5	MULTIBUS 交換動作	475
5.2-6	停電的考慮	476
5.3	MULTIBUS T ^M 僕人介面電路元件	478
5.3-1	位址解碼	478
5.3-2	位址匯流道推動電路	479
5.3-3	控制信號邏輯	480
5.4	MULTIBUS 僕人設計範例	480
5.4-1	功能說明	481
5.4-2	程式規劃特性	484
5.4-3	工作原理	485
5.5	8086 與 I/O 的介面	489
5.5-1	8 位元的輸出入	490
5.5-2	16 位元的輸出入	492
5.5-3	一般設計考慮	492

5.5-4	判定 I/O 設備的相容性	493
5.5-5	輸出入介面的例子	499
5.6	8086 與記憶體介面	503
5.6-1	ROM 與 EPROM 的介面	504
5.6-2	靜態 RAM 的介面	506
5.6-3	動態 RAM 的介面	511

第 6 章	8087 數值處理機	519
--------------	-------------------	------------

6.1	8087 處理機概述	520
6.1-1	Intel 微處理機數值處理的演進	520
6.1-2	8087 的工作績效	521
6.1-3	8087 的可用性	522
6.1-4	8087 的應用	522
6.1-5	程式設計介面	523
6.1-6	硬體介面	524
6.2	8087 處理機的結構	526
6.2-1	控制單位 (CU)	526
6.2-2	數值執行單位 (NEU)	527
6.3	8087 接腳說明	530
6.4	8087 的演算原理	533
6.4-1	數字系統	533
6.4-2	8087 的資料型態與格式	534
6.4-3	捨入控制	538
6.4-4	準確度控制	538
6.4-5	無限大控制	538
6.4-6	例外情況	539
6.5	記憶體	542
6.5-1	資料的儲存	542
6.5-2	記憶體的存取	543
6.5-3	動態重定位	544
6.5-4	專用及保留記憶體位址	544
6.6	多元處理特性	544
6.6-1	指令的同步	544

6.6-2	本地匯流道仲裁	547
6.6-3	系統匯流道的仲裁	547
6.6-4	變數存取的控制	548
6.7	處理機控制及監視	548
6.7-1	起 始	548
6.7-2	CPU辨認	549
6.7-3	岔斷要求	549
6.7-4	岔斷優先順序	550
6.7-5	無止境的等待	551
6.7-6	情況線	552
6.8	8087 指令集	553
6.8-1	資料傳送指令	553
6.8-2	算術指令	555
6.8-3	比較指令	560
6.8-4	超越函數指令	562
6.8-5	常數指令	564
6.8-6	處理機控制指令	564
6.9	8087 的程式發展工具	569
6.9-1	PL/M-86	569
6.9-2	ASM-86	571
6.9-3	8087 模擬器	573
6.9-4	8087 程式範例	574

1

8086微處理機

- 1.1 8086微處理機概述
- 1.2 接腳說明
- 1.3 中央處理機的結構
- 1.4 記憶體組織
- 1.5 定址方式
- 1.6 工作模式
- 1.7 8086匯流道
- 1.8 8086的多元處理特色
- 1.9 時鐘的產生
- 1.10 處理機的控制與監督
- 1.11 8086匯流道時序