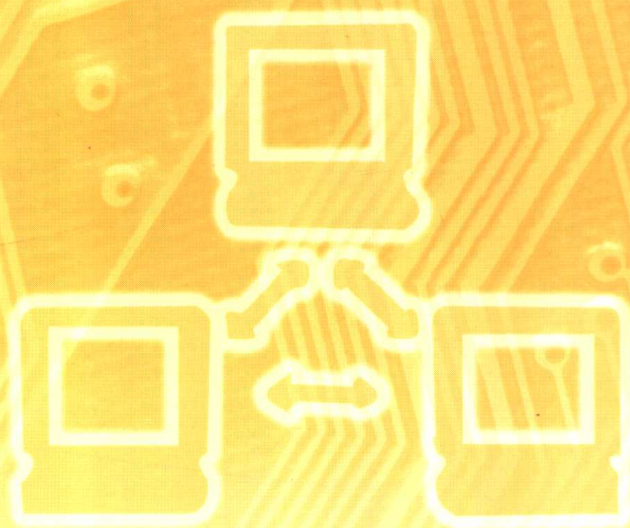


工科高等院校电路系列课程教材

数字逻辑设计实验技术 与EDA工具

张亦华 延明 肖冰 编著



北京邮电大学出版社
www.buptpress.com

数字逻辑设计实验技术 与 EDA 工具

张亦华 延明 肖冰 编著

北京邮电大学出版社
·北京·

内 容 提 要

本书全面介绍了数字电路的基本实验技术和实验技巧,以及现代电子设计自动化的硬件(PLD)、软件和它们的开发应用。其特点是,突出电子设计自动化(EDA)观念,突出虚拟实验与实际器件实验的有机结合,并以大规模集成电路为中心安排实验内容,把先进技术及时地引入到教学实践环节。其内容包括:数字集成电路的测量技术、可编程逻辑器件(PLD)、数字电路自动化设计及数字电路描述语言(VHDL语言)、VHDL开发软件MAX+plus II及应用、PSPICE软件在数字电路实验中的应用、数字电路基本实验、数字系统设计与数字电路课程设计,附录部分介绍了数字电路常用的测试仪表——示波器、脉冲发生器、数字计数器、逻辑分析仪。

本书是一本关于数字电路设计与实验的教材,主要目的是指导学生如何做实验,特别是做研究型实验;除此之外,本书的另一个目的是提供一些实验资源供读者参考使用。

本书既可作为大学本科和专科院校通信、电子工程类专业的实验教材,也可作为从事电子工程技术工作的科技人员的参考用书。

图书在版编目(CIP)数据

数字逻辑设计实验技术与 EDA 工具/张亦华,延明,肖冰编著. —北京:北京邮电大学出版社,2003
ISBN 7-5635-0672-1

I. 数... II. ①张...②延...③肖... III. 数字电路—逻辑设计—实验技术 IV. TN79

中国版本图书馆 CIP 数据核字(2003)第 010619 号

出 版 者:北京邮电大学出版社(北京市海淀区西土城路 10 号)

邮编:100876 电话:62282185 62283578

网址:<http://www.buptpress.com>

经 销:各地新华书店

印 刷:北京源海印刷有限责任公司

印 数:4 000 册

开 本:787 mm×1 092 mm 1/16

印 张:19

字 数:482 千字

版 次:2003 年 3 月第 1 版 2003 年 3 月第 1 次印刷

书 号:ISBN 7-5635-0672-1/TN·283

定 价:30.00 元

如有印装质量问题请与北京邮电大学出版社发行部联系

前 言

本书是实验教材,注重基本实验技术和基本实验方法,着重实验能力与创新能力的培养,在吸收其他同类教材优点的基础上,针对实验独立设课的特点,按照数字电路与逻辑设计课程教学大纲的要求编写而成。

本书既介绍了数字电路的基本实验技术及实验技巧,又介绍了现代电子设计自动化的硬件(PLD)和软件,以及它们的开发应用。书中突出电子设计自动化(EDA)观念,突出虚拟实验与实际器件实验的有机结合,并以大规模集成电路为中心安排实验内容,把先进技术及时引入教学实践环节,通过实施以大规模集成电路为中心的实验,促进、更新以中小规模集成电路为基本元件的传统设计方法,掌握、熟悉电子设计自动化的基本概念与基本方法。本书在内容安排上既考虑发挥老师的指导作用,也注意调动学生的主动性、积极性。实验课题的选择突出了设计型、研究型,同时安排了多种供学生选做的实验课题,以利于因材施教。在这里需要指出的是,为了适应数字电路技术的快速发展,我们提倡实验课题的电子化、活页化,以便能及时修改、更新、引入新的实验课题。

本书的出版得益于电路中心各个时期从事数字电路实验教学工作的老师们的教学成果,没有他们的宝贵经验,也就没有本书的顺利出版。在本书准备、编写过程中得到了学校各级领导、教务处和电路中心的教师、工程技术人员的热情支持与帮助;特别是在编写过程中,得到了北京邮电大学安德宁、徐惠民、白中英、赵振纲、赵廷瑞教授的关心与指导,以及袁宝库、魏学军、姬红强、袁东明等老师的具体帮助和支持;本书还参考并采用了由肖冰、郭莉、安德宁编写的《数字电路与逻辑设计实验技术》一书中的部分精华思想,在此一并向他们表示诚挚的谢意。

我们期望通过本教材的实施,不但能够提高学生独立自主做实验的能力,而且能够促进实验环境的改善与更新。但是良好的愿望是一回事,而实施的效果又可能是另外一回事,我们真诚的希望老师和同学们能对教材中存在的问题提出宝贵的批评和建议。

作者

2003年1月

目 录

第一章 基本数字集成电路及其测量技术	1
第一节 器件的电气参数测量	1
一、数字集成电路的分类及主要性能	1
二、TTL 与 CMOS 数字集成电路使用规则	2
三、集成门电路外特性的测试	5
第二节 组合电路及显示电路	10
一、门电路	10
二、数码显示器件	11
三、液晶显示器件	12
四、MSI 组合逻辑电路	13
五、用 PLD 器件设计组合电路	15
第三节 时序电路	15
一、触发器	15
二、MSI 计数器	18
三、MSI 移位寄存器	20
四、用 PLD 器件设计时序电路	22
第四节 时钟产生电路和定时电路	22
一、555 定时器	22
二、集成施密特触发器	24
三、多谐振荡器	24
四、单稳态触发器	27
第五节 模/数、数/模转换及应用	29
一、集成模/数转换器	30
二、集成数/模转换器	32
第六节 半导体存储器	36
一、存储器的分类	36
二、半导体存储器的技术指标	36
三、EEPROM	37
第七节 数字电路的测量信号	39

一、二进制测量信号	39
二、数字电路同步波形的测量	39
三、黑盒子电路的测量	41
第八节 实验基本技能	41
一、实验手段	42
二、实验中应用较广的几种数字逻辑电路	42
三、实验中应注意的问题	43
第九节 数字电路常见故障的分析与排除	44
一、数字电路常见故障	44
二、检查电路的一般方法	45
第二章 可编程逻辑器件	47
第一节 可编程逻辑器件简介	47
一、可编程逻辑器件的概念	47
二、可编程逻辑器件与专用集成电路	48
三、可编程逻辑器件的种类	48
四、可编程逻辑器件的发展动态	49
第二节 PLD 中阵列的表示方法	51
第三节 简单低密度 PLD 器件的基本结构	52
第四节 MAX7000 系列器件的特点	54
第五节 MAX7000 系列器件的结构与性能	55
一、功能描述	56
二、逻辑阵列块	56
三、宏单元	58
四、扩展乘积项	59
五、可编程连线阵列	61
六、I/O 控制块	62
七、可编程速度/功耗控制	63
八、电压摆率控制	63
九、3.3 V 和 5 V 电源下的 I/O 工作电平	63
十、设计加密	63
十一、一般性测试	63
第六节 EPM7128SLC84-15 器件介绍	64
一、对 EPM7128SLC84-15 的简要说明	64
二、EPM7128SLC84-15 的主要电参数	64
三、使用 EPM7128SLC84-15 的注意事项	66

第三章 数字电路自动化设计及数字电路描述语言	67
第一节 可编程逻辑器件与电子设计自动化	67
第二节 VHDL 的基本概念	67
一、VHDL 是电子设计自动化的工具	67
二、VHDL 的特点	68
第三节 VHDL 的基本结构	69
一、VHDL 源程序结构	69
二、一个最简单的 VHDL 源程序结构	70
三、实体描述通用模式	71
四、类属参数说明	71
五、结构体描述通用模式	72
六、端口模式	72
七、库与程序包	73
第四节 VHDL 的对象、数据类型及运算操作符	74
一、VHDL 的对象	74
二、VHDL 的数据类型	77
三、VHDL 的运算操作符	84
第五节 VHDL 基本语句(一)	89
一、顺序描述语句	90
二、并行描述语句	95
第六节 VHDL 基本语句(二)	100
一、顺序描述语句	100
二、并行描述语句	105
三、子程序	109
四、VHDL 的描述风格	113
五、属性描述与定义语句	116
第四章 MAX + plus II 软件开发系统及应用	120
第一节 MAX + plus II 软件简介	120
一、概述	120
二、MAX + plus II 9.23 的安装	121
三、启动 MAX + plus II	123
第二节 应用 MAX + plus II 的设计过程	124
一、设计输入	124
二、设计编译	131
三、设计校验	139

四、器件编程	145
五、参数型宏器件	147
第五章 PSPICE 软件在数字电路实验中的应用	150
第一节 电路仿真工具 PSPICE 简介	150
一、PSPICE 的特点	150
二、PSPICE 8.0 的基本组成	150
第二节 数字电路仿真的基本步骤	151
第三节 利用 PSPICE 8.0 仿真、分析数字电路	152
一、组合电路	153
二、时序电路	158
三、振荡电路	159
四、数、模混合电路	161
五、归纳总结	163
第六章 基本实验	165
第一节 实验要求	165
一、概述	165
二、实验报告的撰写	165
第二节 电路板	166
一、实验用电路板	166
二、实验工具	166
第三节 实验课题	167
实验 1 数字电路常用仪表使用	167
实验 2 集成电路的外特性测量	168
实验 3 奇偶校验电路	170
实验 4 组合电路冒险现象观察与研究	170
实验 5 选择器应用	171
实验 6 MSI 全加/全减器	172
实验 7 三态门在总线上的应用	173
实验 8 码变换、数码管显示电路	173
实验 9 用 VHDL 语言设计组合逻辑电路(1)	174
实验 10 用 VHDL 语言设计组合逻辑电路(2)	175
实验 11 用 VHDL 语言设计组合逻辑电路(3)	176
实验 12 用 VHDL 语言设计组合逻辑电路(4)	176
实验 13 用 VHDL 语言设计组合逻辑电路(5)	177
实验 14 触发器	178

实验 15 分频器的应用	179
实验 16 环行计数器与扭环计数器	179
实验 17 序列信号发生器	180
实验 18 序列信号检测器	181
实验 19 计数器的应用	182
实验 20 用 PLD 设计具有 74LS169 功能的计数器	183
实验 21 用 PLD 器件设计 9 秒减计数器	183
实验 22 用 PLD 器件设计串/并行码变换器	184
实验 23 脉宽测量电路	185
实验 24 用参数型宏电路构成矢量信号选择器	185
实验 25 数字信号的发送和接收	186
实验 26 逻辑分析仪的应用	187
实验 27 简易多谐振荡器	190
实验 28 555 多谐振荡器和定时器	191
实验 29 模/数和数/模转换器的应用	191
实验 30 简易数字直流电压表	193
实验 31 EEPROM 的应用	194
实验 32 LPM_RAM 器件使用	194
第七章 数字系统与课程设计	196
第一节 数字系统基本概述	196
第二节 数字系统的设计方法	197
一、自顶向下法	197
二、自底向上法	198
第三节 数字系统描述工具	199
一、算法流程图	199
二、算法状态机图	200
三、备有记忆文档的状态图	203
四、方框图	205
第四节 数字系统设计实例	205
一、设计实例	205
二、系统设计小结	226
第五节 用 PLD 器件实现数字系统时的安装与调测	226
一、器件容量	226
二、器件承受功率与散热	226
三、PLD 器件的检查	227
四、算法和电路结构	227

五、仿真	227
六、电路调测	227
七、输入逻辑电平的可靠性	228
八、外围连线	228
第六节 数字系统设计课题	228
课题 1 三层电梯控制器	228
课题 2 交通灯控制器	229
课题 3 数字频率计	229
课题 4 乒乓游戏机	230
课题 5 数字锁	230
课题 6 数字钟	231
课题 7 智能函数发生器	231
课题 8 双线双工单通道多用通信系统	232
课题 9 8×8 点阵显示装置	233
课题 10 语音电路应用	235
课题 11 数据采集与监测系统	238
课题 12 电容测量仪	239
课题 13 4 位二进制数除法器	240
课题 14 自动售票机	240
课题 15 脉冲信号型乐曲播放器	241
课题 16 智力竞赛抢答器	241
附录 数字电路常用的测试仪表	243
附录 1 V-222 型示波器	243
一、概述	243
二、使用方法	249
三、示波器在数字电路测量中的基本应用	250
附录 2 SS-7804 型示波器	252
一、主要技术指标	252
二、示波器面板上各开关与旋钮的名称和功能	253
三、光标测量和频率计	258
附录 3 XC-13A 型脉冲发生器	259
一、用途简介	259
二、脉冲发生器的正确使用方法	262
附录 4 数字计数器	264
一、概述	264
二、CN3165 型计数器	266

三、1218 型通用计数器	270
附录 5 逻辑分析仪	274
一、概 述	274
二、逻辑分析仪的基本结构	276
三、逻辑分析仪的主要性能	280
四、TEK1230 型逻辑分析仪	281
附录 6 VHDL 关键字	290
参考文献	291

第一章 基本数字集成电路及其测量技术

尽管现在已进入大规模集成电路时代,但是其基础电路仍然是中小规模集成电路。为了更好地理解、应用大规模集成电路,仍有必要学习一些有关中小规模集成电路的基本知识,因此本章以中小规模集成电路为例进行叙述。

第一节 器件的电气参数测量

一、数字集成电路的分类及主要性能

目前,在数字系统中使用的集成电路主要分为两大类:一类是用双极型半导体器件作为元件的双极型集成逻辑电路;一类是用金属-氧化物-半导体场效应管(Metal-Oxide-Semiconductor Field Effect Transistor,简称 MOSFET)作为元件的 MOS 集成逻辑电路。

常用的数字集成逻辑电路有下述几种。

(1) 晶体管-晶体管逻辑电路(Transistor-Transistor Logic,简称 TTL),它包括:

- ① TTL(中速 TTL 或称标准 TTL)。
- ② STTL(肖特基 TTL)。
- ③ LSTTL(低功耗肖特基 TTL)。
- ④ ALSTTL(先进低功耗肖特基 TTL)。

(2) 射级耦合数字逻辑电路(Emitter Coupled Logic,简称 ECL)。

(3) MOS 集成电路,它包括:

- ① PMOS(P 沟道型 MOS 集成电路)。
- ② NMOS(N 沟道型 MOS 集成电路)。
- ③ CMOS(互补型 MOS 集成电路),它包括:
 - CMOS(标准 CMOS4000 系列)。
 - HC(高速 CMOS 系列)。
 - HCT(与 TTL 兼容的 HCMOS 系列)。

根据器件使用环境不同,TTL 系列及 HCMOS 分为 54 系列和 74 系列,如表 1-1 所示。

表 1-1 TTL 及 HCMOS 分类

系列	工作温度范围/℃	电源电压(TTL 系列)/V	备注
54	-55 ~ +125	+4.5 ~ +5.5(DC)	军品
74	0 ~ +70	+4.75 ~ +5.25(DC)	民品

在中小规模集成电路时代常用的集成逻辑电路有 TTL、ECL 和 CMOS 三种系列,各系列的分类及特点如表 1-2 所示。由表可知,ECL 电路速度快,但是功耗大,抗干扰能力弱,一般用于高速且干扰小的电路中;CMOS 电路静态功耗低,且 MOS 电路线路简单、集成度高,HCMOS 的速度有所提高,故目前在大规模和超大规模集成电路中应用较广;TTL 介于两者之间,当工作频率不高,又要求使用方便且不易损坏时,可选用 LSTTL。

表 1-2 三种集成电路性能比较

系列	型 号	电源电压/V	门传输延迟时间/ns	门静态功耗/mW
TTL	54/74TTL	$5 \pm 5\%$ (74)	10	10
	54/74LSTTL	$5 \pm 10\%$ (54)	7.5	2
	54/74ALS TTL		5	1
ECL	CE10K	$-5.2 \pm 10\%$	2	25
	CE100K	$-4.2 \sim -5.5$	0.75	40
CMOS	4000	3 ~ 18	80 ~ 20	5×10^{-3}
	54/74HC	2 ~ 6	10	2.5×10^{-3}
	54/74HCT	2 ~ 6	10	2.5×10^{-3}

数字集成电路在短短的十几年里,经历了从小规模(SSI)→中规模(MSI)→大规模(LSI)→超大规模(VLSI)→超超大规模(ULSI)几个发展阶段。表 1-3 以 MOS 电路为例,给出了 IC 在各个发展阶段具有的主要特征数据。

表 1-3 MOS 电路发展阶段的主要特征数据

名 称	元件数/芯片	芯片面积/mm ²	速度功率乘积/ μ J
中规模	$10^2 \sim 10^3$	< 10	$10^2 \sim 10$
大规模	$10^3 \sim 10^5$	10 ~ 25	10 ~ 1
超大规模	$10^5 \sim 10^7$	25 ~ 50	$1 \sim 10^{-2}$
超超大规模	$10^7 \sim 10^8$	50 ~ 100	$< 10^{-2}$

二、TTL 与 CMOS 数字集成电路使用规则

1. TTL 电路使用规则

图 1-1 所示的是 TTL 电路的输入等效电路和输出等效电路(OC 门除外),熟悉此等效电路对于 TTL 电路的正确使用是非常有用的。

TTL 电路在使用中应注意以下几个方面。

(1) 电源

① 典型电源电压为 $V_{CC} = +(5 \pm 5\%) V$ (74 系列)。

因为 TTL 电路存在尖峰电流,需要集成电路良好接地,并要求电源内阻要尽可能小,所以集成电路电源端要接 10 ~ 100 μ F 左右的电容,防止低频干扰。此外,在多个芯片组成的电路中,每隔 5 ~ 10 个集成电路在电源和地之间要加一个 0.01 ~ 0.1 μ F 的高频电容,以防产生高频干扰。

② 数字逻辑电路和强电控制电路要分别接地,避免强电控制电路地线上的干扰。

(2) 输入端

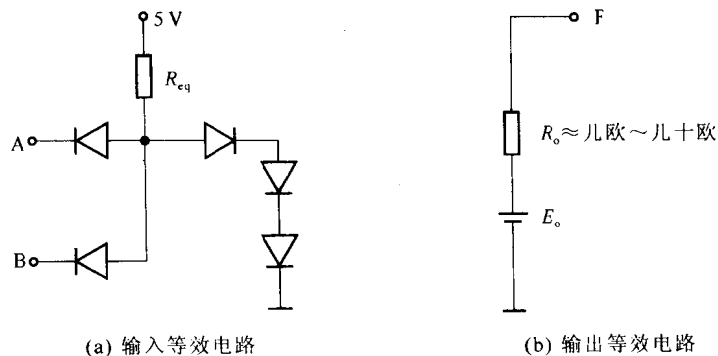


图 1-1 TTL 电路的输入、输出等效电路

① 输入端不能直接与高于 +5.5 V 和低于 -0.5 V 的低内阻电源连接,否则将损坏芯片。

② 由 TTL 电路的输入等效电路可知:输入端悬空等效于接“1”电平,但在 TTL 时序电路或在数字系统中,不用的输入端悬空易接受干扰,破坏电路功能,故不用的输入端应根据逻辑功能的要求接地或接至某一固定电压 U ,且 $+2.4\text{ V} < U \leq +5\text{ V}$ 。

③ 如果在输入端串入电阻 R 再接地, R 值的大小直接影响输入 U_i 的逻辑电平值。 R 值和逻辑电平“1”或者“0”的关系,因器件类别不同而不同。

(3) 输出端

① 由 TTL 电路的输出等效电路可知:除 OC 门和三态门以外,TTL 电路的输出端不允许并联使用;否则,不但会使电路逻辑混乱,而且会导致电路损坏。

② 输出端不允许直接接到 +5 V 电源或地端,否则会损坏电路。但可以通过电阻与电源相连,提高输出电平。

在电源接通时,不要插拔集成电路,因为电流的冲击可能会造成其永久性损坏。

2. CMOS 电路使用规则

CMOS 电路的输入等效电路和输出等效电路(OC 门除外),如图 1-2 所示。

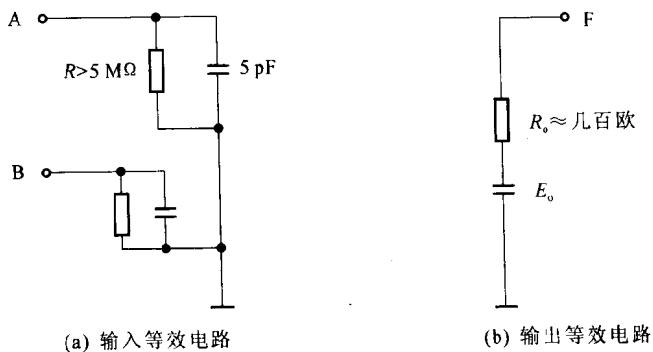


图 1-2 CMOS 电路的输入、输出等效电路

CMOS 电路在使用时应注意以下几个方面。

(1) 电源

① 正确连接电源。 V_{DD} 应接电源正极, V_{SS} 应接电源负极,不得接反;否则就会造成电路的

永久失效。不同的 CMOS 系列,电源电压不同,应根据器件手册,加正确的电源电压。CMOS 器件在不同的电源电压下工作,其输出阻抗、工作频率和功耗也不相同,如果降低 CMOS 的工作电压,必将降低电路的速度或频率指标,这一点设计中必须加以考虑。实验电路中,一般 V_{DD} 接 +5 V,与 TTL 电源电压相同。

② 电路的总功耗是静态功耗与动态功耗之和,CMOS 电路的静态功耗很小,而动态功耗 P 与其工作频率 f 、输出端的负载电容 C_L 和工作电源电压 V_{DD} 有关,其计算公式为

$$P = C_L V_{DD}^2 f$$

(2) 输入端

① 对输入信号 U_i 的要求: $V_{SS} \leq U_i \leq V_{DD}$ 。

由于 CMOS 集成电路的互补特点,造成了在电路内部有一个寄生的可控硅(VS)效应,当 CMOS 集成电路受到某种意外因素激发,如电感、电火花,使 $U_i > V_{DD}$ 时,寄生可控硅自锁,从而产生大电流使电路工作不稳定,甚至烧坏器件。

为防止 CMOS 寄生可控硅触发,使用时应满足 $V_{SS} \leq U_i \leq V_{DD}$;同时还要求先加电源电压 V_{DD} ,后加输入信号 U_i ,关机时先拆除 U_i ,后关 V_{DD} 。为防止意外因素激发,应在输入端串接一个 1~10 k Ω 保护电阻,将 I_i 瞬态值限制在 1 mA 以下。

② 由 CMOS 输入等效电路可知,CMOS 集成电路不用的多余输入端应接 V_{DD} 或 V_{SS} ,而决不能悬空,否则输出状态不稳定,还会产生大电流,使 IC 失效。以上所说不用的多余输入端,包括没有被使用的但已接通电源的 CMOS 电路的所有输入端。

③ 若输入到 CMOS 集成电路的信号,其上升时间 t_r 和下降时间 t_f 很长时,会使电路功耗增大,并形成瞬态尖峰电流。这个尖峰电流在寄存器、计数器中,可能会引起数据丢失,此时,时钟 CP 必须先经过施密特电路整形,使 t_r 和 t_f 减小。

(3) 输出端

① 由 CMOS 输出等效电路可知,CMOS 集成电路的输出端不应直接和 V_{DD} 或 V_{SS} 相连;否则,将因拉电流或灌电流过大而损坏器件。另外,除三态门和 OC 门外,也不允许两个 CMOS 器件并联使用。

输出与大电容、大电感直接相接时,将使功耗增加、工作速度下降,严重时损坏电路,为此,应在电路输出和大电容之间串接保护电阻 $R \geq 10$ k Ω ,并尽力减小容性负载。同一芯片上相同门的输入端和输出端分别并联,可提高工作速度,增加电路的驱动能力。

② CMOS 驱动能力较 TTL 要小得多,一般 4000 系列门可直接驱动 2 个低功耗肖特基 TTL 电路;HCMOS 系列门由于采用了双缓冲输出结构,其驱动能力得以提高。但 CMOS 驱动 CMOS 的能力很强,其扇出系数可达 50;考虑到负载电容的影响,CMOS 扇出系数常取 10~20 为限。

(4) CMOS 电路的保护措施

防止静电击穿是使用 CMOS 电路时应特别注意的问题。为防止击穿,可采取以下措施。

① 焊接、安装 CMOS 集成电路器件时,最好采用低瓦数,例如 20 W 内热式电烙铁。焊接用工作台不要铺塑料板等易带静电的物体,焊接时间不宜过长,避免外界干扰和静电击穿。

② 通电测试时,若信号源和电路板使用两组稳压电源,则开机时要先接通电路板电源,再给信号源加电;关机时要先使信号源断电,再断开电路板电源。

③ 插拔 CMOS 芯片时要先切断电源。

3. TTL-CMOS 的接口电路

在同一数字系统内,应尽量使用同一种系列的集成电路,例如都用 TTL 集成电路或都用 CMOS 集成电路,以避免相互之间不匹配问题。但是,如果不能避免不同系列的集成电路相互连接时,应注意器件之间相互匹配问题。

(1) TTL 集成电路驱动 CMOS 集成电路

TTL 集成电路驱动 CMOS 集成电路要解决的主要问题是逻辑电平的匹配,因为 TTL 输出高电平的下限值为 2.4 V (工程要求),而要求的 CMOS 输入最低高电平与工作的电源电压有关,即 $U_{iHmin} = 0.7V_{DD}$,当 $V_{DD} = 5\text{ V}$ 时, $U_{iHmin} = 3.5\text{ V}$,由此造成最差条件下的逻辑电平不匹配。一般的解决办法是:利用集电极开路的 TTL 门电路,以提高 TTL 电路输出高电平,可以方便灵活地实现 TTL 与 CMOS 集成电路的连接,其电路如图 1-3 所示。图中的 R_L 是 TTL 集电极开路门的负载电阻,一般取值为几百欧到几兆欧。

(2) CMOS 集成电路驱动 TTL 集成电路

CMOS 集成电路驱动 TTL 集成电路时,应注意 CMOS 集成电路的驱动能力问题,为提高其驱动能力,一般可以加一个接口电路,如图 1-4 所示。门 II 是 CMOS 集成电路缓冲/电平变换器,起缓冲驱动或逻辑电平变换的作用,具有较强的吸收电流的能力,可直接驱动 TTL 集成电路。

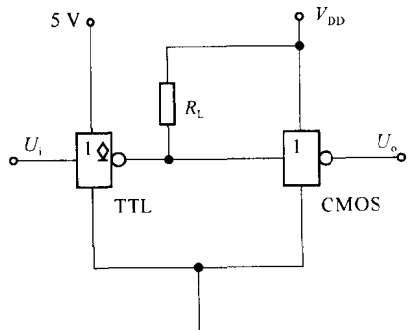


图 1-3 TTL-CMOS 集成电路接口

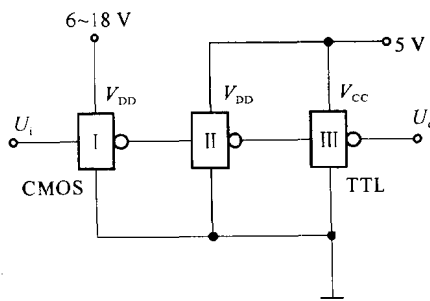


图 1-4 CMOS-TTL 集成电路接口

三、集成门电路外特性的测试

集成门电路的主要外特性包括:电压传输特性 (U_o-U_i)、输入特性 (I_i-U_i)、输出特性 (U_o-I_o)、电源特性 ($I_{CC}-U_i$) 和平均延迟时间 t_{pd} 。测试方法可以用逐点测试法和动态图形法。逐点测试法也叫静态测试法,常用来测试电路静态参数,其方法简单,这里不具体介绍。下面主要介绍图形法。

1. 集成门电路外特性的图形测试法

图形法是利用示波器的图形显示原理,把被测集成门电路的外特性曲线直接显示在荧光屏上。测试的具体方法是:首先接好测试电路,然后把外特性的自变量信号(锯齿波或有一定上升下降时间的矩形波)如 U_i 送到示波器的 X 输入,外特性的因变量信号如 U_o 送到示波器的 Y 输入,置示波器于 X-Y 显示挡,调节 X 和 Y 输入垂直灵敏度选择开关和位移旋钮到适当位置,就可在示波器屏幕上显示出被测外特性曲线。为了能从屏幕上得到稳定的特性曲线,在

没有特殊要求时,输入信号 U_i 的频率应低一些(1 kHz 左右为好);在需要定量读出主要参数时,测试前,应使用示波器上提供的校正信号(0.5 V、1 kHz 的方波),对 X 和 Y 两通道电压灵敏度进行校正。光点沿水平(X)方向或垂直(Y)方向移动的轨迹长度所代表的电压分别为

$$U_X = L \cdot D_X$$

$$U_Y = H \cdot D_Y$$

式中, L 和 H ——分别代表在 U_X 和 U_Y 激励下,光点沿水平方向和垂直方向移动的距离,它们的单位是 div(cm);

D_X ——X 通道(CH1 通道)灵敏度开关所指示的标称值,单位是 V/div(cm);

D_Y ——Y 通道(CH2 通道)灵敏度开关所指示的标称值,单位是 V/div(cm)。

此外,为了准确读数,还应作好 X 方向和 Y 方向零基线的调整,定出坐标原点。方法是:将示波器显示方式开关置于 ALT 挡(交替挡),扫描速度选择开关置于 X-Y 显示挡,将 Y(CH2) 输入耦合方式选择开关置于 GND,示波器屏幕上只显示一条横线,即坐标轴 X。调整 CH2 垂直位移旋钮,将其位置移至与屏幕上某一适当的横刻度线重合,定这个位置为 Y 向零位基线。然后将 CH2 输入耦合方式选择开关置于 DC 挡,再将 X(CH1) 输入耦合方式选择开关置于 GND,示波器屏幕上只显示一条竖线,为坐标轴 Y。调整水平位移旋钮,使该竖线与屏幕上某一适当的纵向刻度线重合,定这个位置为 X 向零位基线,即坐标轴 Y。坐标轴 X 和坐标轴 Y 的交点即为坐标原点。测试时,将 X 和 Y 输入耦合方式选择开关均置于 DC 挡,扫描速度选择开关置于 X-Y 显示挡,此时,屏幕上所显示的图形即为所要测试的外特性曲线。

2. TTL 集成门电路的外特性测试

(1) 输入特性(I_i - U_i)的测试

TTL 输入特性(I_i - U_i)的图形法测试电路如图 1-5 所示。按图形测试法调好测试仪表,并按图 1-5 接好测试电路,该电路输入端输入信号为具有一定上升时间的矩形波,且矩形波的低电平 $U_L = 0$ V,高电平 $U_H = 3$ V。图中所串电阻 R 的值应以不影响电路工作为限,通过测试 R 上的压降 U_R ,可以得出门的输入电流 $I_i = \frac{U_R}{R}$ 。

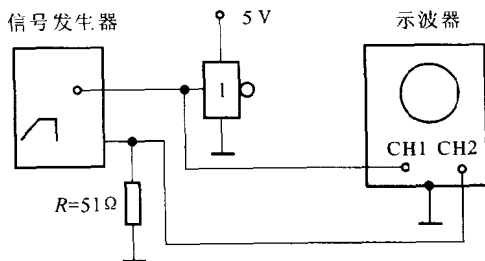


图 1-5 图形法测试 I_i - U_i 特性

由于测试电路中电阻 R 上的电流 I_R 的极性与 TTL 门 I_i 的假设方向相反,因此,测试时应将 Y 显示通道的极性转换开关(即垂直位移旋钮)拉出,使 U_R 反相,这样 I_i - U_i 特性才与假设方向相一致。

图中,由于脉冲信号发生器处于浮地工作,易受外界干扰,使所测 I_i - U_i 特性曲线模糊不清。解决此问题的方法是在电源和地之间并联一滤波电容,并改变稳压电源的电源插头方向,适当加大输入信号的 t_r 。