

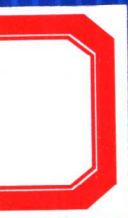
高等学校通信教材

gaodeng xuexiao tongxin jiaocai

© 宁帆 张玉艳 编

SHUZI DIANLU YU
LUOJI SHEJI

数字电路与 逻辑设计



人民邮电出版社

POSTS & TELECOMMUNICATIONS PRESS

高等学校通信教材

数字电路与逻辑设计

宁 帆 张玉艳 编

人民邮电出版社

图书在版编目(CIP)数据

数字电路与逻辑设计/宁帆,张玉艳编. —北京:人民邮电出版社,2003.7

高等学校通信教材

ISBN 7-115-11261-4

I. 数... II. ①宁... ②张... III. 数字电路—逻辑设计—高等学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字(2003)第 036299 号

内 容 提 要

本书由浅入深地阐述了数字与逻辑电路的基本理论、基本概念和基本分析设计方法,文字简洁,逻辑清晰,从实际应用的角度分析各种典型电路。

全书共分 8 章,内容包括:数字与逻辑基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、可编程集成电路、脉冲信号的产生和变换以及数/模和模/数转换。

本书可作为高等学校通信专业、计算机专业、无线电专业、自动控制专业及电子信息类专业的专业基础课教材,也可供相关工程技术人员参考。

高等学校通信教材

数字电路与逻辑设计

-
- ◆ 编 宁 帆 张玉艳
策划编辑 滑 玉
责任编辑 须春美
 - ◆ 人民邮电出版社出版发行 北京市崇文区夕照寺街 14 号
邮编 100061 电子函件 315@ptpress.com.cn
网址 <http://www.ptpress.com.cn>
读者热线 010-67129260
北京汉魂图文设计有限公司制作
北京隆昌伟业印刷有限公司印刷
新华书店总店北京发行所经销
 - ◆ 开本: 787×1092 1/16
印张: 19.5
字数: 471 千字 2003 年 6 月第 1 版
印数: 1-6 000 册 2003 年 6 月北京第 1 次印刷

ISBN 7-115-11261-4/TN · 2071

定价: 27.00 元

本书如有印装质量问题,请与本社联系 电话:(010)67129223

编者的话

数字技术是目前发展最为迅速的学科之一。随着通信事业的迅猛发展,我国的通信系统已有近 70% 的设备实现了数字化,集成化程度已非常高,设备的智能化也向更深层次发展,通信设备对器件速度的需求也越来越高。

编写本书的原则是,一方面要满足本课程对基本理论和基本设计方法所提出的各种要求,为学生从事数字逻辑电路设计 and 学习专业课程打下坚实的基础;另一方面,也要考虑数字技术的近期发展,反映这些技术发展所需要的基本知识和方法,使学生能更好地适应实际工作的需要。为此,编者结合多年从事该课程的教学经验,结合数字新技术发展带来的新问题,在编写过程中尽量做到文字叙述通俗易懂,逻辑性强;内容安排循序渐进,便于自学。

鉴于上述情况,本教材在基本保持原书理论体系的基础上,除了用相当篇幅叙述以小规模集成电路为基础的数字电路和逻辑设计技术之外,适当增强了中、大规模集成电路的内容;同时,增加了对高速器件组成原理的介绍,并以较大的篇幅增补了可编程逻辑器件的内容。

全书的主要章节都以中规模集成电路贯穿全章,大规模集成电路单列一章,以便系统讨论。最后一章以介绍 D/A、A/D 的转换技术及芯片为主,另外在书中还加强了 CMOS 集成电路的内容。

本教材第一、二章由宁帆编写,第三、四、五、六、七、八章由张玉艳编写。

北京邮电大学网络教育学院的李文海教授不辞辛劳,认真地审阅了书稿,并提出了许多宝贵意见。编者在教学及编写本教材的过程中,得到了赵六俊、金良玉、啜钢副教授的悉心指导和帮助,还得到了教研室高立、郭培红等老师的大力支持,在此谨向他们表示衷心的感谢。

由于编者的水平有限,缺点和不足在所难免,恳请读者批评指正。

编者
2003 年 2 月

目 录

第一章 数字与逻辑基础	1
1.1 数字信号与数字电路	1
1.1.1 数字信号与数字电路	1
1.1.2 数字电路的分类	2
1.2 数制与二进制编码	2
1.2.1 数制	2
1.2.2 数制间的转换	4
1.2.3 二进制编码	6
1.3 逻辑代数与逻辑函数	8
1.3.1 逻辑代数与逻辑变量	8
1.3.2 基本逻辑运算与基本逻辑门	9
1.3.3 复合逻辑运算	11
1.3.4 逻辑代数的基本定律和常用公式	13
1.3.5 逻辑代数的三个基本定理	16
1.3.6 正逻辑和负逻辑	17
1.4 逻辑函数的描述	18
1.4.1 逻辑函数的建立和描述方法	18
1.4.2 逻辑函数表达式的两种标准形式	19
1.4.3 逻辑函数的最简表达式	22
1.5 逻辑函数的化简	24
1.5.1 逻辑函数的公式化简法	24
1.5.2 逻辑函数的卡诺图化简法	25
小结	30
习题	31
第二章 逻辑门电路	36
2.1 双极型器件的开关特性和三极管反相器	36
2.1.1 半导体二极管的开关特性	36
2.1.2 双极型三极管反相器的静态开关特性分析	37
2.1.3 双极型三极管反相器的动态开关特性分析	40
2.1.4 双极型三极管反相器	41
2.2 TTL 逻辑门电路	42
2.2.1 TTL 反相器的电路结构和工作原理	42
2.2.2 其他逻辑功能的 TTL 门电路	50

2.2.3 其他类型的 TTL 门电路	57
2.3 其他类型的双极型数字集成电路	62
2.3.1 ECL 电路的结构与工作原理	63
2.3.2 I ² L 电路	65
2.4 CMOS 门电路	66
2.4.1 四种类型的 MOS 场效应管	67
2.4.2 MOS 管的开关特性	68
2.4.3 CMOS 反相器	69
2.4.4 其他类型的 CMOS 门电路	74
2.5 NMOS 集成电路	79
2.6 TTL 与 CMOS、ECL 电路的连接	81
小结	84
思考题	85
习题	86
第三章 组合逻辑电路	94
3.1 组合逻辑电路概述	94
3.2 SSI 构成的组合逻辑电路的分析和设计	95
3.2.1 组合逻辑电路的分析	95
3.2.2 组合逻辑电路的设计	98
3.3 常用的中规模组合逻辑电路的分析	100
3.3.1 编码器	100
3.3.2 译码器	105
3.3.3 数据分配器和数据选择器	111
3.3.4 数值比较器	116
3.3.5 算术运算电路	119
3.3.6 奇偶校验器/发生器	126
3.4 用 MSI 设计组合逻辑电路	129
3.5 组合逻辑电路中的竞争—冒险	134
3.5.1 产生竞争—冒险的原因	134
3.5.2 检查竞争—冒险的方法	135
3.5.3 消除竞争—冒险的方法	137
小结	138
思考题	139
习题	139
第四章 触发器	143
4.1 基本 RS 触发器	143
4.2 同步触发器	147

• 详细内容参见《模拟电子电路》相关内容。

4.2.1 同步 RS 触发器	147
4.2.2 同步 D 触发器	149
4.2.3 同步触发器的空翻现象	150
4.3 主从触发器	151
4.3.1 主从 RS 触发器的电路结构及工作原理	151
4.3.2 主从 JK 触发器	152
4.3.3 主从触发器的一次翻转现象	154
4.4 边沿触发器	154
4.4.1 CMOS 边沿触发器	155
4.4.2 TTL 边沿触发器	157
4.5 钟控触发器的主要参数	159
4.6 触发器使用中应注意的问题	160
4.6.1 触发器的电路结构与逻辑功能的关系	160
4.6.2 触发器时钟脉冲的触发方式	162
4.6.3 T 触发器及触发器间的相互转换	162
4.6.4 触发器的直接置位和直接复位	163
小结	164
思考题	164
习题	165
第五章 时序逻辑电路	169
5.1 时序逻辑电路的特点及描述方法	169
5.1.1 时序逻辑电路的特点	169
5.1.2 时序逻辑电路的描述方法	170
5.1.3 时序逻辑电路的分类	170
5.2 时序逻辑电路的分析	171
5.2.1 同步时序逻辑电路的分析	171
5.2.2 时序逻辑电路的一般分析步骤	174
5.2.3 异步时序逻辑电路的分析	174
5.3 寄存器和移位寄存器	176
5.3.1 寄存器	176
5.3.2 锁存器	177
5.3.3 移位寄存器	177
5.4 计数器	183
5.4.1 计数器的分类	183
5.4.2 同步计数器	184
5.4.3 异步计数器	190
5.4.4 移位寄存器型计数器	194
5.5 序列信号发生器	196
5.5.1 序列信号的基本概念	196

5.5.2 序列信号发生器	197
5.6 时序逻辑电路的设计	200
5.6.1 按固定规律直接设计时序逻辑电路	200
5.6.2 时序逻辑电路的一般设计方法	201
5.6.3 任意进制计数器的设计	209
5.6.4 序列信号发生器的设计	212
小结	215
思考题	215
习题	215
第六章 可编程逻辑器件	220
6.1 半导体存储器	220
6.1.1 只读存储器(ROM)	221
6.1.2 随机读写存储器	227
6.1.3 存储器容量的扩展	230
6.2 可编程逻辑器件简介	232
6.2.1 PLD 器件的基本结构	233
6.2.2 PLD 器件的逻辑表示	233
6.3 可编程逻辑阵列	234
6.4 可编程阵列逻辑	236
6.4.1 PAL 的基本结构	236
6.4.2 PAL 的输出与反馈结构	237
6.4.3 PAL 的应用	239
6.5 通用阵列逻辑	240
6.5.1 GAL 的电路结构	240
6.5.2 GAL 器件的分类及特点	247
6.5.3 PLD 器件的开发应用	248
6.6 现场可编程门阵列	250
6.6.1 FPGA 的基本结构	250
6.6.2 FPGA 的工作模式	254
6.6.3 FPGA 的特点及开发应用	257
小结	260
思考题	261
习题	261
第七章 脉冲波形的产生和变换	263
7.1 脉冲波形发生器及整形电路	263
7.1.1 施密特触发器	263
7.1.2 单稳态触发器	266
7.1.3 多谐振荡器	270
7.2 集成 555 定时器及应用	272

7.2.1 集成 555 定时器的工作原理	273
7.2.2 集成 555 定时器的应用	274
小结	278
思考题	278
习题	279
第八章 数/模和模/数转换	280
8.1 数/模转换器(DAC)	280
8.1.1 DAC 的基本概念	280
8.1.2 权电阻网络 DAC	281
8.1.3 T 型电阻网络 DAC	283
8.1.4 倒 T 型电阻网络 DAC	284
8.1.5 DAC 的主要技术参数	285
8.1.6 DAC 的应用	286
8.2 模/数转换器(ADC)	288
8.2.1 模/数转换器的基本概念	288
8.2.2 并联比较型 ADC	290
8.2.3 逐次逼近型 ADC	292
8.2.4 双积分型 ADC	294
8.2.5 ADC 的主要技术指标	296
8.2.6 ADC 的应用	297
小结	298
思考题	299
习题	299
主要参考书目	301

第一章 数字与逻辑基础

本章主要介绍分析数字逻辑电路的最基本的数学方法,主要讲述数字系统中分析和设计逻辑电路的基础知识和化简逻辑函数的基本方法。通过学习本章,要求对数字信号、数字电路及数字逻辑关系有较深的理解。

学习要点

1. 理解“权”的概念,掌握几种常用进制之间的转换方法,熟悉书中介绍的几种基本的、常用的编码方式,了解二进制码与循环码之间的转换方法。
2. 正确理解正逻辑与负逻辑的概念。
3. 掌握逻辑代数的基本定律、3个基本定理和逻辑函数的描述方法以及异或函数的运算规则。
4. 掌握逻辑函数四种描述方法以及它们之间的转换,掌握逻辑函数的两种标准形式:最小项表达式和最大项表达式,掌握逻辑函数的最简表达式形式,以及五种最简表达式之间的转换。
5. 掌握代数法化简和四变量以内的卡诺图法化简逻辑函数的方法。

1.1 数字信号与数字电路

1.1.1 数字信号与数字电路

自然界中的物理现象形形色色,描述各种物理现象的物理参量也各不相同,这些物理参量或携带信息的载体可以通过某种途径进行传播、变换与处理,这样的载体就称之为信号。信号应具有某种可以感知的物理参量——如电压、电流及电磁波的强度和频率等。

表示信号的物理参量之一是信号的强度随时间变化的特性,即信号的时域特性,具体到电子系统中所采用的信号则是电压或电流的时间特性。按时间特性来区分,尽管各种信号的性质不同,但就其变化规律的特点而言,分为模拟信号和数字信号两大类。

模拟信号的特点是信号参量的取值随连续时间的变化而保持其连续性,模拟信号的特性一般如图 1-1-1(a)所示。通常把工作模拟信号下的电子电路称为模拟电路。

数字信号与模拟信号相反,其参量取值是离散变化的。数字信号的特点是其强度的取值是有限个数,图 1-1-1(b)所示为二进制数字信号。所谓二进制数字信号就是只有两种取值的可能性,通常用 0,1 表示。当然,也可以有多进制数字信号,如八进制数字信号就是只有 8 种

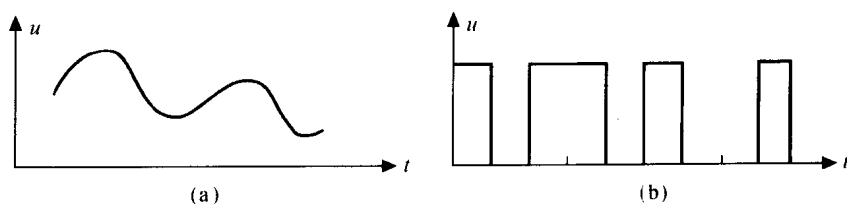


图 1-1-1 信号示例

可能取值的离散信号,其 8 种取值可以用 0,1,2,3,4,5,6,7 来表示。通常把处理加工数字信号电子电路叫做数字电路。

1.1.2 数字电路的分类

数字电路的基本构成单元主要有电阻、电容和二极管、三极管等元器件。按电路组成结构划分为分立元件电路和集成电路两类。其中,按集成电路在一块硅片上包含的逻辑门电路或元件的数量即集成度,又分为小规模(SSI)、中规模(MSI)、大规模(LSI)和超大规模(VLSI)集成电路。小规模集成电路集成度双极型系列为 1~12 门/片或 MOS 系列为 10~100 元件/片,属逻辑单元电路,包括逻辑门电路、集成触发器等;中规模集成电路集成度双极型系列为 12~100 门/片或 MOS 系列为 100~1000 元件/片,属逻辑功能部件,包括译码器、编码器、数据选择器、算术运算器、计数器、寄存器、比较器、转换电路等;大规模集成电路集成度双极型系列为 100~1000 门/片或 MOS 系列为 1000~10000 元件/片,属数字逻辑系统,包括中央控制器、存储器、串并行接口电路等;超大规模集成电路集成度双极型系列为 >1000 门/片或 MOS 系列 >1 万元件/片,属高集成度的数字逻辑系统,如在一个硅片上集成一个完整的微型计算机。

根据数字电路所用器件的不同,又可分为双极型(DTL、TTL、ECL、 I^2L 和 HTL 型)和单极型(NMOS、PMOS 和 CMOS 型)电路两类。

按电路结构和逻辑功能的不同还可分为组合逻辑电路和时序逻辑电路。组合逻辑电路的输出信号仅仅和当前时刻的输入信号有关,如编码器、译码器、数据选择器、比较器和运算电路等,而与电路的前一时刻状态无关。时序逻辑电路的输出信号不仅与输入信号有关,而且还与电路前一时刻的状态有关,如计数器、寄存器等。

1.2 数制与二进制编码

1.2.1 数制

数制是构成多位数码中每一位的方法和由低位向高位的进位规则,它也是人们在日常生活和科学研究中采用的计数方法。如十进制是人们常用的进位计数制,十二进制是日常钟表

的计时制。在计算机和数字通信设备中广泛使用二进制、八进制和十六进制计数制。

1. 十进制

在十进制中,每一位有 0、1、2、3、4、5、6、7、8、9 十个数码,超过 9 的数应“逢十进一”,即用多位数表示,这种方法称为位置计数法。例如,十进制数 328.25 可写成:

$$(328.25)_{10} = 3 \times 10^2 + 2 \times 10^1 + 8 \times 10^0 + 2 \times 10^{-1} + 5 \times 10^{-2}$$

上式各数位的乘数即 $10^2, 10^1, 10^0, 10^{-1}, 10^{-2}$ 称为各相应数位的“权”,与“位权”相乘的数称为系数。因此,任意一个十进制数均可按权展开为

$$(S)_{10} = \sum_{i=-m}^{n-1} K_i (10)^i \quad (1-2-1)$$

其中, K_i 是第 i 位的系数,它可以是 0~9 这十个数码中的任何一个,整数部分为 n 位,小数部分为 m 位。式中使用的下脚注 10 表示括号中的数为十进制数,有时也可用 D(decimal)代替。

若用 N 取代上式中的 10,即可得到任意进制(N 进制)的按权展开式为

$$(S)_N = \sum_{i=-m}^{n-1} K_i (N)^i \quad (1-2-2)$$

式中, $(N)^i$ 称为第 i 位的权值。

2. 二进制

在数字系统中,广泛地采用二进制计数制。主要原因是二进制的每一位数只有两种可能取值,即“0”或“1”,可以用具有两个不同稳定状态的电子开关来表示,使数据的存储和传送用简单而可靠的方式进行。

二进制数的特点是:

(1) 每位二进制数只有两个数码 0 或 1;

(2) 二进制数的计数规则是“逢二进一”,与十进制数一样,采用位置计数法表示。二进制各位的“权”是基数 2 的幂。一个任意二进制数 $(S)_2$ 的按权展开式为

$$\begin{aligned} (S)_2 &= K_{n-1} 2^{n-1} + K_{n-2} 2^{n-2} + \cdots + K_1 2^1 + K_0 2^0 + K_{-1} 2^{-1} + \cdots + K_{-m} 2^{-m} \\ &= \sum_{i=-m}^{n-1} K_i (2)^i \end{aligned} \quad (1-2-3)$$

式中, K_i, n, m 的定义与十进制相同,只是 K_i 的取值为 0 或 1,二进制有时用 B(Binary)表示。

3. 八进制和十六进制

对于计算机、数字通信、数据通信等数字系统来说,采用二进制计数制运算、存储和传输信息极为方便,但书写起来由于数码过长很不方便,并且极易产生错误。为此经常需要采用八进制或十六进制表示数字系统单元间的数据转发、存储和传送。

八进制有时用 O(Octal)表示,有 0、1、2、3、4、5、6、7 共 8 个数码,基数(权)为 8,计数规则为“逢八进一”。其按权展开式为

$$(S)_8 = \sum_{i=-m}^{n-1} K_i (8)^i \quad (1-2-4)$$

十六进制计数规则为“逢十六进一”。其按权展开式为

$$(S)_{16} = \sum_{i=-m}^{n-1} K_i (16)^i \quad (1-2-5)$$

十六进制采用的数码为 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F。数码 A~F 分别代表十进制

数 10~15。十六进制有时用 H(Hexadecimal)表示。

1.2.2 数制间的转换

由于数字系统采用二进制计数,而人们的习惯用法是十进制计数,在向数字系统写入数据时又常常需用八进制或十六进制计数,因此,必然存在各种数制间的相互转换问题。

1. 各种进制 $\rightarrow$ 十进制转换

把二进制、八进制、十六进制以及 N 进制数转换为等值的十进制数,通常采用“加权法”。也就是按照各种进制的权值展开式,求出系数与位权的乘积,然后把诸项乘积求和,即可得到转换结果。

【例 1-2-1】 将二进制数 1011.101 转换为十进制数。

解 将二进制数按权展开如下:

$$\begin{aligned}(1011.101)_2 &= 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= (11.625)_{10}\end{aligned}$$

其他进制数转换为十进制的方法与上类似,如下例。

【例 1-2-2】 将十六进制数 (FA59)₁₆ 转换为十进制数。

解 $(FA59)_{16} = F \times 16^3 + A \times 16^2 + 5 \times 16 + 9 = (64089)_{10}$

2. 十进制 $\rightarrow$ 二进制转换

十进制数转换为等值的二进制数时,整数与小数部分应分别转换。

(1) 整数部分的转换

假设十进制整数 $(S)_{10}$ 的等值二进制数为 $(K_{n-1}K_{n-2} \cdots K_1K_0)_2$,则根据式(1-2-3)可知:

$$\begin{aligned}(S)_{10} &= K_{n-1}2^{n-1} + K_{n-2}2^{n-2} + \cdots + K_12^1 + K_02^0 \\ &= 2 \times (K_{n-1}2^{n-2} + K_{n-2}2^{n-3} + \cdots + K_1) + K_0\end{aligned}$$

如果采用“除 2 取余法”,则得到的余数为二进制整数的最低位 K_0 ,依次重复,余数为 0 或 1,一直进行到商数为 0 得到 K_{n-1} ,从而实现整数部分的转换。

【例 1-2-3】 把十进制数 116 转换为二进制数。

解 其除法算式如下:

2	116	余数
2	58	0(K_0)
2	29	0(K_1)
2	14	1(K_2)
2	7	0(K_3)
2	3	1(K_4)
2	1	1(K_5)
	0	1(K_6)

于是得 $(116)_{10} = (1110100)_2$ 。

(2) 小数部分的转换

一个十进制小数 $(S)_{10}$ 对应的等值二进制小数为 $(0.K_{-1}K_{-2}\cdots K_{-m})_2$,由式(1-2-3)可知:
 $(S)_{10} = K_{-1}2^{-1} + K_{-2}2^{-2} + \cdots + K_{-m}2^{-m}$,两边同乘以 2 可得

$$2 \times (S)_{10} = K_{-1} + (K_{-2}2^{-1} + \cdots + K_{-m}2^{-m+1})$$

所得乘积的整数 0 或 1 即为所求二进制小数的最高位 K_{-1} ,重复用 2 乘前一步所得乘积的小数部分,一直到所得乘积的小数部分为零,或达到转换精度为止。

【例 1-2-4】 将十进制小数 0.625 转换成等值的二进制数。

解

乘积整数部分

$0.625 \times 2 = 1.25$	$1(K_{-1})$
$0.25 \times 2 = 0.5$	$0(K_{-2})$
$0.5 \times 2 = 1.0$	$1(K_{-3})$

需要说明的是,不是所有的十进制小数都能转换成有限位的二进制小数,当演算不能使小数部分为零时,往往采用“留位截余”的办法处理,因此将产生转换误差。

【例 1-2-5】 将十进制数 19.39 转换成二进制数。

解 ① 整数部分用“除 2 取余”法进行转换。

2 19	余数
2 9	1(K_0)
2 4	1(K_1)
2 2	0(K_2)
2 1	0(K_3)
0	1(K_4)

故

$$(19)_{10} = (10011)_2$$

② 小数部分用“乘 2 取整”法进行转换。

乘积整数部分

$0.39 \times 2 = 0.78$	$0(K_{-1})$
$0.78 \times 2 = 1.56$	$1(K_{-2})$
$0.56 \times 2 = 1.12$	$1(K_{-3})$
$0.12 \times 2 = 0.24$	$0(K_{-4})$
$0.24 \times 2 = 0.48$	$0(K_{-5})$
$0.48 \times 2 = 0.96$	$0(K_{-6})$
$0.96 \times 2 = 1.92$	$1(K_{-7})$

故

$$(0.39)_{10} = (0.0110001)_2 + e$$

将整数与小数部分求和,得转换结果为

$$(19.39)_{10} = (10011.0110001)_2 + e$$

误差 e 的大小往往与进行转换的计算机字长(位数)有关。

3. 二进制数 $\longleftrightarrow$ 八进制、十六进制数的转换

由于 $2^3 = 8, 2^4 = 16$,所以一位八进制所能表示的数值恰好相当于 3 位二进制数能表示的

数值,而一位十六进制数与四位二进制数能表示的数值正好相当,因此八进制、十六进制与二进制数之间的转换极为方便。

【例 1-2-6】 求 $(110101.100001111)_2$ 的等值八进制数和等值十六进制数。

$$\begin{aligned}\text{解 } (110101.100001111)_2 &= (\underline{110} \ \underline{101} \ . \ \underline{100} \ \underline{001} \ \underline{111})_2 = (65.417)_8 \\ &= (\underline{0011} \ \underline{0101} \ . \ \underline{1000} \ \underline{0111} \ \underline{1000})_2 = (35.878)_{16}\end{aligned}$$

将二进制数整数和小数以小数点为中心,分别以三位(或四位)二进制数分为一组,当整数部分的高位和小数部分的低位不足三位(或四位)时,可分别在高位和低位添加 0,每组用一位等值的八进制(或十六进制)数代替,即可得到相应的八进制(或十六进制)数。按上述规则进行逆变换,八进制(或十六进制)数可转换成等值的二进制数。

【例 1-2-7】 求 $(5B3.DCF)_{16}$ 和 $(2567.134)_8$ 的等值二进制数。

$$\begin{aligned}\text{解 } (5B3.DCF)_{16} &= (10110110011.110111001111)_2 \\ (2567.134)_8 &= (10101110111.0010111)_2\end{aligned}$$

1.2.3 二进制编码

通常数字系统中所携带的信息分为两类,一类是字符信息,另一类是数值信息。

在对各类信息进行处理时,需要用一定位数的二进制数码表示,这组特定的二进制数码称为代码。一般的一个代码由若干个信息位组成,当各信息位用二进制数 0 或 1 代表时,这个过程称为二进制编码。字符和数值信息可以用上述的十进制、二进制、八进制或十六进制计数制表示。为便于机器识别,必须把十进制数的各个数码用二进制代码(或一组二进制数码)表示出来,这就是二—十进制编码,简称 BCD 码(Binary Coded Decimals)。

n 位代码可以组合成 2^n 个代码(码字或码组),也就是说它们可以代表 2^n 种不同的信息。指定二进制代码代表的信息不同,将有多种编码方案。

1. 二进制编码

在二进制编码中,采用结构形式与二进制数完全相同的自然二进制码是最简单的编码方式。表 1-2-1 中列出了四位自然二进制码,其中每个信息位都有固定权值,这种代码称为有权码,各信息位的权值为 2^i (i 是码元位序, $i=0,1,2,\dots,n-1$)。

另一种二进制编码是单位距离码。距离简单地来说是指两个二进制码组对应位的变化数,也称为汉明(Hamming)距离。例如,10110 和 01101 两个码组,从左起只有第 3 个码元相同,其余 4 个码元不同,说明其汉明距离为 4。当任意两个相邻码组中只有一位码元不同时,即为单位距离码,循环码(或称格雷码 Gray)是一种常用的单位距离码,如表 1-2-1 所示。格雷码具有反射特性,即按表中所示的对称轴为界,除最高位数码互补反射外,其余低位数码沿对称轴镜像对称。利用这一反射特性可以方便地构成位数不同的格雷码。格雷码的每一位码元都没有固定的权值,所以又称为无权码。

2. 二—十进制编码(BCD)

一位十进制数有 0~9 个不同的信息,必须至少使用 4 位二进制数字。因为 $2^4=16$,即 4 位二进制数字有 16 个组合,可以代表 16 个状态,而 $2^3=8$,只有 8 个状态。如果用 4 位二进制的组合来代表一位十进制数,将有 6 个二进制数组不用,并称为冗余码组。选取 10 个码组分配的方案有多种,因而产生了多种 BCD 码,其编码如表 1-2-1 所示。

表 1-2-1

BCD 编码

自然二 进制码	自然十进 制序数	二一十进制编码(BCD)				环码 (格雷码)		
		有权码		无权码				
		8421	2421	余 3 码	格雷码			
0 0 0 0	0	0	0	} 冗余码组	0	0 0 0 0		
0 0 0 1	1	1	1		1	0 0 0 1		
0 0 1 0	2	2	2		2	0 0 1 1		
0 0 1 1	3	3	3		0	3	0 0 1 0	
0 1 0 0	4	4	4	1	4	0 1 1 0		
0 1 0 1	5	5	} 冗余码组	2	} 冗余码组	0 1 1 1		
0 1 1 0	6	6		3		0 1 0 1		
0 1 1 1	7	7		4		0 1 0 0		
1 0 0 0	8	8		5		1 1 0 0		
1 0 0 1	9	9	} 冗余码组	6	} 冗余码组	1 1 0 1		
1 0 1 0	10	} 冗余码组		7		1 1 1 1		
1 0 1 1	11			5		8	5	1 1 1 0
1 1 0 0	12			6		9	6	1 0 1 0
1 1 0 1	13		7	} 冗余码组	7	1 0 1 1		
1 1 1 0	14	8	8		1 0 0 1			
1 1 1 1	15	9	9		1 0 0 0			

8421 编码是靠取自然二进制数的前 10 个数码并付给等值的十进制数字而获得的,权值分别为 $2^3, 2^2, 2^1, 1$ 。例如,十进制数 $(462)_{10}$ 可以用 $(0100\ 0110\ 0010)_{8421\text{BCD}}$ 来表示。2421 码也属有权码,权值分别为 $2^3, 2^2, 2^1, 2^0$ 。这样的有权码可以有很多,不再赘述。

在无权码方案中,用得较多的是余 3 码和格雷码。

余 3 码是在 8421 码的基础上把每个代码都加 $(0011)_2 = (3)_{10}$ 而形成的。余 3 码是一种自补码,即表 1-2-1 中以虚线为中心 0~4 和 9~5 的代码互为反码。这种码的优点是求补方便,所以在计算机系统中得到广泛的应用。

用格雷码来表示十进制数时,为使 0~9 的相邻码组只能有一个码位不同,可采用表 1-2-1 中所示的编码方式,此处格雷码是取循环码中的上 5 个代码和下 5 个代码,它的特点是最高位的 0 和 1 只改变一次。它的优点是能避免在码组转换的过渡过程中产生瞬时误码,因此在通信和测量技术中得到了广泛的应用。

用格雷码作运算时,必须首先将它转换成二进制。下面就来讨论格雷码与二进制数之间相互转换的方法。

首先,定义两码元的模二加的运算规则。设两码元模二加为 $a \oplus b$,有

$$0 \oplus 0 = 0 \quad 1 \oplus 0 = 1$$

$$0 \oplus 1 = 1 \quad 1 \oplus 1 = 0$$

由此可知,如果两个码元相同,和为 0;两个码元相异,和为 1。

设二进制数和格雷码分别用 $(b_{n-1}b_{n-2}\cdots b_{i+1}b_i\cdots b_0)_2, (g_{n-1}g_{n-2}\cdots g_{i+1}g_i\cdots g_0)$ 表示,二进制数与格雷码的转换方法如下:

二进制数转换成格雷码： $g_i = b_i \oplus b_{i+1}$

格雷码转换为二进制码： $b_i = b_{i+1} \oplus g_i$

式中，当 b_{i+1} 不存在时可认为等于 0。

3. 可靠性编码

为使数字电路不因代码传送出错而发生故障，通常使用可靠性代码。如采用格雷码传送信息，电路不易出错；用奇偶校验码可以检查出错误；用汉明码能够检查出错误并能加以改正。下面主要介绍奇偶校验码。

奇偶校验分为奇校验和偶校验两种。奇偶校验码是数字系统中最为常用的、简单方便的检错编码。奇偶校验码包括两个部分：信息位 + 校验位，信息位为位数不限的任一种二进制代码；校验位又称为冗余位，仅有一位。校验位数码有两种编码方式，当采用“奇校验”方式时，应使传送的校验位和信息位组成的某组代码中 1 的总个数为奇数，而作为“偶校验”时，则使这组代码中 1 的个数为偶数，表 1-2-2 中示出 4 位二进制信息码的奇偶校验码。

表 1-2-2 4 位二进制信息码的奇偶校验码

信 息 码		校 验 码		信 息 码		校 验 码	
十进制数	二进制数	奇校验位 P_O	偶校验位 P_E	十进制数	二进制数	奇校验位 P_O	偶校验位 P_E
0	0 0 0 0	1	0	8	1 0 0 0	0	1
1	0 0 0 1	0	1	9	1 0 0 1	1	0
2	0 0 1 0	0	1	10	1 0 1 0	1	0
3	0 0 1 1	1	0	11	1 0 1 1	0	1
4	0 1 0 0	0	1	12	1 1 0 0	1	0
5	0 1 0 1	1	0	13	1 1 0 1	0	1
6	0 1 1 0	1	0	14	1 1 1 0	0	1
7	0 1 1 1	0	1	15	1 1 1 1	1	0

由上表分析可知，偶校验位的代码可以利用下式确定：

$$P_E = b_4 \oplus b_3 \oplus b_2 \oplus b_1 \tag{1-2-6}$$

奇校验位的代码是偶校验位代码的反码，即

$$P_O = \overline{P_E} \tag{1-2-7}$$

1.3 逻辑代数与逻辑函数

1.3.1 逻辑代数与逻辑变量

逻辑(Logic)代数又称为布尔(Boolean)代数，它是分析和设计逻辑电路的数学工具，也可用来描述数字电路和数字系统的结构和特性。

逻辑变量是逻辑代数中的变量，通常用英文大写字母来表示。当逻辑变量作为输入，它们