

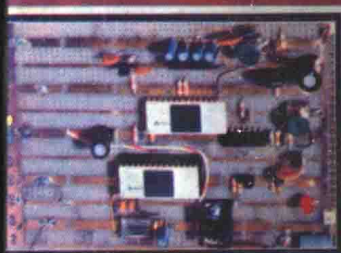
T T L 手 冊

TTL Cookbook

by

Don Lancaster

許耀文 合譯
宋崇人
魏泓壽



三葉出版社印行

T T L 手 冊

TTL Cookbook

by

Don Lancaster

許耀文
宋崇人 合譯
魏泓壽

三葉出版社印行

T T L 手 冊

編 譯 者：許耀文、宋崇人、魏泓壽

出 版 者：三 葉 出 版 社

發 行 者：

澳門大三巴街富運大廈147號

印 刷 者：金 源 印 刷 公 司

澳門草街126號地下

著 者 序

1972 年中期發生了一次電子革命。在電子史上這是第一次，你可以用一個五分鎊幣買到一個邏輯閘（Logic Gate），只不過你必須花二十分錢買下裝在一塊的四個閘而已。這事使得邏輯閘成為最便宜實用的電子零件——比大部分高品質電阻便宜，尤其比任何電容、電晶體或其他大部分固態電子零件更便宜。這些閘是由所謂的“電晶體—電晶體—邏輯”做成（TTL，Transistor—Transistor—Logic），它可以作極快速的運算並可廣泛地應用。

極低廉的價格產生兩種影響：第一也是最重大的影響是，它在數位線路上啓開一扇用途廣泛之門，並且其進展尚未達止境。事實已經證明，以數位方法來達成目的，不僅比用傳統的類比線路好，並且常常是更便宜。

第二（這只是副產品），低廉的價格，使得許多高超的設計技術被廢棄不用。爲了省下一些值五分錢的部分，有多少工程師和計算機的時間可供你揮霍，用來達成最佳設計？利用 TTL，許多傳統的設計方法，譬如狀態縮減坎諾圖、布耳方程式（State minimization, Karnaugh mapping, Boolean equation）以及五十年代、六十年代的其他教科書方法，不僅不再需要，而且這些方法徒然造成時間的極大浪費，甚至造成更複雜的線路。

因此多餘（redundancy）的觀念取代了傳統設計的方法。這個

觀念是，一個廣泛可資使用的邏輯方塊，被用來做我們需要的一些狹隘的用途。這個方法常常直接套上問題的眞值表（trne table）來使用。它常常是一個 IC 就可解決的問題，使得設計成爲一兩秒鐘的事情，很可笑的是，它所需要的裝配數和時間，往往比傳統所謂的最佳設計更爲減少。

這本書專講 TTL，它將告訴你何謂 TTL 並應如何使用。本書完成於 TTL 族系已經多少成熟之時，許多中型或大型的函數已可從許多廠家買到。雖然本書和著者的 RTL Cookbook（20715）有同樣精神，但是許多部分已經在短短時間內改過，你所能發現這兩本書的唯一相同之處是，章段的組織和基本應用，極少資料是重複的，他們可以互補美中不足之處。

在第一、二章，我們將看看 TTL 的基礎，比如何謂 TTL，誰發明的，何處有資料，如何互相聯接，如何輸入電源，如何工作等等；亦即你在接線，使之工作所需的基本資料。

第二章是一組 TTL 組件的型錄資料，並附有一些有用的圖。本書上所提及每一組件都針對工業需要，在本章作重點的提示：包括基本的資料還有廠商提供的型錄資料上，一些不易爲人注意、但頗重要的註腳。許多第二章的東西，都可在一張掛於牆上的圖表（Cat. No. 21080）找到。這張稱爲“TTL 使用指引（User's Guide to TTL）”不妨掛起來以利迅速的查閱。第三章泛論所需的邏輯觀念，我們先談通常的基礎，然後我們看看使用多餘網路（redundant network）後，新而快速的邏輯線路設計，特別是數據選擇器（data selector）和 ROM（Read-Only Memory，固定儲存器）。只需幾秒鐘勿需冗長的幾個鐘頭，而能以一塊 IC 來解決傳統困難問題的設計，是我們所需強調的。一些 ASCII 計算機譯碼的例子，也包括在內。

非穩定（Astable）信號產生器，單定態（Monostable）線路和

簡單的雙定態 (Bistable) 線路構成第四章的大部分，還有一些輸入需要的分界面 (interface) 和簡單的 TTL 線路也包括在內。

第五章泛論定時邏輯 (clocked logic)，在此我們將仔細研究 JK 和 D 型正反器 (flip-flop) 和許多其應用。計數器和計數技術是第六章的主題，還包括許多從模 1 到模 1000 (modulo) 的設計資料。第七章繼續第六章研究移位暫存器 (shift-register) 還有一些設計的例子。我們也詳究一個很有趣但鮮為人知的移位暫存器應用，就是假雜音或假隨意順序信號產生器 (pseudo-noise or pseudo-random sequence generators)。然後我們約略提一下比例乘法器 (rate multipliers)，這是一個很少用到、常被誤解、頗具開發潛力的線路。

最後第八章以一些系統應用，把所有講過的聯接起來，它將告訴你如何銜接和應用你在前幾章所學的觀念。本章內容包括數位儀器、電子音樂、計算機終端機、電動打字機等，最後以一個學習邏輯線路或學校訓練的建議結束。這建議還需讀者自行設計一套方法，而非要讀者機械化地“如此這般才行”。

計算機 CPU 線路的算術單位 (arithmetic) 並沒在本書強調，主要是這種技術在許多教科書，廠商研究報告中已被提過，再者以你接觸的小系統環境中 (小於 10 塊包裝)，你實在不能做什麼。

唐·蘭卡斯特羅 (Don Lancaster)

譯 者 序

由於近來電子元件製造技術有了革命性的突破，電路設計已不必再從電晶體開始，一個一個焊接，修正了。任何人只要稍具有邏輯線路的概念，都可以只用幾個 IC 電路來完成他的理想，這對設計者，發明家真是一大福音。本書的目的，就是告訴讀者這些觀念，讓讀者能很容易地設計出理想的電路來。

TTL 的優點，尚不止此，著者序言中已略有說明。TTL 的確是目前最經濟，最便利的電子組件，可惜國內學生，電子界人士對其特性，功能瞭解的人不多，我們敢說不出五年內 TTL 爲人所知的程度，將不亞於電晶體。只懂電晶體而不懂 TTL 的人，將如同只懂真空管而不懂電晶體的人一樣，將落伍而遭受淘汰。譯者翻譯此書最大的目的是讓諸書能由此書而瞭解 TTL 的功能和重要性，並進而能設計更高深且複雜的電路系統。

譯者才疏學淺，雖力求盡其在我，有翻譯錯誤或不夠詳細之處，尚祈各方賢達，不吝指教，則感激不盡。

譯者 上

目 錄

第一章

TTL 基礎	1
--------------	---

兩輸入端，正邏輯反及閘 — 進一步的觀察 — 其他邏輯方塊線路 — 包裝 — 可供利用的 TTL 形式 — 電源供應和脈衝隔離 — 線路安裝技術 — 狀態測試和監視 — 交界 — 工具 — 壞掉和燒壞的積體電路 — 一些習慣

第二章

TTL 積體電路	38
----------------	----

編號形式和描述

第三章

邏輯	125
----------	-----

兩端輸入邏輯閘當作簡單的開關 — 狀態定義：零是什麼？
 — 一端輸入之邏輯 — 兩端輸入之邏輯 — 其他兩端輸入之邏輯函數 — 三端或更多端輸入之邏輯 — 一種稱為笛摩根理論的技巧 — 集極開路邏輯 — 參狀態邏輯 — 高深的邏輯設計：資料選擇器邏輯 — 高深的邏輯設計：僅讀記憶

器 — 某些例題和邏輯設計規則 — ASCII 計算機語碼

第四章

閘和定時線路 167

兩個交互耦合之反相器 — 觸發之改進 — RS 正反器 —
RS 正反器之利用 — 史米特觸發器 — 高阻抗交界面 —
其他交界面線路 — 信號源 — 大範圍之電壓控制振盪器 —
— 另一種晶體振盪器 — 積體電路 555 和 MC 555 — 雙音
警報器 — 電子節拍器 — 數位電容測試 — 數字顯示幕之
亮度控制 — 應用電子法改變時間常數：音樂衰減振盪器 —
— 單穩態複振器和脈波產生器 — 半單穩態複振器 — 以 —
555 作單穩態複振器 — 頻率測試器或速率計 — 數位溫度
計 — 負相回復電路 — TTL 之單穩態複振器

第五章

定時邏輯 — JK 型和 D 型正反器 199

定時器如何工作？ — 主奴式正反器 — JK 型正反器 —
D 型正反器 — 使用直接輸入 — 在何處使用正反器？ —
數位讀出記憶 — 高速波動抑制器 — 鍵盤反彈抑制器 —
數位抽樣與保持 — 垃圾清除器 — 電子音樂鍵盤儲存器 —
— 移位暫存器 — 二進位除法器與計算器 — 閘式同步器 —
— 一定時同步器 — — 與恰為 — — N 與恰為 N — 再同步器
— 曖昧解決器：消除氣泡 — 桶之旅 — 序列通過

第六章

除以 N 的計數器 228

計數器的性質 — 一些陷阱 — 低一模數計數器 — 一些
TTL 中型積體電路計數器 — 更多的計數器 — 除以 7 —
— 除以 8 — 除以 9 — 除以 10 — 除以 11 — 除以 12
— 從 13 至 16 — 萬用計數序列 — 單元—串聯計數器—
— 解碼狀態 — 一些解碼線路 — 矩陣解碼 — 推動顯示器
— 一個包裝的計數器 / 解碼器 — 同步往上 / 往下計數系
統 — 一個例子—電子音樂

第七章

移位暫存器，雜訊產生器與比率多工器..... 276

移位暫存器的連接 — 那一個暫存器？ — 電傳打字傳送器
— 自身重定，始終正確的數位式時鐘 — 字元產生器 —
其他的電子步進器 — 環計數器 — 奇數長度的環計數器 —
— 電骰子 — 其他移位暫存器式的計數器 — 假隨機序列器
— 較長的序列 — 音樂作曲器 — 比例乘法器 — 乘法與
除法 — 平方與平方根

第八章

整體結合 314

數位計數器和顯示系統 — 速度—分解積 — 準確性 — 事
件計數器 — 電子馬錶 — 頻率計數器 — 不穩定與更新的
限制 — 鐘 — 數位伏特計 — 數位轉速計 — 其他數位儀
器 — 一些特殊的 TTL 用途 — 電視時間顯示 — TV 打
字機 — 時間控制計算器 — 電子音樂綜合器 — 其它一些
TTL 設計

4 TTL 手冊

附 錄

TTL 製造廠和有關係的產品	355
----------------------	-----

第一章 TTL 基礎

Some Basics of TTL

數位邏輯族 (digital logic family) 是一群積體電路或其他元件的組合，是許多可合併使用的方塊 (block) 電路，他們可以組合起來做一連串 “是” 或 “否” 的決定，視輸入端的 “是” “否” 狀態，甚至以前的 “是” “否” 狀態而決定之。

依你連接這些邏輯方塊電路的方法，你可以造出一部計算機 (compnter)、計算器 (caculator)、電子音樂系統、數位電表或計數器、電視終端顯示幕 (display)、彩色電視點棒信號產生器 (color-tv dot-bar generator)、教育器材、或其他種種。一個單獨的 “是否” 決定通常是沒什麼用的，但是一群 “是否” 決定的適當組合，能夠代表一個數字、文字、指令、音符、測試信號或任何你喜歡的東西。

數位邏輯族中，極為通俗的一支是所謂的電晶體—電晶體—邏輯 (Transistor-Transistor-Logic)、或稱 TTL、 T^2L 、 “ Tee Squared Ell ” (意即 T 平方 L)。TTL 的主要優點是低廉的價格 (價低廉到一塊約 30 分)、極高的速度 (通常到 20 MHz，特殊設計可達 125 MHz)、適當的推動力 (drive capability) 和雜音的免除，以及可在工業上作許多組件的用處。這使你可以很自由地選用一個簡單、精巧的邏輯方塊線路，並且很快地就可聯接成一個函數線路，而所用的包裝數目 (package 亦即 IC 個數) 比現有的邏輯線路系統

更少。

很多廠家已經造出各種的 TTL 元件。今天，可供使用的元件是 5400-7400 這類編號的東西，最初由德州儀器公司（Texes Instruments）所製造，但是如今已成為標準化的東西了。7400 這類的 TTL 比較便宜，用於 $0-70^{\circ}\text{C}$ 的範圍。5400 這類的 TTL 比較昂貴，適於軍用，用於 $-55-125^{\circ}\text{C}$ 的範圍。還有一些重要的非 7400 的 TTL，特別是 Motorola 公司的 MC 4000 MTTL，Signetics 的 8200 和 National 的 Tri-State 這些產品中某些元件有獨特的優點，並可廣泛地和其他產品互換使用，而且他們也逐漸在工業上標準化了（雖然他們可和 7400 這類元件互換使用），見圖表 2-1。

圖表 1-1 列舉了一些 TTL 的主要廠家。這些公司有詳盡的 TTL

圖表 1-1 TTL 主要供應廠家

Advanced Micro Devices 901 Thompson Place Sunnyvale, CA 94040	Raytheon Semiconductor 350 Ellis Street Mountain View, CA 94040
Fairchild Semiconductor 313 Fairchild Drive Mountain View, CA 940940	Signetics 811 E. Arques Avenue Sunnyvale, CA 94086
ITT Semiconductor 3301 Electronics Way West Palm Beach, FL 33407	Sprague Electric Co. 481 Marshall Street North Adams, MA 01247
Motorola Semiconductor Box 20912 Phoenix, AZ 85036	Stewart Warner Corp. 730 East Evelyn Avenue Sunnyvale, CA 94086
National Semiconductor 2900 Semiconductor Drive Santa Clara, CA 95051	Texas Instruments Box 5012 Dallas, TX 75222

圖表 1-2 TTL 設計參考書

Fairchild TTL Data Book	Fairchild Semiconductor 313 Fairchild Drive Mountain View, CA 94040
MTTL Data Book	Motorola Semiconductor Box 20912 Phoenix, AZ 85036
Signetics Digital-Linear-MOS	Signetics 811 E. Arques Avenue Sunnyvale, CA 94086
The TTL Data Book	Texas Instruments Box 5012 Dallas, TX 75222

之型錄 (catalog)，不是我們在此可以說得完的。這些型錄往往編成一本書，售價美金 2 ~ 4 元。如果你想要在 TTL 做點東西，你必須手頭上備有幾本這樣的書，因為單一個廠家並不能生產所有通用的 TTL。圖 1-2 列舉一些較適合作設計用的參考型錄。

我們很容易地假設，大部分的 IC 邏輯族是非常相似的，特別當他們同樣使用 5 伏特的電源供給時。事實並非如此，每一個邏輯族有自己的特性和限制。就 TTL 本身而言，第一次使用 TTL 的人，常常會因輸出端的電壓並不比供給電壓 (5V) 的一半大多少，輸入端不接等於正壓輸入等等感到驚訝。再者他會發現要輸入一個低狀態電壓，使輸入端降至 0 電位，也非常困難，除非降壓的線路可以吸進相當大的電流。因此我們有很好的理由對 TTL 的設計問題提出質詢，這些質詢是必須的，尤其是在高速，可靠的運算上。讓我們仔細研究一個典型的 TTL 元件，看看基本的輸入輸出特性是如何。

兩輸入端、正邏輯反及閘 (Two-input, Positive-logic NAND Gate)

圖 1-1 表示 $\frac{1}{4}$ 個 7400 反及閘的內部結構，此為 TTL 族中最通用的堆砌方塊之一。事實上你可以只藉這個元件造出幾乎全部的 TTL 線路，只要你有足夠的元件和不計較包裝數目。我們即將看到，這是個基本的邏輯方塊線路，當輸入端任一點接地時，輸出端是正；唯有全部輸入端皆為正，輸出端才接地。

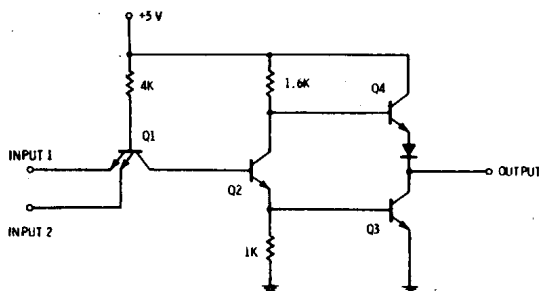


圖 1-1 兩輸入端正邏輯反及閘

假設輸入端皆不與他人聯接，就沒有電流由雙射極電晶體流出，所以它不工作。假若基極、集極接合面 (base-collector junction) 是正向偏壓，將有電流流過此二極體到達 Q_2 的基極。 Q_2 就打通了，於是 Q_3 也跟著打通，並且奪取了 Q_4 的基極電流而關熄了 Q_4 。輸出端降至十分之幾伏特，因此是在“低電位”。在這個時候，輸出端可以吸收外面相當大的電流，因此 TTL 又常被稱為吸流邏輯 (current sinking logic)。

如果我們在兩個輸入端一齊輸入一個正電壓 (大到足以打通數個串聯的二極體，肯定一點說是 2.4 伏特以上)， Q_1 仍然不作電晶體

的工作，因為射極、基極接合面還是負向偏壓（譯者按，由於 Q_1 ， Q_2 ， Q_3 通著的緣故， Q_3 基極約 0.8 伏， Q_2 基極約 $(0.8+0.8)$ 伏， Q_1 基極約 $0.8+0.8+0.8=2.4$ 伏）。雖然因為雜音的問題，我們通常不會讓 TTL 的輸入端空著不接線，但是輸入端空著不接與接上 2.4 伏～2.5 伏的電壓並沒有多大差別。

兩個輸入端皆正時，輸入端即降至地的電位。如果把一個輸入端接地會怎樣呢？ Q_1 便開始作電晶體的工作，於是其集極便降至地的電位附近，便關熄 Q_2 ， Q_3 。 Q_2 既熄，電流便可流經 Q_4 的基極，於是 Q_4 便可以打通了。輸出端便上升至高電位，但是並不能直達供給電壓那麼高的電位，因為在 1.6K 的電阻端必須有電壓降的關係，並且 Q_4 的基極射極接合面有 0.6 伏的電位降，以及輸出部分二極體 0.6 伏的電位降，所以正常的輸出電壓是 3.3 伏左右（5 伏特的電源供給）。

任一個輸入端接地，輸出端便成為正電位，兩個輸入端同時接地呢？結果與剛才相同。7400 的操作規則列於圖表 1-3。

圖表 1-3 反及開的邏輯規則

任一或所有輸入端接地	輸出端 正
所有輸入端正	輸出端 接地

我們將在第三章知道，這種運算稱為正邏輯反及或負邏輯反或函數（positive-logic NAND or negative-logic NOR）。

當一個輸入端接地，約 1.6 毫安的電流流向輸入端。如果我們把輸入端經由一電阻再接地，電阻兩端必有壓降，因此射極將不可能被完全拉向地電位，於是操作便不可靠。最大的可靠低電位是 0.8 伏特，任何輸入端超過 0.8 伏特，雜音就可能發生，或是電晶體處於線性範圍（譯者按：不是 on 的飽和範圍或 off 的不工作範圍），甚至振

盪起來。因此接地電阻應該小於 500 歐姆（正常的 7400 TTL），且輸入的低電壓應該小於 0.8 伏特。

這種輸入、輸出條件和舊的邏輯族比起來似乎奇怪一點，它有個好處就是，當兩個 TTL 串級時（cascaded），他們是“電晶體與電晶體面面相對”，沒有聯接電阻或儲存電荷的阻擋，因此這個邏輯族成為運算中非常快的一種。

進一步的觀察

TTL 族內的線路可以直接連接——一個輸出端接到一個或更多個輸入端。數位邏輯 IC 的推動容量（drive capability）稱為扇出（fan-out），輸入容量（指每個輸入端點所接的數目）稱為扇入（fan-in）。中功率 TTL 閘的電壓、電流條件通常是扇入為 1。TTL 閘平均可推動十個單位的負載，因此其扇出數為 10。典型的 TTL 扇入數是 1，所有新的 TTL 元件也都設計為 1。邏輯方塊線路有較大的扇出數時，通常稱為緩衝器（buffer），他們通常扇出數是 30。其他種類的邏輯方塊線路或有稱為解碼推動器的（decoder-driver），或逕稱推動器，此時輸出端轉換成有較大的電流或電壓容量，可與外界的元件相配合，譬如七段發光體組成的數字顯示器，或是尼克西管（Nixie[®] tube），扇出將毫無意義可言，因為輸出端並不是驅通其他的 TTL。

通常只有兩個穩定狀態（steady-state）的輸出條件。輸出端的低壓狀態是只有十分之幾伏特而已，稱為正邏輯 0，此時它可吸入相當大的電流，通常可達 16 毫安。輸出端的高電壓狀態稱為正邏輯 1，當它和其他 TTL 線路聯接時，它所做的是必須使輸入端的射極保持逆向偏壓，因此只須供給漏電流（leak current）即可。輸出高