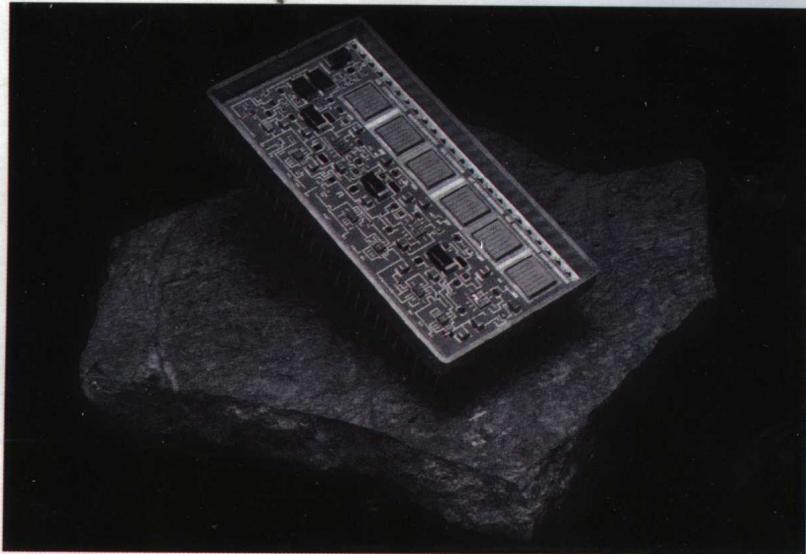


Hybrid Microcircuit Technology Handbook

Materials, Processes, Design, Testing and Production(2nd Edition)

混合微电路技术手册

— 材料、工艺、设计、试验和生产
(第2版)



[美] James J. Licari 著
Leonard R. Enlow

朱瑞廉 译 王瑞庭 审校



NOYES

电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

混合微电路技术手册

——材料、工艺、设计、试验和生产
(第2版)

[美] James J. Licari 著
Leonard R. Enlow

朱瑞廉 译
王瑞庭 审校

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书是一本介绍厚薄膜混合微电路的书籍。重点叙述了生产高可靠混合电路产品所用的材料、制造工艺、组装工艺、测试和设计技术、技术文件、失效分析及多芯片模块技术。

本书内容新颖详实,是美国混合微电路专家的经验之谈。很适合我国从事混合微电路专业的经理、工程技术人员阅读,也适合于从事整机电子线路的工程技术人员参考,以便将混合微电路恰到好处地融合进整机设计,本书也非常适合作为微电子和电子工程专业的高年级大学生和研究生的教学参考书。

Original English Edition Copyright © 1998 William Andrew / Noyes Publishing. All rights reserved in accordance with the provisions of the Berne Convention and the Universal Copyright Convention. No part of this book may be reproduced or transmitted in any form or by any means, electronic or mechanical, including photocopying, recording or by any information storage and retrieval system, without permission in writing from the Publisher. Chinese language edition copyright © 2003 by Publishing House of Electronics Industry.

本书中文版专有出版权由 William Andrew 公司授予电子工业出版社,未经许可,不得以任何方式复制或抄袭本书的任何部分。

版权贸易合同登记号:图字:01-2003-7917

图书在版编目(CIP)数据

混合微电路技术手册:材料、工艺、设计、试验和生产:第2版/(美)李凯瑞(Licari,J. J.), (美)恩洛(Enlow, L. R.)著;朱瑞廉译. —北京:电子工业出版社,2004.1

书名原文: Hybrid Microcircuit Technology Handbook Second Edition

ISBN 7-5053-9539-4

I . 混… II . ①李… ②恩… ③朱… III . 混合电路 - 技术手册 IV . TN710-62

中国版本图书馆 CIP 数据核字(2003)第 121833 号

责任编辑:刘海艳

印 刷:北京市增富印刷有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

经 销:各地新华书店

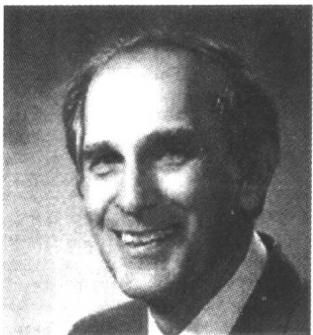
开 本: 787×980 1/16 印张: 25.25 字数: 537.3 千字

印 次: 2004 年 1 月第 1 次印刷

印 数: 4000 册 定价: 52.00 元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换;若书店售缺,请与本社发行部联系。
联系电话:(010) 68279077。质量投诉请发邮件至 zts@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

作者简介



James J. Licari 现任美国加利福尼亚州维梯耶市的 AvanTeco 公司总裁,是微电子材料和工艺的咨询专家。此前,他曾任位于加利福尼亚州新港海滩市的休斯公司微电子分部的首席科学家,领导开发了高可靠军事和航天应用的高密度、高性能的多芯片模块。Licari 博士毕业于普林斯顿大学,因对微电子领域特别是混合微电路和多芯片模块互连封装用的材料和工艺方面的贡献而获得了国际上的公认。在洛克维尔公司自动控制分部,他担任了 28 年互连系统实验室经理。他是六次美国航空航天管理局(NASA)奖、国际微电子和封装学会(IMAPS)年度技术成就奖和 NEPCON 年度材料工程师奖的得主。Licari 有 4 部著作、100 多篇论文,他曾在加利福尼亚大学洛杉矶分校(UCLA)、喷气推进实验室及牛津大学等处讲学。Licari 博士是 William Andrew 出版社系列丛书中有关电子学应用的塑料材料方面的图书编辑。这些书的内容覆盖了设计和制造微电子器件和模块广泛使用的各种塑料材料。



Leonard R. Enlow 于 1999 年 1 月份从波音(原洛克维尔国际)退休,他曾是加利福尼亚阿纳海姆市波音信息和通信系统公司电子系统和导弹防卫分部的材料工艺实验室的团队领导。他在宾夕法尼亚州立大学获得电子工程学士学位,在加利福尼亚州立大学 Long Beach 分校获得电子工程硕士学位。在加入材料工艺实验室之前,Leonard 有 31 年从事混合微电路设计、制造和应用的经验。他曾积极地参与航天、导弹、飞行器和医用混合电路的设计,曾负责所有电子材料和工艺方面的工程和生产制造项目,其中包括使塑料封装的微电路在微电子系统中获得最佳的商业应用。Leonard 领导了一个由工程师和技术人员组成的团队,评估用于阿纳海姆波音公司电子系统的金属和非金属材料和工艺。他曾在国际微电子和封装学会发表过许多论文,经常在加利福尼亚州立大学富勒顿分校、喷气推进实验室、加利福尼亚大学洛杉矶分校(UCLA)和许多电子公司做关于混合微电路和多芯片模块的主题演讲。

原著第 2 版序言

《混合微电路技术手册》是混合微电子学的首部综合性书籍。1988 年出版后,已经成为本行业的标准并被许多大学用做短期课程的教材。自第 1 版问世以来,在 IC 芯片领域有了许多重大的进展,这促使混合封装工艺向更高密度和更高性能发展。在过去 10 年间,集成电路在密度、复杂程度和性能方面几乎成指数增长,ASIC(专用集成电路)、VHSIC(超高速集成电路)、VLSIC(超大规模集成电路)和 ULSIC(特大规模集成电路)相继涌现,这推动互连基片的研发也达到顶峰,出现了我们今天称之为多芯片模块(MCM)的混合电路。然而,多芯片模块的设计、制造和试验的基础与混合微电路大体相同。以作者的见解,多芯片模块只不过是能容纳新一代高速、高性能芯片的混合电路的延伸而已。

本次修订,我们觉得没有必要改变原书的基础内容,而只对混合电路的处理进行了扩展。我们将多芯片模块作为独立的一章撰写,并在全书各章节增添了已经开始使用的新材料和新工艺。例子包括:作为基片材料的金属矩阵复合物和氮化铝、作为气密封装低成本替代物的塑封微电路和板上芯片(Chip-on-Board)、环境保护型清洗剂和清洗方法及高 I/O 出脚密度的四面出脚扁平封装(QFP)和球栅阵列封装(BGA)。第 1 版出版以来,用于热分析和电路性能分析的计算机软件取得了重大进展,本版对这一题目也进行了处理。

我们真诚期望,许多实际工作者、工程师和混合电路及多芯片模块的供应商会发现本版内容比第 1 版更丰富、更实用。作者对提供了信息和图片的公司和人员心存感激。本书各部分引用了这些信息和图片。尤其要对下述提供信息和审阅本书部分内容的人员表示衷心感谢:A. Burkhardt (Johnson-Matthey), T. DiStefano (Tessera), L. Duncan (Elmo Semiconductors), K. Esposito (ILC Data Devices), J. Goldstein (nCHIP), H. Green (MicroModule Systems), S. Horowitz (DuPont Electronic Materials), H. Kaakani (Honeywell Solid State Electronics), Dr. E. Kolawa (Jet Propulsion Laboratories), E. Logan (nCHIP) 和 Dr. D. Tuckerman (nCHIP)。

James J. Licari
Leonard R. Enlow
1997 年于加利福尼亚州维梯耶市

译者序

20世纪50年代有人提出电子元器件的小型化和高可靠的问题，也就有人在这方面进行了研究。因而，在半导体基础上研究产生了半导体集成电路，而在无源元器件的基础上研究产生了厚薄膜集成电路。以后又有人提出全膜电路，对比也曾研究过一阵子，后来感觉到这条路子有问题暂时还走不通，就又有人提出厚薄膜混合集成电路、多芯片混合集成电路和微波混合集成电路，直到今天还在继续发展。所以说，集成电路可分为半导体集成电路和厚薄膜混合集成电路两大类，加上散装小型元器件的微型电路，统称为微电子电路。

厚膜电路起始于1960年，由杜邦公司研制成功。但在这以前，人们在制作陶瓷电容器电极时已经使用了丝网印刷银浆和烧成工艺淀积电容器的电极。在厚膜电路中，老工艺找到了新用途。以后，又研究出电阻浆和介质浆等，厚膜电路就这样一步步发展起来了。我国的厚膜电路是从1965年在四机部所属11所开始研制的。首先利用798厂已有的银浆，加以适当处理和改造，变成可印的银浆，以后又开发了电阻浆、介质浆等，氧化铝基片由11所自制解决。所以，有人问为什么我国的厚膜电路，初始时都安排在电子陶瓷厂呢？原因就在这里。稍后，搞厚膜电路应用时，11所邀请了710厂、798厂和炮兵司令部一起开发了炮长电台；这以后就协助七机部某所搞航天上应用的微电子产品，如小型化的陀螺平台控制电路模块等。798厂这些人员就回厂去筹建自己的厚膜生产线了。他们在四机部的领导下，与710厂合作搞起连排电台，规模比11所大。厚膜电路开发阶段正是文化大革命搞得“热火朝天”的时候，同志们都用白天时间搞运动，晚上时间搞工作，直到深夜12点钟才回家休息，第二天照常按时上班，天天如此。厚膜电路行业也的确就这样在我国起步发展起来了。有人问我，你们在文革期间这样艰苦的条件下，就能搞出厚膜电路吗？我回答，是的。因为厚膜电路生命力很强，可生产性很好，所以在初期即使条件很差也能凑合着干活。但可靠性是一定要保证的，即使是万中挑一。

1970年10月1日，我们向国庆献礼了某重点型号产品以后，就开始奔赴三线陕西凤县；在秦岭山沟里，由于各种原因，工作无法展开，一呆就是10多年，浪费了人力和物力，真是万分可惜。1974年，国家在无锡召开过一次为制订五年规划的预备性会议，有各元器件研制单位参加，四机部曾下文指定11所出人出席，要在会上介绍厚膜电路的国内外发展情况，并要求元器件专业人员在718厂集中准备了一个多月时间。在那次会议上，我花半天时间把我历年来积累的资料介绍了一遍，得到了与会人员的好评，从此厚膜电路的工作，在全国更大范围内，以较大规模开展起来了。

在1980年，798厂经上级批准引进了国内第一条先进的厚薄膜混合电路生产线，我

也被调回北京,参加该生产线的引进工作并在这里工作直到退休。

1975年我将美国托普弗编写的《厚膜微电子学》一书翻译出版(原书是在1970年出版的,这可能是国外第一本有关厚膜电路的书籍)。以后,我又读过几本有关厚膜电路的书,有的我也做过翻译,但没有出版。去年我又发现一本第2版的《混合微电路技术手册》,我曾对它的1988年的第1版做过翻译,虽然也认为该书比较好,但由于经济原因,译后没有出版,存在我的计算机内。去年看到的该书的1998年的第2版,发现增补了不少新内容,我虽已老,但为了让国内同行了解国外本行业的新发展,将增订的内容又进行补充翻译。

混合微电子产品概括起来有两种应用趋势:一是要求高可靠性的高端应用;另一是用于强调低成本的商用电子产品;但其优势主要在前者。例如,美国人将厚薄膜电路产品大量用于宇航、军事电子、高可靠的医用电子产品(如心脏起搏器等)、汽车电子及大功率电子产品。而日本人强调便宜,更多地将厚薄膜电路用于彩电之类的民用产品中。便宜的产品虽然量大但寿命往往较短。我国的厚膜电路行业在20世纪80年代出现过彩电热,90年代出现过程控交换机热。随着整机行业的兴衰,混合电路行业也大起大落,以致业内人士有些迷茫。所以,我认为厚膜电路的用途应强调高可靠的用法,兼而处理一些扩大用途的民用产品为佳。希望同行在开发产品时,一定要认真考虑。

本书主要是针对高可靠应用的混合电路而编写的,兼顾一些成本敏感的应用领域的混合电路工艺技术,所以对生产线的各工序工艺技术描述得十分详细,是工艺方面的一本好书。凡是从事本专业的人员应该仔细阅读,将会获益匪浅。即使是应用微电子产品的电子系统设计人员和工艺人员也应仔细阅读了解,才能在系统的电子线路中取得恰到好处的应用。当今电子技术发展很快,且越来越复杂,常是你中有我,我中有你,这是事实。若你不去了解,认为这不是我的专业,那就错了,你就得不到先进的东西;只有诚恳地一方面努力充实自己,另一方面求助于人,双方密切配合,才能搞出先进的、创新的产品来。

本书作者首先从材料入手,再将印刷电路板、单片集成电路和多片集成电路优缺点进行比较,然后,说明它们各自的应用领域。第2章提出陶瓷基片的特性,常用的基片是氧化铝基片,并也讨论了氮化铝基片、氧化铍基片的优缺点,且找到各自的用途。第3章说的是薄膜电路,介绍几种成膜的方法、几种薄膜电阻器特性、光刻材料和工艺。第4章是厚膜电路,说明厚膜工艺、HTCC和LTCC、直描工艺、各种厚膜浆料及贱金属浆料和聚合物厚膜等。第5章讨论的是电阻阻值的调整方法。第6章讨论了封装壳、有源器件和无源元件的选择和应用。第7章讨论各种组装方法,包括粘接、互连、清洗、涂覆、真空焙烤、密封和封装。第8章包括电测、目检、非破坏性筛选试验方法和破坏性试验方法。第9章讨论了操作方法和净化间条件及静电放电。第10章讨论了厚薄膜电路的设计。第11章谈的是文件和技术规范的管理,主要是按美国军标。第12章是产品的失效分析,包括失效类型,失效分析技术,同时引用了其他书上的失效分析案例。第13章讨论了多芯片模块,包括MCM-D、MCM-C、MCM-L;提出混合电路高密度组装的一种新动向。在其他各

章中也有不少新增添的内容。总之,本书比较详细地叙述了厚薄膜混合微电路工艺技术,对于实际从事混合微电路制造的人员有很大的参考价值。

需要说明的是,本书的译文基本上采用了原书的物理量和单位制,这些与我国的现行标准不完全一致,请读者注意。不过,由于我国在这方面进口的生产、测试和试验设备较多,我们的技术人员对原书使用的单位制完全看得懂,如果按我国标准修改,工作量太大,且易出错,故照原书翻译。

本书得以面世,承蒙北京七星华创电子股份有限公司领导的鼓励和微电子分公司赵铮骁总经理在人、财、物方面的大力支持。为了策划翻译工作,分公司还组织了专门的翻译工作委员会。王瑞庭同志抽出大量时间对译稿全文进行了仔细认真的校对,刘晓晖、聂清、龚馨宇、王存旺、吴振国、张斓、贺志新、司文革、王夏莲、凡学兵、李素云、许国春和杜艳等工作委员会的同志对译稿提出过许多宝贵意见。本译著还得到许国春、陈正明、鲍光辉等同志在计算机录入和处理方面的帮助,得到隋佳同志卓有成效的出版联络协助,特别值得指出的是得到了北京电子控股公司和出版界朋友王适春、赵丽松、和德林、刘海艳和吴建民等同志的鼎力支持,在此,一并表示衷心感谢。

由于本人水平所限,错误和不妥之处在所难免,敬请诸位读者原谅和批评指正。

译者朱瑞廉
2003年10月于北京

目 录

第1章 引言	1
1.1 微电子材料分类.....	1
1.1.1 导体	1
1.1.2 绝缘体	3
1.1.3 半导体	5
1.2 工艺分类.....	7
1.3 混合电路的定义和特性.....	7
1.3.1 类型和特性	7
1.3.2 与印刷电路板比较	8
1.3.3 与单片集成电路比较	12
1.3.4 与多芯片模块的比较	13
1.4 应用.....	14
1.4.1 商业上的应用	15
1.4.2 军事上和空间上的应用	17
1.4.3 功率电路的应用	18
参考文献	22
第2章 基片	23
2.1 功能.....	23
2.2 表面特性.....	23
2.2.1 表面粗糙度(光洁度)	23
2.2.2 翘度	25
2.2.3 颗粒的粒度	25
2.3 氧化铝基片.....	26
2.3.1 氧化铝等级	27
2.3.2 厚膜用的氧化铝基片	27
2.3.3 薄膜用的氧化铝基片	29
2.3.4 共烧陶瓷带基片	33
2.4 氧化铍基片.....	33
2.5 氮化铝基片.....	36
2.6 金属矩阵复合物.....	39
2.7 陶瓷基片的制造.....	41

2.8 上釉的金属基片	42
2.9 质量保证和测试方法	43
参考文献	44
第3章 薄膜工艺	46
3.1 淀积工艺	46
3.1.1 蒸发淀积	46
3.1.2 直流(DC)溅射	47
3.1.3 射频(RF)溅射	49
3.1.4 反应溅射	50
3.1.5 蒸发和溅射工艺的比较	51
3.2 薄膜电阻器工艺	52
3.2.1 薄膜电阻器	52
3.2.2 镍铬工艺	53
3.2.3 镍铬电阻器的特性	55
3.2.4 氮化钽工艺	57
3.2.5 氮化钽电阻器的性能	59
3.2.6 陶瓷金属薄膜电阻器	60
3.3 光刻材料和工艺	61
3.3.1 负性光刻胶的化学反应	63
3.3.2 正性光刻胶的化学反应	64
3.3.3 工艺	66
3.4 腐蚀材料和工艺	67
3.4.1 金膜的化学腐蚀	68
3.4.2 镍和镍铬膜的化学刻蚀	68
3.4.3 干法刻蚀	69
3.5 薄膜微桥跨接电路	70
参考文献	71
第4章 厚膜工艺	73
4.1 制造工艺	73
4.1.1 丝网印刷	73
4.1.2 干燥	75
4.1.3 烧成	76
4.1.4 多层厚膜工艺	76
4.1.5 多层共烧陶瓷带工艺	79
4.1.6 高温共烧陶瓷(HTCC)	81
4.1.7 低温共烧陶瓷(LTCC)	84
4.2 直接插入	87

4.2.1 细线厚膜工艺	87
4.3 各种浆料.....	89
4.3.1 类型和比较	90
4.3.2 导体浆料	90
4.3.3 电阻浆料	97
4.3.4 介质浆料.....	100
4.3.5 厚膜电容器	102
4.4 非贵金属厚膜	104
4.4.1 铜厚膜工艺	105
4.4.2 铜厚膜导体的性能	106
4.4.3 氮气烧成介质的工艺	109
4.4.4 氮气烧成电阻器的工艺	110
4.5 聚合物厚膜	111
4.5.1 PTF 导体	111
4.5.2 PTF 电阻器	113
4.5.3 PTF 介质	114
参考文献.....	114
第5章 电阻器的调整.....	118
5.1 激光调阻	118
5.2 喷砂调阻	125
5.3 电阻器的探针测量技术	125
5.3.1 探针卡	125
5.3.2 两探针	126
5.3.3 四探针	127
5.3.4 数字电压表(DVM)	127
5.4 电阻微调的类型	127
5.4.1 直线切割.....	127
5.4.2 双线切割.....	127
5.4.3 L形切割.....	128
5.4.4 扫描切割.....	128
5.4.5 蛇形切割.....	128
5.4.6 数字切割.....	128
5.5 特殊要求	129
参考文献.....	129
第6章 部件选择.....	130
6.1 一般性考虑	130
6.2 封装	130

6.2.1 封装类型	131
6.2.2 功率封装	135
6.2.3 环氧密封封装	135
6.2.4 塑料封装	135
6.2.5 球栅阵列(BGA)封装	136
6.2.6 封装试验	136
6.3 有源器件	139
6.3.1 钝化	139
6.3.2 金属化	139
6.3.3 晶体管	140
6.3.4 二极管	141
6.3.5 线性集成电路	141
6.3.6 数字集成电路	142
6.4 无源元件	143
6.4.1 电容器	143
6.4.2 电阻器	146
6.4.3 电感器	148
6.4.4 采购	149
参考文献	150
第7章 组装工艺	151
7.1 引言	151
7.2 芯片和基片的贴装	152
7.2.1 类型和功能	152
7.2.2 粘结剂贴装	153
7.2.3 冶金贴装	160
7.2.4 银-玻璃粘结剂	162
7.3 互连	164
7.3.1 线焊	164
7.3.2 自动焊接	172
7.3.3 倒装芯片互连	179
7.4 清洗	182
7.4.1 污物和它们的来源	182
7.4.2 溶剂	183
7.4.3 清洗工艺过程	185
7.5 使颗粒不能移动的涂覆	192
7.5.1 巴利宁(Parylene)涂覆	193
7.5.2 可用溶剂溶解的涂覆	197

7.5.3 颗粒吸收剂	198
7.6 真空焙烤和密封	198
7.6.1 真空焙烤	198
7.6.2 密封	200
7.6.3 冶金密封	200
参考文献	209
第 8 章 试验	214
8.1 电测	214
8.1.1 芯片电测	214
8.1.2 混合电路电测	216
8.2 目检	220
8.3 非破坏性筛选试验	221
8.3.1 热/机械试验	221
8.3.2 老炼试验	223
8.3.3 颗粒 - 碰撞 - 噪声检测(PIND)试验	227
8.3.4 红外(IR)成像	228
8.3.5 声显微镜技术	230
8.4 破坏性筛选试验	232
8.4.1 破坏性物理分析(DPA)	232
8.4.2 封装环境的水汽和气体分析	232
参考文献	234
第 9 章 操作和净化间	236
9.1 混合电路和元件的操作	236
9.1.1 工具清洁度	236
9.1.2 储存	238
9.1.3 净化间	238
9.2 静电放电	242
9.2.1 电荷产生	242
9.2.2 器件的静电敏感性	243
9.2.3 静电损坏	244
9.2.4 静电损坏(ESD)的防护	245
参考文献	248
第 10 章 设计指南	249
10.1 混合微电路设计传递文件	249
10.2 影响混合电路设计的系统要求	252
10.2.1 划分	252
10.2.2 输入/输出引脚	252

10.2.3 元件密度	253
10.2.4 功耗	253
10.2.5 机械界面/封装要求	253
10.3 材料和工艺的选择.....	254
10.4 质量保证条款.....	255
10.4.1 质量工程/质量保证要求	255
10.4.2 筛选试验	255
10.4.3 首选部件表	255
10.5 混合电路设计过程.....	255
10.5.1 设计和布图	256
10.5.2 计算机辅助设计(CAD).....	256
10.5.3 原图	257
10.5.4 设计评审	258
10.5.5 工程模型设计的确认	262
10.5.6 修改和重新设计	262
10.6 基片寄生参数.....	263
10.6.1 容性寄生参数	263
10.6.2 关于极间电容的结论	265
10.6.3 计算电容量的计算机程序	265
10.6.4 感性寄生参数	268
10.6.5 关于寄生电感的结论	272
10.7 热方面的考虑.....	272
10.7.1 传导	272
10.7.2 对流	272
10.7.3 辐射	273
10.7.4 电路设计中热标准	273
10.7.5 热分析计算机程序	278
10.7.6 热试验	278
10.8 厚膜和薄膜混合电路通用的布图指南.....	279
10.8.1 初步的物理布图	279
10.8.2 估计基片面积	279
10.8.3 最后物理布图	280
10.8.4 方便组装的辅助标记	280
10.8.5 器件的放置	280
10.8.6 线焊指南	281
10.8.7 首选工艺和材料	283
10.9 高性能的混合电路和 MCM 的封装设计指南.....	284
10.9.1 总原则	284

10.9.2	信号线	285
10.9.3	电源和接地	285
10.9.4	基片和导体材料	285
10.10	方程式	286
10.11	交叉干扰	286
10.12	信号线电容	286
10.13	信号线电感	287
10.14	微带传输延迟	287
10.15	典型的材料厚度	287
10.16	厚膜材料和工艺说明	287
10.16.1	厚膜基片	288
10.16.2	厚膜导体材料	289
10.16.3	厚膜电阻器	290
10.16.4	包封釉设计指南	290
10.16.5	加焊锡	293
10.16.6	厚膜介质	293
10.17	厚膜设计指南	293
10.17.1	原图和图纸的要求	293
10.17.2	多层电路基片的成品率	296
10.17.3	导体图案的一般考虑	296
10.17.4	通孔——穿过多层介质的导体连接	298
10.17.5	线焊和芯片贴装的焊盘	299
10.17.6	厚膜电阻器设计指南	303
10.18	薄膜电路设计指南	308
10.18.1	标准做法	308
10.18.2	设计限值	309
	参考文献	312
第 11 章	文件和技术规范	314
11.1	文件	314
11.2	军方和政府颁发的技术规范	315
11.2.1	MIL-M-38510——微电路的总要求	316
11.2.2	MIL-H-38534——混合微电路的总技术规范	316
11.2.3	MIL-STD-883——微电路的试验方法和程序	316
11.2.4	MIL-PRF-38534——性能技术规范, 混合微电路总技术规范	319
11.2.5	在 MIL-PRF-38534 下确定选择项	319
11.2.6	MIL-STD-1772——关于混合微电路设备和生产线认证的要求	326
11.2.7	MIL-STD-1772 的撤消	326

参考文献	326
第 12 章 失效分析	327
12.1 混合电路失效的类型和原因	327
12.1.1 器件失效	327
12.1.2 互连失效	329
12.1.3 基片失效	329
12.1.4 封装失效	329
12.1.5 沾污	330
12.2 失效分析方法	333
12.2.1 电学分析	333
12.2.2 化学分析	333
12.2.3 热学分析	333
12.2.4 物理分析	333
12.3 分析技术	335
12.3.1 AES——奥格(Auger)电子分光显微镜	335
12.3.2 ESCA——化学分析用的电子波谱学	336
12.3.3 SIMS——二次离子质谱测定法	336
12.3.4 SEM——扫描电子显微镜	336
12.3.5 EDX——能量分散 X 射线分析	336
12.3.6 WDX——波长分散 X 射线分析	337
12.3.7 RBS——卢瑟福背向散射光谱测定法	337
12.3.8 LIMS——激光离子化质谱测定法	337
12.3.9 EBIC——电子束感应电流	337
12.3.10 红外	337
12.3.11 SLAM 和 C-SAM	337
12.4 混合电路失效的原因	338
12.4.1 锡须	338
12.4.2 金属划痕	339
12.4.3 颗粒	339
12.4.4 剩余焊剂	339
12.4.5 芯片裂纹/断裂	339
12.4.6 焊线倒塌	339
12.4.7 封装壳电镀	339
12.4.8 封装壳变色	340
12.4.9 镍离子沾污	340
12.5 混合电路失效的案例	340
12.5.1 铝线接合的腐蚀	341
12.5.2 镍铬电阻的腐蚀	342

12.5.3 可伐的应力侵蚀	342
12.5.4 线焊中的金属间化合物	343
12.5.5 芯片上焊接表面的氧化	346
12.5.6 松动颗粒短路	347
12.5.7 线焊短路——案例 1	348
12.5.8 线焊短路——案例 2	349
12.5.9 不牢固的线焊——案例 1	350
12.5.10 不牢固的线焊——案例 2	351
12.5.11 线焊开路	352
参考文献	353
第 13 章 多芯片模块:混合微电路的新品种	355
13.1 应用	356
13.2 互连基片设计和制造方法	360
13.2.1 MCM-D	360
13.2.2 “芯片在后”与“芯片在先”的设计	360
13.2.3 MCM-C	362
13.2.4 MCM-L	363
13.2.5 MCM 技术的组合	363
13.3 组装方法	364
13.3.1 塑料包封/滴封	365
13.4 测试和可测试性	365
13.4.1 分级测试方法	366
13.4.2 考虑到测试的设计	366
13.4.3 边界扫描	367
13.4.4 内建自测 (BIST)	368
13.4.5 已知好芯片 (KGD)	368
13.4.6 多芯片模块测试装置	369
13.5 问题	371
13.5.1 成本	371
13.5.2 热管理	371
13.5.3 氮化铝	372
13.5.4 CVD 金刚石	374
13.5.5 金属矩阵复合物	375
13.5.6 返工和返修	376
参考文献	377