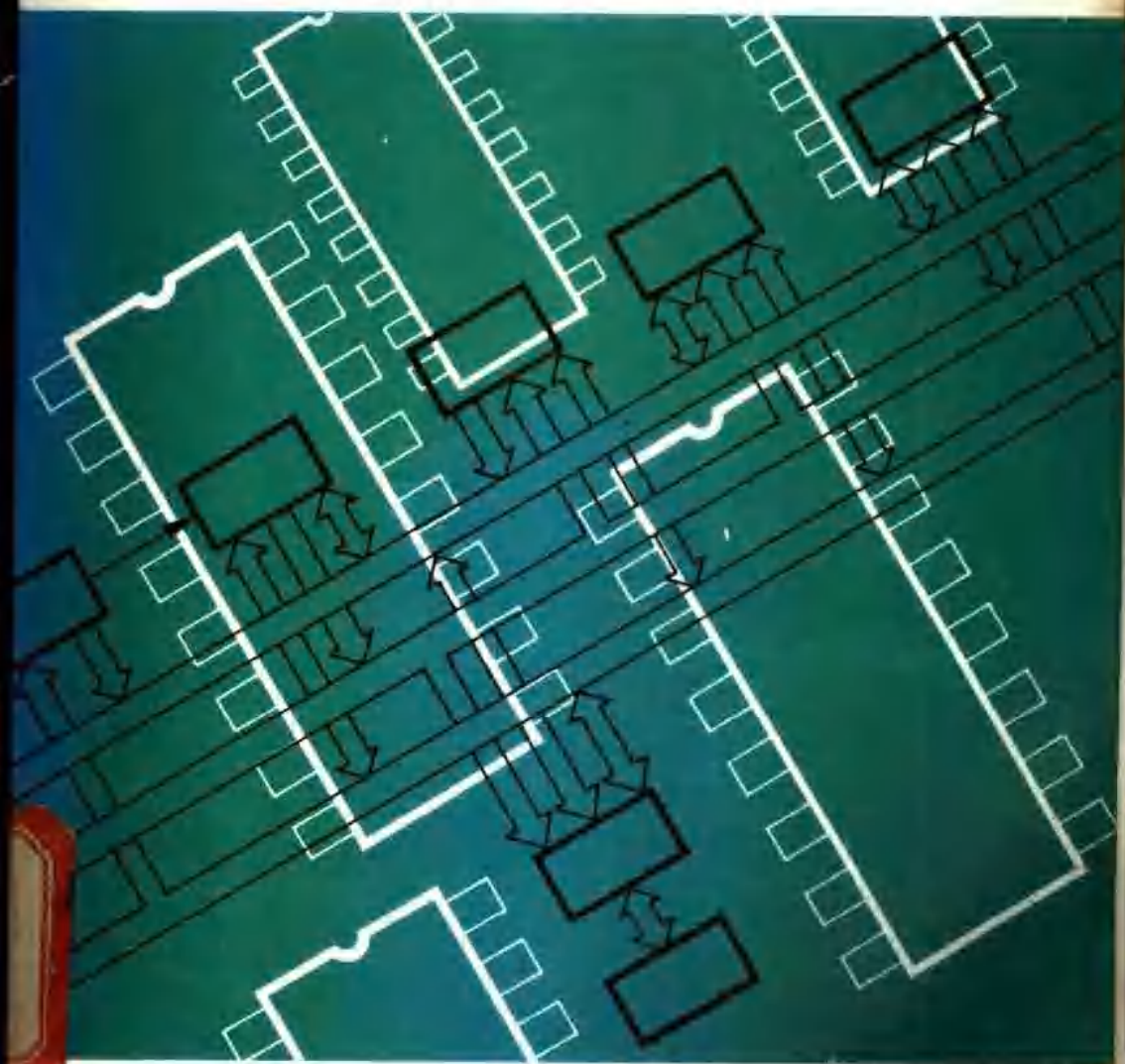


微電腦導論

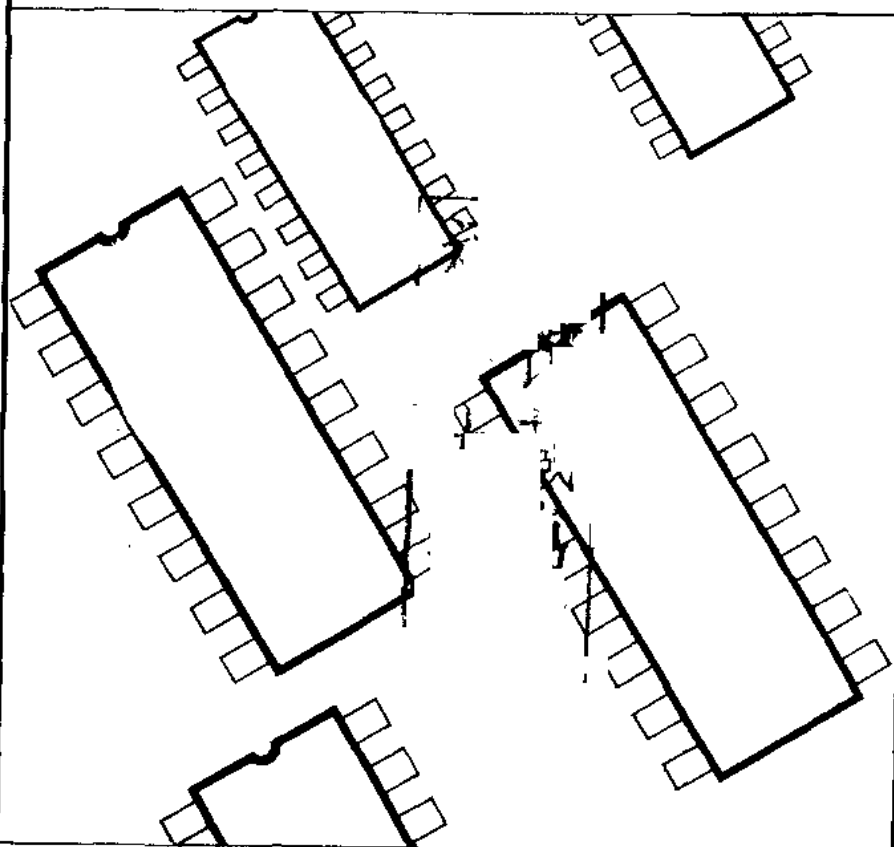
侯瑞甫 編著



全華科技圖書公司印行

微電腦導論

侯瑞甫 編著



全華科技圖書公司印行



全華圖書 版權所有 翻印必究
局版台業字第0223號 法律顧問：陳培豪律師

微電腦導論

侯瑞甫 編著

出版者 全華科技圖書股份有限公司
北市龍江路76巷20-2號
電話：581-1300・541-5342
581-1362・581-1347
郵政帳號 1 0 0 8 3 6
發行者 陳 本 源
印刷者 遠大彩色印刷廠
定 價 新臺幣 110 元
再 版 中華民國72年10月

序

本書是以最簡單直接的方式來介紹微電腦，在編寫過程中基於讀者已稍具邏輯的常識為出發點，因此並不討論基本的邏輯原理。同時也不討論任何有關製造邏輯基片的技術，因為對使用者而言，這些實際的製造技術到最後會顯得並不很重要。

自從大型積體電路（LSI）的出現帶給電子工業很大的衝擊，尤其七十年代 Intel 公司推出了第一部微電腦以後，更給全世界帶來新希望。不僅是電子界，工業界、商業界等各方面均受到激烈的影響；目前國內各界及學校學術研究單位均積極地參與研究發展與應用。雖然微電腦問世已多年，但國內尚無這方面完整的中文書籍，即使有也是譯著，因此對有興趣於此的讀者相當不便。本書就是在這種情況下產生，作者在工作之餘參考數本有關此方面的著作，加上自己研讀的心得綜合而成。目前現有的外文書籍或中文譯本對於微電腦的探討似乎都佔很多的篇幅來敘述各廠家的產品，而對於基本原理並不做多方面的說明，對於學者並不適用。本書在編寫時就考慮到此一關鍵所在，故不對實際微電腦加以介紹，全書均說明微電腦各種運算的原理，於必要時加以適當的實際比較，但仍是佔極少部份。因為有了整體的概念以後，自然而然對於實際產品很容易瞭解。

本書分為八章，軟體與硬體兼具。同時於附錄中談及基本邏輯觀念，這對於不是研習電學但對微電腦有興趣的讀者提供了邏輯基礎。全書的編寫求其流暢貫通，本書最大特色是簡明扼要，只要讀者能從本書任何章節中獲取一個新的觀念，那就達到本書的目的，也是作者的心願。

本書編寫時，黃漢邦君、林國富君提供參考書籍、有關資料及建議，蔡欽銘君對疑難之處提供熱忱的解答，及諸好友的關懷在此一併致謝。

侯 瑞 甫 識於台北

六十八年十二月

目 錄

第一章 緒 論

§ 1.1	概說	1
§ 1.2	單元簡介	3
§ 1.3	基本原理	5

第二章 微處理機

§ 2.1	概說	7
§ 2.2	CPU的基腳與信號	8
§ 2.3	CPU暫存器	13
§ 2.4	狀態暫存器	19
§ 2.5	算術與邏輯單元	23
§ 2.6	控制單元	24

第三章 記憶器

§ 3.1	概說	29
§ 3.2	僅讀記憶器	30
§ 3.3	讀寫記憶器	34
§ 3.4	術語說明	40
§ 3.5	堆疊記憶器	43
§ 3.6	B U S	46
§ 3.7	時脈產生器	47
§ 3.8	結論	49

第四章 周邊裝置與界面

§ 4.1	介紹	52
§ 4.2	輸入 / 輸出的位址	53
§ 4.3	LED顯示器	54
§ 4.4	卡式錄音機	57
§ 4.5	鍵盤	60
§ 4.6	電傳打字機	62
§ 4.7	CRT顯示幕	63
§ 4.8	數位至類比信號轉換	67
§ 4.9	類比至數位信號轉換	68

第五章 輸入 / 輸出運算

§ 5.1	概說	71
§ 5.2	輸入 / 輸出運算	72
§ 5.3	輸入 / 輸出的方法	74
§ 5.4	由程式控制的輸入 / 輸出	76
§ 5.5	中斷式輸入 / 輸出	80
§ 5.6	直接儲取記憶體	90

第六章 指令的分類

§ 6.1	概說	97
§ 6.2	一般的分類	98
§ 6.3	Z-80 指令組的分類	100
§ 6.4	流程圖及實例	111
§ 6.5	指令的執行	116
§ 6.6	結論	118

第七章 組合語言與定址法

§ 7.1 機器語言與組合語言	119
§ 7.2 組合語言結構	121
§ 7.3 概說	125
§ 7.4 直接位址法	126
§ 7.5 頁區位址法	128
§ 7.6 間接位址法	128
§ 7.7 即值位址法	132
§ 7.8 指標位址法	133
§ 7.9 相對位址法	135
§ 7.10 隱含位址法	136
§ 7.11 暫存器位址法	137
§ 7.12 堆疊位址法	139
§ 7.13 數元位址法	139
§ 7.14 結論	139

第八章 微電腦系統

§ 8.1 微電腦的選擇	141
§ 8.2 微電腦發展計劃	142
§ 8.3 微電腦的硬體發展系統	143
§ 8.4 微電腦的軟體系統	145

附錄A 二進數位系統	149
附錄B 邏輯運算簡介	151
附錄C 數字碼及字元碼	159
附錄D MOS 指令簡介	171
附錄E INTEL 8080 指令組	179
附錄F MOTOROLA 6800 指令組	183
索引	187

§ 1.1 概 說

一部數位電腦 (Computer) 的硬體 (Hardware) 系統，基本結構可分成五大部分：輸入單元、輸出單元、記憶單元、算術與邏輯單元及控制單元。其中控制單元、算術與邏輯單元和記憶單元合稱中央處理單元。圖 1-1 即為數位電腦的基本結構圖。

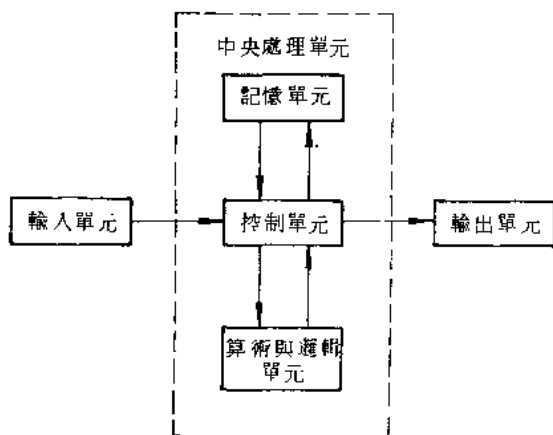


圖 1-1 數位電腦之基本結構圖

輸入單元

此一單元主要功用是供給電腦執行工作時所需的資料，以及告訴電腦如何處理資料的程式。輸入單元視各種機器不同的需要而有很大的變化，例如有：鍵盤（Keyboard）、開關（Switch）、讀卡機（Card Reader）等。資料也可以由磁帶（Magnetic Tape）、磁碟（Disk）等輸入電腦。

輸出單元

此一單元是將電腦處理的結果提供給使用者，有：印字機（Printer）、電傳打字機（Teletypewriter）、打卡機（Card Puncher）、繪圖機（Plotter）等，亦可由磁碟、磁帶等輸出。

記憶單元

此一單元是用以儲存資料、指令、程式與運算的暫時結果。記憶單元又分為很多記憶位置（Location），每一位置均賦予一個號碼，稱為位址（Address）。

算術與邏輯單元

此一單元主要功用是執行實際的運算，例如：加法、減法、乘法、除法運算、比較、邏輯AND與OR等。

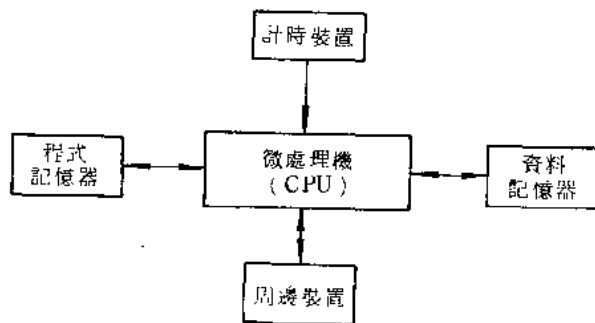


圖 1-2 微電腦基本結構圖

控制單元

此一單元主要功用是控制與指揮整個電腦的操作，它依輸入指令順序發出適當的信號，以決定如何及何時執行運算。

而微電腦 (Microcomputer) 的基本結構圖亦類似圖 1-1，如圖 1-2 所示。

較為詳細的組成圖則如圖 1-3 所示：

主要有：

1. 時脈產生器。
2. 程式記憶器。
3. 資料記憶器。
4. 周邊界面裝置。
5. 微處理機。
6. 各種 bus 線。

§ 1.2 單元簡介

圖 1-3 的方塊圖說明了構成所有微電腦系統的基本單元，每一單元可能是由一個或多個的積體電路 (Integrated Circuit，簡寫為 IC) 組成。事實上，可以把各個單元組成一個單一的基片 (Chip)，而此基片就能夠提供全部的功能；雖然如此，每單元的基本運算仍是不變的，下面就簡單地加以說明，詳細情形分見以後各章節。

時脈產生器

時脈產生器 (Clock Generator) 產生控制整個系統所有信號及運算的連續週期波。

程式記憶器

程式記憶器 (Program Memory) 儲存系統的程式，它是僅讀記憶器

4 微電腦導論

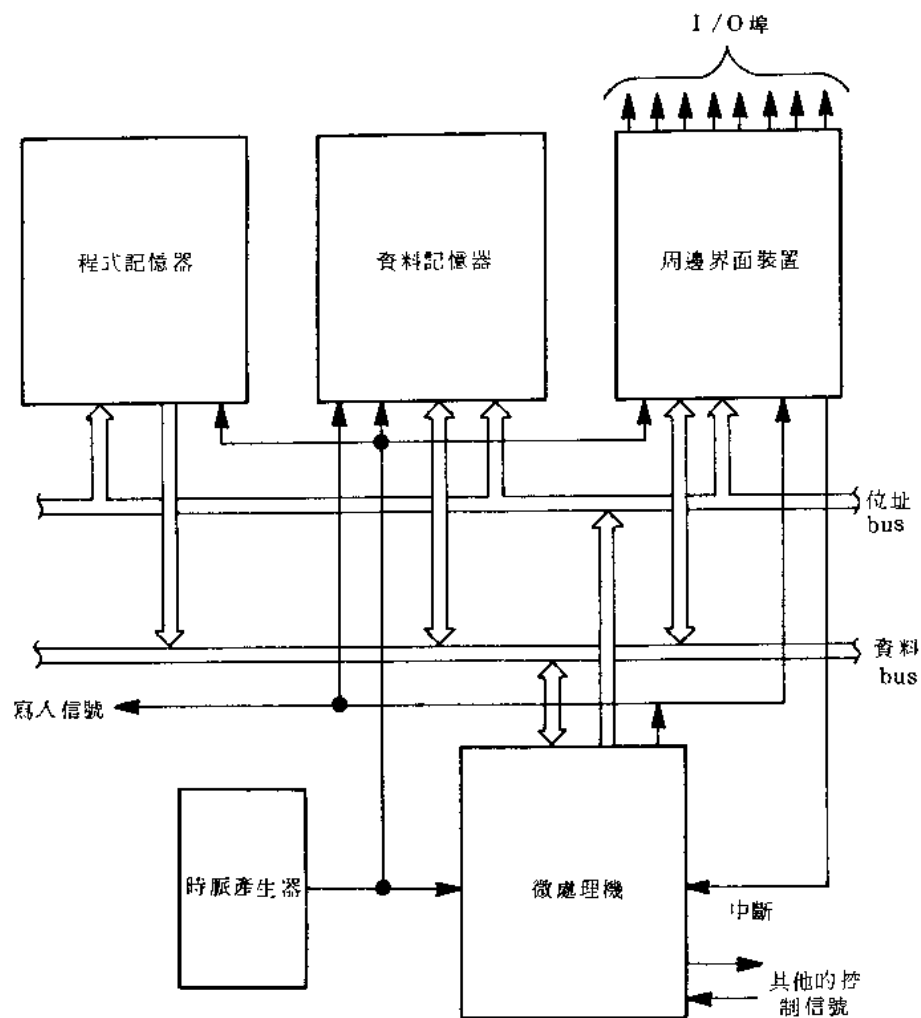


圖 1-3 詳細的微電腦組成圖

(Read Only Memory) 簡寫為 ROM。

資料記憶器

資料記憶器 (Data Memory) 又名讀寫記憶器 (Read Write Memory) 或任意儲取記憶器 (Random Access Memory) 簡寫為 RAM。微電腦用 RAM 暫時儲存輸入資料、運算結果等。

周邊界面裝置

周邊界面裝置 (Peripheral Interface Device) 是將周邊裝置界合至微處理機，以便微處理機能夠與周邊裝置溝通，互相傳送資料。嚴格來說周邊裝置包括輸入/輸出裝置 (Input/Output Device，簡寫 I/O 裝置) 及儲存 (Storage) 裝置，但是一般說來輸入/輸出裝置與周邊裝置兩名詞通用。

微處理機

微處理機 (Microprocessor) 是微電腦的心臟部份，是控制整個系統的主要裝置，因此是系統中最複雜的部份。它是 40 (或 42) 隻基脚 (Pin) 的一片積體電路，其邏輯電路是安裝在一個平行雙排 (Dual in Line) 接腳的包裝裡。

bus 線

在微電腦中有三種 bus，分別是位址 bus、資料 bus 及控制 (Control) bus。位址 bus 所載送的為位址，資料 bus 中所載送的則為各種資料，包括指令、輸入或輸出資料、暫時的運算結果等，而控制 bus 中所載送的即為微電腦運算過程中所需的各種控制信號。

§ 1.3 基本原理

上一節中我們已經把系統中主要部份的功能加以介紹，現在讓我們簡

略地看看微電腦是如何運算的。

微電腦是以微處理機為中心的一種可以程式來控制系統工作的邏輯裝置，從名稱來看微電腦可以想像得是具有電腦的某些功能，同時也用到了一些電腦的技術。

只要執行一連串簡單的指令，微電腦即可完成複雜的工作。首先，微處理機將位址經由位址 bus 送至程式記憶體，再由資料 bus 中獲得從程式記憶體中送出的指令，將此指令加以解碼解釋後執行之，同時微處理機並發出相關的控制信號以控制全部運算的過程。做完一個指令後再繼續執行程式中下一個指令，直至全部結束為止。微電腦的功用只是如此嗎？當然不是！整個系統的作用並不僅僅是如此，尚有其他的功能；若微電腦不能與外界互相傳遞資訊、不能對外界的要求立刻予以服務，那麼它的性能就會大大地降低，這就涉及與周邊裝置做資料的輸入／輸出傳送、中斷的處理、與周邊裝置的界接問題。在運算過程中也需用到資料，那麼微處理機如何判斷從記憶體取出的是指令還是資料呢？在運算過程中控制單元擔任什麼任務，算術與邏輯單元應該做何種動作呢？還有，運算過程中微處理機內需用到那些暫存器（Register），運算後的結果又是如何地儲存在記憶體中呢？甚多的問題複雜的程序在以後數章內會做很詳細地討論分析。

§ 2.1 概 說

本章開始討論構成微電腦系統的各基本單元，先從微處理機開始，再則為記憶體、周邊裝置等。

微處理機是一個單獨的積體切片，其中含有一般用途的處理、控制及計算所需的算術與邏輯和控制電路。這種組合體（同時包括少量的記憶體）就是微電腦系統的“中央處理單元”（Central Processing Unit，簡寫為CPU），一般簡稱為處理機（Processor）。首先討論CPU的外部結構——40隻基腳及其信號名稱，詳見第2節。然後再討論其內部的構成。

微處理機內部結構可概略分成二部份。一般言之，執行從程式記憶體中取出的指令（Instruction）時，必須做一連串的資料傳送及運算，這些動作是在所謂暫存器區（Register Section）及算術與邏輯單元（Arithmetic and Logic Unit，簡寫為ALU）完成的。執行指令運算時需控制綫來控制資料的傳送，這些控制綫是屬於控制區（Control Section）。指令由資料bus進入CPU後，被送至指令暫存器，經

解碼後與時序信號共同產生暫存器控制信號。尚有另外的控制線會影響指令的執行，那就是中斷邏輯控制線及 CPU 狀態暫存器控制線。中斷邏輯控制 CPU 與中斷輸入間的界接，提供適當的時序允許信號以保證 CPU 承認中斷及對其服務，有關中斷的情形詳見第五章的討論。

既然 CPU 實際執行運算是在基片上的暫存器區及算術與邏輯單元完成的，故於第 3 節討論 CPU 內的暫存器，由於狀態暫存器性質稍異故單獨列一節討論之（第 4 節），第 5 節則對算術與邏輯單元加以介紹；執行程式時也需用到控制單元，所以在第 6 節中也會討論之。

§ 2.2 CPU 的基腳與信號

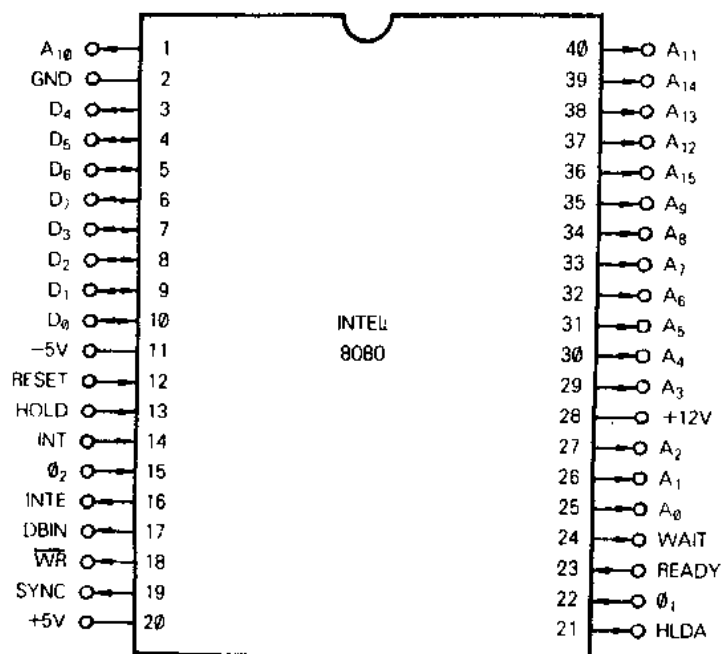
圖 2 - 1 是 Intel 8080 CPU 的基腳與信號說明。

雖然本節一開始列圖說明了 Intel 8080 CPU 的基腳與信號，但本書則針對 Zilog Z-80 CPU 之基腳與信號做一詳細的說明。雖然各廠家的 CPU 不同，但基腳與信號則大同小異，瞭解了 Z-80 CPU 之後，其他廠商的 CPU 就不難分析了。

Z-80 CPU 是標準型 40 隻基腳平行雙排的 IC 包裝，圖 2 - 2 示其基腳與信號。

每隻接腳的功能分別說明於下：

1. $A_0 \sim A_{15}$ （位址 bus）：計有 16 條位址線，高態動作（即動作時其狀態為邏輯 1）。
 - a. 位址 bus 傳送儲或取資料時的位址。
 - b. 可以儲取 $2^{16} = 65536$ （即 64 K）數元組（Byte）的記憶器。
 - c. 可用 $A_0 \sim A_7$ 8 條位址線來儲取 $2^8 = 256$ 個輸入／輸出埠（Input/Output Port，簡稱為 I/O 埠）。
 - d. 當執行動態記憶器更新（詳見第三章第三節）時， $A_0 \sim A_6$ 7 條位址線就做為更新位址。
 - e. 可處於高阻抗（Tri-State）的狀態，便於做直接對記憶器儲



基腳名稱	說明	信號方向
* A0-A15	位址線	輸出
* D0-D7	資料線	雙向
SYNC	機器週期同步信號	輸出
* DBIN	資料輸入控制	輸出
* READY	資料輸入穩定狀態	輸入
* WAIT	CPU在等待狀態	輸出
* WR	資料輸出控制	輸出
* HOLD	進入持住狀態	輸入
* HLDA	持住應允	輸出
* INT	中斷要求	輸入
* INTE	中斷推動	輸出
* RESET	重置CPU	輸入
$\phi_1 \phi_2$	時脈信號	輸入
$V_{SS} V_{DD} V_{CC} V_{BB}$	電源	
* 這些信號連接至系統 bus		

圖 2-1 Intel 8080 CPU 基腳與信號說明

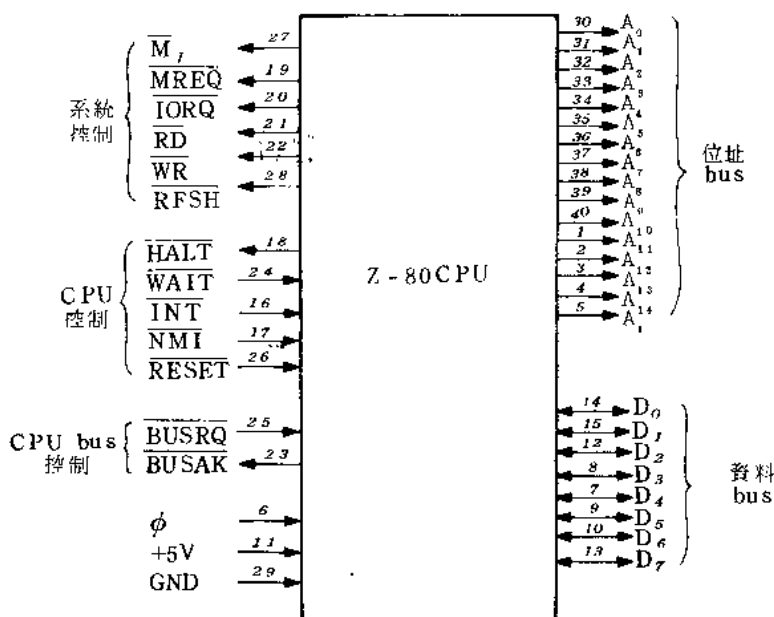


圖 2-2 Z-80 CPU 基腳與信號

取 (詳見第五章第六節) 或多重處理機的控制。

- f. 能夠直接與 TTL (Transistor-Transistor Logic gate, 簡稱 TTL) 界接。
2. $D_0 \sim D_7$ (資料 bus): 計有 8 條雙向資料綫, 用來做 CPU 與記憶器和 CPU 與輸入/輸出裝置間的資料傳送; 它是高態動作。目前通用的微電腦均為 8 條資料 bus 綫。
3. $\overline{M}_1$ (Machine Cycle One): 機器週期 1 辨認信號。
 - a. 每一指令週期 (Instruction Cycle) 可分為若干機器週期, 每一機器週期又可分為若干時脈時態, 每一時脈為一個時態。
 - b. 在指令週期中之第一個機器週期為指令提取 (Fetch), 其次可能為機器讀或機器寫週期。 $\overline{M}_1$ 信號即用來指示目前的機器週期是否為指令提取週期。
 - c. 一般言之, 指令存在僅讀記憶器內而資料則在讀寫記憶器內, 其