

封面设计：于忠泰

数学集成电路与逻辑设计

吴纯园 刘文涛 姜兴棠 编著

黑龙江科学技术出版社出版

(哈尔滨市南岗区建设街 35 号)

佳木斯书刊印刷厂印刷·黑龙江省新华书店发行

787×1092毫米16开本 印张 31.25 700千字

1986年7月第1版·1986年7月第1次印刷

印数：1—4,500册

书号：15217·153 定价：6.50元

内 容 摘 要

《数字集成电路与逻辑设计》一书，共分三篇。第一篇着重讲述晶体二极管、三极管、电阻电容微分积分电路，以及由上述元件构成的脉冲电路。集成电路包括由 TTL 电路构成的小、中型集成电路，及由 MOS 电路构成的大规模集成电路。第二篇着重讲述由集成电路构成的组合逻辑电路及时序逻辑电路，包括两种逻辑电路的设计方法，以及电子计算机具体逻辑部件的设计。所介绍的逻辑设计方法比较全面，电路比较齐全，应用范围较广。第三篇着重讲述微型机及应用，包括中央处理器、内存贮器及外部设备接口，各种寻址方式及指令类型，适用于各种具体的程序设计。本书条理清晰，层次分明，由局部到整体，由硬件到软件，着重于具体应用方面，是一本应用较广的参考书。

前 言

随着科学技术的飞速发展,集成电路与电子计算机的应用领域日益扩展。在一些先进的国家,计算机及集成电路已经渗透到各领域之中。特别是微型计算机与微处理器,物美价廉,功能较强,各种仪表和家用电器几乎都已采用。有些虽未采用微处理器,但也采用了大规模或中规模集成电路。一旦采用了这种电路,其功能就大为提高,甚至完全改观。

我国电子计算机是在一九五六年以后发展起来的。二十多年来,它经历了电子管、晶体管计算机两个发展阶段后,现已进入以集成电路为主要标志的第三代计算机阶段。目前我国各个行业都已开始使用上计算机,不久将更加普及。

为了适应当前对集成电路与微处理器、微计算机的广泛应用的需要,我们编写了这本书。本书共分三篇:第一篇是集成电路,第二篇是逻辑设计,第三篇是微计算机及应用。这三篇的顺序正好符合由低到高、由局部到整体的过程。

在第一篇内,系统阐述了晶体二极管、晶体三极管、由电阻电容组成的微分、积分、限幅、整流、滤波电路等脉冲电路的基本环节,当然它们本身还不是集成电路。但是,由集成电路组成应用电路时,这些环节可以作为联结电路、放大整形电路及驱动电路,是整个电路的不可分割的一部分。

当前的集成电路又有两种。一种是由硅或锗半导体构成的集成电路。这种集成电路只包括小规模及中规模集成电路,它们的反应速度较快,但消耗功率较大,若构成大规模集成电路,加上电源以后,将立即被烧毁。因此,只能用来构成触发器、单稳、多谐及延迟电路,可以说是大规模集成电路之间的联结及补充部分。

另一种是大规模集成电路,它由金属氧化物半导体(MOS)构成。这种电路的特点是由栅极及源极之间的电场来进行控制,栅极与源极、漏极之间无导通电流,源极及漏极之间虽有电流,但属于微安级。因此,总的来看,MOS集成电路消耗的功率很小,可以实现大规模集成化。当前,微型机的各个重要组成部分都采用大规模集成电路,包括中央处理器(CPU)、随机存储器(RAM)、只读存储器(ROM)及I/O设备接口电路(PIO、SIO)等。

第二篇是逻辑设计部分。包括组合逻辑设计及时序逻辑设计。组合逻辑设计与时间顺序无关,输入信号与输出信号的反应过程是瞬时的(忽略两者的延迟时间)。组合逻辑电路的设计过程是:首先按照具体要求写出逻辑表达式,然后根据表达式画出卡诺图,最后进行化简,将化简后的逻辑表达式化为具体逻辑电路。

组合逻辑电路基本上包括这样几种类型的电路:编码器、译码器、半加器、全加器及进位组合电路。

时序逻辑电路则以触发器为基本单元。时序逻辑电路同样有电路化简问题,但在化简过程中必须考虑到时间顺序问题,这特别适用于并行计数电路。在并行计数电路中,首先要按照计数顺序规定每个触发器的状态,例如对于七进制计数器,共有7种时间状

态，每一时间状态又有三个不同的触发器状态，每一触发器状态又与其他两个触发器的上一状态有关。根据上述过程，我们可以将各触发器的输出端与输入端连结起来，由触发时钟进行触发翻转，这样就构成一个循环计数电路。

时序逻辑电路包括寄存器、循环寄存器、时序电路、串行及并行计数器、计时器等。

时序逻辑与组合逻辑结合起来，可以构成运算器、存贮器及I/O接口电路等计算机系统部件。这一篇在这方面也作了叙述。

第三篇是微型机及应用部分。这一部分包括中央处理器及指令系统、内存贮器、I/O设备接口电路及各种程序设计。中央处理器包括Z80CPU芯片的外部接脚及内部结构。外部接脚包括数据总线、地址总线及控制总线。其中数据总线为双向传送，地址总线为单向向外传送。控制总线则按照具体要求，有些是向外请求信号，有些是向内应答信号，指令系统包括寻址方式及各种类型的指令系统。Z80指令系统的特点是寻址方式灵活、功能较强，编制程序方便。

内存贮器基本上有两种类型，一种是随机存贮器(RAM)，这种存贮器的优点是可按给定的地址随意写入数据或指令，其缺点是当突然掉电时写入的内容将随之丢失。因此，当发现掉电预报时应立即将存贮内容写入外存贮器(一般是写入磁盘)。可编程序只读存贮器(EPROM)则可以弥补这个缺点，当写入程序时，要首先采用紫外线擦除存贮内容，然后提高外加电压，将编制程序写入存贮器。当降低电压后，写入的程序不令因外界掉电而受到破坏，但应注意不受到紫外线或强烈阳光的照射。

外部设备接口电路包括并行接口电路(PIO)及定时电路(CTC)。通过PIO可以实现CPU与各种外部设备之间的连接，这种电路的特点是可以对外部设备进行连续扫描，了解它们的工作状态，并可以随时进行控制。定时电路则可以根据要求规定具体时间，适用于有时间限制的外部设备。

程序设计则包括算术运算、字符处理、数据排序及对外部设备的控制程序。其中算术运算包括加、减、乘、除；字符处理包括ASCII码的各种变换；数据排序包括按数据的大小正向或反向排序。外部设备控制程序则通过PIO或CIC对外设进行控制。

本书第一篇由刘文涛同志执笔；第二篇由姜兴棠同志执笔；第三篇由吴纯园同志执笔。全书由吴纯园同志审校。本书在编写时尽管考虑到了各应用的方面，但肯定还会有些不足之处，敬希广大读者批评指正。

目 录

第一篇 数字集成电路的基础理论

第一章 脉冲技术引论	(3)
1.1 脉冲技术的研究对象	(3)
1.2 脉冲工作状态及其基本特点	(4)
1.3 脉冲波形特性	(8)
第二章 脉冲过程的分析方法	(17)
2.1 谐波分析法	(17)
2.1.1 付里叶级数	(17)
2.1.2 周期性矩形脉冲的频谱特性	(18)
2.1.3 阶跃脉冲的频谱特性	(22)
2.1.4 脉冲通过线性网络的无畸变条件	(24)
2.1.5 射频脉冲的畸变	(27)
2.1.6 最佳通频带的选择	(29)
2.2 运算微积法	(31)
2.2.1 拉普拉斯变换与海维赛得展开定理	(31)
2.2.2 若干常用脉冲波形的象函数	(35)
2.2.3 运算阻抗、运算导纳和运算方程	(39)
2.3 图解法	(41)
第三章 仿真线	(44)
3.1 概述	(44)
3.2 传输线上的行波	(44)
3.3 终端反射	(48)
3.3.1 终端匹配	(48)
3.3.2 终端开路	(48)
3.3.3 终端短路	(49)
3.3.4 终端接有不匹配的负载	(50)
3.4 仿真线(延时网络)	(52)
3.4.1 T 形链型网络	(53)
3.4.2 π 形链型网络	(57)
3.4.3 m 形导出网络	(58)
3.4.4 m 形导出终端半节网络	(64)
第四章 线性电路的脉冲响应	(67)
4.1 RC 微分电路	(67)
4.2 RC 积分电路	(69)

4.3	RC电路的阶跃响应	(70)
4.3.1	微分电路的阶跃响应	(70)
4.3.2	积分电路的阶跃响应	(71)
4.3.3	上升时间 t_r 与截止频率 f_c 的关系	(72)
4.3.4	对于RC电路应当考虑的几个实际问题	(72)
4.4	RC电路的矩形脉冲响应	(74)
第五章	半导体二极管和晶体管的脉冲响应	(76)
5.1	半导体二极管的脉冲响应	(76)
5.1.1	半导体二极管的静态特性及其等效电路	(76)
5.1.2	半导体二极管的脉冲响应	(77)
5.2	晶体管的脉冲响应	(79)
5.2.1	晶体管开关及其等效电路	(79)
5.2.2	晶体管的脉冲响应	(82)
5.2.3	加速电容的作用	(86)
5.2.4	集电极外界电容对开关特性的影响	(89)
第六章	张弛振荡器	(91)
6.1	概述	(91)
6.2	触发脉冲与电平分配	(92)
6.3	自激多谐振荡器	(93)
6.3.1	工作原理	(93)
6.3.2	振荡周期和上升时间	(95)
6.3.3	自激多谐振荡器的不对称系数	(97)
6.4	单稳态触发器	(98)
6.4.1	单稳态触发器的工作原理	(98)
6.4.2	输出脉冲宽度与偏置条件	(100)
6.5	双稳态触发器	(102)
6.5.1	双稳态触发器的工作原理	(102)
6.5.2	双稳态触发器翻转的过渡过程	(104)
6.5.3	直流偏置条件	(108)
第七章	双极型集成逻辑门电路	(109)
7.1	逻辑函数和逻辑门电路的基本概念	(109)
7.1.1	模拟量和数字量的概念	(109)
7.1.2	逻辑函数和逻辑门电路	(109)
7.1.3	门电路的逻辑符号和逻辑图	(110)
7.2	简易TTL“与非”门	(111)
7.2.1	DTL“与非”门	(111)
7.2.2	简易TTL“与非”门	(113)
7.3	典型TTL“与非”门	(114)

7.3.1	典型TTL“与非”门的工作原理	(114)
7.3.2	典型TTL“与非”门的电压传输特性	(118)
7.3.3	典型TTL“与非”门的动态分析	(119)
7.3.4	典型TTL“与非”门的参量及测量	(124)
7.4	改进型TTL“与非”门电路	(129)
7.4.1	六管TTL“与非”门电路	(129)
7.4.2	STTL“与非”门电路	(130)
7.5	其他类型常用TTL门电路	(131)
7.5.1	OC门电路	(131)
7.5.2	TSL门电路	(133)
7.5.3	TTL“与”门电路	(134)
7.5.4	TTL“或”门电路	(135)
7.5.5	TTL“或非”门电路	(136)
7.5.6	TTL“与或非”门电路	(136)
7.5.7	TTL“异或”门电路	(137)
7.5.8	TTL“同”门(“异或非”门)电路	(138)
7.5.9	TTL扩展器和逻辑功能的扩展	(139)
7.6	HTL“与非”门电路	(140)
7.7	ECL门电路	(142)
7.7.1	ECL门电路的工作原理	(142)
7.7.2	ECL门电路的电压传输特性	(144)
7.7.3	ECL门电路的主要性能	(145)
7.7.4	ECL门电路的逻辑扩展	(148)
7.8	I ² L门电路	(150)
7.8.1	I ² L的基本单元电路结构和工作原理	(150)
7.8.2	I ² L的逻辑门电路	(152)
第八章	MOS型集成逻辑门电路	(154)
8.1	MOS—FET	(154)
8.1.1	半导体的表面场效应	(156)
8.1.2	MOS—FET的结构特点	(156)
8.1.3	MOS—FET的工作原理、特性和主要参量	(157)
8.2	MOS型数字集成电路的基本单元电路	(163)
8.2.1	电阻负载MOS—“NOT”电路	(163)
8.2.2	E/E型MOS—“NOT”电路	(165)
8.2.3	E/D型MOS—“NOT”电路	(168)
8.2.4	CMOS—“NOT”电路	(169)
8.3	MOS型集成逻辑门电路	(174)
8.3.1	E/E型MOS门电路	(174)

8.3.2	E/D 型MOS门电路	(177)
8.3.3	CMOS 集成门电路	(177)
8.4	动态逻辑门电路	(180)
8.4.1	MOS—FET栅极电容的存贮效应	(180)
8.4.2	动态MOS—NOT	(181)
8.4.3	动态MOS逻辑门电路	(183)
第九章	模拟集成电路的波形产生和变换电路	(184)
9.1	集成运算放大器	(184)
9.1.1	集成运算放大器的主要参量及其测量	(184)
9.1.2	理想运算放大器的基本概念	(193)
9.1.3	运算放大器的闭环特性	(193)
9.2	施密特双稳态触发器	(196)
9.3	单稳态触发器	(197)
9.4	自激多谐振荡器	(199)
第十章	集成触发器	(202)
10.1	TTL 集成触发器	(202)
10.1.1	基本RS—FF	(202)
10.1.2	主从结构触发器	(207)
10.1.3	维持阻塞结构触发器	(210)
10.1.4	TTL 集成单元触发器	(215)
10.1.5	集成单元触发器的主要参量及其测试	(218)
10.2	MOS 集成触发器	(220)
10.2.1	CMOS直接RS—FF	(221)
10.2.2	MOS型取样维持D—FF	(222)

第二篇 数字逻辑设计

第一章	数字与编码	(225)
1.1	什么是数字信息	(225)
1.2	数的一般表示形式	(225)
1.2.1	基本概念	(225)
1.2.2	数的表示形式	(226)
1.3	几种常用的数制	(226)
1.4	数制间的转换	(228)
1.4.1	多项式替代法	(228)
1.4.2	基数乘法	(229)
1.5	带符号的数的表示	(229)
1.5.1	符号—原码表示法	(230)
1.5.2	符号—补码表示法	(230)
1.5.3	符号—反码表示法	(230)

1.6	编码的一般概念	(231)
1.7	十进制数的编码表示	(232)
1.7.1	正权码	(232)
1.7.2	负权码	(233)
1.7.3	无权码	(234)
1.7.4	自权码	(234)
1.7.5	反射码	(235)
1.8	多于4位的数字代码	(236)
1.9	字母数字代码	(239)
第二章	逻辑代数及逻辑函数的简化	(241)
2.1	逻辑代数的基本概念	(241)
2.2	逻辑函数及其有关性质	(242)
2.3	逻辑代数的基本公式与规则	(244)
2.3.1	基本公式	(244)
2.3.2	逻辑代数的三个规则	(245)
2.4	逻辑代数的标准表达式	(246)
2.4.1	最小项表达式	(246)
2.4.2	最大项表达式	(247)
2.5	用卡诺图化简逻辑代数	(248)
2.5.1	卡诺图概念	(248)
2.5.2	用卡诺图表示逻辑函数	(248)
2.5.3	卡诺图的性质	(249)
2.5.4	用卡诺图化简逻辑代数	(249)
2.6	具有五个和六个变量的卡诺图	(252)
第三章	组合逻辑电路的设计方法	(255)
3.1	组合逻辑电路的定义	(255)
3.2	组合逻辑电路设计的一般过程	(255)
3.3	二级组合逻辑电路设计	(258)
3.3.1	“或与”电路设计	(259)
3.3.2	“与或非”电路的设计	(259)
3.3.3	两级“与非”电路及“或非”电路的设计	(260)
3.3.4	具有多输出端的两级逻辑电路的设计	(261)
3.4	常用组合逻辑电路的设计	(264)
3.4.1	译码器的设计	(264)
3.4.2	编码器的设计	(265)
3.4.3	半加器的设计	(267)
3.4.4	全加器的设计	(268)
3.4.5	奇偶校验电路的设计	(271)

3.5 多级组合逻辑电路的设计	(273)
3.5.1 提取公因子方法	(273)
3.5.2 组合函数分解法	(274)
3.6 中大规模集成电路的组合逻辑设计	(282)
3.6.1 采用中、大规模集成电路进行逻辑设计的特点	(282)
3.6.2 标准组件化逻辑设计	(283)
第四章 时序逻辑电路的设计	(293)
4.1 时序逻辑电路的定义与一般研究方法	(293)
4.1.1 时序逻辑电路的定义	(293)
4.1.2 时序逻辑电路的研究方法	(293)
4.2 触发器	(295)
4.2.1 触发器的功能设计	(295)
4.2.2 触发器的常见结构	(298)
4.2.3 触发器的逻辑功能与结构形式的关系	(302)
4.2.4 不同类型触发器间的转换	(303)
4.3 寄存器	(306)
4.3.1 简单寄存器	(306)
4.3.2 移位寄存器	(306)
4.4 计数器	(309)
4.4.1 二进制计数器	(309)
4.4.2 十进制计数器	(312)
4.4.3 N 进制计数器	(316)
4.4.4 移位寄存器型计数器	(321)
4.5 时序逻辑电路的一般设计	(327)
4.5.1 状态化简	(327)
4.5.2 状态分配	(331)
4.6 采用中、大规模集成电路的时序逻辑设计	(336)
第五章 数字运算器的设计	(339)
5.1 寄存器传送语言	(339)
5.1.1 寄存器到寄存器的传送表达式	(339)
5.1.2 子寄存器传送表达式	(339)
5.1.3 移位寄存器传送表达式	(340)
5.1.4 条件传送表达式	(340)
5.1.5 寄存器的运算传送	(340)
5.2 串行二进制加减法运算器	(341)
5.2.1 设计要求	(341)
5.2.2 算法流程框图	(341)
5.2.3 硬件结构框图	(342)

5.2.4	寄存器传送语言描述	(342)
5.3	并行二进制加减法运算器	(343)
5.3.1	设计要求	(343)
5.3.2	硬件结构框图	(343)
5.3.3	寄存器传送语言描述	(343)
5.4	并行乘法运算器	(344)
5.4.1	设计要求	(344)
5.4.2	算法流程框图	(344)
5.4.3	硬件结构框图	(344)
5.4.4	寄存器传送语言描述	(344)
5.5	并行除法运算器	(346)
5.5.1	设计要求	(346)
5.5.2	算法流程框图	(346)
5.5.3	硬件结构框图	(346)
5.5.4	寄存器传送语言描述	(347)
5.6	浮点并行加减法运算器	(348)
5.6.1	设计要求	(348)
5.6.2	硬件结构框图	(349)
5.6.3	寄存器传送	(349)
5.7	浮点乘法运算器	(351)
5.7.1	设计要求	(351)
5.7.2	硬件结构框图	(352)
5.7.3	寄存器传送语言描述	(352)
5.8	浮点除法运算器	(353)
5.8.1	设计要求	(353)
5.8.2	硬件结构框图	(353)
5.8.3	寄存器传送语言描述	(353)
第六章	控制器的逻辑设计	(355)
6.1	概述	(355)
6.2	环形计数型控制器的设计	(356)
6.3	状态计数型控制器的设计	(360)
6.4	微程序控制器的设计	(363)
第七章	接口部件的逻辑设计	(368)
7.1	概述	(368)
7.2	两线接口	(368)
7.3	前端逻辑的设计	(370)
7.4	具有读/写控制的接口逻辑设计	(372)
7.4.1	读/写循环	(372)

7.4.2 “禁止写”循环 ($i_1 = 1$)	(374)
7.5 设计实例	(376)
7.6 标志信号电路的逻辑设计	(379)
7.7 标志信号的识别	(381)
7.7.1 查询法	(381)
7.7.2 引导法	(382)
7.8 标志分类器的设计	(382)
7.8.1 采用组合逻辑的标志分类器	(382)
7.8.2 采用时序逻辑的标志分类器	(385)
第八章 数字存贮器的逻辑设计	(389)
8.1 概述	(389)
8.2 半导体随机存贮器 (RAM)	(389)
8.2.1 存贮单元	(389)
8.2.2 半导体随机存贮器结构	(392)
8.2.3 半导体随机存贮器系统	(394)
8.3 半导体只读存贮器 (ROM)	(396)
8.3.1 半导体只读存贮器的结构	(396)
8.3.2 半导体只读存贮器 ROM 的扩展	(398)
8.4 相联存贮器 (CAM)	(400)
8.5 循环存贮器	(402)
8.5.1 具有单输入输出端口的循环存贮器	(402)
8.5.2 具有多输入输出端口的循环存贮器	(405)
8.5.3 常用数字存贮器的比较	(406)

第三篇 大规模集成电路应用

第一章 Z80—CPU 与指令系统	(409)
1.1 Z80—CPU 结构	(409)
1.2 Z80—CPU 寄存器	(411)
1.3 标志寄存器	(412)
1.4 寻址方式	(413)
1.5 指令系统	(416)
1.5.1 8 位传送指令组	(416)
1.5.2 16 位传送指令组	(418)
1.5.3 交换指令组、块传指令组及比较指令组	(420)
1.5.4 8 位算术运算及逻辑运算组	(421)
1.5.5 通用算术运算及 CPU 控制指令组	(422)
1.5.6 16 位算术运算指令组	(423)
1.5.7 循环及移位指令组	(424)

1.5.8	位置“1”、置“0”与测试指令组	(425)
1.5.9	跳转指令组	(426)
1.5.10	转子及返回指令组	(427)
1.5.11	输入与输出指令组	(428)
1.6	中断处理方式	(429)
第二章	存储器与I/O	(434)
2.1	2114RAM	(434)
2.2	2716型EPROM	(435)
2.3	Z80—PIO结构	(436)
2.4	PIO工作方式	(438)
2.5	Z80—CTC结构	(442)
2.6	Z80—CTC工作方式	(444)
第三章	汇编语言程序编写方法	(447)
3.1	汇编语言指令格式	(447)
3.2	伪指令	(448)
3.3	宏指令	(449)
第四章	算术运算程序	(451)
4.1	数据求和程序	(451)
4.2	求负数个数程序	(451)
4.3	求最大值程序	(452)
4.4	小数阶数求取程序	(452)
4.5	多倍精度加法程序	(453)
4.6	成块传送程序	(454)
4.7	多倍精度十进制加法程序	(454)
4.8	8位二进制数乘法程序	(454)
4.9	8位二进制数除法程序	(455)
4.10	十进制BCD数乘2及被2除程序	(455)
4.11	二进制及十进制余数取舍程序	(456)
第五章	字符及表处理程序	(457)
5.1	字符串长度检测程序	(457)
5.2	求一个非空白字符程序	(458)
5.3	用空白符代替所有前置“0”程序	(459)
5.4	置ASCII码偶校验位程序	(459)
5.5	ASCII字符串匹配程序	(460)
5.6	将16进制数化为ASCII码程序	(460)
5.7	十进制BCD码化为7段显示程序	(461)
5.8	ASCII化为十进制BCD码程序	(463)
5.9	BCD码化为二进制码程序	(463)

5.10	表内加顶程序.....	(464)
5.11	有序表检测程序.....	(464)
5.12	无符号数排序程序.....	(465)
5.13	采用有序跳转表程序.....	(466)
第六章	子程序举例.....	(467)
6.1	16进制化为ASCII码子程序.....	(467)
6.2	字符串长度检测子程序.....	(467)
6.3	ASCII代码加偶校验位子程序.....	(468)
6.4	字符串匹配子程序.....	(468)
6.5	多倍精度加法子程序.....	(469)
第七章	输入输出程序.....	(470)
7.1	按钮闭合测试程序.....	(470)
7.2	多位置开关测试程序.....	(471)
7.3	七段发光二极管显示程序.....	(472)
7.4	矩阵键盘扫描程序.....	(475)
7.5	编码键盘输入程序.....	(476)
7.6	数/模变换输出程序.....	(477)
7.7	模/数变换输入程序.....	(478)
7.8	电传机读写程序.....	(479)
第八章	中断处理程序.....	(481)
8.1	键盘中断处理程序.....	(481)
8.2	打印机中断处理程序.....	(482)
8.3	时钟中断处理程序.....	(483)

第 一 篇

数字集成电路的基础理论

第一章 脉冲技术引论

1.1 脉冲技术的研究对象

脉冲技术的研究对象是，脉冲波形的形成、产生、变换、放大、测量、控制方法及具体电路。

脉冲是在极短时间内发生变化的电压或电流。若确定脉冲的定义，必须先确定时间的标准。众所周知，任何实际电路在与电源接通的瞬间，都有一个过渡过程。这就是说，从接通瞬间到电路各部分建立稳定的直流或周期性的交流电压或电流，需要一定的时间。这段时间的长短决定于电路本身的参数。

过渡过程所需要的时间如果与电源的作用时间相比可以忽略不计，则它的存在对电路是没有显著影响的。例如，电报的电码宽度若为十分之一秒，则为时千分之一秒的过渡过程对信号的传送并无影响。但在快速电报中，电码宽度缩小到与电路的过渡过程时间相差不多，或者更短一些，过渡过程的作用就显得非常重要了。

通常，过渡过程是按照指数规律变化的，它的结束，在理论上需要无限长的时间。然而按照一般理解，它实际上只存在于瞬息之间。

电脉冲作用的时间就是与电路的过渡过程时间相比较的。在电压或电流的作用时间短到可以与电路的过渡过程时间相比时，我们就叫它电压脉冲或电流脉冲。

按照这个定义可知，电脉冲实际上就是电路各部分在过渡过程内所产生的电压变化或电流变化。

不过仅仅这样理解是不严格的，因为高频振荡也是在极短时间内作快速变化的电压或电流。但是不能把它看成一系列正脉冲（正半周）与一系列负脉冲（负半周）的合成，否则，脉冲过程与稳定振荡过程就无区别了。

因此，要确定脉冲的定义，还应加上一点，这就是相邻脉冲的间隔必须大于过渡过程所占用的时间。也就是说，在下一个脉冲产生或作用以前，前一个脉冲在电路内所造成的过渡过程实际上已经结束。

由此可见，电脉冲虽然也是周期性的居多，但由于相邻脉冲互不相干，把它看成单独脉冲也是完全可以的。

由于脉冲过程实际上是电路的过渡过程，所以脉冲的形状、幅度和宽度与电路参数有密切关系。研究脉冲技术的目的之一，就是要确定这种关系。

脉冲可分两种，一种叫做视频脉冲（图1.1）它是在电视技术中产生的；另一种叫做射频脉冲（图1.2），它是高频振荡受到视频脉冲调制的结果。

视频脉冲有很多用处，例如脉冲通讯（无线的和有线的）、图象的传送（无线电传真和电视）、目标位置的确定（雷达和导航）、电子计算机和遥控等。当需要天线发送时，先把视频脉冲变换做射频脉冲，在接收后，再把射频脉冲变换成视频脉冲。