

高等学校试用教材

数字化测量技术

下册

哈尔滨工业大学尤德斐主编

机械工业出版社

本书由哈尔滨工业大学尤德斐同志主编，全书共分四篇，分上、下两册出版。下册为三、四两篇，内容包括：（一）各种数-模及模-数转换，对干扰的抑制和整机误差分析与综合；（二）我国生产的数据采集装置的整体设计思想及其主要部件。

本书为高等院校电磁测量技术及仪表制造专业的试用教材，也可供从事本专业工作的工程技术人员参考。

数字化测量技术

下册

哈尔滨工业大学尤德斐 主编

*

机械工业出版社出版（北京阜成门外百万庄南街一号）

（北京市书刊出版业营业许可证出字第117号）

天津新华印刷一厂印刷

新华书店北京发行所发行·新华书店经售

*

开本 787×1092 1/16 · 印张 24 3/4 · 字数 608 千字

1980年8月天津第一版·1980年8月天津第一次印刷

印数 00,001—5,000 · 定价 2.55 元

*

统一书号：15033·4848

目 录

第三篇 数-模转换器和模-数转换器

| | | |
|--------|------------------------|-----|
| 第十章 | 数-模转换器 | 1 |
| § 10-1 | 概述 | 1 |
| § 10-2 | 并行输入D/A转换器 | 6 |
| § 10-3 | 循环式串行D/A转换器 | 30 |
| 第十一章 | 模-数转换器 | 33 |
| § 11-1 | 概述 | 33 |
| § 11-2 | 直接比较型A/D转换 | 36 |
| § 11-3 | 间接比较型A/D转换 | 53 |
| § 11-4 | 复合型A/D转换 | 90 |
| § 11-5 | 高速A/D转换 | 100 |
| § 11-6 | 模-数转换器的某些特殊形式举例 | 106 |
| 第十二章 | 模-数转换中干扰的抑制 | 117 |
| § 12-1 | 串态干扰及其抑制 | 117 |
| § 12-2 | 共态干扰及其抑制 | 133 |
| 第十三章 | 模-模转换 | 138 |
| § 13-1 | 交流-直流电压转换(AC/DC转换) | 138 |
| § 13-2 | 欧姆-电压(Ω -V)转换器 | 150 |
| § 13-3 | 功率-电压转换(及功率-频率转换) | 162 |
| § 13-4 | 相位的数字测量 | 169 |
| 第十四章 | 数字电压表的误差分析与综合 | 177 |
| § 14-1 | 模型数字电压表误差分析与设计 | 177 |
| § 14-2 | 误差的分析与综合 | 202 |

第四篇 自动检测装置

| | | |
|--------|---------------|-----|
| 第十五章 | 模拟多路测量 | 221 |
| § 15-1 | 采样 | 222 |
| § 15-2 | 采样和保持电路 | 227 |
| § 15-3 | 多路装置的切换逻辑 | 232 |
| § 15-4 | 采样控制器 | 246 |
| § 15-5 | 多点检测装置 | 252 |
| 第十六章 | 数据采集装置 | 271 |
| § 16-1 | 装置的设计特点 | 271 |
| § 16-2 | 装置的结构和工作原理 | 272 |
| § 16-3 | 数据采集装置中的功能组件 | 278 |
| § 16-4 | 数据采集装置的三级设定举例 | 335 |
| § 16-5 | 命令流程 | 337 |

| | |
|-----------------------------------|-----|
| 附录 A 微型计算机简介 | 348 |
| § A-1 微型计算机的概念及基本部件 | 348 |
| § A-2 微型计算机发展简况及类型 | 356 |
| § A-3 典型微处理器件——8080A简介 | 358 |
| § A-4 微型计算机在测量仪器中的应用 | 373 |
| 附录 B 可程控仪器数字化接口IEEE-488标准简介 | 381 |
| 参考文献 | 390 |

第三篇 数-模转换器和模-数转换器

第十章 数-模转换器

§ 10-1 概述

在数字系统的实际应用中经常要用到数-模转换器(D/A转换器)和模-数转换器(A/D转换器)，前者是将数字量转换成模拟量，后者是将模拟量转换成数字量。例如：数-模转换器就可作为数字控制系统输出端的外围设备，它把控制机输出的数字信号转换为电压或电流等模拟信号，然后送入执行机构进行控制或调节。如果把A/D转换器称为编码器的话，与其相反，D/A转换器就称为解码器。

近年来，随着电子计算装置的普及及微小型化，要求A/D和D/A这两种转换器向微小型化，高精度，高速度，高可靠性以及大批量生产方向发展。国外从71年开始批量生产集成化的六位数-模转换器以来，位数和精确度逐年提高，目前已达到批量生产单片为14位的D/A转换器，精确度达到0.01%。

一、数-模转换器的基本组成

数-模转换器的基本组成可分为四个部分：电阻网络，模拟切换开关，基准电源和运算放大器。

1. 电阻网络

在并行的D/A转换器中都用到一些精密电阻或精密电阻网络。转换器的转换精度直接与电阻的精度有关。在某些D/A转换网络中，转换精度只决定于电阻的比值而与其电阻的绝对值关系不大，因为在某一段时间里或环境条件变化的情况下，保持电阻比值的恒定比保持电阻本身数值的恒定要容易得多。尤其是对积沉在一个基片上的多个电阻组成的电阻网络更是如此，由于电阻的形成在同一时间，用同一材料，同样结构并组装在同一工作环境的组件之中，较容易保证电阻比值的恒定。

在快速D/A转换中，电阻网络流过高频率的变化电流，故要考虑寄生分量的影响，如寄生电容与电阻相并联而寄生电感与电阻相串联，这些寄生分量还随电阻数值的不同而改变，因此，在快速D/A转换中对电阻的数值和网络的结构要很好考虑。

2. 基准电源 V_N

在D/A转换器中，基准源的精确度直接影响D/A转换的精度。在双极性D/A转换器中还需要稳定和精确的正、负基准电源。如果要求D/A转换器精确到满刻度的±0.05%，则基准源精确度至少要满足±0.01%的要求。另外，还要求噪声低，纹波小，内阻低，在某些特殊情况下还要求基准源有一定的负载能力。

3. 模拟切换开关

模拟切换开关要求断开时电阻无限大，导通时电阻非常小，即要求很高的电阻断 / 通比值。而且力求减小开关的饱和压降，漏泄电流以及导通电阻对网络输出电压的影响。

4. 运算放大器

D/A转换器的输出端一般都接有运算放大器，其作用一方面将网络中各支路电流进行总加，另一方面为D/A转换器提供一个阻抗低，负载能力强的输出。对于一个运算放大器最重要的特征是电流和电压偏移及其随温度的变化。对快速D/A转换而言，还要考虑运算放大器的动态响应及输出电压的摆率。

假如要求D/A转换器精确到满刻度的 $\pm 0.05\%$ ，首先就要求放大器本身的电压输出至少要稳定在满刻度的 $\pm 0.01\%$ 以内。若放大器满刻度输出为 $\pm 10\text{ V}$ ，则要求其输出稳定在 $\pm 1\text{ mV}$ 范围内。因此这样的放大器必须附加对偏移和漂移的校正，才能满足转换器的要求。

二、两大类型的D/A转换器

(一) 并行D/A转换器

并行D/A转换器的特点是转换器的位数与输入数码的位数相同，对应输入数码的每一位都设有信号输入端，用以控制相应的模拟切换开关把基准电压 V_N 接到电阻网络。并行D/A转换器示意图如图10-1所示。

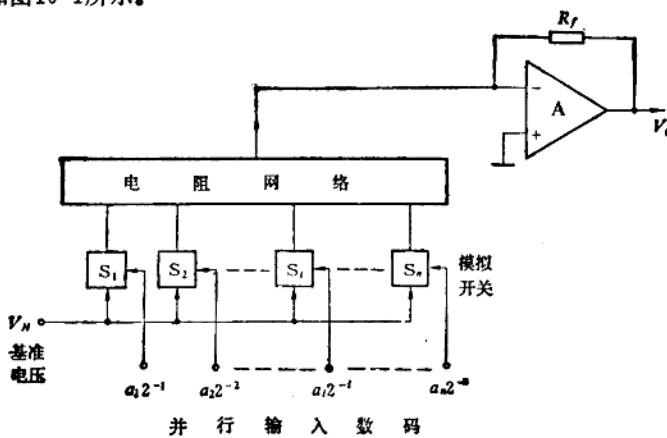


图10-1 并行D/A转换器框图

电阻网络将基准电压转变为相应的电流或电压，在运算放大器输入端进行总加，后者的输出则反映了输入数码的大小。

如输入数码 $x_p = a_1 2^{-1} + a_2 2^{-2} + \dots + a_i 2^{-i} + \dots + a_n 2^{-n}$
 则
$$\begin{aligned} V_o &= V_N x_p = V_N (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) \\ &= V_N \sum_{i=1}^n a_i 2^{-i} \end{aligned}$$

其中， a_i 是1还是0取决于输入数码第*i*位是逻辑1还是0。如果 $a_i = 1$ ，基准电压 V_N 通过模拟切换开关加到电阻网络；如果 $a_i = 0$ ，模拟切换开关断开，基准电压 V_N 不能加到电阻网络。

并行D/A转换器的转换速度很快，只要在输入端加入数码信号，输出端立即有相应的模拟电压输出。它的转换速度与模拟切换开关的开关速度、电阻网络的寄生电抗和运算放大器的输出摆率有关，但主要决定于后者。

快速D/A转换都采用并行输入方式，但并行输入装置使用的元件多，成本高。

(二) 串行D/A转换器

并行D/A转换器的转换速度快，但它需要的部件较多，随着输入数码位数的增加更是如此。另一方面，有些数字控制装置的输出数码是串行输出的形式，直接采用并行D/A转换器不适合，这时，使用串行D/A转换器是最方便的，而且电路简单。

串行D/A转换器的工作节拍 t_c 是和串行二进制数码定时同步的，输入端不需要缓冲器，串行二进制数码在时钟脉冲同步下控制D/A转换器一位接一位地工作，因此，转换一个 n 位输入数码需要 n 个工作节拍周期，即需要 n 个时钟脉冲周期，转换速度比并行D/A转换器低得多。

串行D/A转换器的原理性框图如图10-2所示。

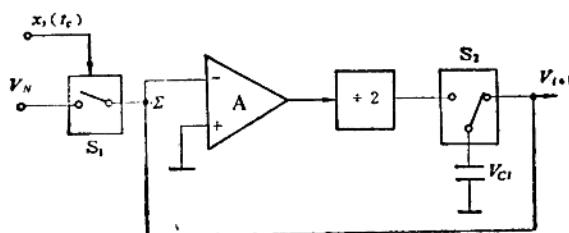


图10-2 串行D/A转换器框图

图中 x_i 为串行输入的二进制数码。如果 x_i 在时钟脉冲的 t_c 周期是逻辑1，则 S_1 开关接通，基准电压 V_N 与已存储在电容上的电压 $V_{c,i}$ 在加法放大器进行相加，再经 $\div 2$ 电路将所得的电压和降低一半。

如果 x_i 在时钟脉冲的 t_c 周期是逻辑0， S_1 开关断开，仅 $V_{c,i}$ 单独接入，经 $\div 2$ 电路将 $V_{c,i}$ 降低一半。因此， t_c 周期以后，存储电容器上存贮的电压为

$$V_{c(i+1)} = \frac{1}{2}(V_{c,i} + a_i V_N)$$

其中， a_i 是1或0取决于对应 t_c 周期时 x_i 输入数码的 i 位是逻辑1或0。 $V_{c,i}$ 为 t_c 周期结束时电容上存贮的电压。

在串行二进制脉冲的最后一位 $i=n$ （即最高位）参与转换后，存贮电容上的电压为 $V_{c,n}$ ，如果将它减去初始电容电压 $V_{c,0}$ 的 $\frac{1}{2^n}$ 倍，则余下的电压即为串行D/A转换器最终的模拟电压输出，令此电压为 V_o ，则

$$V_o = V_{c,n} - V_{c,0} \cdot \frac{1}{2^n}$$

例如 $V_N = 16\text{ V}$ ， $V_{c,0} = 16\text{ V}$ ， $n = 5$ ，即五位二进制码，串行 x_i 脉冲为11010。由于 $n=5$ 则每一量子的电压单元为 $\frac{V_N}{2^5} = \frac{16}{32} = 0.5\text{ V}$ 。而 $x_i = (11010)_2 = (26)_{10}$ ，D/A转换器应输出 $0.5 \times 26 = 13\text{ V}$ 。

$$V_{C1} = \frac{1}{2}(V_{C0} + 0) = 8 \text{ V}$$

$$V_{C2} = \frac{1}{2}(V_{C1} + 16) = 12 \text{ V}$$

$$V_{C3} = \frac{1}{2}(V_{C2} + 0) = 6 \text{ V}$$

$$V_{C4} = \frac{1}{2}(V_{C3} + 16) = 11 \text{ V}$$

$$V_{C5} = \frac{1}{2}(V_{C4} + 16) = 13.5 \text{ V}$$

于是

$$V_o = V_{C5} - V_{C0} \frac{1}{2^n} = 13.5 \text{ V} - 16 \times \frac{1}{32} \text{ V} = 13 \text{ V}$$

由于这个输出是在串行码的最高位一个字的短时间间隔内得到的，如果要得到稳定的直流电压输出必须加接采样-保持电路，在此时记忆下来。

串行D/A转换器在多路装置中很实用，因为转换器的输入和输出都是单线的。例如，按时分制传输十路数码信息，每路数码为十二位二进制码。若采用串行D/A转换器只要一个单刀十掷的电子开关，而采用并行D/A转换器，就需要十二刀十掷的电子开关。如果每刀每掷对应一个逻辑门，为了切换输入信息，对于串行D/A转换器只需要10个逻辑门，而对于并行D/A转换器就需要120个逻辑门。这就显示出串行D/A转换器的优越性，但它的转换速度在这种情况下只是并行转换器的十二分之一，慢了很多。

三、输入缓冲寄存器

在数字控制系统中，输出数码往往是在某一特定的选通同步脉冲下输出的，即它的输出数码是瞬时的。而一般的并行D/A转换器要求输入数码信号，在整个时间里都连接在输入端，其模拟电压输出则直接反应输入端数码。若输入数码撤销，模拟输出就不复存在。因此，D/A转换器直接与间断输出的数字控制系统相连接就会出现问题。解决的办法是在D/A转换器的输入端连接缓冲器，用以寄存某一特定时间范围内数字控制系统的输出数码。

由于输入数码的方式不同，有两种输入寄存的方式，如图10-3所示。

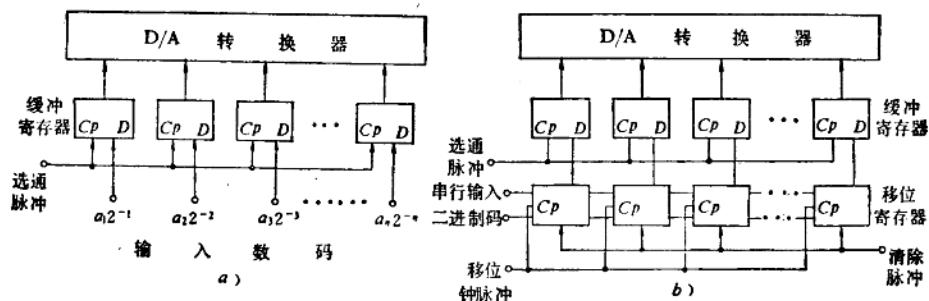


图10-3 输入缓冲寄存器

a) 并行输入缓冲寄存器

图10-3 a 为并行输入的缓冲寄存器，适用于并行输入信号，它由n个简单的触发器组成。

例如，选用D触发器，其D控制输入端加入二进制数码， C_p 触发端加选通脉冲。在选通脉冲作用下，将D端的输入数码转移到寄存器的输出端。

图10-3b为串行输入的缓冲寄存器，下半部分连接成移位寄存器，在移位时钟脉冲作用下将串行输入的二进制数码变为并行输出的数码，再经缓冲寄存器加到D/A转换器。由于选通脉冲的作用，在串-并行码的转换过程中，闭锁缓冲寄存器，一俟串-并转换结束，在选通脉冲作用下，将输入数码一并置入并行D/A转换器的输入端。

四、双极性工作的D/A转换器

双极性D/A转换器需要同时具备正极性和负极性的基准电源，采用极性符号将双极性的输入数码转换成正或负的模拟输出是很方便的。首先可以按照符号位的数码来选择基准源的极性。但这种方法并不是最好的，因为基准源切换开关的导通电阻串接在基准源回路中，增加了基准源的源阻抗引入的误差。

对并行D/A转换器而言，二进制的补码和偏移二进制码都适合用来表示双极性二进制信号，但最方便是采用偏移二进制码，除符号位相反而外，它与二进制的补码相仿。双极性输入数码的表示方法如表10-1所示。

为了能接收以偏移二进制码表示的二进制信号，需要在图10-4所示的并行输入D/A转换器运算放大器的输入端进行偏置，即在反相输入端加一个固定偏置电流，配置 R_B 使偏置电流等于符号位的电流。

符号位即最高位（对双极性而言），其电流等于 $\frac{I}{2}$ 。

表10-1 双极性输入数码

| | 二进制 | | | 十进制 数 码 |
|----------------------------|-----|-------------|-------------|---------------|
| | 符号位 | 数 码 位 | 数 码 位 | |
| 纯 二 进 制 码 | 1 | 1 | 1 | + 7 |
| | | 1 | 1 | + 6 |
| | | 1 | 0 | + 5 |
| | | 1 | 0 | + 4 |
| | | 0 | 1 | + 3 |
| | | 0 | 1 | + 2 |
| | | 0 | 0 | + 1 |
| | | 0 | 0 | 0 |
| 偏 移 二 进 制 码 | 0 | 1 | 1 | - 1 |
| | | 1 | 1 | - 2 |
| | | 1 | 0 | - 3 |
| | | 1 | 0 | - 4 |
| | | 0 | 1 | - 5 |
| | | 0 | 1 | - 6 |
| | | 0 | 0 | - 7 |

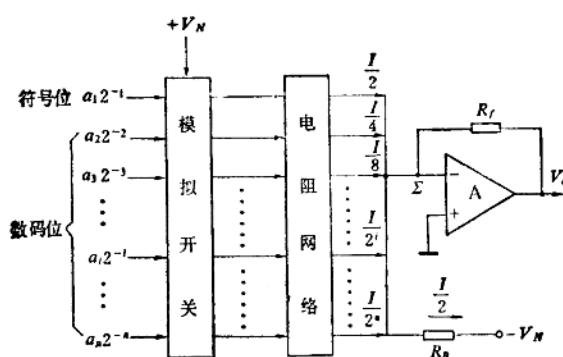


图10-4 双极性D/A转换器

从图10-4可以看出，当 x_p 为双极性信号时输入二进制数码的最高位，即 a_12^{-1} 必定是符号位。当符号位 a_1 为逻辑1，则相加点的总加电流为正。当符号位 a_1 为逻辑0，相加点的总加电流为负。除符号位外，其余各位为数码位。

当双极性信号， $x_p = 1000\cdots00$ 时，流进相加点的电流应为零（输入信号的实际数码位为 $0000\cdots00$ ），这是靠在放大器反相输入端接入一个恒定的偏置电流 $I_B = \frac{-V_N}{R_B} = -\frac{I}{2}$ 来实现的，这个反向偏置电流与符号位引入的电流 $\frac{I}{2}$ 正好相互抵消，故对应 $x_p = 1000\cdots00$ 的双极性输入信号，流进相加点的电流等于零，即

$$I_Z = \frac{I}{2} + I_B = \frac{I}{2} - \frac{I}{2} = 0$$

当双极性信号 $x_p = 1111\cdots11$ 时，则

$$\begin{aligned} I_Z &= \frac{I}{2} + \frac{I}{4} + \cdots + \frac{I}{2^i} + \cdots + \frac{I}{2^n} - \frac{I}{2} \\ &= \frac{I}{4} + \frac{I}{8} + \cdots + \frac{I}{2^i} + \cdots + \frac{I}{2^n} \\ &= \frac{I}{2} \end{aligned}$$

当双极性信号 $x_p = 0000\cdots00$ 时，只有偏置电流流入相加点，则

$$I_Z = -\frac{I}{2}$$

这样，对应双极性输入数码的其他数值，数-模网络输出的电流在 $+\frac{I}{2} \sim -\frac{I}{2}$ 间变化。

表10-2 输入数码与偏置电流输出电压的关系

| 符号位 | 数 码 位 | 偏 置 电 流 | 信 号 电 流 | 相 加 点 电 流 | 输出电压 |
|-----|---------|----------------|----------------|----------------|-------------|
| 1 | 1111…11 | $-\frac{I}{2}$ | I | $+\frac{I}{2}$ | $-V_{omax}$ |
| 1 | 0000…00 | $-\frac{I}{2}$ | $+\frac{I}{2}$ | 0 | 0 |
| 0 | 0000…01 | $-\frac{I}{2}$ | 0 | $-\frac{I}{2}$ | $+V_{omax}$ |

运算放大器把这个电流转换成相应的电压输出。 $x_p = 1111\cdots11$ 时为 $-V_{omax}$ ； $x_p = 0000\cdots01$ 时为 $+V_{omax}$ ； $x_p = 1000\cdots00$ 时， $V_o = 0$ 。

输入数码与偏置电流、相加点电流、输出电压间的关系，如表10-2所示。

用偏移二进制表示双极性二进制信号的一个缺点是对于零输入的输出电压误差取决于最高位（符号位）电流与偏移电流的匹配程度。

§ 10-2 并行输入D/A转换器

一、并行输入D/A转换的基本形式

这是一种简单的权电阻型并行输入D/A转换器，其结构框图如图10-5所示。

$x_p = a_12^{-1} + a_22^{-2} + \cdots + a_i2^{-i} + \cdots + a_n2^{-n}$ 为并行输入的二进制数码（以后所述的 x_p 输入

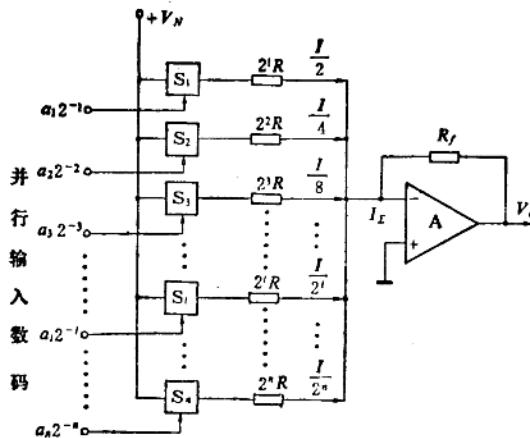


图10-5 并行D/A转换器的基本形式

数码，若无特殊说明，均为单极性输入数码）。若电阻网络的阻值从高位到低位也按二进制规律配置，高位电阻最小，该位在总加电流 I_x 中占的比例最大；低位电阻最大，它在总加电流 I_x 中占的比例最小。

当 $x_p = 111\cdots11$ 时，各位模拟开关导通， V_N 接入电阻网络，这时各支路流进运算放大器相加点的总加电流为

$$I_x = \frac{I}{2} + \frac{I}{4} + \frac{I}{8} + \cdots + \frac{I}{2^i} + \cdots + \frac{I}{2^n}$$

若 $x_p = 000\cdots00$ 时，各位模拟开关断开， V_N 不能接入电阻网络，总加电流 $I_x = 0$ 。

可以看出，在输入的二进制数码中，若 i 位 $a_i = 1$ ，则该支路产生电流 $\frac{1}{2^i}$ 。若 $a_i = 0$ ，该支路不接基准源，支路电流等于零。运算放大器组成加法器，网络电阻相当于加法器的运算电阻， R_f 为反馈电阻。在加法器的相加点 Σ 对各输入支路的电流进行总加后，放大器的输出电压为

$$\begin{aligned} V_o &= R_f \left(a_1 \frac{I}{2} + a_2 \frac{I}{2^2} + \cdots + a_i \frac{I}{2^i} + \cdots + \frac{I}{2^n} \right) \\ &= R_f \sum_{i=1}^n a_i 2^{-i} I \\ &= R_f I x_p \\ &= R_f \frac{V_N}{R} x_p \end{aligned}$$

式中 R 为电阻网络当各 a_i 均为1时的等效内阻。可见，D/A转换器的输出电压 V_o 与二进制输入信号 x_p 成线性的对应关系。

图10-6给出最简单的权电阻网络D/A转换器，输入为三位二-十进制数码，电阻网络分为三组，组内电阻值按二进制规律配置，而组间接十进制规律搭配。模拟开关采用最简单的单刀单掷串联开关。在输入数码控制下，若开关断开，该支路电阻开路；若开关接通，该支路电阻接基准源。运算放大器工作在加法器状态。

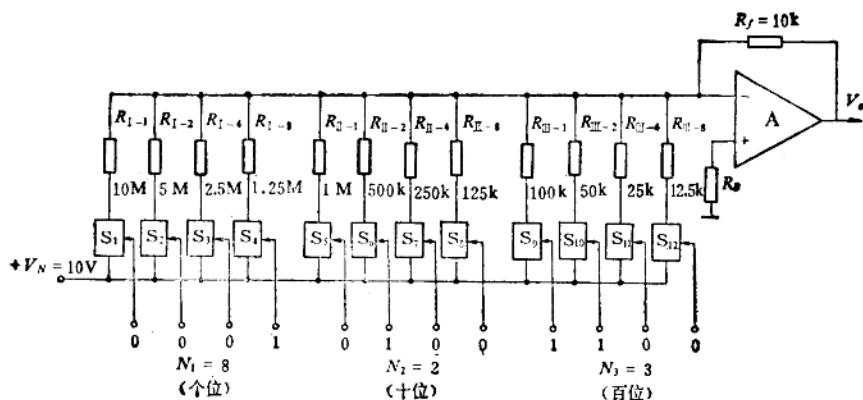


图10-6 二-十进制并行D/A转换器之一

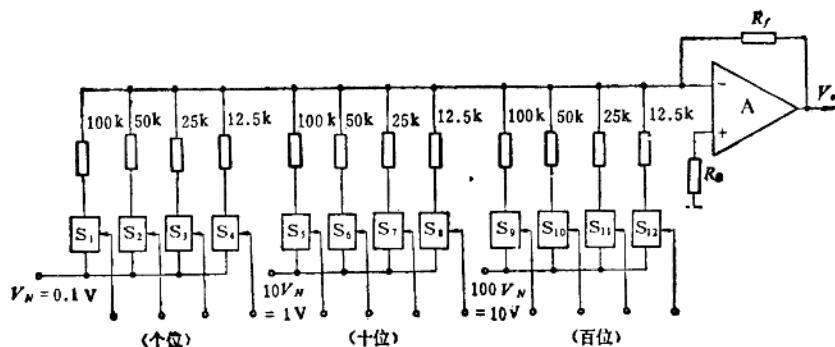


图10-7 二-十进制并行D/A转换器之二

若输入二-十进制数码为

$$\begin{array}{ccc} 3(N_3) & 2(N_2) & 8(N_1) \\ 0011 & 0010 & 1000 \end{array}$$

输出电压 V_o 应为各支路电流在反馈电阻 R_f 上的电压降之和。

$$\begin{aligned} -V_o &= R_f \left(\frac{V_N}{R_{III-2}} + \frac{V_N}{R_{III-1}} + \frac{V_N}{R_{II-2}} + \frac{V_N}{R_{I-3}} \right) \\ &= R_f V_N \left(\frac{1}{50} + \frac{1}{100} + \frac{1}{500} + \frac{1}{1250} \right) \times 10^{-3} \\ &= R_f V_N \times 3.28 \times 10^{-5} \end{aligned}$$

如取 $V_N = 10\text{V}$, $R_f = 10\text{k}\Omega$, 则

$$V_o = -3.28\text{V}$$

这种电路的结构简单, 只需要简单的串联开关, 转换的精确度主要决定于基准电压的稳定性, 模拟开关的饱和压降, 导通电阻及漏泄电流以及运算大器本身的电流和电压偏移。各位精密电阻对转换精确度的影响各不相同, 其中高位的电阻小, 该支路的电流最大, 因此对转换精确度的影响也最大。

由于网络中精密电阻的规格很多, 制造困难, 另一方面, 在转换过程中对应不同的输入

数码，网络的等效阻抗不同，因此，运算放大器同相输入端的平衡电阻 R_B 不易与接在反相输入端的等效电阻相匹配，势必会增加电流偏移带来的误差。

为了减少电阻网络中精密电阻的规格，采用了图10-7所示的电路，它只用了四种规格的精密电阻，但需要不同数值的三组基准电源，故实用性较差。

二、梯形电阻网络D/A转换器

它由梯形电阻网络、模拟切换开关、基准电源和运算放大器等部分组成，是最广泛使用的一种D/A转换器。梯形电阻网络的类型也很多，最常见的是 $R-2R$ 梯形网络。梯形电阻网络也称为T形电阻网络。

梯形电阻网络D/A转换器或称梯形电阻网络译码器或解码器，它的等效示意图如图10-8所示。

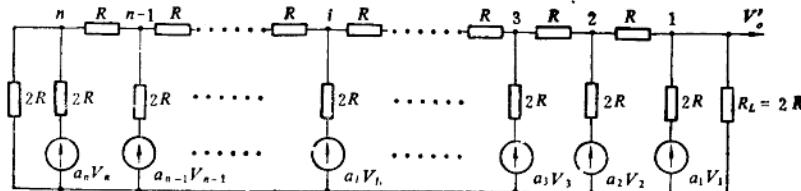


图10-8 梯形电阻网络等效图

电阻网络中只有 R 和 $2R$ 两种规格的精密电阻，各位电源 $V_1 \sim V_n$ 处于两种状态中的一种，决定于该位的系数 $a_1 \sim a_n$ 。若某位 $a_i = 1$ ，则该位电压 V_i 等效于内阻非常低的基准源电压 V_N ；若某位 $a_i = 0$ ，则该位电压 V_i 等于零，相当于该电源对地短接，而且限定它的对地电阻为零。如此规定以后我们可以认为，该位电压接入与否并不影响该支路的阻抗。

(一) 梯形电阻网络的特点

1. 网络的输出电阻是一个恒值

从 $1 \sim n$ 任何一个节点出发，往右、往左、往下看，这三个支路的等效电阻 R' 皆为 $2R$ 。故网络中任意一节点的等效电路都可简化为图10-9所示的等效电路。

显然，节点1的等效对地电阻等于节点2的等效对地电阻，也等于任意节点的等效对地电阻，而节点1实际上就是整个电阻网络的输出电阻 R_o 。

$$R_o = \frac{2}{3}R$$

因此，网络输出电阻是恒值，不随输入数码的变化而改变。

2. 各位电压源负载均为 $3R$

本支路的内电源在支路节点上建立的电压为 $V_i/3$ ，这在图10-10中可明显看出。支路内电源提供的电流 $I_i = \frac{1}{3} \times \frac{V_i}{R}$ ，此电流流进节点*i*后，按两路平分，各为 $\frac{I_i}{2}$ （见图10-9），其中一路流向网络输出端，在输出端的负载上产生电压输出。

3. 网络输出电压 V_o' 是各位电压源在网络输出端产生的电压降的线性叠加

$$V_o' = \sum_{i=1}^n V_{o,i}'$$

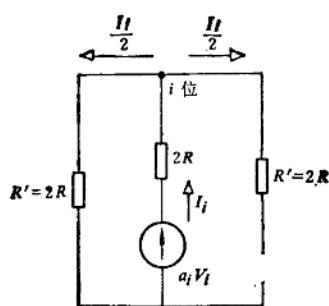


图10-9 任意一位的等效电路

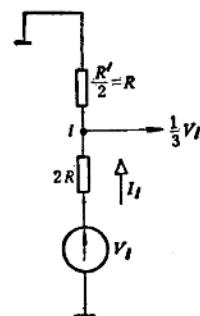


图10-10 支路电源在本节点建立的电压

因为网络是线性的，首先求出各支路电源在输出端产生的电压，然后利用叠加原理，在输出端得到总的电压输出。

例如，单独考虑 $a_1 V_N$ 的作用，即 $a_1 = 1$ ， $a_i = 0$ ， $i = 2, 3 \dots n$ 。

设 $V_1 = V_2 = \dots = V_i = \dots = V_n = V_N$

利用等效电源定理进行分析（参看图10-11a），可得出输出电压

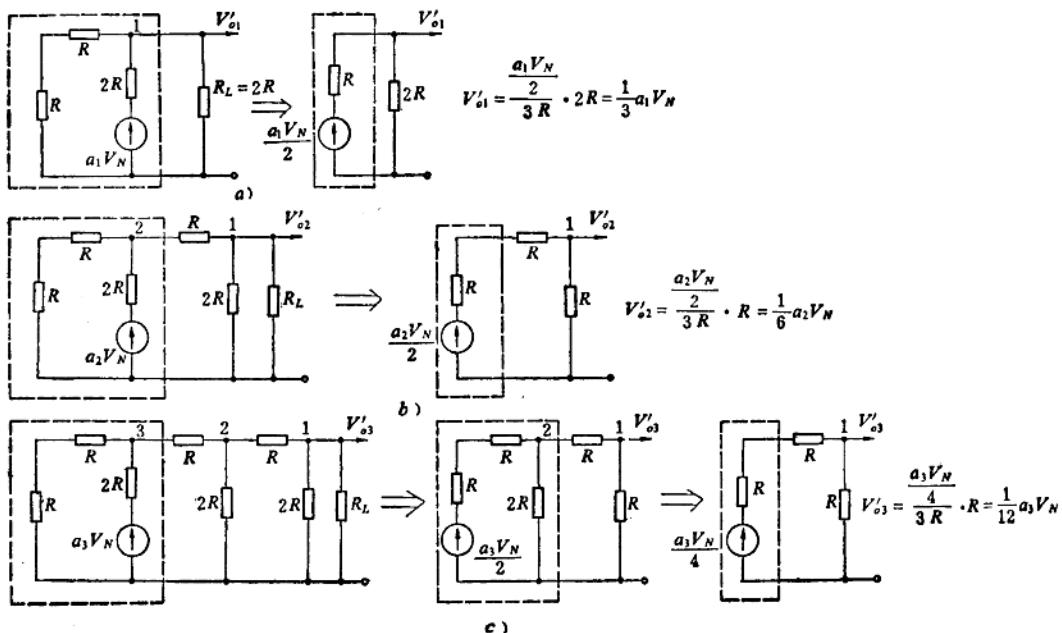


图10-11 各位电压源对输出端的影响

$$V_{o1}' = \frac{1}{3} a_1 V_N = \frac{2}{3} \times 2^{-1} a_1 V_N$$

若单独考虑 $a_2 V_N$ 的作用，即 $a_2 = 1$ ， $a_i = 0$ ， $i = 1, 3, 4 \dots n$ 。由图10-11b所示的等效变换电路可得到输出电压

$$V'_{o2} = -\frac{1}{3} \times \frac{a_2 V_N}{2} = -\frac{2}{3} \times 2^{-2} a_2 V_N$$

若单独考虑 $a_3 V_3$ 的作用：即 $a_3 = 1$ ， $a_i = 0$ ， $i = 1, 2, 4 \dots n$ 。由图10-11c所示的等效变换电路可得到输出电压

$$V'_{o3} = -\frac{1}{3} \times \frac{a_3}{2^2} V_N = -\frac{2}{3} \times 2^{-3} a_3 V_N$$

同理可求出其他各位电压源在网络输出端产生的压降，利用线性叠加原理，网络输出电压为

$$\begin{aligned} V'_o &= \sum_{i=1}^n V'_{oi} \\ &= V'_{o1} + V'_{o2} + \dots + V'_{on} \\ &= -\frac{2}{3} V_N (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) \\ &= -\frac{2}{3} V_N x_p \\ &= -\frac{2}{3} V_N \times \frac{1}{2^n} (a_1 2^{n-1} + a_2 2^{n-2} + \dots + a_{n-1} 2^1 + a_n 2^0) \\ &= -\frac{2}{3} V_N \times \frac{1}{2^n} \sum_{i=1}^n a_i 2^{n-i} \end{aligned}$$

例 十二位梯形网络D/A转换器，基准源采用标准齐纳二极管2DW7C， $V_N = 6.144$ V。当输入数码 $x_p = 000001001011$ 时，D/A转换后的网络输出电压

$$\begin{aligned} V'_o &= -\frac{2}{3} V_N \times \frac{1}{2^n} \sum_{i=1}^n a_i 2^{n-i} \\ &= -\frac{2}{3} \times 6.144 \times \frac{1}{2^{12}} (1 \times 2^6 + 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^0) \\ &= 4.096 \times \frac{1}{4096} \times 75 \\ &= 75 \text{ mV} \end{aligned}$$

若输入数码 x_p 全为 1，即各位全加码，则

$$\begin{aligned} V'_{o_{max}} &= -\frac{2}{3} \times 6.144 \times \frac{1}{2^{12}} (1 \times 2^{11} + 1 \times 2^{10} + \dots + 1 \times 2^1 + 1 \times 2^0) \\ &= 4.096 \left(1 - \frac{1}{2^{12}} \right) \\ &= 4.095 \text{ V} \end{aligned}$$

(二) 梯形电阻网络D/A转换器电路分析

图10-12为十二位梯形网络D/A转换器，它由12个串联分路开关，27个精密电阻和一个运算放大器组成，电阻网络选用 $R-2R$ 形式，故只用两种规格的精密电阻。

1. 网络电阻值的确定

网络电阻是转换器的关键组件，尤其是在集成的D/A转换器中，制造电阻的成本高，占用基片面积大，成品合格率低，合理设计电阻数值是非常重要的。本电路根据转换器的静

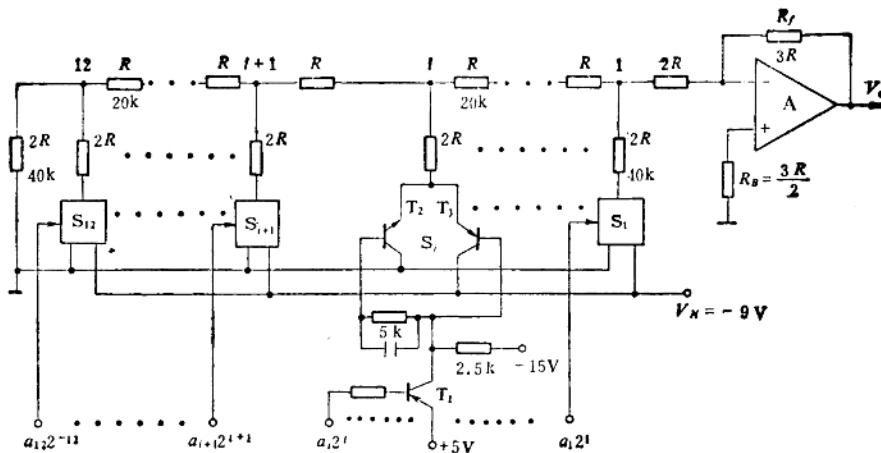


图10-12 十二位梯形网络D/A转换器

态误差，转换速度以及电阻的尺寸大小等综合考虑，选定 $R = 20\text{k}\Omega$ 。如前所述，各位模拟切换开关的负载电阻为 $3R$ ，即 $60\text{k}\Omega$ 。若基准源电压为 -9V ，那么，流过模拟切换开关的负载电流为

$$I_L = \frac{-V_N}{3R} = 0.15\text{mA}$$

2. 模拟切换开关

假若要求D/A转换精确度为 $\pm 0.05\%$ ，按误差的粗略分配，模拟切换开关引起的误差小于 $\pm 0.025\%$ 。模拟切换开关引起的误差主要为导通开关的饱和压降 V_{ces} 、导通电阻 R_{on} 以及开关断开时的漏泄电流，其中饱和压降和导通电阻是主要的。根据电路中基准电压为 -9V ，各位开关的负载电阻为 $60\text{k}\Omega$ ，要求晶体管开关的饱和压降小于 2mV ，导通电阻低于 15Ω ，漏泄电流小于 $0.03\mu\text{A}$ 才能满足对模拟切换开关的静态精度要求。若采用场效应晶体管模拟开关，漏泄电流和饱和压降完全能满足要求，但导通电阻小于 15Ω 是很困难的。在负载电流为 $150\mu\text{A}$ 的条件下，采用双极型晶体管模拟切换开关，它的导通电阻 R_{on} ，饱和压降 V_{ces} 和漏泄电流 I_{cbo} 完全能满足上述要求。

在图10-12中采用结构简单的串联分路开关，用了一对互补的开关晶体管 T_2 和 T_3 ，它们运行于反接工作状态，由于 T_2 和 T_3 的互补作用，可将地电位或 -9V 的基准电压接到各位网络电阻中。两个晶体管 T_2 、 T_3 由 T_1 驱动。当 i 位输入数码为 0 时， T_1 导通，将 $+5\text{V}$ 电压接到 T_2 和 T_3 的基极上， T_2 导通， T_3 截止，该位网络电阻 $2R$ 接地。当 i 位输入数码为 1 时，将导致 T_3 导通， T_2 截止，该位网络电阻 $2R$ 接 -9V 基准源。

开关管的基流 $I_{b2} = 1\text{mA}$, $I_{b3} = 2\text{mA}$ ，模拟切换开关饱和压降 V_{ces} 为 1mV ，导通电阻 R_{on} 只有几欧姆，而接通和断开时间都低于 300ns 。

3. 运算放大器

网络输出接运算放大器，若反馈电阻 R_f 选取 $3R = 60\text{k}\Omega$ ，则总的输出电压 V_o 为

$$\begin{aligned}
 V_o &= -V'_o \cdot \frac{R_f}{R_i} \\
 &= -\frac{2}{3} V_N x_p \times \frac{60k\Omega}{40k\Omega} \\
 &= -V_N x_p
 \end{aligned}$$

这里 R_i 是运算放大器的输入运算电阻， $R_i = 2 R$ 。因此，当输入二进制数码 x_p 都是 1，加到输入运算电阻的电压 $V'_o = -\frac{2}{3}V_N$ 。流进放大器的电流为 $-150\mu A$ ，输出电压 $V_o = 9 V$ 。当 x_p 都是 0 时，没有电流流入放大器，输出电压 $V_o = 0$ 。所以，当输入数码变化时，D/A 转换器的输出在 $0 \sim 9 V$ 之间变动。

应该很好选配同相输入端的电阻 R_B ，使 $R_B = R_f/(R_i + R) = \frac{3}{2}R$ ，以减小放大器偏置电流引入的误差。如前所述，当输入数码变化时，网络等效电阻不变，有利于放大器两个输入端电阻的匹配。

4. 在设计和制造网络电阻时，最好将反馈电阻 R_f 也包含在电阻网络中统筹考虑，使它与网络电阻使用同样的材料，同一工艺过程沉积在一个基片上，用这种方法确保在整个温度变化范围内各电阻的温度系数相接近，以提高 D/A 转换器的温度特性。

为了进一步减小放大器偏移电流对输出电压的影响，除了两个输入端电阻匹配而外，往往希望增大放大器的输入信号电流，但采用减少网络电阻阻值的办法是行不通的，它将增大模拟切换开关导通电阻 R_{on} 引入的误差。图 10-13 给出的改进型梯形电阻网络 D/A 转换器能达到上述目的。

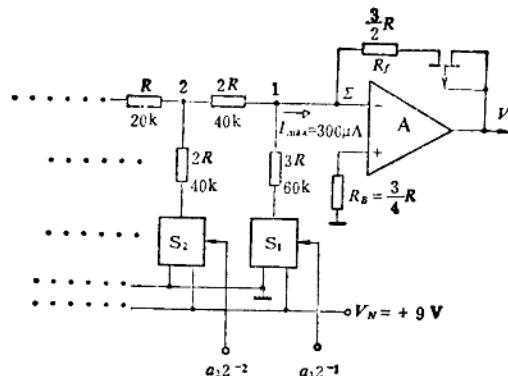


图 10-13 改进的梯形网络 D/A 转换器

与图 10-12 的电路相比较，在图 10-13 中仅将电阻网络的最高位电阻改变，即 $2R$ 变为 $3R$ 。另外，减去了串接在输入回路的 $2R$ 电阻，故节点 1 直接成为相加点。这时最高位开关的负载电流仍为 $150\mu A$ 。电路如此改变后，对其他节点的工作状态没有任何影响，当 x_p 的各位数码都是 1 时，加到放大器输入端电流的和为 $300\mu A$ ，较图 10-12 所示电路的输入电流增加一倍。为此放大器的反馈电阻 R_f ，平衡电阻 R_B 也相应减小到原来的 $\frac{1}{2}$ 。有用的信号电流