

MOS Field-Effect

Transistors and

Integrated Circuits

Pual Richman

A Wiley-Interscience Publication 1973.

内 容 提 要

本书主要是介绍 MOS 半导体器件的物理和基础理论知识，制造以及改善 MOS 半导体器件性能的工艺和方法。全书共七章，第一章导言；第二章半导体表面的场效应；第三章 MOS 结构电容与电压和频率的关系；第四章 MOS 场效应晶体管的三端特性；第五章温度变化对 MOS 场效应晶体管电特性的影响；第六章硅-二氧化硅系统；第七章高频 MOS 场效应器件，每章最后还附有若干习题及参考资料目录。供读者练习和进一步提高之用。

本书可作为大专院校有关专业的教学参考书，也可供从事半导体科研、生产、使用等方面的科技人员参考。

MOS场效应晶体管和集成电路

〔美〕保罗·里奇曼著

沈毓沂 译

人民邮电出版社出版

北京东长安街27号

河北省邮电印刷厂印刷

新华书店北京发行所发行

各地新华书店经售

开本：850×1168 1/32 1980年3月第 一
印张：7 24/32 页数：124 1980年3月河北第一次印
字数：208 千字 印数：1—13,000 册

统一书号：15045·总2348—有5141

定价：0.97 元

序 言

金属—氧化物—半导体 (MOS) 技术已从它的幼年时代发展成为现代电子学中一个令人十分注目和发展极为迅速的领域。对此, 我们这些从六十年代初期就开始积极从事金属—氧化物—半导体场效应器件的发展和研究工作的人们, 益发感到自豪和高兴。在过去十年中, 工作重点已经从比较不稳定的金属—氧化物—半导体电容器和晶体管转移到极其复杂的大规模集成电路, 这种电路有的包含一万多个有源晶体管, 这些晶体管有选择地互相连接并装在一块单独的硅片上。因而, 现在已经能够利用金属—氧化物—半导体技术在面积为0.04平方英寸的硅面上制作独立的大规模电子系统。最近, 由于采用了新的工艺技术和新的构型设计, MOS场效应晶体管已达到了更高的工作速率, 更低的功率消耗, 更大的封装密度。结果, 在随机存取存储器, 只读存储器, 便携式电子计算机, 自动化电子设备, 数据传送设备, 电子手表, 电子钟, 非标准的随机逻辑系统等设备市场上, MOS场效应晶体管及集成电路具有显著的影响。

本书使读者了解半导体器件物理学和理论的基础知识, 预计的和实验观测的电特性和MOS场效应晶体管的制造方法, 并使读者深入理解: 器件参数的特定变化和最新工艺技术的应用何以能够在许多不同的方面大大改进电性能。本书是供研究生用的工程教科书, 它对电机工程专业和半导体器件物理专业的学生特别重要。对于半导体工业的实用工程师也极为有用, 因为本书用理论和图解的形式对设计和制造MOS场效应晶体管及集成电路提供了许多基本知识。

第一章导言，向读者介绍MOS场效应晶体管这个领域。本章讲述基本的表面场效应和MOS电容器和晶体管的简单作用。第二章讲半导体表面附近的场效应的一维理论，并说明这个理论如何能加以扩展，以便用来预计金属—半导体器件的开启电压特性，此特性是氧化物厚度，衬底掺杂浓度，界面电荷密度和金属—半导体功函数差的函数。第二章最后讨论了外加衬底电压对MOS场效应晶体管的阈电压的效应。第三章专门讲述MOS电容器结构的理论。理论表明，存在于栅极和衬底之间的电容是器件参数，外加栅极电压和工作频率的强函数。本章论述了金属—氧化物—半导体电容器在反型，耗尽，深度耗尽和积累条件下，对应于高频和低频栅信号的理论特性，并将结果与典型的实验数据作了比较。第四章对MOS场效应晶体管随外加栅极电压和漏电压而变的三端特性作了详细的论述。关于在夹断点以下的工作，分两部分论述，一是在饱和漏电流区，一是在击穿区，并联系器件理论，说明在每个区所观测到的电特性的物理机制，第五章讲温度变化对MOS场效应晶体管电特性的影响。第六章研究硅—二氧化硅系统的性质，特别是讨论硅—二氧化硅界面的特性，以及这些特性对MOS器件性质的影响。第七章讲有关MOS场效应晶体管的速度限制，并讲述MOS结构如何制造以达到极高的工作速度。本章提供了MOS场效应晶体管的一个等效电路，用来预计器件的高频特性。最高工作频率与漏源间隙内的渡越时间考虑有关，而且任何MOS场效应晶体管的最高工作频率已表明是与其跨导除以栅极输入电容所得的商成正比的。本章其余部分论述近年来为获得高速MOS器件而发展的不同工艺方法。除文中所引参考书外，每章都附有参考书目，并备有若干习题，以测验对本书内容的理解程度。

译者前言

按场效应原理工作的有源固体器件的研制可以上溯到本世纪卅年代初期。直到1964年,金属-氧化物-半导体(MOS)集成电路才开始兴起,经历了相当曲折的过程,终因工艺简单,集成度高等突出的优点,获得很大的发展,目前已经成为一门对电子计算机和工业自动化起重要作用的电子技术。根据美国电子厂商集团WEMA资料表明*: MOS集成电路的产值已于1976年超过其它集成电路;而且有从双极型集成电路转向金属-氧化物-半导体集成电路的趋势。尤其值得重视的是在大规模集成电路领域MOS集成电路无异占有特殊的地位,近年来又出现若干新型的派生器件,意义极不寻常。

《MOS场效应晶体管 and 集成电路》一书,比较全面地讲述了MOS集成电路的基本原理和工艺基础,与一般偏重定性工艺分析的书籍不同,着重在定量计算和理论提高上,语言明快,物理概念清晰,系统性强,较有参考价值,每章附有习题和大量参考资料,可以作为进一步提高的导引。

* 参见《IC技术情报》NO355(1976)

译者于天津师范学院

目 录

译者前言

序 言

第一章 导言 (1)

第二章 半导体表面的场效应 (6)

2.1 半导体表面附近的电荷区, 可动载流子浓度和
电场强度 (6)

2.2 固定正值氧化物电荷、绝缘物厚度、衬底电阻率和栅
电极功函数对MOS晶体管阈电压的影响 (16)

2.2.1 n 沟道MOS器件的阈电压 (16)

2.2.2 p 沟道金属-氧化物-硅器件的阈电压 (24)

2.2.3 栅极绝缘物内的离子电荷对MOS晶体管阈电压的影
响 (27)

2.3 在外加衬-源偏压下, MOS晶体管阈电压的变化 (30)

第三章 MOS结构电容与电压和频率的关系 (44)

3.1 MOS电容器功能的定性描述 (44)

3.1.1 累积 (45)

3.1.2 耗尽 (45)

3.1.3 反型 (47)

3.2 MOS电容器理论 (49)

3.2.1 固定正值界面电荷密度和金属-半导体功函数差对
MOS电容器特性的影响 (49)

3.2.2 栅-衬电容对栅极电压的依赖关系 (50)

3.2.3 作为频率函数的栅-衬电容的变化 (52)

3.2.4 在低频时的栅-衬电容 (53)

3.2.5	在高频时的栅—衬电容	(59)
3.2.6	深耗尽条件下的栅—衬电容	(61)
3.3	理论和实验MOS电容—电压特性的相互关系	(63)
第四章	MOS场效应晶体管的三端特性	(69)
4.1	漏—源电压增加时漏极电流的特性	(69)
4.2	外加漏极电压低于饱和条件时MOS晶体管的工作 状况	(69)
4.2.1	漏极电压很低时的漏—源电导	(72)
4.2.2	略低于饱和情况的漏—源电导	(74)
4.3	饱和漏电流区的电导	(77)
4.3.1	作为栅压函数的饱和漏电流	(79)
4.3.2	不完全饱和电流：在夹断点以上随外加漏—源电压而 变的电导	(82)
4.3.3	由扩展漏耗尽区来调制有效沟道长度	(83)
4.3.4	漏区电场对沟道区的静电反馈	(86)
4.3.5	漏极耗尽区发生穿通效应后，由漏区到源区的空间电 荷限制电流	(89)
4.4	饱和以后的电导：在外加漏极电压值很大时，漏二 极管的雪崩击穿	(102)
4.4.1	一维突变 p - n 结的雪崩击穿	(102)
4.4.2	p - n 结曲率对击穿电压的影响	(104)
4.4.3	扩散 p - n 结邻近导电电极对结的雪崩击穿电压特性的 影响	(108)
4.4.4	外加栅压对漏二极管击穿电压的影响	(110)
第五章	温度变化对MOS场效应晶体管电特性的影响	(118)
第六章	硅—二氧化硅系统	(129)
6.1	表面态及其对MOS场效应器件电特性的影响	(129)
6.1.1	快表面态	(130)
6.1.2	固定正界面电荷密度 Q_{ss}	(133)
6.1.3	高温负偏压不稳定性	(136)

6.2	热氧化过程中硅内杂质再分布	(136)
6.3	辐射感应氧化物电荷和表面态对MOS晶体管特性 的影响	(140)
6.4	栅极绝缘物内的离子电导	(142)
6.5	MOS场效应晶体管沟道内氧化物—硅界面对实测 载流子迁移率的影响	(148)
6.5.1	表面迁移率随外加栅极电压的变化	(149)
6.5.2	载流子迁移率随外加栅极电压的变化对 MOS 场效应晶 体管电特性的影响	(151)
6.5.3	表面迁移率随外加漏极电压的变化	(156)
第七章	高频MOS场效应器件	(163)
7.1	普通MOS场效应晶体管和集成电路的速度限制	(163)
7.2	MOS场效应晶体管的等效电路	(164)
7.3	渡越时间的考虑	(171)
7.4	高频绝缘栅场效应晶体管的结构	(172)
7.5	用高迁移率材料制作MOS场效应晶体管	(173)
7.5.1	n沟道硅MOS场效应晶体管和集成电路	(173)
7.5.2	采用其它高迁移率半导体衬底的绝缘栅场效应晶体管 结构	(177)
7.6	减小绝缘栅场效应晶体管结构寄生极间电容	(179)
7.6.1	偏置栅极耗尽型MOS场效应晶体管	(179)
7.6.2	双栅极MOS四极管	(181)
7.6.3	自对准栅极MOS场效应晶体管和集成电路	(182)
7.6.4	铝栅自对准MOS场效应晶体管	(182)
7.6.5	自对准硅栅MOS场效应晶体管和MOS集成电路	(184)
7.6.6	利用离子注入技术制作自对准栅极MOS 场效应晶体管 和集成电路	(200)
7.7	应用离子注入技术改变MOS场效应器件的观测阈 电压	(204)
7.8	硅—蓝宝石MOS场效应器件	(212)

7.8.1	p^+p-p^+ 深耗尽型硅—蓝宝石MOS场效应晶体管	(213)
7.8.2	互补硅—蓝宝石MOS场效应晶体管	(215)
7.8.3	用其它绝缘衬底制作的硅MOS场效应器件	(218)
7.9	沟道长度很小的MOS场效应器件	(219)
7.9.1	在饱和载流子速度条件下工作的MOS场效应器件的电 特性	(220)
7.9.2	微米沟道长度的自对准离子注入MOS场效应晶体管中 载流子速度饱和的影响	(223)
7.9.3	制作微米沟道长度MOS场效应晶体管的扩散—自对准 技术	(224)
符号表		(235)

第一章 导 言

如将一高电导率电极放到紧邻轻掺杂半导体衬底的表面附近，并在相对于衬底的电极上加一电压，则该电压对半导体表面的电子性质会产生显著的影响。特别是，如使用 n 型硅作为衬底的材料，则在导电电极上施加大的正电压时，将吸引更多的可动负电荷（电子），使其集中到硅表面上，形成电子积累。另外，如在电极上施加一负电压，则电子受到排斥而离开硅表面，因而，表面附近的可动电荷完全耗尽，虽然非可动正电荷留在这里，形成电离施主型杂质。如外加负电压增大，作为 n 型硅内少数载流子的可动正电荷（空穴）被吸引到表面，形成一导电层，其中空穴为多数载流子。在这种情况下，硅表面称为“反型”。与此类似，如硅衬底是 p 型的，对电极施加大的负电压，即形成表面积累层，而当外加电压为正时，则形成表面反型层。以上描述的简单现象通常称为“表面场效应”，它是 MOS 场效应晶体管和其它有关的绝缘栅电子器件工作的基础原理。

MOS 场效应晶体管有两种不同的类型： n 沟道 MOS 场效应晶体管是借横向外加电压影响下的电子表面电导来工作的；而在 p 沟道器件中引起电流的电荷载流子是空穴。对于相同的衬底掺杂浓度而言，硅中电子的迁移率明显地大于空穴的迁移率，因此， n 沟道 MOS 晶体管的工作速度一般大于用类似方法制作的 p 沟道器件。 p 沟道 MOS 场效应晶体管的横截面见图 1.1。器件包括两个间隔很近的简并掺杂 p^+ 区，即在轻掺杂 n 型硅衬底上扩散而形成的“漏区”和“源区”。在典型情况下，两个扩散区的间距约为十分之几个密耳*。在富氧环境中，以高温使硅表面氧化，即在上述两个 p^+ 扩散

* 1 密耳 = 10^{-3} 英寸 = 25.4 微米——译者注

区之间的区域的上面直接形成二氧化硅薄绝缘层。两个扩散区都装有金属接点,通常是用铝做成,在漏区和源区之间有一将该区域完全覆盖的栅电极。如前所述,栅电极必须用高电导率材料制成。通常也用铝作为栅极材料,但对于应用重掺杂多晶硅以及金,钽,铂,镍,铬等金属制作栅极,也进行了大量的研究工作。虽然栅电极不一定需要金属,绝缘物也不一定需要氧化物制作,但金属—氧化物—半导体(MOS)一词一般是指比较常见的栅极结构,这种结构有一个金属电极,用薄氧化层与下面的半导体衬底隔开。 n 沟道MOS场效应晶体管的结构与图1.1所示的器件相似,但 n^+ 区是在 p 型硅衬底中扩散形成的。

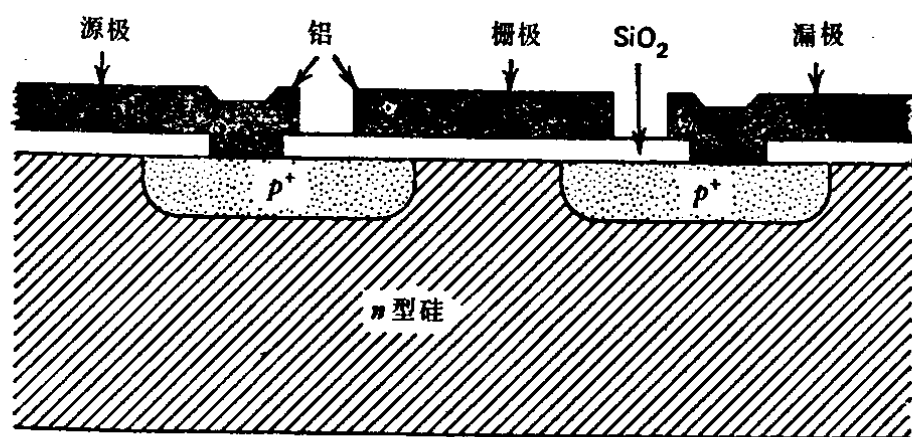


图 1.1 p 沟道MOS场效应晶体管横截面图

MOS场效应晶体管的漏极区和源极区没有实质上的区别,因为该结构具有固有的对称性质。哪个区域是源极,哪个区域是漏极,一般是由偏压条件决定的。对于 p 沟道MOS晶体管,电势最正的 p^+ 区定为源极区。与此类似, n 沟道器件中,电势最负的 n^+ 区定为源极区。在多数应用中,MOS场效应晶体管的衬底和源极通常保持相同的电势。

多数 p 沟道MOS场效应晶体管通常为增强型器件。亦即当漏极上施加一个相对于源极的负电压,而外加栅—源电压等于零时,在漏源之间没有电流。再次考察图1.1,具有零栅压的两个 p^+ 扩散区之间的硅表面上不存在导电沟道,当外加负漏源电压时,因为漏结具有反偏压,没有横向电流经过结构。然而,如在栅电极上相对

于源极外加一个大的负电压，则直接在栅电极下面的硅上形成一个 P 型表面反型层，在漏源之间提供一个导电沟道，结果在这两个区域之间有一定强度的电流通过。因此，可以看到， p 沟道增强型MOS场效应晶体管当栅电压等于零时将处于“正常截止”状态，而外加负栅电压时，即可“导通”。这样的器件应用于数字开关极为有用。

为获得表面反型，从而在漏区和源区之间形成电导所需的栅—源电压被定义为晶体管的“阈电压”。在正常情况下，处于切断状态的增强型MOS场效应晶体管中， p 沟道组态的阈电压为负值， n 沟道组态的阈电压为正值。可是用轻掺杂 p 型硅衬底制作的 n 沟道MOS场效应晶体管通常在零栅压下处于“正常导通”状态。这种器件称为耗尽型，因为它们的电导由于应用极性同漏极电压相反的栅电压而“耗尽”。因此，只有应用负栅—源电压才能使 n 沟道耗尽型MOS场效应晶体管“截止”，所以器件的阈电压是负的。在硅表面附近的二氧化硅上有一固定正电荷层，因此 n 沟道MOS晶体管通常是耗尽型的。用 n 型和 p 型硅衬底制作的器件中都存在着这种固定正电荷层。因为氧化层中的固定正电荷可以吸引其下方硅内数值相等符号相反的电荷，这样在 n 型衬底的表面容易形成积累层，而在轻掺杂的 p 型衬底上则易于形成 n 型表面反型层。（如 p 型衬底中的掺杂浓度足够高，虽然不能形成表面反型层，但是氧化层中的固定正电荷的影响可以减小硅表面附近可动正电荷载流子（空穴）的浓度。）对于耗尽型器件，在零栅压条件下，漏源之间之所以有电流通过，就是因为有表面反型层。

不难看出，由于MOS场效应晶体管具有绝缘栅电极，它是一种电压控制器件，而不象通常的结型双极晶体管是一种电流放大结构，后者依赖微小的基极—发射极电流控制数值大得多的集电极—发射极电流。因为MOS晶体管的栅电极具有极高的输入阻抗，人们常把它看作真空三极管的固态模拟。两种器件固有的差别是：MOS晶体管的栅电极实际调节漏和源这两个电流运载电极之间的

半导电区域的电导率，而真空三极管的栅极可以建立一个阻碍电子从阴极流向阳极的减速电势场。MOS场效应晶体管的三端电特性也与真空三极管的电特性颇不相同。如对不同的栅—源电压值作出漏电流—外加漏源电压曲线，则通过观测所得到的特性曲线通常显示：当漏电压近似等于栅电压与阈电压之差时，漏电流达到饱和；这样的器件具有典型五极管的性质。

一般来说，MOS场效应晶体管的三端电特性可以分成三个区域。在外加漏电压足够小，比栅压与阈电压之差小很多时，常栅压下的漏电流随漏电压的增加而线性增加，器件的特性类似于变电阻器；漏源电阻随外加栅源电势的增加而稳定地减小。在这样的条件下，可以认为MOS场效应晶体管是在可变电阻区工作。当外加漏源电压增加且大于栅压与阈电压之差时，漏电流趋向饱和，相对保持不变，且与漏电压无关。漏电流的饱和是导电表面沟道漏区端部附近形成耗尽区的直接结果。当器件在这样条件下工作时，就可

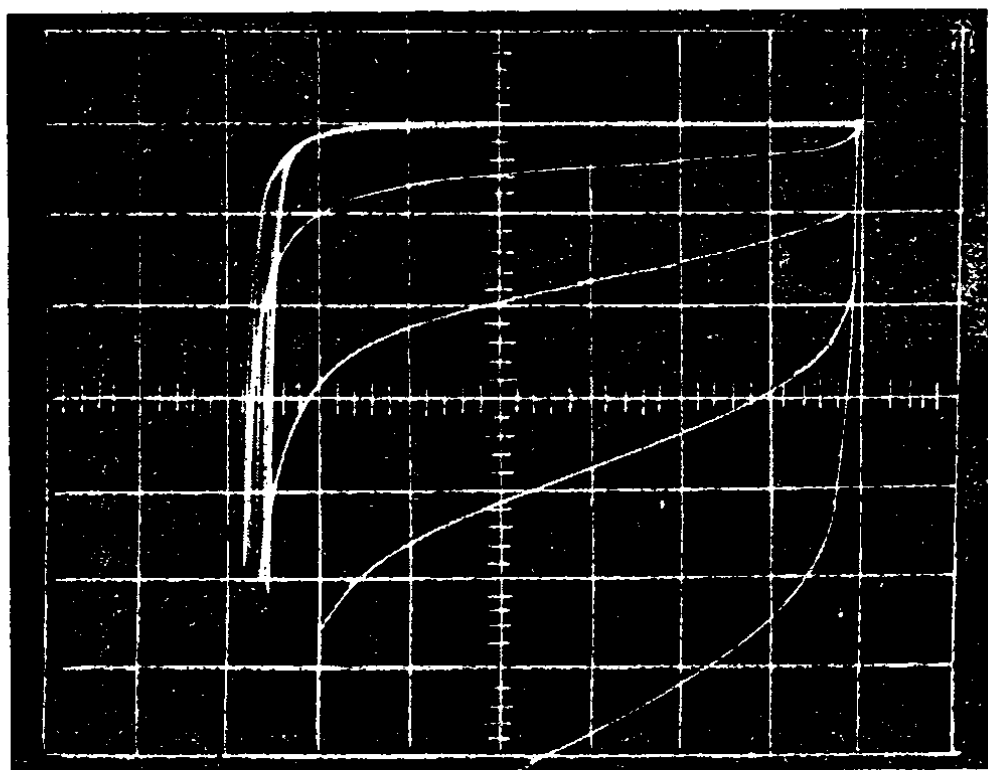


图 1.2 典型 p 沟道增强型 MOS 场效应晶体管的三端电流—电压特性曲线；纵座标：漏电流-1毫安/格；横座标：漏电压-10伏/格；栅压：0到-8伏，-1伏一档；衬底电压：0伏。

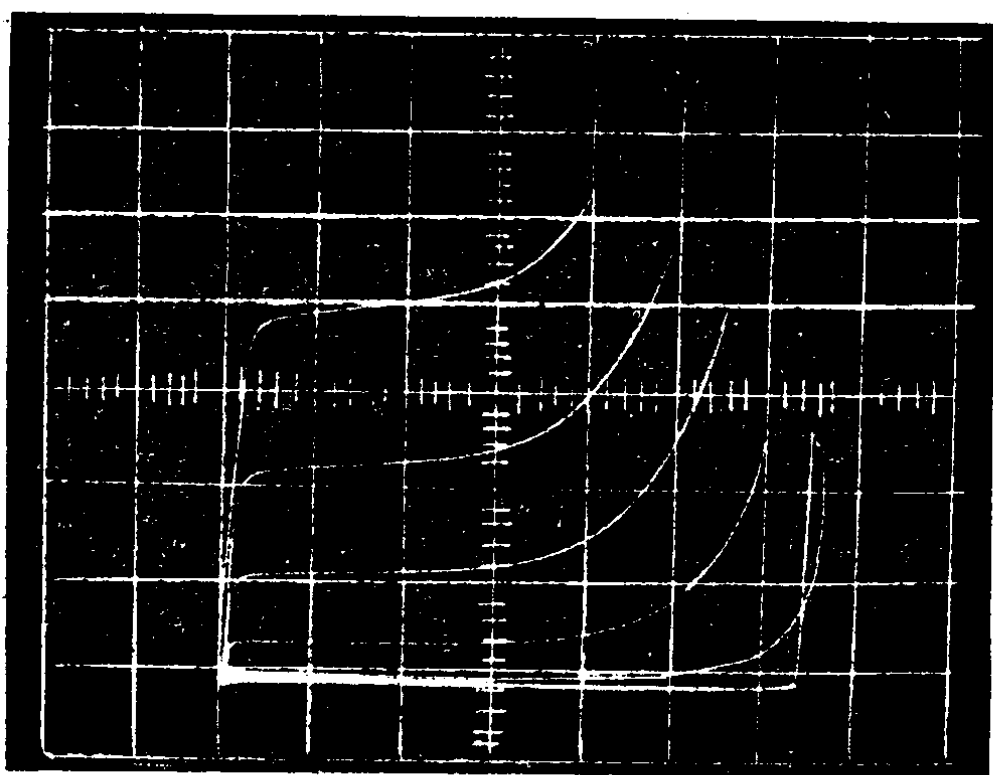


图 1.3 典型 n 沟道增强型 MOS 场效应晶体管的三端电流—电压特性曲线，
纵座标：漏电流 +500 微安/格；横座标：漏电压 +10 伏/格；栅压：0
到 +7 伏，+1 伏一档；衬底电压：0 伏。

以说是在饱和电流区工作。这个区有一有趣的特性，就是漏电流达到饱和以后近似地同栅压与阈电压之差的平方成正比。当外加漏电压的数值非常大时，漏二极管发生雪崩击穿，漏电流随漏电压的增加而猛增。这时，可以说器件是在雪崩击穿区工作。MOS 场效应晶体管的这三个工作区将在以后各章中详述。 p 和 n 沟道增强型器件的典型电流—电压特性曲线见图 1.2 和 1.3。对于每一个场效应晶体管，上述三个不同的工作区域是显而易见的。

第二章 半导体表面的场效应

2.1 半导体表面附近的电荷区, 可动载流子浓度和电场强度

应用一维泊松方程的解, 可以计算在外加垂直电场作用下半导体表面附近的电荷区、可动载流子浓度和电场强度之间的关系¹。对于结构如图2.1所示的简单 MOS 电容器,

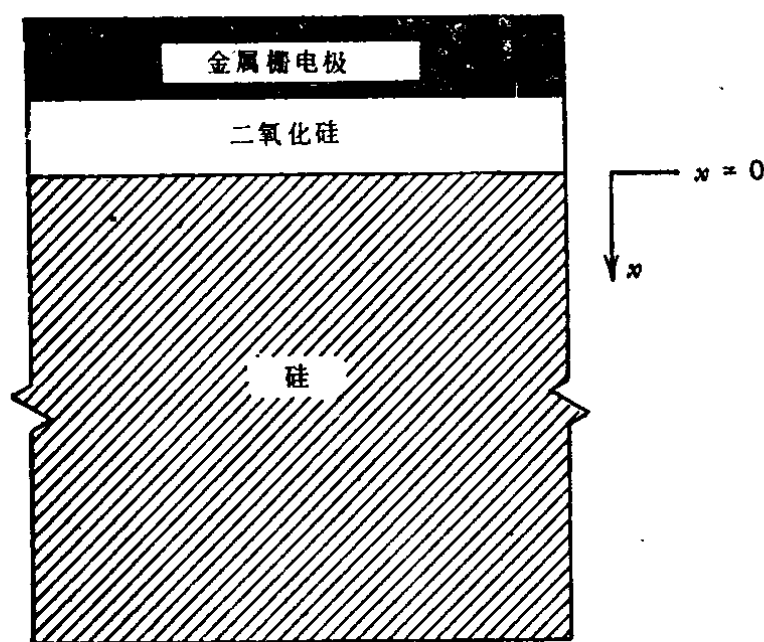


图 2.1 简单 MOS 电容器结构

假设 $x = 0$ 规定为硅—二氧化硅的界面, 同时假设外加栅极电压的所有变化都足够缓慢, 使整个系统总是处于热平衡状态, 此时硅中的静电势 ϕ 与单位体积内总空间电荷密度 ρ 之间的关系可用泊松方程:

$$\frac{\partial^2 \phi}{\partial x^2} = -\frac{\rho}{\epsilon_s} \quad (2.1)$$

表示。式中 ϵ_s 是硅衬底的介电常数。电场强度 $\mathcal{E}_x$ 和静电势之间的关系是:

$$\mathcal{E}_x = -\frac{\partial \phi}{\partial x} \quad (2.2)$$

半导体内总空间电荷密度是深度 x 的函数, 可以写成单位体积离化

施主浓度 N_D^+ 与单位体积空穴浓度 p 之和，再减去单位体积离化受主浓度 N_A^- 与单位体积电子浓度 n 之和，然后整个乘以电子电荷 q 。

$$\rho = q(N_D^+ - N_A^- + p - n). \quad (2.3)$$

在硅衬底体内深部，静电势和电场强度都近似等于零，必然存在电荷中性条件。因此对于非常大的 x 值，有下式成立

$$N_D^+ - N_A^- = n - p. \quad (2.4)$$

假如费密 (Fermi) 能量和费密 (Fermi) 能级都用常规的方式，即从禁带能隙中心来确定。此外，对于硅体内深部非常大的 x 值，自由载流子密度由

$$\begin{aligned} n &= n_i \exp\left(\frac{-q\phi_F}{kT}\right), \\ p &= n_i \exp\left(\frac{+q\phi_F}{kT}\right), \end{aligned} \quad (2.5)^*$$

给出，式中 ϕ_F 为费密电势， n_i 为硅本征载流子浓度， k 为玻尔兹曼常数， T 为开尔文 (Kelvin) 温标温度。

如前所述，对于非常大的 x 值，静电势近似等于零。在 $x = 0$ 时的静电势记为 ϕ_s ， $x = 0$ 时，量 $\phi_s = \phi$ 通常称为表面电势。例如，如考虑图 2.2 所示的 p 型硅衬底的情况， ϕ_s 将随正栅极电压的增加而增加，并且 ϕ_s 可以看成是因外加栅极电压的作用而在硅表面上发生的能带弯曲程度的直接量度。

假设衬底中的所有杂质都已离化，这对处在室温或高于室温下的硅是正确的，那末结合 (2.4) 和 (2.5)，考虑 $N_D^+ = N_D$ 和 $N_A^- = N_A$ ，得到

$$N_D - N_A = 2n_i \sinh\left(\frac{-q\phi_F}{kT}\right). \quad (2.6)$$

在硅表面附近，静电势 ϕ 不再为零，单位体积电子和空穴浓度分别

* 此处不考虑电子有效质量和空穴有效质量以及能带底状态数和能带顶状态数的差别
——译者注

等于

$$n = n_i \exp\left(\frac{-q(\phi_F - \phi)}{kT}\right) \quad (2.7)$$

和

$$p = n_i \exp\left(\frac{+q(\phi_F - \phi)}{kT}\right).$$

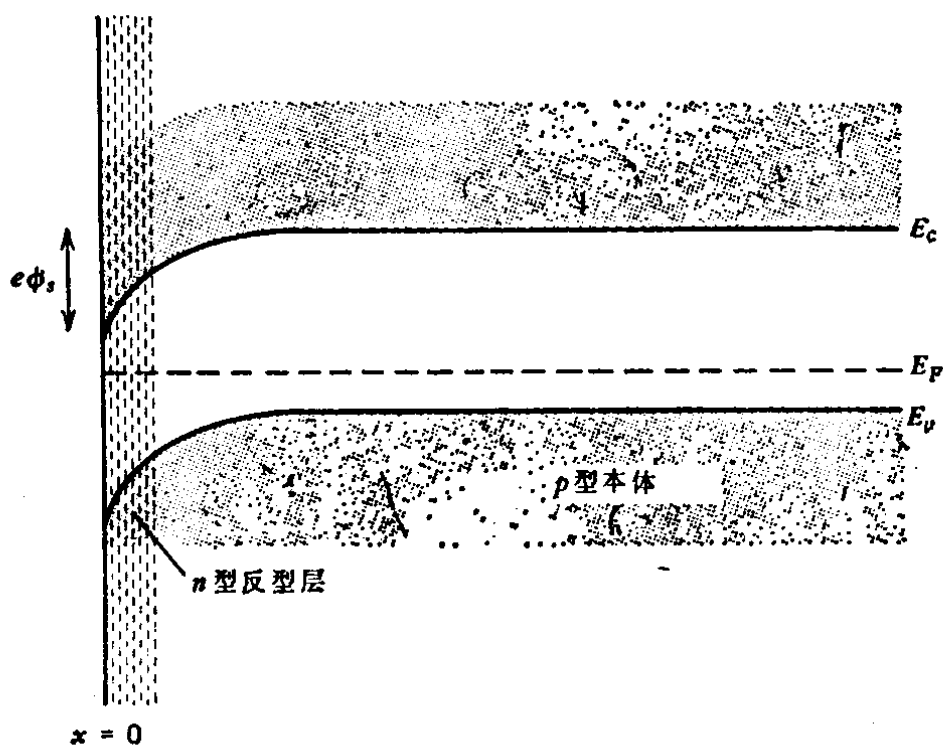


图 2.2 p 型半导体表面的能带弯曲

因此，在硅内静电势取任意值时，单位体积电子和空穴浓度之差等于

$$n - p = 2n_i \sinh\left(\frac{q(\phi - \phi_F)}{kT}\right). \quad (2.8)$$

应用 (2.1), (2.3), (2.6) 和 (2.8), 泊松方程即可写成

$$\frac{\partial^2 \phi}{\partial x^2} = -\frac{2qn_i}{\epsilon_s} \left\{ \sinh\left(\frac{-q\phi_F}{kT}\right) - \sinh\left[\frac{q(\phi - \phi_F)}{kT}\right] \right\}. \quad (2.9)$$

为了简化起见，我们规定：

$$u = \frac{q\phi}{kT}$$

$$u_F \equiv \frac{q\phi_F}{kT} \quad (2.10)$$

$$u_S \equiv \frac{q\phi_S}{kT} ,$$

因为 $\sinh(-u_F) = -\sinh(u_F)$, 所以(2.9)变成

$$\frac{\partial^2 u}{\partial x^2} = + \frac{2q^2 n}{\epsilon_s kT} [\sinh(u - u_F) + \sinh(u_F)] . \quad (2.11)$$

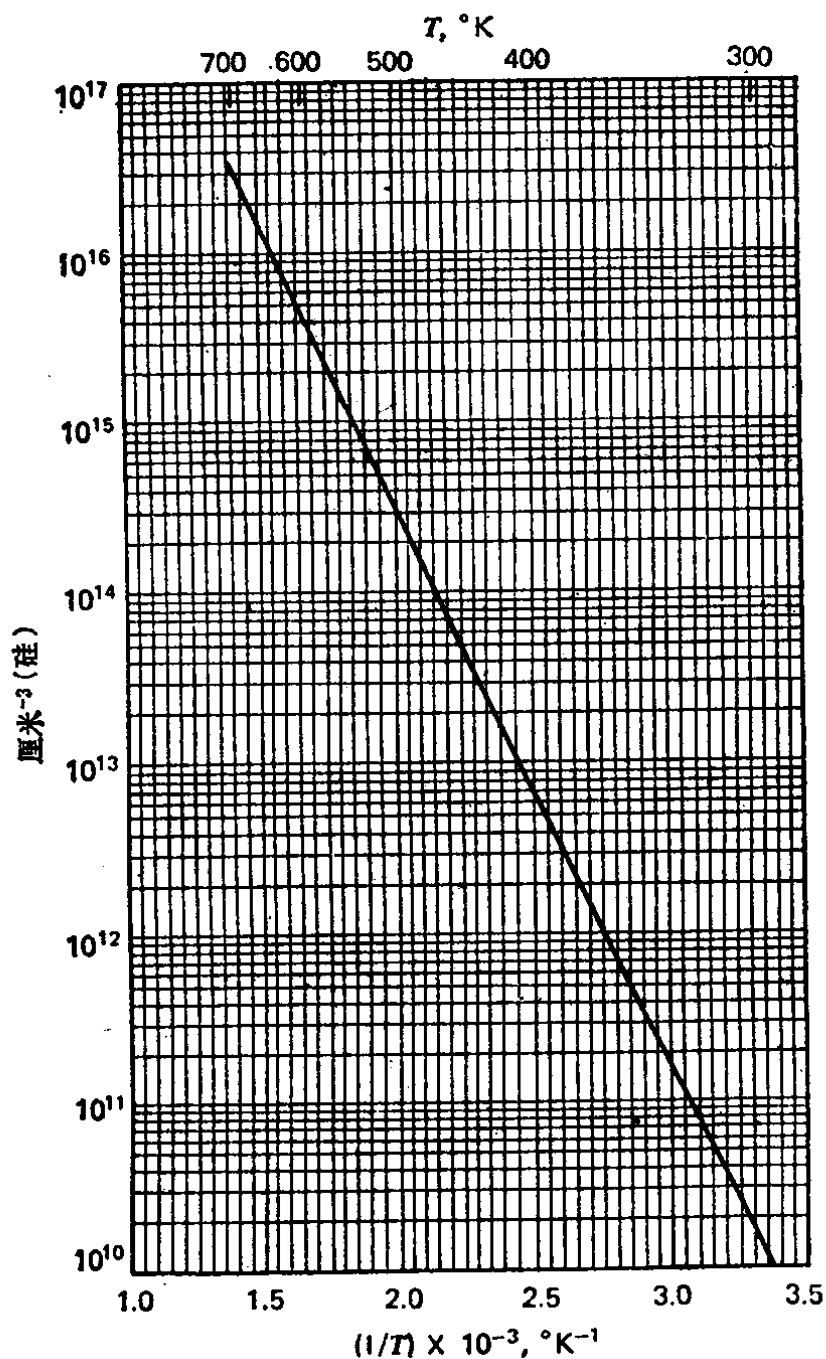


图 2.3 硅内本征载流子浓度 n_i 与开尔文温标温度的关系